



面向21世纪高等院校计算机系列教材

数字逻辑与 数字系统

张兴忠 阎宏印 武淑红 编著



科学出版社

www.sciencep.com

面向 21 世纪高等院校计算机系列教材

数字逻辑与数字系统

张兴忠 阎宏印 武淑红 编著

科学出版社

北京

内 容 简 介

本书按照数字系统的发展历程,在简要介绍小规模集成电路(门电路)的基础上,重点介绍中规模集成电路(组合逻辑电路、时序逻辑电路)、大规模集成电路(存储器电路、ADC、DAC等电路)的功能特点、分析与设计方法,以及典型应用。与其他同类书籍相比,本书增加了在系统编程技术、VHDL技术等超大规模集成电路的分析与设计方面的内容,使学习者了解并熟悉数字系统设计方法发生的革命性变化,并能够采用这些技术进行数字电路的设计。

本书可作为高等院校计算机、电子、自动化等专业的教材,也可作为成人教育相关专业的教材和有关专业工程技术人员的参考书。

图书在版编目(CIP)数据

数字逻辑与数字系统/张兴忠等编著.—北京:科学出版社,2004

(面向21世纪高等院校计算机系列教材)

ISBN 7-03-014637-9

I. 数… II. 张… III. ① 数字逻辑-高等学校-教材② 数字系统-高等学校-教材 IV. TP302.2

中国版本图书馆CIP数据核字(2004)第122495号

责任编辑:陈晓萍 韩 洁/责任校对:柏连海

责任印制:吕春珉/封面设计:三函设计

科学出版社 出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

双青印刷厂 印刷

科学出版社发行 各地新华书店经销

*

2004年12月第 一 版 开本: B5(720×1000)

2004年12月第一次印刷 印张: 16 3/4

印数: 1-4 000 字数: 318 000

定价: 23.00元

(如有印装质量问题,我社负责调换<环伟>)

面向 21 世纪高等院校计算机系列教材

编委会

顾问委员：刘开瑛 刘璟 李东福 施伯乐 谢克昌

主任委员：左孝凌

副主任委员：

陈立潮 陈俊杰 余雪丽 李焕珍

梁吉业 曾建潮

委员：

马尚才 亢临生 左孝凌 刘晓融 陈立潮

陈俊杰 李东生 李济洪 李焕珍 余雪丽

张荣国 张继福 杨威 贺利坚 段富

陶世群 梁吉业 曾建潮 谢康林 韩燮

缪淮扣

序


在高度信息化的 21 世纪,人们越来越认识到信息教育的重要性。人们都迫切希望信息教育能有较大发展。教育信息化也是摆在我们面前的重要任务。教育部明确要求高等教育实行信息化,要求在未来 5 年内实现信息化教育课程的数量达到 15%~30%。信息社会离不开计算机技术,知识经济需要大量的计算机高级人才。我国正在加强计算机的高等教育,正着眼于为新世纪培养高素质的计算机人才,以适应信息社会高速发展的需要。当前,全国各类高等院校都在各专业基础课程计划中增加计算机的课程内容,而作为与计算机科学密切相关的计算机、通信、信息等专业,更是在酝酿着教学的全面改革,以期规划出一整套面向 21 世纪的、具有中国高校计算机教育特色的课程计划和教材体系。

教育部《关于加强高等学校本科教育工作提高教育质量的若干意见》(教字【2001】4 号)文件也强调指出:“要大力提倡编写、引进和使用先进教材。教材的质量直接体现着高等教育和科学研究的发展水平,也直接影响本科教学的质量。高等学校要结合学科、专业的调整,加快教材的更新换代。”

为推动高校教学改革,提高教学质量,我们重点抓了 21 世纪高等教育教学改革项目,组织并支持了“面向 21 世纪计算机系列教材规划”研究课题。该课题组成员均由高校计算机系的专家教授组成。他们有多年的教学经验,也具有很强的科研能力。该课题的主要目标是密切结合国民经济的需要,优化计算机教材体系结构,力求将国际、国内计算机领域的新概念、新理论、新技术吸收到本系列教材中,编写出具有科学性、先进性、系统性、实用性、实践性很强的教材,经过推广使用,反复修改,不断提高。

“面向 21 世纪计算机系列教材规划”课题以编写非计算机专业的计算机课程、计算机专业的计算机网络课程、计算机软件课程三个系列教材为主要内容,计划在三年内出版 13~16 种书,服务于本科生、专科生、研究生,以及网络学院和软件学院的学生。本课题把研究系列教材的重点放在影响和带动计算机学科发展的网络与软件,以及直接推动计算机普及和应用的非计算机专业三个方向上,目的是通过集中优势兵力,加强团队协作,能够在教材建设方面按系列有所突破。

相信本套教材的出版必将对教学改革和教材建设起到很大的推动和示范作用。


2002 年 6 月 0 日

前 言

“数字逻辑与数字系统”课程作为高等学校计算机、自动控制、电子技术等专业必修的技术基础课，在整个课程体系结构中占有重要的地位，是这一类专业“硬件”课程中最核心的课程之一，是“计算机组成原理”、“接口技术”、“汇编语言”等课程的基础。该课程以逻辑代数为基本的数学工具，由门电路作引导，以组合逻辑电路、时序逻辑电路、可编程逻辑电路等数字系统中最基本的电路（器件）为例，分析其逻辑功能与电路特点，以使学习者能够采用这些电路进行数字系统的分析与设计。学好该课程对于培养学生工程实践能力，创新性开发能力具有重要意义。

本教材根据计算机学科教学计划大纲精神，按照“理论、抽象、设计”相统一的原则编写，包括《数字逻辑与数字系统》（主教材）、《数字逻辑与数字系统实践技术——学习指导 实验与课程设计》（辅助教材）、“数字逻辑与数字系统多媒体 CAI 课件”三个部分，它们互相配合，协调完成该课程的教学任务。

主教材内容包括逻辑代数基础和门电路、组合逻辑电路、时序逻辑电路、可编程逻辑器件、VHDL 语言及其应用、在系统编程（ISP）技术、模/数与数/模转换电路、数字系统的分析与设计等。

辅助教材内容包括数字逻辑与数字系统学习指导、数字逻辑与数字系统实验、数字逻辑与数字系统课程设计、数字逻辑与数字系统计算机仿真软件及仿真实验、VHDL 编程软件及器件设计、数字系统设计与制作软件及实例等。

“数字逻辑与数字系统多媒体 CAI 课件”内容包括授课子系统模块，其主要内容包括逻辑代数和门电路、组合逻辑电路、时序逻辑电路、可编程逻辑器件、VHDL 语言及其应用、在系统编程（ISP）技术、模/数与数/模转换电路、数字系统的分析与设计等，主要用于课堂教学；自测与练习模块，用于测试学习者的学习效果并能够有针对性地给出相关练习题以强化对薄弱环节知识点内容的记忆与理解；器件查阅模块，提供常用集成电路逻辑功能、逻辑符号、管脚图以及功能表等资料的查阅。

本教材在编写时力求反映当前数字技术的新发展，注重知识的更新，加入了与大规模及超大规模集成电路有关的内容，如在系统编程技术、VHDL 语言及其应用；在确保讲清基本概念、基本理论的前提下，注重器件的逻辑功能、外部特性及其应用，加入了 EDA 与数字系统设计方面的知识，使理论与实践相结合。为了正确理解逻辑表达式和图形、符号的含义，全书约定变量和电路输入、输出信

号用斜体表示,而常量和芯片引脚名称采用正体表示。书中的门电路符号按照国家规定采用统一的国标符号,并给出了国标符号和国际流行符号及原电子工业部标准符号的对照。

本书知识结构合理,概念描述准确,取材先进、内容精练,文字流畅。特别是与《数字逻辑与数字系统实践技术——学习指导 实验与课程设计》(辅助教材)、《数字逻辑与数字系统多媒体 CAI 课件》相配合,构成适应现代教育模式“理论、抽象、设计”三维体系的教学构架,它们互相配合,协调完成该课程的教学任务。

本课程授课约 60 学时左右,参照下表使用《数字逻辑与数字系统多媒体 CAI 课件》(附于辅助教材中)完成教学计划任务,实践教学单独安排。

序 号	内 容	参考学时数
第 1 章	逻辑代数和门电路	12
第 2 章	组合逻辑电路	8
第 3 章	时序逻辑电路	16
第 4 章	可编程逻辑器件	4
第 5 章	VHDL 语言及其应用	6
第 6 章	在系统编程技术	4
第 7 章	模/数与数/模转换电路	4
第 8 章	数字系统的分析与设计	6

全书内容编写分工如下:第 1 章由阎宏印编写,第 2 章由李阳编写,第 3、4、7 章由武淑红编写,第 5、6、8 章由张兴忠编写。全书由张兴忠、阎宏印统稿并做了部分修改。常晓明教授、彭新光教授仔细审阅了全书,张文爱副教授审阅了部分章节,他们提出了许多宝贵意见,在此深表感谢。

在本书的编写过程中,得到了谢克明、余雪丽、常晓明、陈俊杰、段富、彭新光、李东生等的大力支持和帮助,在此表示衷心感谢。

由于作者水平所限,书中难免有疏漏与不妥之处,敬请读者批评指正。

张兴忠
2004 年 11 月

目 录

第 1 章 逻辑代数和门电路	1
1.1 常用编码	1
1.1.1 带符号数的编码表示	1
1.1.2 字符编码	6
1.1.3 十进制数的编码表示	9
1.1.4 可靠性编码	10
1.2 逻辑代数的三种基本运算	13
1.2.1 逻辑与运算	13
1.2.2 逻辑或运算	14
1.2.3 逻辑非运算	15
1.3 逻辑代数的基本公式和规则	16
1.3.1 逻辑代数的基本公式	16
1.3.2 逻辑代数的三个重要运算规则	17
1.4 基本逻辑电路	19
1.4.1 基本门电路	19
1.4.2 复合门电路	20
1.4.3 正逻辑和负逻辑	23
1.5 逻辑表达式的变换	24
1.5.1 逻辑运算符的完备性	24
1.5.2 逻辑表达式的变换	24
1.6 逻辑函数的两种标准表达式	25
1.6.1 最小项和最小项表达式	26
1.6.2 最大项和最大项表达式	27
1.7 逻辑函数的化简	30
1.7.1 逻辑代数化简法	31
1.7.2 卡诺图化简法	32
1.7.3 包含无关项的逻辑函数的化简	39
1.8 集成逻辑门简介	40
1.8.1 数字集成逻辑门电路的分类	40
1.8.2 集成逻辑门电路的外部特性	41

1.8.3	多余输入端的处理	42
1.8.4	OC 门和 OD 门	43
1.8.5	三态门	43
	小结	45
	习题 1	45
第 2 章	组合逻辑电路	48
2.1	组合逻辑电路的特点与描述方法	48
2.1.1	组合逻辑电路的特点	48
2.1.2	组合逻辑电路的描述方法	48
2.2	组合逻辑电路的分析与设计	49
2.2.1	组合逻辑电路的分析	49
2.2.2	组合逻辑电路的设计	50
2.3	常用组合逻辑电路	52
2.3.1	加法器	52
2.3.2	译码器	56
2.3.3	编码器	61
2.3.4	数据选择器	63
2.3.5	数值比较器	66
2.4	组合逻辑电路的竞争与冒险	68
2.4.1	竞争与冒险的基本概念	68
2.4.2	消除冒险的基本方法	68
	小结	69
	习题 2	69
第 3 章	时序逻辑电路	71
3.1	时序逻辑电路的特点与描述方法	71
3.1.1	时序逻辑电路的特点	71
3.1.2	时序逻辑电路的描述方法	72
3.2	触发器	72
3.2.1	触发器的基本特性	73
3.2.2	基本 RS 触发器	73
3.2.3	钟控 D 触发器	77
3.2.4	主从 JK 触发器	78
3.2.5	边沿触发器	80
3.2.6	T 触发器和 T' 触发器	82
3.2.7	触发器逻辑功能的转换	83
3.2.8	集成触发器	84

3.3	同步时序逻辑电路的分析	85
3.3.1	同步时序逻辑电路的描述	85
3.3.2	同步时序逻辑电路的分析	86
3.4	寄存器	89
3.4.1	数码寄存器	89
3.4.2	锁存器	90
3.4.3	移位寄存器	91
3.4.4	移位寄存器的应用	92
3.5	计数器	97
3.5.1	同步计数器	97
3.5.2	异步计数器	98
3.5.3	集成计数器	99
3.5.4	任意进制计数器的构成	105
3.5.5	计数器的应用	110
3.6	同步时序逻辑电路的设计	111
3.6.1	设计步骤	111
3.6.2	原始状态表的建立	112
3.6.3	状态化简	114
3.6.4	状态编码	117
3.6.5	设计举例	117
	小结	122
	习题 3	123
第 4 章	可编程逻辑器件	126
4.1	可编程逻辑器件概述	126
4.2	只读存储器 ROM	127
4.2.1	ROM 的分类	128
4.2.2	ROM 的结构与工作原理	128
4.2.3	ROM 存储器容量扩展	133
4.2.4	ROM 的应用	135
4.3	通用阵列逻辑器件 GAL	139
4.3.1	GAL 的基本类型	139
4.3.2	GAL 的结构与工作原理	140
4.3.3	GAL 器件的开发设计	146
4.3.4	GAL 的应用	147
4.4	现场可编程逻辑阵列 FPLA	148
4.4.1	FPLA 的结构特点	148

4.4.2 FPLA 应用实例	149
小结	152
习题 4	153
第 5 章 VHDL 语言及其应用	154
5.1 硬件描述语言概述	154
5.1.1 硬件描述语言的产生与发展	154
5.1.2 VHDL 语言的功能与特点	155
5.1.3 使用 VHDL 语言进行数字电路设计的流程	156
5.2 VHDL 语言编程简介	157
5.2.1 VHDL 语言的程序结构	157
5.2.2 VHDL 语言的语法规则	163
5.2.3 VHDL 语言的运算操作符	165
5.2.4 VHDL 语言的主要描述语句	167
5.3 使用 VHDL 语言实现基本逻辑电路设计	173
5.3.1 常用基本逻辑门电路的 VHDL 描述	173
5.3.2 常用组合逻辑电路基本部件的 VHDL 描述	176
5.3.3 常用时序逻辑电路基本部件的 VHDL 描述	179
小结	181
习题 5	181
第 6 章 在系统编程技术	183
6.1 ISP 技术概述	183
6.1.1 ISP 技术	183
6.1.2 ispLSI 器件简介	184
6.1.3 ispLSI 器件的功能与特点	185
6.2 在系统编程原理与方法	185
6.2.1 ispLSI 器件的结构与原理	185
6.2.2 ISP 技术编程方法	193
6.3 ISP 器件的编程环境	195
6.3.1 ispDesignExpert 开发系统简介	195
6.3.2 工程项目管理器	196
6.3.3 ispDesignExpert 开发系统的基本操作命令	197
6.4 ISP 器件的编程步骤	197
6.4.1 选择器件	197
6.4.2 设计输入	198
6.4.3 编译与优化	198
6.4.4 布局与布线	198

6.4.5	逻辑模拟	198
6.4.6	器件适配	198
6.4.7	器件编程	199
6.5	ISP 器件编程方法	199
6.5.1	由原理图源文件进行 ISP 器件设计	199
6.5.2	由 VHDL 源文件进行 ISP 器件设计	200
6.5.3	由 VHDL 与电路原理图混合输入进行 ISP 器件设计	200
	小结	201
	习题 6	201
第 7 章	模/数与数/模转换电路	203
7.1	ADC 与 DAC 概述	203
7.2	DAC 和 ADC 的技术指标	204
7.2.1	DAC 的技术指标	204
7.2.2	ADC 的技术指标	205
7.2.3	DAC 和 ADC 的选用原则	206
7.3	DAC 数模转换器	207
7.3.1	DAC 的工作原理及其组成	207
7.3.2	权电阻网络 DAC	208
7.3.3	R-2R 倒 T 型电阻网络 DAC	210
7.3.4	DAC 芯片及其应用	211
7.4	ADC 模数转换器	214
7.4.1	模数转换原理	214
7.4.2	并行比较式 A/D 转换器	216
7.4.3	逐次逼近式 ADC 转换器	218
7.4.4	双积分 ADC	219
7.4.5	ADC 芯片及其应用	222
	小结	223
	习题 7	223
第 8 章	数字系统的分析与设计	225
8.1	数字系统概述	225
8.1.1	数字系统与逻辑部件	225
8.1.2	数字系统的构成	226
8.2	数字系统的设计	227
8.2.1	数字系统的设计方法	227
8.2.2	数字系统的设计流程	228
8.2.3	算法状态机图	229

8.3 数字系统设计实例	232
8.3.1 串行输入信息中“0”数检测器的设计	232
8.3.2 基于逻辑部件的十字路口交通灯控制系统设计	236
8.3.3 基于 VHDL 的十字路口交通灯控制系统设计	242
小结	249
习题 8	249
主要参考文献	251

第 1 章 逻辑代数和门电路

逻辑代数又称布尔代数，是 19 世纪英国数学家乔治·布尔创立的一门研究客观事物逻辑关系的代数学。随着数字技术的发展，逻辑代数已成为计算机、通信、自动化等领域研究数字电路必不可少的重要工具。本章将详细介绍计算机中常用的编码和有关逻辑代数的基础知识。

1.1 常用编码

在数字电路中，具有两种状态的电子元件只能表示 0 和 1 两种数码，这就要求在以数字电路为基础的计算机中处理的文字、数字、图形、声音等信息都要用一组二进制代码来表示。用 n 位二进制数可以组成 2^n 个不同的代码，表示 2^n 个不同的数据或信息。将一组二进制代码按某种规律排列起来表示给定信息的过程称为编码。

1.1.1 带符号数的编码表示

在计算机中，表示带符号的数要将数的符号位和数值位按某种规律编码，即数的符号也要数码化，用 0 和 1 来表示。这种在计算机中使用的连同符号一起数码化的数叫机器码，也叫机器数。机器码的最高位为符号位，一般用 0 表示正数，1 表示负数。数值部分则根据编码规律的不同，分成原码、反码和补码。它们都是为了解决负数在计算机中的表示问题。相对于机器码而言，在计算机技术中将用“+”、“-”加数的绝对值表示的数称为真值。

1. 原码

原码是一种非常直观的机器码。当字长为 n 位时，定点整数和定点小数原码表示的定义分别如下。

对定点整数有：

$$\begin{aligned} \text{当 } 0 \leq X < 2^{n-1} \text{ 时,} & \quad [X]_{\text{原}} = X \\ \text{当 } -2^{n-1} < X \leq 0 \text{ 时,} & \quad [X]_{\text{原}} = 2^{n-1} - X \end{aligned}$$

对定点小数有：

$$\begin{aligned} \text{当 } 0 \leq X < 1 \text{ 时,} & \quad [X]_{\text{原}} = X \\ \text{当 } -1 < X \leq 0 \text{ 时,} & \quad [X]_{\text{原}} = 1 - X \end{aligned}$$

从定义可知，正数的原码是其本身，但要用 0 表示正号；负数的原码是用一个值减去这个负数，即加上这个负数的绝对值。

通过进一步的分析，原码的编码规律可概括为：正数的符号位用 0 表示，负数的符号位用 1 表示，数位部分则和真值的数位部分完全一样。

例 1-1 已知 $X=1101$, $Y=-1011$, 字长 $n=5$, 求 X 和 Y 的原码。

解: $[X]_{\text{原}}=01101$, $[Y]_{\text{原}}=11011$

例 1-2 已知 $X=0.1001$, $Y=-0.1001$, 字长 $n=5$, 求 X 和 Y 的原码。

解: $[X]_{\text{原}}=0.1001$, $[Y]_{\text{原}}=1.1001$

原码表示简单直观，与真值转换容易，但符号位不能参加运算。在计算机中用原码实现算术运算时，要取绝对值参加运算，符号位单独处理，这对乘除运算是很容易实现的，但对加减运算是非常不方便的，如两个异号数相加，实际是要做减法，而两个异号数相减，实际是要做加法。在做减法时，还要判断操作数绝对值的大小，这些都会使运算器的设计变得很复杂。

2. 补码

补码具有许多特点，是计算机中使用最多的一种编码。

(1) 补码表示的引出

原码加减运算十分复杂，而且运算器中不但要有加法器，还要有减法器。那么，能否找到一种机器码，使得可以化减为加，运算规则又比较简单呢？答案是肯定的，只要对负数的表示做适当的变换，就可以实现这一目的，补码正是这样一种机器码。

在日常生活中，有许多化减为加的例子。例如，时钟是逢 12 进位，12 点也可看作 0 点。当将时针从 10 点调整到 5 点时有以下两种方法：

一种方法是时针逆时针方向拨 5 格，相当于做减法：

$$10 - 5 = 5$$

另一种方法是时针顺时针方向拨 7 格，相当于做加法：

$$10 + 7 = 12 + 5 = 5 \quad (\text{MOD } 12)$$

这是由于时钟以 12 为模，在这个前提下，当和超过 12 时，可将 12 舍去。于是，减 5 相当于加 7。同理，减 4 可表示成加 8，减 3 可表示成加 9……

在数学中，用“同余”概念描述上述关系，即两整数 A 、 B 用同一个正整数 M (M 称为模) 去除而余数相等，则称 A 、 B 对 M 同余，记为：

$$A = B \quad (\text{MOD } M)$$

具有同余关系的两个数为互补关系，其中一个称为另一个的补码。当 M 为 12 时， -5 和 $+7$ ， -4 和 $+8$ ， -3 和 $+9$ 就是同余的，它们互为补码。

从同余的概念和上述时钟的例子，不难得出结论：对于某一确定的模，用某数减去小于模的另一个数，总可以用加上“模减去该数绝对值的差”来代替。因此，在有模运算中，减法就可以化作加法来做。

由于计算机的字长是一定的，表示的数的范围也是一定的，因而属于有模运算。当运算结果超出模时，超出部分会自动舍掉，保留下的部分仍能正确表示运算结果。为此，可以根据同余的概念引出计算机中补码表示的方法。

(2) 补码的定义

补码具有化减为加的特点，是计算机中使用最多的一种编码。当字长为 n 位时，定点整数和定点小数补码表示的定义如下。

对定点整数有：

$$\begin{aligned} \text{当 } 0 \leq X < 2^{n-1} \text{ 时,} & \quad [X]_{\text{补}} = X \\ \text{当 } -2^{n-1} \leq X \leq 0 \text{ 时,} & \quad [X]_{\text{补}} = 2^n + X \end{aligned}$$

对定点小数有：

$$\begin{aligned} \text{当 } 0 \leq X < 1 \text{ 时,} & \quad [X]_{\text{补}} = X \\ \text{当 } -1 \leq X \leq 0 \text{ 时,} & \quad [X]_{\text{补}} = 2 + X \end{aligned}$$

从定义可知，正数的补码是其本身，但要用 0 表示正号；负数的补码是用模加上这个负数，即减去这个负数的绝对值。

(3) 负数补码的求法

利用定义求负数的补码要做减法，不太方便。下面以定点整数为例，推出一种求负数补码的简单方法。

设 $X = -X_{n-2}X_{n-3} \cdots X_1X_0$ ，在 $\text{MOD } 2^n$ 的条件下，根据补码定义可推导如下：

$$\begin{aligned} [X]_{\text{补}} &= 2^n + X \\ &= 2^n - X_{n-2}X_{n-3} \cdots X_1X_0 \\ &= 2^{n-1} + 2^{n-1} - X_{n-2}X_{n-3} \cdots X_1X_0 \\ &= 2^{n-1} + (11 \cdots 11 - X_{n-2}X_{n-3} \cdots X_1X_0) + 1 \\ &= 2^{n-1} + \bar{X}_{n-2} + \bar{X}_{n-1} \cdots \bar{X}_1\bar{X}_0 + 1 \\ &= 1\bar{X}_{n-2}\bar{X}_{n-1} \cdots \bar{X}_1\bar{X}_0 + 1 \end{aligned}$$

所以，求一个负数的补码时，符号位用 1 表示，负数的各位按位变反，即 0 变成 1，1 变成 0，然后末位加 1。这一方法也适用于定点小数求负数的补码。

从以上所述可知，补码的编码规律是正数的符号位用 0 表示，负数的符号位用 1 表示。但对数位部分则是正数同真值一样，负数要将真值的各位按位变反，末位加 1。

例 1-3 已知 $X=1001$ ， $Y=-1001$ ，字长 $n=5$ ，求 X 和 Y 的补码。

解： $[X]_{\text{补}}=01001$ ， $[Y]_{\text{补}}=10111$

例 1-4 已知 $X=0.1011$ ， $Y=-0.1011$ ，字长 $n=5$ ，求 X 和 Y 的补码。

解: $[X]_{\text{补}}=0.1011$, $[Y]_{\text{补}}=1.0101$

(4) 由补码求真值

已知一个数的补码求真值是经常要遇到的问题,有必要对其方法进行探讨。

下面以定点小数为例进行讨论。

设 $[X]_{\text{补}}=X_0.X_1X_2\cdots X_{n-1}$ 。

若 $X \geq 0$, 则 $X_0=0$, $X=[X]_{\text{补}}=0.X_1X_2\cdots X_{n-1}$

若 $X < 0$, 则 $X_0=1$

因为 $[X]_{\text{补}}=2+X \pmod{2}$

所以

$$\begin{aligned} X &= [X]_{\text{补}} - 2 \\ &= 1.X_1X_2\cdots X_{n-1} - 2 \\ &= -1 + 0.X_1X_2\cdots X_{n-1} \\ &= -(0.11\cdots 11 - 0.X_1X_2\cdots X_{n-1} + 2^{-(n-1)}) \\ &= -(0.\bar{X}_1\bar{X}_2\cdots\bar{X}_{n-1} + 2^{-(n-1)}) \end{aligned}$$

综合以上两种情况可知,从正数的补码求真值,不必计算,可以直接写出;从负数的补码求真值,和从真值求负数的补码方法一样,可将补码的各数位按位变反,末位加1,然后加上数符“-”。这一结论对定点整数也是同样适用的。

例 1-5 已知 $[X]_{\text{补}}=01101$, $[Y]_{\text{补}}=10110$, 求 X 和 Y 的真值。

解: $X=1101$, $Y=-1010$

例 1-6 已知 $[X]_{\text{补}}=0.1011$ $[Y]_{\text{补}}=1.1101$, 求 X 和 Y 的真值。

解: $X=0.1011$, $Y=-0.0011$

3. 反码

反码也是计算机中一种常用的编码。当字长为 n 位时,定点整数和定点小数反码表示的定义如下。

对定点整数有:

$$\begin{aligned} \text{当 } 0 \leq X < 2^{n-1} \text{ 时,} & \quad [X]_{\text{反}} = X \\ \text{当 } -2^{n-1} < X \leq 0 \text{ 时,} & \quad [X]_{\text{反}} = (2^n - 1) + X \end{aligned}$$

对定点小数有:

$$\begin{aligned} \text{当 } 0 \leq X < 1 \text{ 时,} & \quad [X]_{\text{反}} = X \\ \text{当 } -1 < X \leq 0 \text{ 时,} & \quad [X]_{\text{反}} = (2 - 2^{-(n-1)}) + X \end{aligned}$$

从定义可知,对正数的反码和原码表示是一样的,负数的反码则是用一个值加上这个负数,或减去这个负数的绝对值。

通过进一步的分析,反码的编码规律可概括为:正数的符号位用 0 表示,负数的符号位用 1 表示,数位部分则是正数同真值一样,负数要将真值的各位按位