

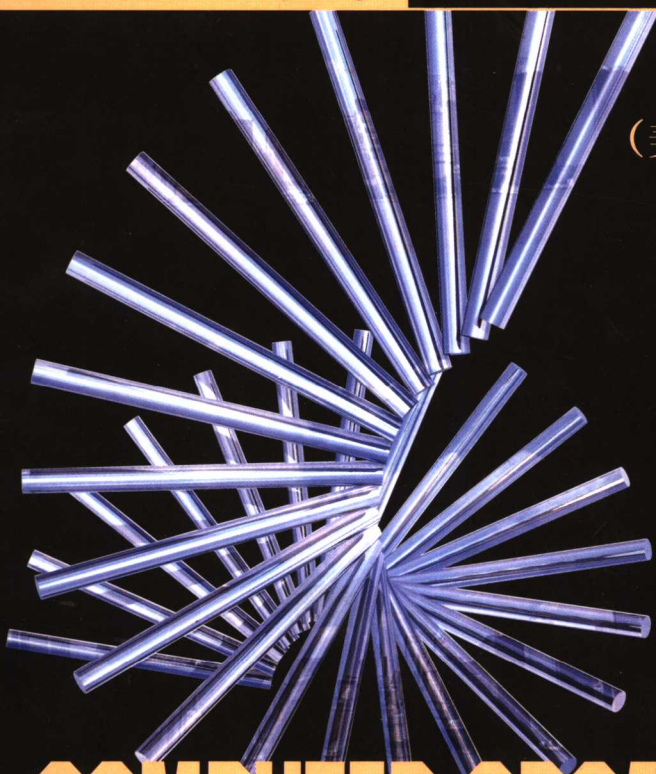
世界著名计算机教材精选

PEARSON
Prentice
Hall

计算机组织 与体系结构

性能设计 (第6版)

(美) William Stallings 著
张昆藏 等 译



COMPUTER ORGANIZATION & ARCHITECTURE

Designing for Performance (Sixth Edition)

清华大学出版社

Pearson
Education

世界著名计算机教材精选

计算机组织与体系结构： 性能设计

(第6版)

**Computer Organization and Architecture:
Designing for Performance, Sixth Edition**

(美) William Stallings 著
张昆藏 等译

清华大学出版社
北 京

内 容 简 介

本书是介绍当代计算机体系结构主流技术和最新技术的优秀教材。作者以 Intel Pentium 4 和 IBM/Motorola PowerPC 作为考察实例,将当代计算机系统性能设计问题和计算机组织与体系结构的基本概念及原理紧密联系起来。本书共 18 章,分成 5 个部分。主要内容有:CPU 性能设计、指令流水线、整数和浮点算术、微程序设计的控制器;RISC 处理器和超标量处理器;最新的 IA-64 体系结构和 Itanium 处理器;PCI 新型系统总线规范;cache 存储器组织、cache 一致性问题 and MESI 协议;包括 SDRAM 和 RDRAM 在内的高级 DRAM 体系结构;冗余磁盘阵列 RAID 技术和光存储器;FireWire 串行总线和最近研发的 InfiniBand;最后是多个处理器的并行组织,包括对称多处理机、机群系统、非均匀存储器存取(NUMA)系统。本书可作为计算机科学、计算机工程等专业的计算机体系结构课程的教材,对从事计算机研究与开发的技术人员来说,也具有指导意义。

Simplified Chinese edition copyright © 2004 by PEARSON EDUCATION ASIA LIMITED and TSINGHUA UNIVERSITY PRESS.

Original English language title from Proprietor's edition of the Work.

Original English language title: Computer Organization and Architecture: Designing for Performance, 6th Edition by William Stallings, Copyright © 2003

EISBN: 0-13-035119-9

All Rights Reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall, Inc.

This edition is authorized for sale only in the People's Republic of China (excluding the Special Administrative Region of Hong Kong and Macao).

本书中文简体翻译版由 Pearson Education(培生教育出版集团)授权给清华大学出版社在中国境内(不包括中国香港、澳门特别行政区)出版发行。

北京市版权局著作权合同登记号 图字:01-2002-5772

版权所有,翻印必究。举报电话:010-62782989 13901104297 13801310933

本书封面贴有 Pearson Education(培生教育出版集团)激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

计算机组织与体系结构:性能设计(第6版)/(美)斯托林斯(Stallings, W.)著;张昆藏等译.—北京:清华大学出版社,2005.1

(世界著名计算机教材精选)

书名原文:Computer Organization and Architecture: Designing for Performance, Sixth Edition

ISBN 7-302-09913-8

I. 计… II. ①斯… ②张… III. 计算机体系结构—高等学校—教材 IV. TP303

中国版本图书馆 CIP 数据核字(2004)第 118252 号

出 版 者:清华大学出版社

<http://www.tup.com.cn>

社 总 机:010-62770175

地 址:北京清华大学学研大厦

邮 编:100084

客户服务:010-62776969

组稿编辑:赵彤伟

文稿编辑:徐跃进

印 刷 者:北京国马印刷厂

装 订 者:三河市新茂装订有限公司

发 行 者:新华书店总店北京发行所

开 本:185×260 印张:37.25 字数:876 千字

版 次:2005 年 1 月第 1 版 2005 年 1 月第 1 次印刷

书 号:ISBN 7-302-09913-8/TP·6817

印 数:1~4000

定 价:66.00 元

本书如存在文字不清、漏印以及缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770175-3103 或(010)62795704

译者的话

Stallings, W. 是一位非常著名的计算机科学教授和教材作家,主要研究领域是计算机体系结构和操作系统。他所著的《计算机组织与体系结构:性能设计》一书畅销欧美,经久不衰。在美国,该书是深受欢迎的大学教材,其第4版曾获“全美优秀计算机图书”1996年度奖。

清华大学出版社于1997年发行了此书第4版的影印本,于1999年出版了第4版的中文译本。当时参加翻译工作的有三位同志:上海交通大学经致远博士负责序言和第1章至第3章;上海工程技术大学施一萍副教授负责第4章至第7章和附录;青岛大学信息工程学院张昆藏教授负责第8章至第16章和全书的统稿。

Stallings, W. 在征求多名此领域专家、教授对第4版审阅意见的基础上,于2000年推出此书的第5版。第5版内容更加精练,尤其包括了IA-64新体系结构和SMP、机群系统、NUMA系统这些最新技术。

Stallings, W. 于2003年又推出此书的第6版。新版本做了许多重大修订,使之更加符合IEEE/ACM Computer Curricula 2001这个新世纪第一个计算机课程教学大纲对计算机体系结构课程的教学要求。例如,删掉了前两版叙述相当完整的SCSI并行接口标准,增添了最新研发的接口标准InfiniBand。尤其是,第6版以一章的篇幅详细介绍了新型的IA-64体系结构和Itanium处理器。此外,新版本更加重视cache存储器对计算机系统性能的影响,将它从内部存储器一章分离出来独立构成一章,叙述更加完整和详尽。修订工作还包括,扩充并修改了光存储器和高级DRAM体系结构。

本书第6版仍由张昆藏教授主持翻译,张公敬老师与杨厚俊老师也参加了翻译工作。在历经半年的翻译过程中,除翻译新增内容之外,还在第5版译本的基础上对全书进行了仔细的修改、校订,不再存在过去由多人翻译造成的术语用词不尽一致的问题,力求以流畅的中文准确地表达原著的内容和风格。

本书的主译者曾用此书(第4版)原著影印本作为教材来讲授计算机系统结构课程。本书的组织结构合理,从最简单的基本概念开始,很快进入到对此领域最新技术的介绍。本书有如下三个特点:一是结构清晰,逐步深入,系统性强;二是始终追踪最新技术进展,内容新颖,学术水平高;三是全书主要以Pentium 4作为CISC处理器典型产品实例,以PowerPC作为RISC处理器典型产品实例来进行讲述。

总之,该书确实是一本反映了当代计算机系统结构主流技术和最新成就的优秀教材和专业参考书。此外,本书各章都附有推荐的参考文献、关键词、思考题和习题,作者还为此书建立了Web站点,教师手册推荐了课程课题,并免费提供了SimpleScalar和SMPCache软件包。这一切,无疑是对教学工作的有力支持。作者建议,此书作为教材可在一个或两个学期(半学年)讲授完毕,教师可根据专业教学大纲的要求自行确定。译者建

议,对于我国高校的计算机科学与技术专业,此书的第1章至第13章可作为计算机组成原理课程的教材,第14章至第18章可作为计算机系统结构课程的教材。译者认为,第18章并行处理的组织内容略显单薄,相信作者会在以后的新版本中予以增强。目前,计算机系统结构课程的任课教师可补充一些材料使之更为充实。

本书将计算机组织和计算机体系结构紧密关联,深入讨论它们的基本原理,并将它们应用到当代计算机系统性能设计中。对于以工作站或PC为工作环境的广大用户来说,阅读此书能收到立竿见影的效果;对于从事计算机研究与开发的技术人员来说,此书是一本具有指导意义的参考读物。

译 者

2004年12月

本书的 Web 站点

William Stallings.com/COA6e.html 的 Web 站点为师生使用本书提供了支持,包括以下几个主要方面。

课程支持材料

课程支持材料包括:

- 以 PDF 格式存储的本书的图、表副本。
- PDF 格式的课程要点详解,适合于向学生做通告或作为视图演示。
- 可用于讲演的一组 PowerPoint 幻灯片。
- Computer Science Student Resource 站点,此站点有几个对学生学习计算机科学知识有用的链接和文档。包括对相关基本数学知识的复习;对研究、写论文和做作业的建议和指导;访问报告库和书目等科研资源的链接以及其他有用的链接。
- 本书的勘误表,最多每月修改一次。

COA 课程

包括为使用本书进行课程教学的 Web 站点的链接。这些站点能提供关于课程计划和进度的有益建议,以及一些有用的通告和其他资料。

有用的 Web 站点

包括对相关 Web 站点的链接,而且是按章组织的。此链接覆盖了很广的题目和文章,并可使学生适时地、更深入地探讨问题。

电子邮件信箱列表

提供一个电子邮件信箱列表,以便使用本书的教师与作者或彼此之间交换信息、建议和问题。此 Web 站点提供了预约信息。

COA 课题仿真工具

包括了对 SimpleScalar 和 SMPCache Web 站点的链接。这是两个软件包,能用来构架项目问题。每个站点包括可下载的软件和背景信息,详见附录 A。

序 言

目标

这是一本关于计算机结构和功能的书,本书力求尽可能清楚完整地给出当今计算机系统的性质和特征。

这个任务具有挑战性,主要有如下几个原因。首先,有非常多的产品类型都冠以“计算机”的名字,从只值几美元的单片机到价值几千万美元的超级计算机。这种多样性不仅表现在价格上,也表现在规模、性能和应用上。其次,不断的改变已成为持续发展的计算机技术的特征。这些改变覆盖了计算机技术的所有方面,从用于构造计算机部件的底层的集成电路技术,到组合这些部件的并行组织概念。

尽管计算机领域存在多样性和改变的迅速性,但某些基本概念始终在起作用。当然,这些概念的应用取决于当前的技术状况和设计者的性能/价格目标。本书的目的在于深入讨论计算机组织与体系结构的基本概念和原理,并将它们运用到当代计算机系统设计问题上去。

副标题(指性能设计——译者注)指出了本书的主题和采用的方法。计算机系统的高性能设计历来都是重要的,但这一要求从来没有像今天这样强烈和难以满足。包括处理器速度、存储器速度、存储器容量和互连的数据速率在内的计算机系统的所有基本性能特征都在迅速提高,而且,是以不同的速率在提高。这就使设计一个实现性能最大化并利用所有因素的平衡系统变得非常困难。于是,计算机设计越来越成为一种博弈,它要以改变一个领域的结构和功能来补偿另一领域的性能失配。读者将会看到,这种博弈在本书的许多设计中始终起作用。

像任何系统一样,计算机系统由一组相互关联的部件组成。通过结构(部件互连方式)和功能(单个部件的操作)最能表征一个系统。另外,计算机的组织是层次化的,通过将主要部件分解成各主要子部件,并描述各主要子部件的结构和功能,来进一步描述各主要部件。为清楚和易于理解,本书由上至下地描述这种层次化组织。

- **计算机系统**:主要部件是处理器、存储器和 I/O。
- **处理器**:主要部件是控制器、寄存器、ALU 和指令执行单元。
- **控制器**:主要部件是控制存储器、微指令顺序逻辑和寄存器。

本文尽量采用以清晰的上下文来组织新素材的方式讲解有关内容,这样可以最大限度地避免让读者感到迷茫,应该会比自下而上地讲解更好。

考查系统的两个着眼点是,体系结构(机器语言程序员可见的系统属性)和组织(实现体系结构的操作单元和它们的互连),它们将自始至终贯穿于所有讨论之中。

使用的范例

本书选用许多不同机器的例子,来阐明和强化所提出的概念。多数例子来自两种计算机系列: Intel Pentium 4 和 IBM/Motorola PowerPC。这两种系统共同概括了当前计算机的主要设计趋势。Pentium 4 基本上是一种复杂指令集计算机(CISC),但具有某些 RISC 特征;而 Power PC 基本上是一种精简指令集计算机(RISC)。两种系统都利用了超标量设计原理,并且都支持多个处理器的配置。

本书的安排

本书分为 5 个部分。

第一部分 概述:提供对本书其余部分的概括并明确各部分的上下文关系。

第二部分 计算机系统:计算机系统由处理器、存储器、I/O 模块以及这些主要部件之间的互连机构所组成。这部分依次讨论这些方面,只是处理器太复杂,所以留作第三部分单独讨论。

第三部分 中央处理器:CPU 由控制器、寄存器、算术逻辑单元、指令执行单元以及这些部件之间的互连结构所组成。这部分还介绍了如指令集设计和数据类型这类体系结构问题,以及如流水化这类组织问题。

第四部分 控制器:是控制处理器其余各部件的处理器部分,这里讨论控制器的功能和使用微程序设计的实现。

第五部分 并行处理的组织:最后这一部分涉及到多个处理器使用的某些问题和向量处理的组织问题。

每章均附有习题、思考题和关键词,以及为深入理解书中内容而推荐的参考文献和 Web 站点,书末附有参考文献总汇。

本书各部分的篇首给出了该部分中各章的摘要。

读者对象

本书面向高校师生和专业技术人员。它可以作为计算机科学、计算机工程、电气工程等专业主修的 CS 220 Computer Architecture 课程的本科生教材,授课时间为一或两个学期。而计算机体系结构是 IEEE/ACM Computer Curricula 2001 这个最新计算机课程教学大纲的核心课程之一(参见[JTF01])^①。

对关注此领域的专业技术人员,本书可作为有参考价值的基础读物,并适合自学。

面向教师和学生的网上服务

本书的 Web 站点能为教师和学生提供支持,这包括与其他有关站点的链接、以 PDF (Adobe Acrobat)格式提供的本书插图和本书因特网邮件信箱列表的注册信息。Web 主页为 WilliamStallings.com/COA6e.html,详见本序言之前的“本书 Web 站点”。已建立

^① [JTF01]表示本书的参考文献编号,后同。

一个因特网邮件信箱列表,这样,使用本书的教师能在彼此之间或与作者交换信息、建议和问题。只要发现印刷错误或其他错误,可立即使用位于 WilliamStallings. com 的本书勘误表。另外, WilliamStallings. com/StudentSupport. html 上的 Computer Science Student Resource 站点为计算机科学与技术相关专业的学生以及专业技术人员提供了文档、信息和有用的链接。

本书的教学用课题

许多教师都清楚,课题训练是计算机组织和体系结构课程的重要部分,通过它可使学生获得实践锻炼并强化他们由书中所学到的概念。为在课程中列入课题,本书提供了以前未有的支持。教师手册不仅包括如何组织课题和向学生分派课题的指导,而且包括了一组覆盖本书广泛内容的推荐课题:

- **研究性课题:**手册包括了一系列的研究要求,指导学生研究 Web 网上或文献中的课题并写出报名。
- **仿真性课题:**手册提供了对使用 SimpleScalar 和 SMPCache 两个仿真软件包的支持。前者能用于探索计算机组织和体系结构的设计问题;后者能用于研究对称多处理器(SMP)的 cache 设计问题。
- **阅读/报告类题目:**手册包括了一个文献论文列表,每章有一篇或几篇,可要求学生阅读并写出简短报告。

详见附录 A。

第 6 版中的新内容

自本书第 5 版发行后的 3 年来,这一领域又有了不少革新和进步。在第 6 版中尽力追踪这些变化,同时保持对整个领域广泛、综合的介绍。为开始这个重新审阅过程,曾请此领域的几位教授对本书第 5 版进行了广泛、深入的评论,又请了几位专家、学者对个别篇章进行了评审。结果使第 6 版在许多方面叙述得更清晰更紧凑,图表也进行了改进,并且加入了许多正在接受市场考验的最新设计问题。

除了为使本书更便于教学和对用户更友好所做的提炼工作之外,全书已有了许多实质性的改变。保留了大致相同的章节,重新改写了许多内容并添加了许多新内容。其中,某些最值得关注的变化如下所示。

- **IA-64/Itanium 体系结构:**这个新型体系结构包含了判定执行和推测装入这类重要概念。第 6 版专门用一章的篇幅进行了详细的介绍和分析。
- **cache 存储器:**cache 存储器是高性能处理器设计中的核心部件,而且 cache 设计已变得日益复杂。为此,新版以完整的一章介绍此主题。
- **光存储器:**此部分的内容已进行了扩充和修改。
- **高级 DRAM 体系结构:**添加了更多的材料来介绍此主题,包括对 SDRAM 和 RDRAM 讨论的更新。
- **SMP、机群系统和 NUMA 系统:**并行组织这一章已进行了扩充和修改。
- **教师支持的扩充:**正如前面提到的,为使本书应用于教学,提供了广泛的支持。对

本书 Web 站点所提供的支持也进行了扩充。

致谢

这一新版本得到许多人的帮助,他们慷慨地为本书贡献了自己的宝贵时间和知识。下列学者审阅了全部或大部分书稿,并提出许多建设性意见:休斯顿大学的 Willis King、加州大学的 Albert Heaney、佛罗里达大西洋学校的 A. S. Pandya、北达科它大学的 Yaser Khalifa、奥本大学的 Sanjeev Baskiyar。

同时向对本书单章提出详细的技术审阅意见的如下学者致谢:Nicole Kaiyan、Terje Mathisen、Daniel M. Pressel、Jeff Deifik、Bill Todd、Charlie Cassidy、Andy Isaacson、Alex Potemkin、Michael Spratte、Hatem Yassine、Grzegorz Mazur、Alan Iehotsky、Jonathan Hall、Sophie Wilson、Alan Alexander、David Vickers、Pete Smoot 以及 Erik Seligman。

阿帕拉契州大学的 Cindy Norris 教授提供了一些习题。

西班牙埃斯特雷马杜拉大学的 Miguel Angel Vega Rodriguez 教授、Juan Manuel Sánchez Pérez 教授、博士以及 Juan Antonio Gómez Pulido 教授、博士为教师手册准备了 SMPCache 问题并提供了 SMPCache 用户指南。

威斯康星大学的 Todd Bezenek 和里海大学的 James Stine 为教师手册准备了 SimpleScalar 问题,Todd 还提供了 SimpleScalar 用户指南。

目 录

第一部分 概 述

第 1 章 导论	2
1.1 计算机组织与体系结构	2
1.2 结构和功能	3
1.2.1 功能	3
1.2.2 结构	5
1.3 为何要学习计算机组织和体系结构	8
1.4 本书概要	9
1.5 因特网和 Web 资源	9
第 2 章 计算机的演变和性能	11
2.1 计算机简史	11
2.1.1 第一代:真空管	11
2.1.2 第二代:晶体管	18
2.1.3 第三代:集成电路	20
2.1.4 后续的几代	25
2.2 性能设计	28
2.2.1 微处理器的速度	28
2.2.2 性能平衡	29
2.3 Pentium 和 PowerPC 的进展	31
2.3.1 Pentium	31
2.3.2 PowerPC	32
2.4 推荐的参考文献和 Web 站点	33
2.5 关键词、思考题和习题	34

第二部分 计算机系统

第 3 章 计算机功能和互连的顶层视图	39
3.1 计算机的部件	39
3.2 计算机功能	42
3.2.1 取指周期和执行周期	42
3.2.2 中断	45
3.2.3 I/O 功能	52
3.3 互连结构	52

3.4	总线互连	54
3.4.1	总线结构	54
3.4.2	多总线层次结构	56
3.4.3	总线设计要素	58
3.5	PCI	62
3.5.1	总线结构	62
3.5.2	PCI 命令	66
3.5.3	数据传送	67
3.5.4	仲裁	69
3.6	推荐的参考文献和 Web 站点	70
3.7	关键词、思考题和习题	71
附录 3A	时序图	74
第 4 章	cache	75
4.1	计算机存储系统概述	75
4.1.1	存储系统的特性	75
4.1.2	存储器分层结构	77
4.2	cache 存储器原理	80
4.3	cache 的设计要素	83
4.3.1	cache 容量	83
4.3.2	映射功能	83
4.3.3	替换算法	91
4.3.4	写策略	91
4.3.5	行的大小	92
4.3.6	cache 数目	92
4.4	Pentium 4 和 PowerPC 的 cache 组织	94
4.4.1	Pentium 4 的 cache 组织	94
4.4.2	PowerPC 的 cache 组织	96
4.5	推荐的参考文献	97
4.6	关键词、思考题和习题	97
附录 4A	两级存储器的性能特点	101
4A.1	局部性	101
4A.2	两级存储器的操作	104
4A.3	性能	104
第 5 章	内部存储器	108
5.1	半导体主存储器	108
5.1.1	组织	108
5.1.2	DRAM 和 SRAM	108
5.1.3	ROM 类型	111
5.1.4	芯片逻辑	112

5.1.5	芯片封装	113
5.1.6	模块组织	114
5.2	纠错	116
5.3	高级 DRAM 组织	121
5.3.1	同步 DRAM	121
5.3.2	rambus DRAM	123
5.3.3	带 cache 的 DRAM	125
5.4	推荐的参考文献和 Web 站点	125
5.5	关键词、思考题和习题	125
第 6 章	外部存储器	128
6.1	磁盘	128
6.1.1	磁读写机制	128
6.1.2	数据组织和格式化	129
6.1.3	物理特性	131
6.1.4	磁盘性能参数	133
6.2	RAID(磁盘冗余阵列)	136
6.2.1	RAID 0 级	137
6.2.2	RAID 1 级	141
6.2.3	RAID 2 级	142
6.2.4	RAID 3 级	142
6.2.5	RAID 4 级	143
6.2.6	RAID 5 级	143
6.2.7	RAID 6 级	144
6.3	光存储器	144
6.3.1	光盘	144
6.3.2	数字视盘	147
6.4	磁带	148
6.5	推荐的参考文献和 Web 站点	150
6.6	关键词、思考题和习题	150
第 7 章	输入输出	154
7.1	外部设备	155
7.1.1	键盘/监视器	156
7.1.2	磁盘驱动器	157
7.2	I/O 模块	159
7.2.1	模块功能	159
7.2.2	I/O 模块结构	161
7.3	编程式 I/O	162
7.3.1	概述	162
7.3.2	I/O 命令	162

7.3.3	I/O 指令	163
7.4	中断驱动式 I/O	165
7.4.1	中断处理	165
7.4.2	设计问题	168
7.4.3	Intel 82C59A 中断控制器	169
7.4.4	Intel 82C55A 可编程外部接口	170
7.5	存储器直接存取(DMA)	172
7.5.1	编程式 I/O 和中断驱动式 I/O 的不足	172
7.5.2	DMA 功能	172
7.6	I/O 通道和处理器	174
7.6.1	I/O 功能的演变	174
7.6.2	I/O 通道的特性	176
7.7	外部接口: FireWire 和 InfiniBand	176
7.7.1	接口的类型	176
7.7.2	点对点 and 多点配置	177
7.7.3	FireWire 串行总线	177
7.7.4	InfiniBand	181
7.8	推荐的参考文献和 Web 站点	184
7.9	关键词、思考题和习题	184
第 8 章	操作系统支持	188
8.1	操作系统概述	188
8.1.1	操作系统的目标和功能	188
8.1.2	操作系统的类型	190
8.2	调度	197
8.2.1	长调度	198
8.2.2	中调度	198
8.2.3	短调度	198
8.3	存储管理	202
8.3.1	交换	202
8.3.2	分区	203
8.3.3	分页	205
8.3.4	虚拟存储器	207
8.3.5	转换后援缓冲器	209
8.3.6	分段	211
8.4	Pentium II 与 PowerPC 存储管理	212
8.4.1	Pentium II 的存储管理硬件	212
8.4.2	PowerPC 存储管理硬件	216
8.5	推荐的参考文献和 Web 站点	219
8.6	关键词、思考题和习题	220

第三部分 中央处理器

第 9 章 计算机算术	227
9.1 算术逻辑单元	227
9.2 整数表示	228
9.2.1 符号-幅值表示法	228
9.2.2 2 的补码表示法	229
9.2.3 不同位长间的转换	231
9.2.4 定点表示法	233
9.3 整数算术	233
9.3.1 取负	233
9.3.2 加法和减法	234
9.3.3 乘法	236
9.3.4 除法	243
9.4 浮点表示	245
9.4.1 原理	245
9.4.2 二进制浮点表示的 IEEE 标准	248
9.5 浮点算术	250
9.5.1 浮点加法和减法	251
9.5.2 浮点乘法和除法	254
9.5.3 浮点运算的精度问题	255
9.5.4 二进制浮点算术的 IEEE 标准	256
9.6 推荐的参考文献和 Web 站点	258
9.7 关键词、思考题和习题	259
第 10 章 指令集:特征和功能	263
10.1 机器指令特征	263
10.1.1 机器指令要素	263
10.1.2 指令表示	264
10.1.3 指令类型	265
10.1.4 地址数目	266
10.1.5 指令集设计	268
10.2 操作数类型	268
10.2.1 数值	269
10.2.2 字符	269
10.2.3 逻辑数据	270
10.3 Pentium 和 PowerPC 数据类型	270
10.3.1 Pentium 数据类型	270
10.3.2 PowerPC 数据类型	271
10.4 操作类型	272
10.4.1 数据传送类	274

10.4.2	算术运算类	276
10.4.3	逻辑运算类	276
10.4.4	转换类	278
10.4.5	输入输出类	279
10.4.6	系统控制类	279
10.4.7	控制传递类	279
10.5	Pentium 和 PowerPC 操作类型	284
10.5.1	Pentium 操作类型	284
10.5.2	PowerPC 操作类型	291
10.6	汇编语言	292
10.7	推荐的参考文献	294
10.8	关键词、思考题和习题	294
附录 10A	堆栈	299
10A.1	堆栈实现	300
10A.2	表示式求值	301
附录 10B	小数在先和大数在先以及位序	303
10B.1	字节排序	303
10B.2	位排序	306
第 11 章	指令集:寻址方式和指令格式	308
11.1	寻址方式	308
11.1.1	立即寻址	310
11.1.2	直接寻址	310
11.1.3	间接寻址	310
11.1.4	寄存器寻址	311
11.1.5	寄存器间接寻址	311
11.1.6	偏移寻址	312
11.1.7	堆栈寻址	313
11.2	Pentium 和 PowerPC 寻址方式	314
11.2.1	Pentium 寻址方式	314
11.2.2	PowerPC 寻址方式	316
11.3	指令格式	318
11.3.1	指令长度	318
11.3.2	位的分配	319
11.3.3	变长指令	322
11.4	Pentium 和 PowerPC 指令格式	325
11.4.1	Pentium 指令格式	325
11.4.2	PowerPC 指令格式	327
11.5	推荐的参考文献	328
11.6	关键词、思考题和习题	329

第 12 章 CPU 结构和功能	332
12.1 处理器组织	332
12.2 寄存器组织	334
12.2.1 用户可见寄存器	334
12.2.2 控制和状态寄存器	335
12.2.3 微处理器寄存器组织的例子	336
12.3 指令周期	338
12.3.1 间址周期	339
12.3.2 数据流	339
12.4 指令流水	341
12.4.1 流水线策略	341
12.4.2 流水线的性能	345
12.4.3 转移处理	347
12.4.4 Intel 80486 的流水线	353
12.5 Pentium 处理器	354
12.5.1 寄存器组织	354
12.5.2 MMX 寄存器	358
12.5.3 中断处理	358
12.6 PowerPC 处理器	361
12.6.1 寄存器组织	361
12.6.2 中断处理	364
12.7 推荐的参考文献	367
12.8 关键词、思考题和习题	367
第 13 章 精简指令集计算机	370
13.1 指令执行特征	371
13.1.1 操作	372
13.1.2 操作数	373
13.1.3 过程调用	373
13.1.4 结论	374
13.2 大寄存器组方案的使用	374
13.2.1 寄存器窗口	375
13.2.2 全局变量	377
13.2.3 大寄存器组与 cache 的对比	377
13.3 基于编译器的寄存器优化	379
13.4 精简指令集体系结构	380
13.4.1 CISC 的理由	380
13.4.2 精简指令集体系结构特征	382
13.4.3 CISC 与 RISC 特征对比	384
13.5 RISC 流水线技术	386
13.5.1 规整指令的流水线技术	386