

21世纪

高等院校计算机系列教材

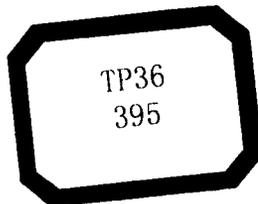
微型计算机 原理及应用

刘建成 主 编
王建明 华晓丽 陈语林 副主编



中国水利水电出版社

www.waterpub.com.cn



21 世纪高等院校计算机系列教材

微型计算机原理及应用

刘建成 主 编

王建明 华晓丽 陈语林 副主编

中国水利水电出版社

内 容 提 要

本书是作者在参考国内外大量文献资料的基础上,汲取各家之长,并结合多年微型计算机原理及应用课程教学和科研工作的经验,精心组织编写而成。全书内容丰富,图文并茂,讲述深入浅出,通俗易懂,并附有大量的实例和习题。

全书共分 10 章,在内容安排上注重系统性、先进性和实用性,各章前后呼应,结构严谨。在附录中,除汇总 86 系统的指令系统外,还选编了最新的高等教育自学考试和全国计算机等级考试三级 PC 技术的笔试试题。

本书适合作为大学本、专科层次的计算机类专业、自动控制类专业、电力牵引类专业、机电类专业的微型计算机原理及应用课程教材,又可作为从事微型计算机应用系统设计的科技工作者的参考书,同时对参加高等教育自学考试和全国计算机等级考试的计算机爱好者也有一定的帮助。

本书配有电子教案,需要者可以从中国水利水电出版社网站免费下载,网址: <http://www.waterpub.com.cn/softdown/>。

图书在版编目 (CIP) 数据

微型计算机原理及应用 / 刘建成主编. —北京: 中国水利水电出版社, 2006
(21 世纪高等院校计算机系列教材)

ISBN 7-5084-3873-6

I. 微… II. 刘… III. 微型计算机—高等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字 (2006) 第 075098 号

书 名	微型计算机原理及应用
作 者	刘建成 主 编 王建明 华晓丽 陈语林 副主编
出版 发行	中国水利水电出版社 (北京市三里河路 6 号 100044) 网址: www.waterpub.com.cn E-mail: mchannel@263.net (万水) sales@waterpub.com.cn 电话: (010) 63202266 (总机)、68331835 (营销中心)、82562819 (万水)
经 售	全国各地新华书店和相关出版物销售网点
排 版	北京万水电子信息有限公司
印 刷	北京蓝空印刷厂
规 格	787mm×1092mm 16 开本 22 印张 540 千字
版 次	2006 年 8 月第 1 版 2006 年 8 月第 1 次印刷
印 数	0001—4000 册
定 价	30.00 元

凡购买我社图书,如有缺页、倒页、脱页的,本社营销中心负责调换

版权所有·侵权必究

前 言

随着计算机技术的飞速发展,微型计算机技术已经渗透到国民经济的各行各业。微型计算机原理及其应用课程已成为工科院校相关专业的重点主干课程,特别已成为信息、机电等学科的相关专业后续课程学习的纽带。

本书围绕教育部信息类教学指导委员会关于微型计算机原理及应用课程的教学大纲,兼顾国家计算机应用水平等级考试的要求,结合 21 世纪信息学科相关专业主干课程建设规划,总结多年来该课程针对学生在学习该课程过程中出现的问题和疑点、难点,参考现有各种版本微机原理及应用教材的特点,跟踪微型计算机技术的最新发展进行组织和编写。

全书共分 10 章,在内容安排上注重系统性、先进性和实用性,各章前后呼应,结构严谨。前 4 章介绍 8086/8088 微机系统组成原理、运算基础、体系结构、指令系统、汇编语言程序设计;第 5 章讨论微型机内外存储器的原理与使用;第 6 章讲述中断系统及中断控制器 8259A;第 7 章介绍可编程接口芯片及应用,包括:定时器/计数器 8253、并行接口芯片 8255A、串行接口芯片 8251A;第 8 章介绍 A/D 与 D/A 转换接口;第 9 章概述从 8086/8088 到 Pentium 的技术变迁;第 10 章通过几个典型实例介绍微型机在工业控制中的应用。在附录中,除汇总 86 系统的指令系统外,还选编了最新的高等教育自学考试和全国计算机等级考试三级 PC 技术的笔试试题。

教材编写过程中尽量做到深入浅出、通俗易懂,对硬件电路直接给出实际元器件图,引导学生逐步培养计算机硬件电路分析、应用和设计的能力。

本书适合作为大学本、专科层次的自动控制类专业、计算机类专业、电力电子类专业、机电类专业的微型计算机原理及应用课程教材,又可作为从事微型计算机应用系统设计和开发的科技工作者的参考书,同时对参加高等教育自学考试和全国计算机等级考试的计算机爱好者也有一定的帮助。

本书由刘建成任主编,王建明、华晓丽、陈语林任副主编。其中,刘建成编写了第 1、3、5 章,王建明编写了第 2、4 章,华晓丽编写了第 8 章,陈语林编写了第 6、7 章及附录,唐建湘编写了第 9 章,余明扬编写了第 10 章。此外,梁建武、宋伟光、杜伟、杨海明、刘庆明、谭浩、刘学红、王鹰、孔志周、余浩文、张雪梅、张芳、赵文秀、李光勇等老师参与了本书的部分编写,中国水利水电出版社的编辑为本书的出版付出了艰辛的劳动,在此一并表示衷心的感谢。

由于时间紧迫及作者水平所限,书中难免出现错误和不足,恳请专家和读者批评指正。

编者

2006 年 6 月于中南大学梅园

目 录

前言

第 1 章 微型计算机系统概述	1
1.1 微机系统的组成	1
1.2 微型计算机硬件系统的组成	2
1.2.1 系统总线	3
1.2.2 微处理器	4
1.2.3 存储器	4
1.2.4 输入/输出 (I/O) 接口和外设	4
1.3 微处理器组成	4
1.4 存储系统概述	7
1.4.1 内存储器单元的地址和内容	7
1.4.2 内存操作	7
1.4.3 内存分类	7
1.5 微机工作过程	8
1.6 微机系统的主要技术指标	11
思考与练习	12
第 2 章 微机运算基础	13
2.1 进位计数制及数制转换	13
2.1.1 进位计数制的概念	13
2.1.2 数制间的转换	14
2.1.3 二进制数的算术运算	17
2.1.4 二进制数的逻辑运算	18
2.2 数据的表示与处理	21
2.2.1 数据的长度单位	21
2.2.2 计算机内数的表示方法	21
2.2.3 计算机数据编码	25
思考与练习	29
第 3 章 8086/8088CPU 的体系结构及其指令系统	31
3.1 CPU 发展概述	31
3.2 8086/8088 CPU 的结构	32
3.2.1 8086/8088 CPU 的内部结构框图	32
3.2.2 总线接口部件 BIU	33
3.2.3 指令执行部件 EU	34
3.3 8086/8088 CPU 的寄存器组和存储器	34

3.3.1	寄存器组	34
3.3.2	存储器结构	37
3.4	8086/8088 CPU 的引脚信号及工作模式	41
3.4.1	8086/8088 CPU 的引脚信号和功能	41
3.4.2	最小工作模式	44
3.4.3	最大工作模式	47
3.4.4	8088 CPU 与 8086 CPU 的差异	50
3.5	8086/8088 CPU 的时序	51
3.5.1	8086/8088 CPU 的各种 CLK 周期	51
3.5.2	8086/8088 CPU 最小模式下的总线操作	52
3.5.3	最大模式下的总线操作	54
3.6	8086/8088 的指令系统	54
3.6.1	概述	55
3.6.2	寻址方式	56
3.6.3	8086/8088 指令系统中的常用指令	61
	思考与练习	81
第 4 章	8086/8088 汇编语言程序设计	85
4.1	汇编语言的基本语法	85
4.1.1	汇编语言程序的格式	85
4.1.2	常量、标识符和表达式	87
4.1.3	指示性语句	88
4.1.4	指令性语句	99
4.1.5	宏指令	100
4.2	汇编语言程序设计的基本方法	103
4.2.1	概述	103
4.2.2	顺序结构程序	104
4.2.3	分支结构程序	105
4.2.4	循环结构程序	110
4.2.5	子程序	114
4.3	DOS 系统功能调用和 ROM BIOS 中断调用	120
4.3.1	系统功能调用	120
4.3.2	ROM BIOS 中断调用	122
4.4	汇编语言程序的调试过程	124
4.4.1	建立汇编语言的工作环境	124
4.4.2	用 MASM 程序产生 OBJ 文件	125
4.4.3	用 LINK 程序产生 EXE 文件	127
4.4.4	程序的执行	127
4.4.5	COM 文件	128
	思考与练习	128

第 5 章 存储器系统	130
5.1 概述	130
5.1.1 存储器的一般概念	130
5.1.2 存储器的分类	130
5.1.3 存储器芯片的主要技术指标	132
5.2 随机存取存储器 RAM	132
5.2.1 静态随机存储器 (SRAM)	132
5.2.2 动态随机读写存储器 (DRAM)	141
5.2.3 存储器扩展技术	144
5.3 只读存储器 (ROM)	148
5.3.1 EPROM	148
5.3.2 EEPROM (E ² PROM)	151
5.3.3 闪存 EEPROM (FLASH)	155
5.4 高速缓冲存储器 (Cache)	159
5.4.1 Cache 的工作原理	159
5.4.2 高速缓存与主存的存取一致性	160
5.4.3 Cache 的分级体系结构	162
5.5 存储器管理	163
5.5.1 IBM PC/XT 中的存储空间分配	163
5.5.2 扩展存储器及其管理	164
5.5.3 DOS 环境下的内存管理	167
5.6 外存储器简介	170
5.6.1 硬盘及硬盘驱动器	170
5.6.2 软盘及软盘驱动器	173
5.6.3 光盘	174
思考与练习	176
第 6 章 中断系统	178
6.1 中断概述	178
6.1.1 基本概念	178
6.1.2 中断处理过程	179
6.1.3 中断识别和中断优先级	180
6.2 8086/8088 的中断系统	184
6.2.1 8086/8088 的中断分类	184
6.2.2 中断向量和中断向量表	185
6.2.3 硬件中断	186
6.2.4 软件中断	190
6.3 可编程中断控制器 8259A	191
6.3.1 8259A 的外部引脚和内部结构	191
6.3.2 8259A 的工作方式	195

6.3.3	8259A 的初始化命令字和操作命令字	199
	思考与练习	207
第 7 章	可编程接口芯片及应用	209
7.1	可编程定时器/计数器 8253	209
7.1.1	定时与计数	209
7.1.2	定时/计数器芯片 Intel8253	209
7.2	可编程并行接口芯片 8255A	216
7.2.1	并行通信与接口	216
7.2.2	8255A 的编程结构	217
7.2.3	8255A 的引脚功能	218
7.2.4	8255A 的工作方式	218
7.3	可编程串行接口芯片 8251A	219
7.3.1	8251A 的基本性能	219
7.3.2	8251A 的内部结构	220
7.3.3	8251A 的引脚功能	221
7.3.4	8251A 的编程	223
7.4	其他接口芯片介绍	225
7.4.1	Intel 8279	226
7.4.2	HD7279A	226
7.5	CPU 和外设之间的数据传送方式	227
7.5.1	程序方式	227
7.5.2	中断方式	229
7.5.3	DMA 方式	230
7.6	DMA 控制器 Intel 8237	233
7.6.1	DMA 控制器芯片 Intel 8237 的性能概述	233
7.6.2	8237 的内部组成与结构	233
7.6.3	8237 的内部寄存器组	239
7.7	8237 的编程及应用	242
7.7.1	8237 的寻址及连接	242
7.7.2	8237 在系统中的典型连接	244
7.7.3	8237 的初始化	246
7.7.4	通道控制方式	248
7.8	总线	249
7.8.1	总线分类	249
7.8.2	总线操作	249
7.8.3	总线标准	251
	思考与练习	253
第 8 章	A/D 和 D/A 转换器	254
8.1	基本概念	254

8.1.1	D/A 转换	254
8.1.2	A/D 转换器	257
8.2	基本方法	261
8.3	A/D 与 D/A 转换接口	261
8.3.1	模/数转换芯片 (ADC) 及其接口技术	261
8.3.2	数/模转换器芯片 (DAC) 及其接口技术	267
8.4	典型例题	269
	思考与练习	277
第 9 章	从 8086/8088 到 Pentium 的技术变迁	279
9.1	80286CPU	279
9.2	80386CPU	280
9.3	80486CPU	280
9.4	Pentium CPU	281
9.5	80386/80486/Pentium 多任务与多用户系统	282
9.5.1	80386 多任务与多用户系统	282
9.5.2	80486 多任务与多用户系统	283
9.5.3	Pentium 多任务与多用户系统	283
9.6	80386/80486/Pentium 微机系统	284
9.7	80386/80486/Pentium 的指令系统及汇编语言编程	285
	思考与练习	291
第 10 章	微型计算机在工业控制中的应用	292
10.1	微型计算机应用的意义	292
10.2	典型微型计算机控制系统的组成	293
10.3	微型计算机在开环控制系统中的应用	294
10.4	以微型计算机为基础的闭环控制系统	298
10.5	微型计算机在多对象检测及控制系统中的应用	301
10.6	微型计算机在多变量寻优系统中的应用	302
10.7	微型计算机在过程控制系统中的应用	303
10.7.1	干燥道的结构工艺及相纸干燥过程的要求	304
10.7.2	相纸干燥过程控制机系统的功能	305
10.7.3	系统的硬件结构	306
10.7.4	系统软件考虑	306
10.7.5	软件控制器的原理介绍及讨论	307
	思考与练习	309
附录 A	ASCII 码字符表	311
附录 B	86 系列指令系统汇总表	312
附录 C	考试样题	327
参考文献	341

第 1 章 微型计算机系统概述

在应用了大规模集成电路的第四代电子计算机中，由于集成技术的迅猛发展，集成电路的集成度大大提高，可以把整个运算控制部件——CPU 集成在一片半导体芯片上，由此微处理器（Microprocessing Unit 或 Microprocessor, MPU）诞生。微型计算机由微处理器配以内存储器、输入/输出接口电路及相应的辅助电路构成。

随着科学技术的发展，微型计算机的应用范围已逐渐扩展，可以说已达到无孔不入的程度，特别广泛地应用在工业控制，尤其是小型仪表或小型设备的检测控制上。

1.1 微机系统的组成

微型计算机系统（Microcomputer System, MCS）在组成原理上和任何其他计算机一样，有硬件和软件两大部分：硬件是指组成计算机的机器部分，即电器之类的硬设备，它通常包括微型计算机（MC）、外部设备和电源三个部分；软件是指控制计算机完成操作任务的程序系统，通常有系统软件 and 用户软件。系统软件包括操作系统、各种高级语言编译程序、汇编语言、故障检测程序及程序库等，用户软件是用户为完成具体任务所编制的程序。图 1-1 给出了微型计算机系统的组成框图。

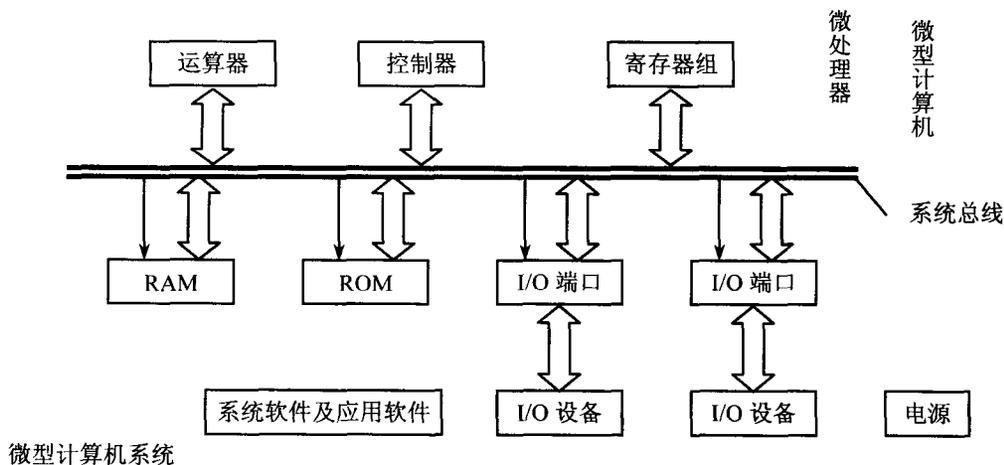


图 1-1 微型计算机系统的组成框图

从图 1-1 可以看出，微型计算机系统从全局到局部存在三个层次：微型计算机系统——微型计算机——微处理器。为了更清晰地描述微型计算机系统（MCS）的组成结构，可用图 1-2 来表示微型计算机系统中各部分的组成关系结构。

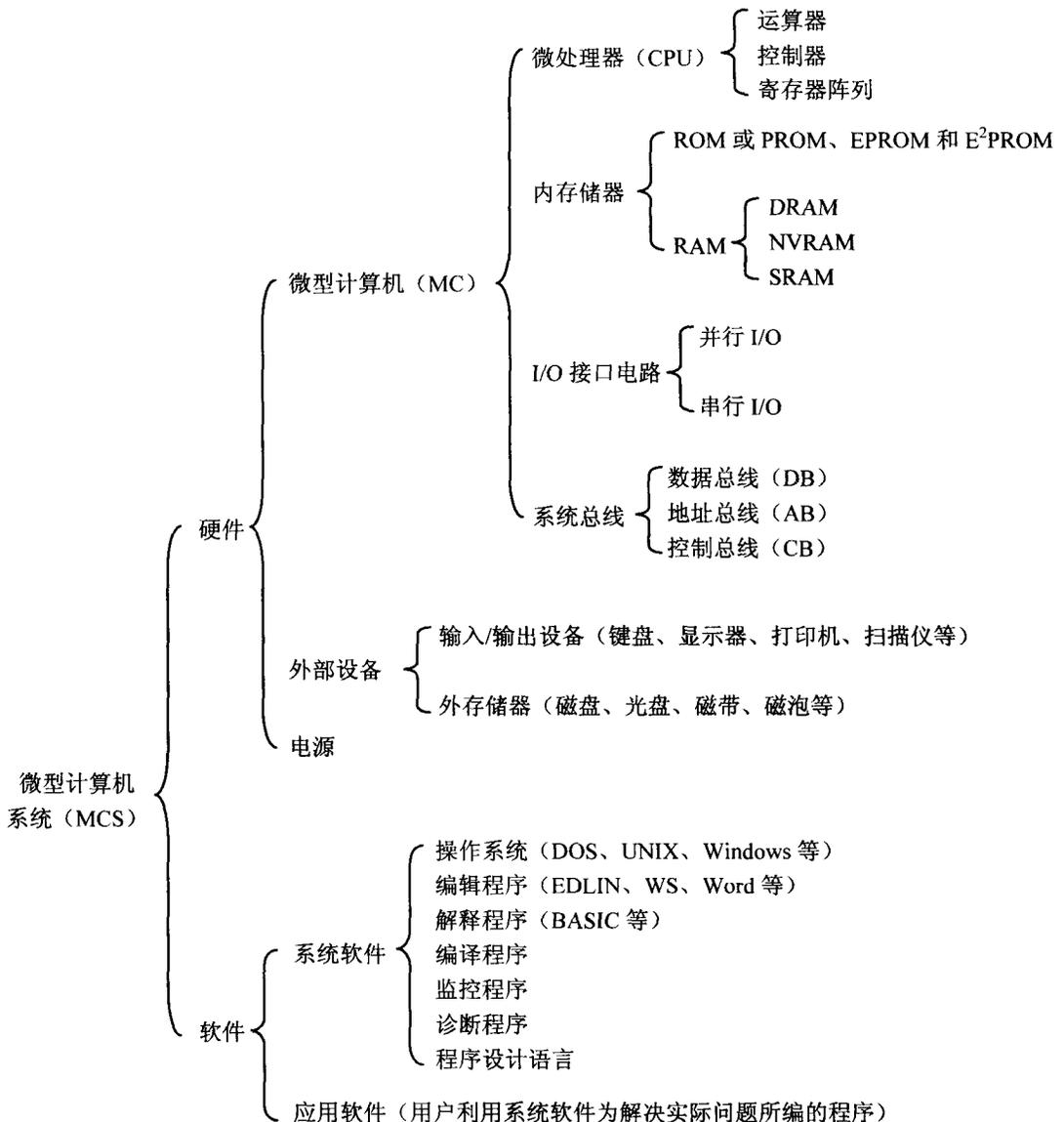


图 1-2 微型计算机系统的组成关系结构

1.2 微型计算机硬件系统的组成

微型计算机硬件系统是以微处理器为核心，配上存储器、输入/输出接口电路及系统总线所组成的系统。当把微处理器、存储器、输入/输出电路统一装在一块或多块电路板上时，分别称为单板机或多板微型计算机。当把微处理器、存储器、输入/输出电路集成在单芯片上时，称为单片微型计算机。

图 1-3 所示是一种典型的微型计算机硬件系统的组成框图。

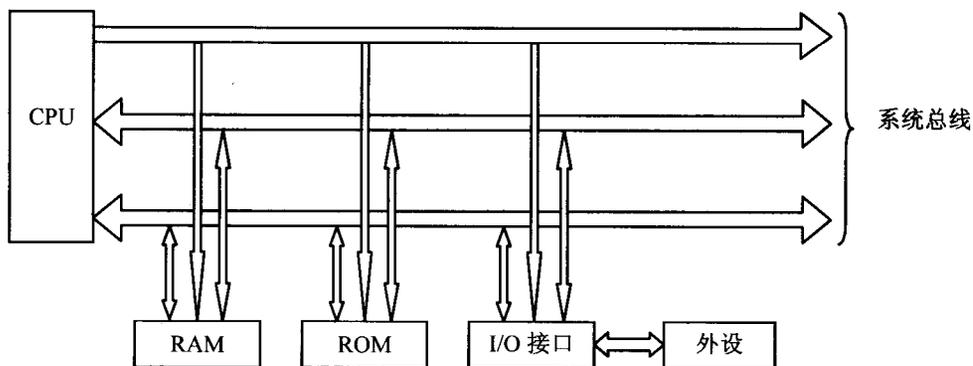


图 1-3 微型计算机硬件系统的组成框图

1.2.1 系统总线

微型计算机在组织形式上采用了总线结构，即各个部分通过一组公共的信号线联系在一起，这组公共的信号线称为系统总线。微型计算机系统各个部件面向总线，系统功能扩展时，只要符合总线标准，部件就可以加到系统中。所以总线结构具有更大的灵活性和更好的可扩展性、可维护性，当然这是以降低系统的工作速度为代价的。微型计算机各部分之间的相互连接之所以采用总线结构是由于微处理器芯片引脚数量的限制。

通常根据所传送的信息内容和作用的不同，总线可分为三种类型：

(1) 数据总线 (DB)。是传输数据和代码的一组通信线，数据在 CPU 与存储器、I/O 接口间的传输是双向的，所以 DB 是三态双向总线，数据总线的条数与微处理器的数据位数相同，它决定了 CPU 和存储器或 I/O 设备一次能交换数据的位数，一般有 8 位、16 位、32 位等。如 8086CPU 的数据位是 16 位，就称 8086CPU 是 16 位微处理器；8080CPU 和 Z80CPU 的数据位是 8 位，所以称 8080CPU 和 Z80CPU 是 8 位微处理器；8088CPU 内部字长是 16 位，外部数据位是 8 位，称为准 16 位微处理器。

(2) 地址总线 (AB)。是传输地址信息的一组通信线，是 CPU 用来向存储器或 I/O 接口传送地址的通路，是三态单向总线。地址总线的条数决定了 CPU 可直接寻址的内存容量。8 位微处理器的地址总线是 16 条，最大寻址范围是 $2^{16}=64\text{K}$ ；16 位微处理器的地址总线是 20 条，最大寻址范围是 $2^{20}=1\text{M}$ ；32 位微处理器的地址总线 32 条，可寻址空间达 4G。

(3) 控制总线 (CB)。控制总线用来传送控制信号、时序信号和状态信息等。传输方向由具体控制信号而定，CPU 发给存储器或 I/O 接口的控制信号称输出控制信号，外部设备发给 CPU 的控制信号称输入控制信号。

值得注意的是在微型计算机系统中，各主要部件（微处理器、存储器、外部设备等）都连接在总线上。总线上的信号必须与连到总线上的各部件所产生的信号协调。因此，各部件是通过接口电路与总线相连的。为了避免众多设备公用一组总线而引起信息混乱，保证在任何时刻都只有一个设备与微处理器交换信息，所有连到总线上的设备都必须用三态门隔离。三态门的高阻尼状态使得连到总线上的设备在平时处于与总线隔离的状态，当某设备需要与微处理器交换信息时，使该设备的三态门打开，与总线接通，从而可实现信息的交换。

1.2.2 微处理器

微处理器 (Microprocessor) 是一个中央处理器 (CPU), 是微型计算机的运算和指挥控制中心。不同型号的微型计算机, 其性能的差别首先在于微处理器性能的不同, 而微处理器性能又与它的内部结构、硬件配置有关。每种微处理器有其特有的指令系统, 但无论哪种微处理器, 其内部基本结构总是相同的, 都由寄存器阵列、控制器、运算器、数据和地址缓冲器四大部分组成。

1.2.3 存储器

存储器可分为内存和外存。内存又称主存储器是微型计算机系统中的重要存储和记忆部件, 有随机存储器 RAM (Random Access Memory) 和只读存储器 ROM (Read Only Memory) 两类, 用于存放即将使用或正在使用的数据 (包括原始数据、中间结果和最终结果) 和各种程序。微型机的内存都采用半导体存储器。外存或称辅助存储器用于存放暂时不用的程序和数据。

1.2.4 输入/输出 (I/O) 接口和外设

I/O 设备是微型计算机系统的重要组成部分, 微型机通过它与外部交换信息, 完成实际工作任务。常用输入设备有键盘、鼠标器、扫描仪等, 常用输出设备有显示器、打印机、绘图仪等。磁带、磁盘、光盘的驱动器既是输入设备又是输出设备。通常, 把它们统称为外围设备, 简称外设。实际应用中, 凡在 CPU 执行指令之前或之后须对信息进行加工的设备均可称为外设。大可指一台数控加工中心, 小可指一只发光二极管等。

外围设备的种类繁多, 结构、原理各异, 有机械式、电子式、电磁式等。与 CPU 相比, 外围设备的工作速度相差悬殊, 处理的信息从数据格式到逻辑时序一般不可能直接兼容, 因此微型机与外围设备间的连接与信息交换不能直接进行, 而必须设计一个“接口电路”作为两者之间的桥梁。其中, 用于系统本身的接口电路已做在称为主板芯片组的集成电路中, 其余的接口电路又叫“适配器”(Adaptor), 可供用户选择, 连接于系统总线的插槽中, 控制和驱动外设。

1.3 微处理器组成

微处理器是微型计算机硬件系统中的核心部件, 它由运算器、控制器、数据和地址缓冲器四大部分组成, 而每部分又各由一些基本部件组成。微处理器典型结构如图 1-4 所示。

微处理器各基本部件的功能如下:

(1) 算术逻辑单元 ALU (Arithmetic Logic Unit)。ALU 是运算器的核心, 是以全加器为基础, 辅之以移位寄存器及相应控制逻辑组合而成的电路, 在控制信号的作用下可完成加、减、乘、除四则运算和各种逻辑运算及位移循环等操作。有时传输数据的操作 (MOV) 也经过全加器的运算通道, 只是不作任何运算。因此, ALU 是数据运算和数据传输的必经之路。

(2) 累加器 ACC、累加锁存器和暂存器。累加器 ACC (ACCumulator) 通常简称为累加器 A, 实际上是通用寄存器中使用最频繁、功能最强的一个。由于它总是提供送入 ALU 的两个运算操作数之一, 且运算后的结果又总是送回给它, 这就决定了它与 ALU 的联系特别紧密, 因而把它和 ALU 一起归入运算器中, 而不归在通用寄存器组中。

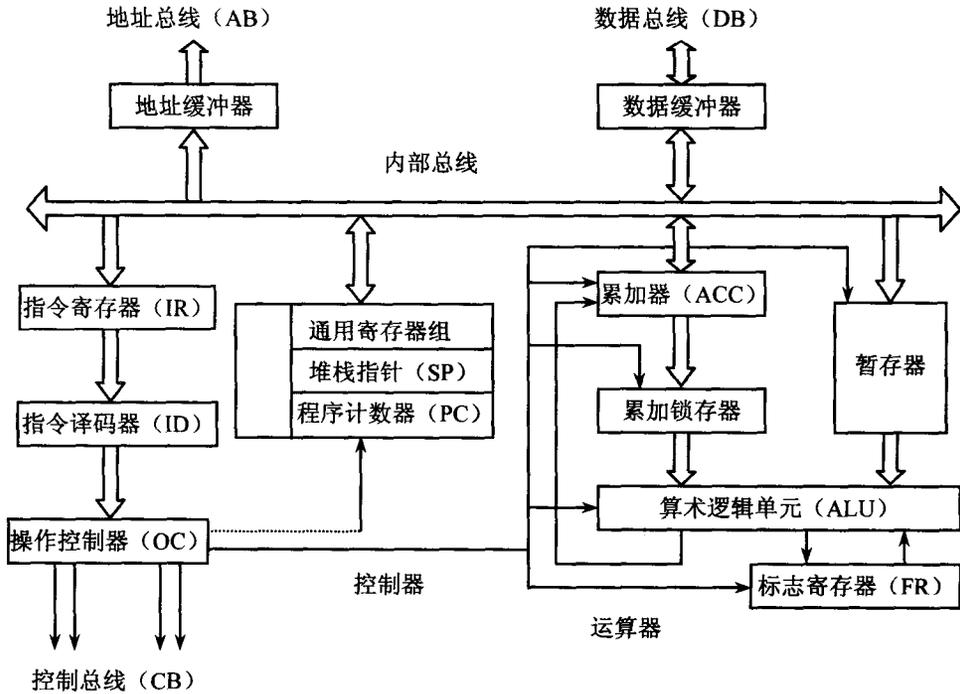


图 1-4 微处理器典型结构图

累加锁存器的作用是防止 ALU 的输出通过累加器 A 直接反馈到 ALU 的输入端。

暂存器的作用与累加器 A 有点相似，都是用于保存操作数，只是操作结果只保存到累加器 A，而不保存到暂存器。

(3) 标志寄存器 FR (Flags Register)。FR 用于寄存 ALU 操作结果的某些重要状态或特征，如是否溢出、是否为零、是否为负、是否有进位、是否有偶数个“1”等，每种状态或特征用一位标志。由于 ALU 的操作结果存放在累加器 A 中，因而 FR 也反映了累加器 A 中所存放数据的特征。FR 中的状态标志常为 CPU 执行后续指令时所用，例如根据某种状态标志来决定程序是顺序执行还是跳转执行。

在 80386 以后的处理器中，FR 除存放状态标志外，还存放控制处理器工作方式的控制标志和系统标志。

(4) 寄存器组 RS (Register Set 或 Registers)。RS 实质上是微处理器的内部 RAM，因受芯片面积和集成度所限，其容量（即寄存器数目）不可能很多。寄存器组可分为专用寄存器和通用寄存器。专用寄存器的作用是固定的，图 1-5 中的堆栈指针 SP、程序计数器 PC、标志寄存器 FR 即专用寄存器。通用寄存器用途广泛并可由程序员规定其用途。通用寄存器的数目因微处理器而异，如 8086 有 AX、BX、CX、DX、BP、SP、SI、DI 共 8 个 16 位通用寄存器，80386 / 80486 有 EAX、EBX、ECX、EDX、ESI、EDI、EBP、ESP 共 8 个 32 位通用寄存器等。由于有了这些寄存器，在需要重复使用某些操作数或中间结果时，就可以将它们暂时存放在寄存器中，避免对存储器的频繁访问。通用寄存器除了可高效地存取数据外，还可作为间址、基址、变址等寻址时的地址指针，从而缩短指令长度和指令执行时间，加快 CPU 的运算处理速度，同时也给编程带来方便。因此，高档微机 CPU 的设计中无不对通用寄存器进行精心设

计, 比如 80x86 CPU 的通用寄存器全部设计为具备累加功能。

除了上述两类程序员可用的寄存器外, 微处理器中还有一些不能直接为程序员所用的寄存器, 如前述累加锁存器、暂存器和后面将讲到的指令寄存器等, 它们仅受内部逻辑的控制。

(5) 堆栈和堆栈指针 SP。在计算机中广泛使用堆栈作为数据的一种暂存结构。堆栈由栈区和堆栈指针构成。栈区是一组按先进后出 (FILO) 或后进先出 (LIFO) 方式工作的寄存器或存储单元, 用于存放数据。当它是由微处理器内部的寄存器构成时, 叫硬件堆栈; 当它是由软件在内存中开辟的一个特定 RAM 区构成时, 叫软件堆栈。目前绝大多数微处理器都支持软件堆栈。

堆栈指针 (SP, Stack Pointer) 是用来指示栈顶地址的寄存器, 用于自动管理栈区, 指示当前数据存入或取出的位置。在堆栈操作中, 将数据存入栈区称为“压入”(PUSH); 从栈区中取出数据称为“弹出”(POP)。无论是压入还是弹出, 只能在栈顶进行。每当压入或弹出一个堆栈元素, 栈指针均会自动修改, 以便自动跟踪栈顶位置。

SP 的初值由程序员设定, 一旦设定初值后, 便意味着栈底在内存存储器中的位置已经确定, 此后 SP 的内容即栈顶位置便由 CPU 自动管理。随着堆栈操作的进行, SP 值会自动变化, 其变化方向因栈区的编址方式而不同。栈区的编址方式有向下 (地址减小) 增长型和向上 (地址增加) 增长型两种。对于向下增长型堆栈, 将新数据压入其中时, SP 自动减量, 向下浮动而指向新的栈顶; 当数据从栈中弹出时, SP 自动增量, 向上浮动而指向新的栈顶。对于向上增长型堆栈则相反。

堆栈主要用于中断处理和过程 (子程序) 调用。以后将会看到, 堆栈的“先进后出”操作方式给中断处理和子程序调用 / 返回 (特别是多重中断与多重调用) 带来很大方便。在中高档的微机系统中, 堆栈分为系统堆栈 (由操作系统设置) 和用户堆栈 (由用户程序员设置)。

(6) 程序计数器 PC (Program Counter)。PC 用于存放下一条要执行的指令的地址码。程序中的各条指令一般是按执行的顺序存放在存储器中的。开始时, PC 中的地址码为该程序第一条指令所在的地址编号。在顺序执行指令的情况下, 每取出指令的一个字节 (通常微处理器的指令长度是不等的, 有的只有一个字节, 有的有两个或更多个字节), PC 的内容自动加 1, 于是当从存储器取完一条指令的所有字节时, PC 中存放的是下一条指令的首地址。若要改变程序的正常执行顺序, 则必须把新的目标地址装入 PC, 这称为程序发生了转移。指令系统中有一些指令用来控制程序的转移, 称为转移指令。

可见, PC 是维持微处理器有序地执行程序的关键性寄存器, 是任何微处理器不可缺少的。也有一些微处理器 (如 80x86 系列 CPU) 不是用一个 PC 来直接指示下一条待执行指令的地址, 而是用代码段寄存器 (CS) 和指令指针寄存器 (IP) 通过内部的转换来间接给出待取出指令的地址。

(7) 指令寄存器 IR (Instruction Register)、指令译码器 ID (Instruction Decoder) 和操作控制器 OC (Operation Controller)。这三个部件是整个微处理器的指挥控制中心, 对协调整个微型计算机有序工作极为重要。它根据用户预先编好的程序依次从存储器中取出各条指令, 放在指令寄存器 IR 中, 通过指令译码 (分析) 确定应该进行什么操作, 然后通过操作控制器 OC 按确定的时序向相应的部件发出微操作控制信号。操作控制器 OC 中主要有节拍脉冲发生器、控制矩阵、时钟脉冲发生器、复位电路和启停电路等控制逻辑。这几个部件对微处理器设计人员来说很关键, 但微处理器用户却可以不必过多关心。

(8) 地址缓冲器、数据缓冲器。作为处理器内部总线的缓冲器，它们分别外接地总线地址总线，是数据和地址信号的进出口，用来隔离处理器内部总线和外部总线，并提供附加的驱动能力。16 位处理器的数据缓冲器是 16 位的双向三态缓冲器，地址缓冲器是 20 位单向（输出）三态缓冲器。

上述的主要部件封装在一个芯片中，通过其引脚与外部电路相连。

1.4 存储系统概述

存储器用来存储程序和数据，它是微型计算机系统不可缺少的重要部件。微型机中的存储器分为内存储器（主存）和外存储器（辅存）。内存储器称主存储器，它与 CPU 以及各种接口电路组成微型机的主机。内存储器存放 CPU 即将使用或正在使用的数据（包括原始数据、中间结果和最终结果）和程序。因此，它的存取速度要求和 CPU 的处理速度相匹配，但存储的容量可相对外存储器小。一般常用的内存储器有磁芯存储器和半导体存储器，目前微型机的内存都采用半导体存储器。外存储器属微型机的外部设备，通常用于存放 CPU 当前操作暂时不用的程序和数据，它存储的信息要通过接口电路输入到内存储器后才能供 CPU 处理。因此，它的速度可以相对内存储器低一些，但其容量要大得多，所以也称它为海量存储器。外存储器有硬盘、磁带、磁盘和光盘等。

1.4.1 内存储器单元的地址和内容

内存（内存储器）中存放的数据和程序从形式上看都是二进制数。内存是由一个个内存单元组成的，每一个内存单元中一般存放一个字节（8 位）的二进制信息。内存单元的总数叫内存容量。

微型机通过给各个内存单元规定不同的地址来管理内存。这样，CPU 便能识别不同的内存单元，正确地对它们进行操作。注意，内存单元的地址和内存单元的内容是两个完全不同的概念，与旅馆中的房间号码和对应的单元房间相类似，不应混淆。

1.4.2 内存操作

CPU 对内存的操作有读、写两种。读操作是 CPU 将内存单元的内容取入 CPU 内部，而写操作是 CPU 将其内部信息传送到内存单元保存起来。显然，写操作的结果改变了被写单元的内容，而读操作则不改变被读单元中原有的内容。

1.4.3 内存分类

按工作方式不同，内存可分为两大类：随机存取存储器 RAM（Random Access Memory）和只读存储器 ROM（Read Only Memory）。

RAM 可以被 CPU 随机地读和写，又称为随机读写存储器。这种存储器用于存放用户装入的程序、数据及部分系统信息。当机器断电后所存信息消失，因此 RAM 归于易失性存储器。

ROM 中的信息只能被 CPU 随机读取，而不能由 CPU 任意随机写入。机器断电后，信息并不丢失，显然 ROM 应属于非易失性存储器。所以，这种存储器主要用来存放各种程序，如汇编程序、各种高级语言解释或编译程序、监控程序、基本 I/O 程序等标准子程序，也用

来存放各种常用数据和表格等。ROM 中的内容一般是由生产厂家或用户使用专用设备写入并固化的。

有关存储器的详细内容将在本书第 5 章中详细叙述。

1.5 微机工作过程

微型计算机采用先存储程序后由程序控制的工作方式。也就是说，先把程序加载到计算机的存储器中，当程序运行后，计算机会自动按程序的要求工作。

微型计算机执行程序是按一条指令一条指令地执行。每执行一条指令都分成三个阶段进行：取指令（Fetch）、分析指令（Decode）和执行指令（Execute）。

取指令阶段的任务是：根据程序计数器 PC 中的值从存储器读出现行指令，送到指令寄存器 IR，然后 PC 自动加 1，指向下一条指令地址。

分析指令阶段的任务是：将 IR 中的指令操作码译码，分析其指令性质。如指令要求操作数，则应形成寻找操作数的地址。

执行指令阶段的任务是：取出操作数，执行指令规定的操作。根据指令不同还可能写入操作结果。

微型机程序的运行过程实际上就是周而复始地完成这三个阶段操作的过程，直至遇到停机指令时才结束整个机器的运行。如图 1-5 所示是程序的执行过程流程图。

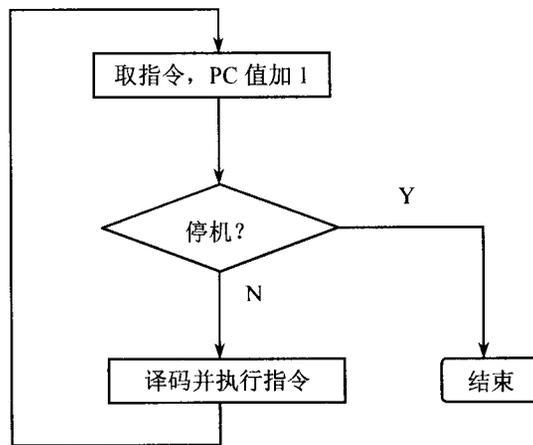


图 1-5 程序的执行过程流程图

当然，这三个阶段的操作并不是在各种微处理器中都是串行完成的，除了早期的 8 位微处理器外，各种 16 位机、32 位机都可将这几个阶段的操作分配给两个或两个以上的独立部件并行完成。例如，8088CPU 内有总线接口部件 BIU 和执行部件 EU，因而在 EU 中执行一条指令的同时，BIU 就可以取下一条指令，它们在时间上是重叠的。至于 80386 和 80486，其并行处理能力则更强，它们采用了六级流水线结构。

由于有了流水线结构，不同指令的取指、分析、执行三个阶段可并行处理，因而处理器在执行程序过程中基本上不需要等待指令执行。

由于程序的指令和数据都存放在内存中，因此在执行程序时，CPU 必须经常和内存打交