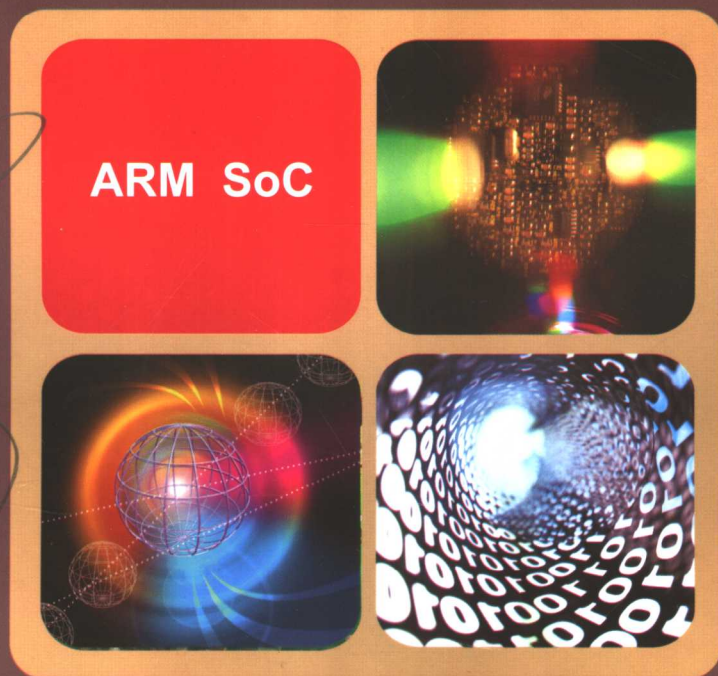


ARM SoC 设计的 软件和硬件协同验证

Co-Verification of Hardware and Software for ARM SoC Design

[美] Jason Andrews 著 周立功 等译



北京航空航天大学出版社

TP332

73

嵌入式系统译丛

ARM SoC 设计的 软件和硬件协同验证

Co-Verification of Hardware and Software for ARM SoC Design

[美] Jason Andrews 著

周立功 等译

北京航空航天大学出版社

This edition of Co-Verification of Hardware and Software for ARM SoC Design by Janson Andrews is published by arrangement with Elsevier Inc of 200 Wheeler Road, 6th Floor, Burlington, MA01803, USA.

Copyright © 2003 by Elsevier Inc.

Translation Copyright © 2006 by Beijing University of Aeronautics and Astronautics Press.

All rights reserved.

本书中文简体字版由美国 Elsevier Inc. 公司授权北京航空航天大学出版社在中华人民共和国境内(不包括香港特别行政区)独家出版发行。版权所有。

北京市版权局著作权登记号:图字:01-2005-5202

图书在版编目(CIP)数据

ARM SoC 设计的软件和硬件协同验证/(美)安德鲁斯
(Andrews,J.)著;周立功等译. —北京:北京航空航天大学出版社, 2006. 8

ISBN 7-81077-752-1

I. A… II. ①安… ②周… III. ①微处理器, ARM
②集成电路—芯片 IV. ①TP332②TN402

中国版本图书馆 CIP 数据核字(2006)第 067828 号

ARM SoC 设计的软件和硬件协同验证 Co-Verification of Hardware and Software for ARM SoC Design

[美] Jason Andrews 著

周立功 等译

责任编辑 张冀青

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:010-82317024 传真:010-82328026

<http://www.buaapress.com.cn> E-mail: bhp@263.net

涿州市新华印刷有限公司印装 各地书店经销

*

开本:787×960 1/16 印张:12.25 字数:274 千字

2006 年 8 月第 1 版 2006 年 8 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-752-1 定价:25.00 元

译者序

随着科技的进步,SoC(System on Chip,片上系统)设计在中国嵌入式行业的应用中越来越普及,大量 SoC 产品正逐渐占据嵌入式应用市场;但是,与之相应的协同验证的概念却并没有随着 SoC 技术的广泛应用而被引入,很多设计公司还是停留在原始的软硬件分离的验证方式。这种原始的项目开发方式对于日趋复杂的软件和硬件技术越来越显得力不从心,因此,对系统化的设计流程以及高级验证方式的需求也日益增加。纵观国内技术市场,有关 SoC 硬件或者软件开发的书籍数不胜数,但是有关软件硬件协调验证与开发的书籍却寥寥无几。针对国内这一状况,译者认为很有必要引入国外的一些相关书籍以供参考和借鉴。《ARM SoC 设计的软件和硬件协同验证》正是一部有关软件硬件协同验证的经典书籍。它以当前流行的 ARM 处理器嵌入式系统的 SoC 设计为例,不但为读者提供了软件和硬件协同验证的概念,还提供了具体实现方案以及应用实例;并且深入浅出地向读者展示了协同验证的技巧和要点。这是一本把读者从了解引领到应用的实用书。

本书共分 7 章。前 3 章主要是对嵌入式系统、软件和硬件设计以及 ARM 微处理器体系结构与 SoC 设计作一个简单的介绍,而后 4 章则围绕设计流程中软件和硬件设计的协同验证,由浅入深地讲解了它的概念、应用方法并列举了实例。各章内容如下:

第 1 章是嵌入式系统简介,指出其应用的领域,并介绍软件和硬件开发的方法,引入协同验证的概念。

第2章分别讲述了软件和硬件开发的过程,描述了软件工程师和硬件工程师对项目处理的不同见解,以及他们所使用的工具和开发方法。

第3章简要描述了 ARM 微处理器的体系结构、总线架构以及 ARM 微处理器嵌入式系统的设计方法,使读者对 ARM 微处理器的 SoC 设计有一个较为全面的了解。

第4章引入了软件硬件协同验证的概念,并对各种现有的协同验证的方法作了介绍,还给出了各自的优点与缺点。

第5章讨论了一些协同验证应用细节中的高级课题,不但描述了这些协同验证方法适用的场合,而且分别从软件工程师和硬件工程师的角度对其做出比较,并通过数据和图表等简单明了的方式加以说明。

第6章讨论的是硬件验证与协同验证环境之间的关系。主要讲述了与微处理器接口相关的硬件验证环境与协同验证之间的知识,同时还引入了软件验证的概念。

第7章主要通过一个 ARM SoC 设计实例展示如何具体地把前几章介绍的协同验证方法应用到实际的项目设计中,并通过例子描述了各种协同验证方法的利弊。

本书于2004年初版,距离2006年已经是两年以前的事情,某些当时流行的软件、硬件可能发生了变化,或者出现了更新的版本;但是,这并不会妨碍读者了解与掌握协同验证的各种技术和方法。毕竟,温故而知新,关键之处还是引入软件和硬件协同验证的概念,掌握以系统化的理论对设计流程加以改进的方法,从而达到提高生产力的目的。

参与本书翻译和审核的有广州周立功单片机有限公司一批毕业于英国利物浦大学嵌入式系统专业的硕士生和相关专业的工程师,主要人员是谢梦龙、蔡文敏、陈明计、刘英斌、周立功以及戚军等。

由于本书的翻译涉及了大量软件、硬件以及验证技术方面的细节,若有不当之处,欢迎与译者联系指正。最后,衷心希望本书能够对读者有所帮助。

周立功

2006年7月3日

为什么说这本书重要？

本书是第一本传授被称为软件和硬件协同验证技术相关的重要信息并将之归档的书。传统的嵌入式系统设计已经发展成为单个芯片的设计,推动它跨越一百万个逻辑门的关口并朝着一千万个逻辑门迈进。在这个 SoC 设计的时代,芯片现在已经把微处理器包含在内,而且还要求软件在硬件装配好之前就能开发出来。为了省时而有效地开发出优质的产品,工程师们必须用必要的信息来武装自己,以便在运用工具和方法时能做出有根据的判断。SoC 的验证需要把微处理器的原理与计算机结构、逻辑设计与模拟,以及用 C 语言与汇编语言编写的嵌入式软件等各种专业知识结合起来。每个领域都有独立的著作,但是直到现在都还没有一本书能提供互相关联的信息,以及如何把它们结合到一起的方法。而这本书所提供的恰恰就是有关协同验证如何运作,如何成功地使用它,以及如何避免失误的这些独特的、深入的知识。

本书还有另一点好处。它还涵盖了有关使用 ARM 微处理器内核来进行开发和验证的 SoC 设计的重要信息。近几年,ARM 已经在 32 位嵌入式微处理器这一块市场中成功地占据了主导地位,而且还成为了很多市场领域中确实存在的标准。本书运用了具体的 ARM SoC 的例子来描述软件和硬件协同验证的概念,并

提供了与采用 ARM 微处理器设计的协同验证相关的有用信息。

读 者

本书主要面向的读者是那些想开发出最实用的软件与硬件 SoC 协同验证技术的工程师,不仅是为了提高他们对设计的信心,而且还为了帮助他们以更短的时间去完成验证。硬件工程师和软件工程师能通过更好地了解验证的各种原则而从中获益。项目管理者也将获益于对软件与硬件团队之间相互的了解,以及如何去鼓励两个团队互相协作。而致力于 ARM SoC 设计项目的工程师们也可从这本书的信息中获益。

必备的知识

读者应当具备一些有关嵌入式系统设计的知识,包括带微处理器的系统以及软件在内。具备硬件工程技术背景的读者应当熟悉数字逻辑设计和验证。拥有 Verilog HDL 或者 VHDL 相关的工作经验和熟悉通用的模拟工具也非常有用。具备软件背景的读者则应当精通 C 和汇编语言编程,而且应当熟悉嵌入式系统的概念。虽然在表述概念和例子时本书使用的都是 Verilog HDL,但所有的情况同样也适用于 VHDL。

关于软件和硬件协同验证

软件和硬件的协同验证是确保在芯片和电路板可用之前嵌入式系统软件能与硬件一同良好运作的相关验证。它也是确保硬件被正确地设计出来并能成功运行软件的相关验证。对于那些看重上市时间和项目成本的应用产品来说,协同验证能够节省时间并减少发生代价昂贵的硬件设计错误的风险。

前 言

这是一本值得关注的书。

Jason Andrews 熟悉软件与硬件,他了解使用者,也了解工具,还懂得应用于软件与硬件之间的中间区域的方法。他能够把复杂的东西写下来,解释清楚,让你能够真正地理解。

要考虑太多相互作用的情况,要做出太多的决定,这就是这个中间区域如此复杂的一个主要原因。

Jason 细心地把问题逐一列出,解释了问题如何相互作用,并且描述了解决的办法。

值得赞赏的是,他解释了哪种工具和方法适用于哪种情况。这是十分重要的,因为对一个问题会有很多不同的解决方法,而你又不可能把它们全部用上,那么,何时该做什么你必须做出明智的决断。

这些解决方案中的大部分都被 Jason 使用过或者实现过了,其中的某些方案还用了两次;而且他所给出的是该领域的一个非常见多识广的历程,并指引你选择所有可能的折中方案。

请注意,虽然 Jason 和我在一个爱向你推销验证方案的验证公司(Verisity)工作,但这本书确实很通俗易懂。它告诉你什么方案能行,什么方案不行,以及它们行或不行的原因。

虽然本书的书名为 ARM SoC 设计软件和硬件协同验证,但

我想这本书有着更为广泛的实用性。事实上,如果你符合下面的任何一种情况,那么就应该开始读这本书。

- 你正专注于软件和硬件都包含在内的产品验证,无论它们是基于 SoC 的还是基于 ARM 的。
- 你从事的是软件和硬件中的其中一方的工作,你了解另一方的工作情况。
- 你对创建这个领域的工具感兴趣。

Yoav Hollander

Verisity Inc. 公司创办人及首席技术主管

2004 年 7 月

作者简介

Jason Andrews 现在是 Verisity 公司的一员,目前正在从事软件和硬件协同验证以及 SoC 设计的测试平台方案领域的工作。他实现了许多商业协同验证工具以及很多自定义的协同验证解决方案。他在 Verisity、Axis System、Simpod、Summit Design 以及 Simulation Technologies 公司所从事的软件开发和产品管理工作使他在 EDA 和嵌入式市场方面拥有丰富的经验。他曾经在嵌入式系统委员会(Embedded Systems Conference)、通信设计委员会(Communication Design Conference)以及 IP/SoC 上发表过论文和教学课程,并撰写了大量有关软件和硬件协同验证、设计验证的文章。他在 Citadel(Charleston, SC)大学拥有电子工程学学士学位,在 Minnesota 大学拥有电子工程学硕士学位。他现在与他的妻子 Deborah 和四个孩子住在 Minneapolis 地区。

Verisity 简介

Verisity 有限公司 (NASDAQ: VRST) 是提供验证过程自动化(VPA)解决方案的行业领导者,它所提供的解决方案通过自动化并且简化整个验证的处理过程可达到提高工作效率,提高可预测性以及质量的目的。Verisity 公司通过它的验证系统和知识产权(IP),能有效地对电子系统的设计以及用于通信、计算和消费者电子市场的复杂集成电路进行验证,从而重点解决了这些关键性的商业问题。Verisity 公司的 VPA 解决方案让项目能够从一个可执行的验证计划转变为针对元件、芯片、系统以及项目级别的一个“全面覆盖”和封闭的验证。Verisity 公司是一家全球化的公司,在亚洲、欧洲和北美洲都有办事处。更多的信息请登录 www.veristy.com,你还可以在本书末尾的后记中找到公司的产品列表。

致 谢

感谢鼓励我写这本书的每一个 Axis Systems 和 Verisity 公司的人！

感谢 Rich Davenport, 在我应聘 St. Paul Pioneer Press 时, 但又不知道自己将会干什么的情况下录用了我, 并引领我进入协同验证的世界。

感谢 David Burns, 他志愿帮我审阅了手稿(只为了兴趣)并提供了有价值的反馈信息。

感谢 Yoav Hollander 所作的审阅和建议, 以及他所写的前言。

感谢 Russ Klein 有关 Seamless 的故事, 以及他为确保我陈述的直观性所作的努力。

感谢我工作过的所有 EDA 公司、所有和我一同工作过的人, 感谢那些使我学习到有关这个有趣的验证领域这么多东西的所有人。

最重要的是, 万分感谢我的夫人 Deborah 和我的孩子们 Hannah、Caroline、Philip 和 Charlotte, 感谢他们对我作为一个异地工作者到 Minnesota 出差时所做出的包容, 以及他们为帮助我完成此书所作的牺牲。

目 录

第 1 章 嵌入式系统验证简介

1.1 什么是嵌入式系统？	2
1.2 嵌入式系统无所不在	3
1.3 设计的约束	4
1.4 嵌入式系统分解	6
1.4.1 微处理器、芯片与电路板	6
1.4.2 嵌入式系统的分类	7
1.5 嵌入式系统设计流程	9
1.6 验证与确认	11
1.7 人际互动	12
1.8 关于这本书	13
1.9 范围与纲要	14

第 2 章 软件和硬件设计过程

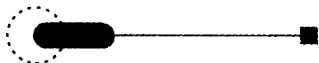
2.1 SoC 协同验证的三个组成部分	16
2.2 验证平台	16
2.3 软件工程师对嵌入式系统的观点	22
2.4 硬件工程师对嵌入式系统的观点	23
2.5 软件开发工具	24
2.5.1 编辑器	24
2.5.2 源代码修订控制	25
2.5.3 编译器	26



2.5.4	调试器	26
2.5.5	模拟器	27
2.5.6	开发板	27
2.5.7	集成开发环境(IDE)	27
2.6	软件调试连接	27
2.6.1	JTAG	28
2.6.2	Stub	28
2.6.3	直接连接	29
2.7	软件的类型	29
2.7.1	系统初始化软件和 HAL	29
2.7.2	硬件诊断测试套件	29
2.7.3	RTOS	30
2.7.4	RTOS 设备驱动程序和应用软件	30
2.8	软件开发过程	30
2.9	硬件开发工具	35
2.9.1	编辑器	35
2.9.2	源代码修订控制	36
2.9.3	Lint 工具	36
2.9.4	代码覆盖	37
2.9.5	调试工具	37
2.9.6	验证语言	38
2.9.7	断言	38
2.9.8	调试的定义	40
2.9.9	存储器模型	40
2.9.10	微处理器模型	41
2.10	硬件设计过程	43
2.11	微处理器回顾	43
2.12	软件和硬件的交互	44
2.12.1	软件调试特征	44
2.12.2	硬件调试特征	44

第 3 章 ARM 体系结构的 SoC 协同验证课题

3.1	ARM 的背景	47
3.2	ARM 的体系结构	48



3.2.1 ARM 的体系结构、家族及 CPU 内核	49
3.2.2 Thumb 指令集	51
3.2.3 编程模型	52
3.3 指令集	53
3.3.1 数据传输指令	53
3.3.2 协处理器指令	54
3.3.3 异常和中断	54
3.3.4 内存规划和字节顺序	56
3.4 ARM 总线接口协议	57
3.4.1 ARM7TDMI 总线协议	58
3.4.2 AMBA 规范	60
3.4.3 AMBA 协议简介	61
3.4.4 AMBA ASB	61
3.4.5 AMBA AHB	62
3.4.6 AMBA APB	62
3.4.7 AMBA 3.0 与 AXI	63
3.4.8 对 ARM CPU 总线接口的总结	63
3.4.9 AHB 指南	64
3.4.10 复位时的配置	67
3.4.11 AHB 传输的各个阶段	68
3.4.12 AHB 仲裁	68
3.4.13 AHB 地址阶段	70
3.4.14 AHB 数据阶段	70
3.4.15 AHB-Lite	72
3.4.16 单层和多层 AHB	72
3.4.17 ARM926EJ - S 例子	73
3.4.18 中断信号	75
3.4.19 指令和数据高速缓存	75
3.4.20 TCM	78
3.5 ARM 总结	79

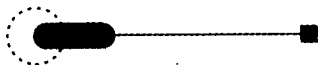
第 4 章 软件和硬件协同验证

4.1 协同验证的历史	81
4.2 商业协同验证工具的出现	82





4.3 协同验证的定义	84
4.3.1 定义	84
4.3.2 协同验证的作用	85
4.3.3 项目进度的节省	85
4.3.4 通过协同验证提供的可视性来了解运行情况	86
4.3.5 协同验证促进了交流	87
4.3.6 协同验证与协同模拟的比较	87
4.3.7 协同验证与协同设计的比较	87
4.3.8 真的需要协同验证吗?	88
4.4 协同验证的方法	88
4.4.1 本地编译软件	89
4.4.2 指令集模拟	89
4.4.3 硬件 Stub	89
4.4.4 RTOS 模拟器	90
4.4.5 微处理器评估板	91
4.4.6 波形、日志文件和反汇编	91
4.5 协同验证方法的一个例子	92
4.5.1 带有逻辑模拟的主机代码模式	92
4.5.2 带有逻辑模拟的指令集模拟	94
4.5.3 C 语言模拟	96
4.5.4 带有软件调试功能的 CPU 的 RTL 模型	98
4.5.5 带有逻辑模拟的硬件模型	100
4.5.6 带有逻辑模拟的评估板	101
4.5.7 在线仿真	102
4.5.8 FPGA 原型	104
4.6 协同验证的衡量标准	105
4.6.1 性能	105
4.6.2 验证的准确性	105
4.6.3 AHB 仲裁和周期精确的问题	107
4.6.4 模型设计总结	109
4.6.5 同步	110
4.6.6 软件的类型	110
4.6.7 其他的衡量标准	111



第 5 章 高级软件和硬件协同验证

5.1 直接访问模拟内存	112
5.2 内存优化与性能	116
5.3 同步的模式	119
5.4 进程间通信	120
5.5 HDL 模型和 C 语言模型的混合	122
5.6 隐式访问	124
5.7 保存并重启	127
5.8 后处理软件调试技巧	128
5.9 嵌入式软件工具的问题	131
5.10 协同验证的调试问题	132

第 6 章 硬件验证环境与协同验证

6.1 总线监测器	133
6.2 协议检测	144
6.2.1 地址对齐	144
6.2.2 发送空闲传输	145
6.3 断言	146
6.3.1 断言的定义	146
6.3.2 断言的实现方法	147
6.3.3 声明式断言	147
6.3.4 程序式断言	148
6.3.5 形式化特性语言	148
6.3.6 伪注释指令	149
6.3.7 后处理模拟历史记录	149
6.3.8 用于模拟加速和仿真的断言	150
6.4 使用总线功能模型的测试平台	151
6.4.1 定向测试	151
6.4.2 受约束的随机测试	152
6.4.3 测试平台的结构	153
6.4.4 功能覆盖率	154
6.4.5 兼容性测试	155
6.4.6 软件验证	155