

国外电子与通信教材系列

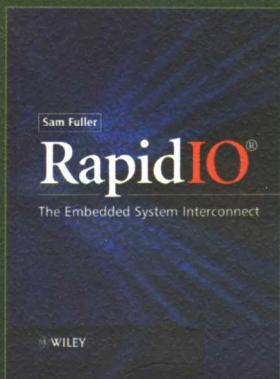


RapidIO

嵌入式系统互连

RapidIO

The Embedded System Interconnect



[美] Sam Fuller 等著
王 勇 林粤伟 吴冰冰 等译
张 平 审校



電子工業出版社
Publishing House of Electronics Industry
<http://www.phei.com.cn>

国外电子与通信教材系列

RapidIO 嵌入式系统互连

RapidIO

The Embedded System Interconnect

[美] Sam Fuller 等著

王 勇 林粤伟 吴冰冰 等译
张 平 审校

電子工業出版社
Publishing House of Electronics Industry
北京 · BEIJING

内 容 简 介

本书详细说明开发 RapidIO 技术的历史背景，介绍 RapidIO 逻辑层、传输层协议和物理层技术。本书还描述RapidIO在企业存储、无线基础设施等实际系统中应用的实例，评估与RapidIO相关的编程模型，说明RapidIO硬件的开发、在 FPGA 中实现 RapidIO，以及在 VXS、ATCA 等各种机械标准中应用 RapidIO 的实例。

本书取材新颖，内容丰富，实用性强，主要面向高性能嵌入式系统、数字信号处理设备、通信系统的研究开发人员。既可以作为RapidIO技术的入门书籍，也可以作为RapidIO技术规范的辅助书籍，还可以作为通信、计算机和电子工程相关专业研究生的教科书和参考书。

Sam Fuller: *RapidIO: The Embedded System Interconnect.*

ISBN: 0-470-09291-2

Copyright © 2005, John Wiley & Sons, Inc.

All Rights Reserved. Authorized translation from the English language edition published by John Wiley & Sons, Inc.

No part of this book may be reproduced in any form without the written permission of John Wiley & Sons, Inc.

Simplified Chinese translation edition Copyright © 2006 by John Wiley & Sons, Inc. and Publishing House of Electronics Industry.

本书中文简体字翻译版由 John Wiley & Sons 授予电子工业出版社。未经出版者预先书面许可，不得以任何方式复制或抄袭本书的任何部分。

版权贸易合同登记号 图字：01-2006-0896

图 书 在 版 编 目 (CIP) 数据

RapidIO 嵌入式系统互连 / (美) 富勒 (Fuller, S.) 等著；王勇等译。- 北京：电子工业出版社，2006.6
(国外电子与通信教材系列)

书名原文：RapidIO: The Embedded System Interconnect

ISBN 7-121-02724-0

I . R... II . ①富... ②王... III . 微处理器 - 开放系统互连 - 教材 IV . TP332

中国版本图书馆 CIP 数据核字 (2006) 第 058793 号

责任编辑：赵红燕

印 刷：北京牛山世兴印刷厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

经 销：各地新华书店

开 本：787 × 980 1/16 印张：21.25 字数：502 千字

印 次：2006 年 6 月第 1 次印刷

定 价：49.00 元

凡购买电子工业出版社的图书，如有缺损问题，请向购买书店调换；若书店售缺，请与本社发行部联系。联系电话：(010) 68279077。质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

序

2001年7月间，电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师，商量引进国外教材问题。与会同志对出版社提出的计划十分赞同，大家认为，这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材，意味着开设了一门好的课程，甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书，对近代电子学科、特别是对雷达技术的推动作用，就是一个很好的例子。

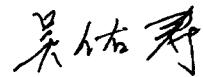
我国领导部门对教材建设一直非常重视。20世纪80年代，在原教委教材编审委员会的领导下，汇集了高等院校几百位富有教学经验的专家，编写、出版了一大批教材；很多院校还根据学校的特点和需要，陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来，随着教学改革不断深入和科学技术的飞速进步，有的教材内容已比较陈旧、落后，难以适应教学的要求，特别是在电子学和通信技术发展神速、可以讲是日新月异的今天，如何适应这种情况，更是一个必须认真考虑的问题。解决这个问题，除了依靠高校的老师和专家撰写新的符合要求的教科书外，引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，是会有好处的。

一年多来，电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组，选派了富有经验的业务骨干负责有关工作，收集了230余种通信教材和参考书的详细资料，调来了100余种原版教材样书，依靠由20余位专家组成的出版委员会，从中精选了40多种，内容丰富，覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面，既可作为通信专业本科生和研究生的教学用书，也可作为有关专业人员的参考材料。此外，这批教材，有的翻译为中文，还有部分教材直接影印出版，以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里，我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度，充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步，对高校教学工作会不断提出新的要求和希望。我想，无论如何，要做好引进国外教材的工作，一定要联系我国的实际。教材和学术专著不同，既要注意科学性、学术性，也要重视可读性，要深入浅出，便于读者自学；引进的教材要适应高校教学改革的需要，针对目前一些教材内容较为陈旧的问题，有目的地引进一些先进的和正在发展中的交叉学科的参考书；要与国内出版的教材相配套，安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求，希望它们能放在学生们的课桌上，发挥一定的作用。

最后，预祝“国外电子与通信教材系列”项目取得成功，为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题，提出意见和建议，以便再版时更正。


中国工程院院士、清华大学教授
“国外电子与通信教材系列”出版委员会主任

出版说明

进入21世纪以来，我国信息产业在生产和科研方面都大大加快了发展速度，并已成为国民经济发展的支柱产业之一。但是，与世界上其他信息产业发达的国家相比，我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天，我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社，我们始终关注着全球电子信息技术的发展方向，始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间，我社先后从世界著名出版公司引进出版了40余种教材，形成了一套“国外计算机科学教材系列”，在全国高校以及科研部门中受到了欢迎和好评，得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，将有助于我国信息产业培养具有国际竞争能力的技术人才，也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见，我们决定引进“国外电子与通信教材系列”，并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商，其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等，其中既有本科专业课程教材，也有研究生课程教材，以适应不同院系、不同专业、不同层次的师生对教材的需求，广大师生可自由选择和自由组合使用。我们还将与国外出版商一起，陆续推出一些教材的教学支持资料，为授课教师提供帮助。

此外，“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助，其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核，并得到教育部高等教育司的批准，纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为做好该系列教材的翻译工作，我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望，具有丰富的教学经验，他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外，对于编辑的选择，我们达到了专业对口；对于从英文原书中发现的错误，我们通过与作者联络、从网上下载勘误表等方式，逐一进行了修订；同时，我们对审校、排版、印制质量进行了严格把关。

今后，我们将进一步加强同各高校教师的密切关系，努力引进更多的国外优秀教材和教学参考书，为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足，在选题、翻译、出版等方面的工作中还有许多需要改进的地方，恳请广大师生和读者提出批评及建议。

电子工业出版社

教材出版委员会

主任	吴佑寿	中国工程院院士、清华大学教授
副主任	林金桐	北京邮电大学校长、教授、博士生导师
	杨千里	总参通信部副部长，中国电子学会会士、副理事长 中国通信学会常务理事，博士生导师
委员	林孝康	清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长 教育部电子信息科学与工程类专业教学指导分委员会委员
	徐安士	北京大学教授、博士生导师、电子学系主任
	樊昌信	西安电子科技大学教授、博士生导师 中国通信学会理事、IEEE 会士
	程时昕	东南大学教授、博士生导师、移动通信国家重点实验室主任
	郁道银	天津大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会委员
	阮秋琦	北京交通大学教授、博士生导师 计算机与信息技术学院院长、信息科学研究所所长 国务院学位委员会学科评议组成员
	张晓林	北京航空航天大学教授、博士生导师、电子信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会副主任委员 中国电子学会常务理事
	郑宝玉	南京邮电大学副校长、教授、博士生导师 教育部电子信息与电气学科教学指导委员会委员
	朱世华	西安交通大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会副主任委员
	彭启琮	电子科技大学教授、博士生导师、通信与信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会委员
	毛军发	上海交通大学教授、博士生导师、电子信息与电气工程学院副院长 教育部电子信息与电气学科教学指导委员会委员
	赵尔沅	北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任
	钟允若	原邮电科学研究院副院长、总工程师
	刘 彩	中国通信学会副理事长兼秘书长，教授级高工 信息产业部通信科技委副主任
	杜振民	电子工业出版社原副社长
	王志功	东南大学教授、博士生导师、射频与光电集成电路研究所所长 教育部高等学校电子电气基础课程教学指导分委员会主任委员
	张中兆	哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长
	范平志	西南交通大学教授、博士生导师、计算机与通信工程学院院长

译 者 序

在译者作为 TDD 系统硬件总体设计师参加国家 863 计划重大项目“Beyond 3G 蜂窝移动通信无线网络试验系统研究开发”时，采用 FPGA 实现了包括存储器、PCI 和 LVDS 等在内的各种接口技术，来连接单板内各 DSP/FPGA/PowerPC、各子板模块以及背板上的各种单板。在这一过程中，译者深深感到缺乏一种简单、高效、可靠而且便于扩展的技术统一实现从芯片到子板到单板到全系统级的连接。RapidIO 技术的出现，使译者曾经面临的困难和问题有了理想的解决方案。

RapidIO 技术主要面向高性能嵌入式系统的互连通信，它采用高性能 LVDS 技术，可以在 4 对差分线上实现 10Gbps 的有效传输速率，而且具有比万兆以太网、PCI express 更高的传输效率。由于 RapidIO 在路由、交换、容错纠错、使用方便性上有较完善的考虑，可以实现基于硬件的高性能可靠数据传输，所以必将在嵌入式系统、3G 和 3G 之后的 Beyond3G/4G 移动通信基站、高性能数字信号处理系统等中得到广泛应用。

随着 RapidIO 规范的完善，各方厂商的不断加入，产品也在不断发布，产业链逐渐完整，RapidIO 的生态系统得以建立。例如世界最主要的 DSP 厂商 TI 公司在其即将量产的 TMS320C6455/6482 中采用 4 × 模式的串行 RapidIO；ADI 公司的新一代 DSP 在保留 Link 技术的同时也采用 RapidIO 技术。Freescale 公司在其量产的 MPC8540/60 通信处理器中采用了并行 RapidIO，在其下一代通信处理器 MPC8548 和双核处理器 MPC8641D 中采用串行 RapidIO。在交换机方面，目前已经有多家公司的 TSI568A/564A/587、Mercury 公司的 MC432、PMC-Sierra 公司的 PM6352 RSE 160。在 FPGA 方面，Xilinx、Altera 可以提供并行、串行 RapidIO 的逻辑层、传输层和物理层 FPGA 实现。而在 IP、开发板、软件方面、检测工具等方面，也有多家厂商提供成熟的产品。

RapidIO 技术是目前世界上第一个、也是惟一的嵌入式系统互连国际标准（ISO/IEC 18372）。因此，ATCA、AMC、uTCA、VXS、VPX 等机械标准规范都已引入 RapidIO 技术作为板卡间的标准互连技术。目前各厂商主要支持的是 2002~2004 年间完成的 1.2 版规范，部分新发布芯片已开始支持 2005 年 6 月完成的 1.3 版规范。

随着 RapidIO 技术逐步引入新的 DSP 芯片、处理器芯片和下一代高性能通信、嵌入式系统，RapidIO 的应用也会越来越广泛，RapidIO 也将越来越多地为国内技术人员所熟悉。RapidIO 技术有一定的难度，全部英文规范有近千页之多，因此提供一本讲述 RapidIO 技术的中文综合

参考书，对 RapidIO 技术在中国的引入和推广，是十分有益的。希望本书的引进和翻译，能对提高国内嵌入式系统架构和系统开发的水平大有裨益。

本书的翻译工作由王勇主持，王勇翻译了前言、第 1 章、第 13 章、第 14 章和第 16 章，林粤伟翻译了第 2 章、第 10 章、第 11 章、第 12 章、第 15 章、附录 A、附录 D 和索引，吴冰冰翻译了第 4 章、第 5 章、第 6 章、第 7 章和附录 B，邓宇翻译了第 3 章、第 8 章、第 9 章和附录 C，全书由北京邮电大学无线新技术研究所所长张平教授审校。在翻译本书的过程中，马健、陈嫚给予了大力支持，陶小峰副教授、杨冰、王强、阎渊也对译稿提出了意见和建议。

由于本书是首次将 RapidIO 这项全新的技术全面引入中文世界，有些英文词汇没有直接对应的中文词汇，因此译者参照了相关学科和普遍接受的习惯译法，希望能在忠实原文的基础上尽可能符合国内读者的习惯。由于时间仓促，加上译者水平有限，书中难免有错误和不妥之处，敬请广大读者批评指正。

前　　言

本书以 RapidIO 规范、白皮书、文章和其他 RapidIO 行业协会成员的论文为基础，是多方合作的成果。作为作者 / 编辑，我试图为 RapidIO 技术提供一本好的参考资料，不仅解释技术本身，还说明技术的各种应用以及 RapidIO 技术开发背后的论证过程。我还试图组织资料的表达方式，使之能更自然地表达技术是如何工作的。本书不应替代 RapidIO 规范本身，如果这里所写的和规范之间存在矛盾，以规范为准。对于那些准备使用 RapidIO 技术或者准备在芯片或者系统级中使用 RapidIO 的人，本书都将是一本很好的介绍性读物。

特别感谢来自摩托罗拉公司，即现在 Freescale 公司的 Dan Bouvier 和 Bryan Marietta，他们和 Mercury 计算机系统公司的 Bob Frisch 一起领导了初始阶段的技术开发。整个工作由 Dan 主持，Bryan 提供工程洞察力和规范的文本，Bob 提供了经验和独特的用户洞察：在高速互连世界里什么是可行的？什么是不可行的？尽管技术开发工作是由这三位原始开发者开创的，随后几年中对该技术做出贡献的人的数量和他们所做的贡献也一直在增加。事实上，数十人和数百个参与者提供了开放的标准和贡献。通过他们，技术的适用范围和能力大大增加。我们没有想像到的技术应用也出现了，这些应用吸引了许多处理器、数字信号处理器（DSP）、现场可编程门阵列（FPGA）、系统、软件和测试仪器的主要供应商。在我们中的大多数人认为工作已经完成，高兴地放下铅笔后很久，他们仍使 RapidIO 行业协会继续工作，忙于开发新的标准。

开始这项工作时，我们着重于解决嵌入式系统互连中的独特问题。尽管很多其他的技术出现后又消亡了（其中多数技术的目标是成为满足所有连接需求的“标准”解决方案），但是没有任何技术能像 RapidIO 技术那样为嵌入式系统提供有价值的解决方案。当你集中精力于客户需求时，你就能够为他们的问题提供更好的解决方案。而这正是我们试图通过 RapidIO 技术和嵌入式系统市场实现的。我们面临的挑战在于将各种嵌入式系统供应商视为一个单一的市场或者一组紧密关联的市场，然后为这个市场的问题开发一种非常好的解决方案。

当你退后一步来看这些嵌入式系统时，会发现大多数电子系统实现三个基本功能：处理数据、来回移动数据和存储数据，即在处理和传输数据时，也在沿途不同的地方存储这些数据。你会用处理器（CPU）、数字信号处理器和网络处理器（NP）处理数据，用 RAM、ROM、FLASH 和硬盘存储数据，在 PCI 总线、以太网、光纤通道（Fibre Channel）、RapidIO 之类的总线和互连上移动数据。在移动传输领域，标准能够极大地帮助简化系统设计。开发 RapidIO 技术正是为了在嵌入式系统内提供以交换互连而非总线为基础的传输数据的标准方法，从而能够替代很多现有总线技术或基于交换的技术如 PCI、VME、Utopia、Infiniband、Ethernet（在系统内使

用)或者SPI4。同样,RapidIO还能够替代由于市场上没有可用解决方案而被很多系统供应商开发出来的专有互连技术。

感谢Craig Lund的洞察力和毅力,感谢Alan Gatherer,他建议应该有人为该技术著书、促使我和John Wiley & Sons出版社的人保持联系。感谢Bill Quackenbush为技术所做的贡献,感谢Gary Robinson领导我们完成了标准制订过程。感谢David Wickliff、Louis-Francois Pau、Steve MacArthur和Peter Olanders的用户洞察力,感谢Rick O'Connor、Tom Cox、Victor Menasce、David Somppi和其他在Tundra公司的人所做的很多努力。感谢Greg Shippen接过了接力棒进行后续的工作。感谢Kalpesh、Nupur、Jason、Sarah、John、Andy、Travis、Jim、Kathy、Greg和Stephane,他们使整个技术开发旅程充满了乐趣。

Sam Fuller
Austin, Texas

目 录

第1章 互连问题	1
1.1 处理器性能与带宽的增长	1
1.2 多重处理	2
1.3 系统的系统	3
1.4 传统总线的问题	4
1.5 市场问题	6
1.6 RapidIO：一种新方法	7
1.7 什么地方使用 RapidIO	8
1.8 一个类比	9
参考文献	11
第2章 RapidIO 技术	12
2.1 总体原则	12
2.2 规范体系	13
2.3 RapidIO 协议概述	13
2.4 包格式	14
2.5 事务格式与类型	15
2.6 消息传递	16
2.7 全局共享存储器	16
2.8 未来的扩展	16
2.9 流量控制	17
2.10 并行物理层	18
2.11 串行物理层	19
2.12 链路协议	20
2.13 维护与错误管理	21
2.14 性能	22
2.15 操作延迟	23
参考文献	24

第3章	器件、交换机、事务及操作	25
3.1	处理部件模型	25
3.2	I/O 处理部件	27
3.3	交换处理部件	27
3.4	操作与事务	28
第4章	I/O 逻辑操作	32
4.1	引言	32
4.2	请求类事务	32
4.3	响应类事务	34
4.4	读操作实例	35
4.5	写操作	38
4.6	流写	40
4.7	原子操作	41
4.8	维护操作	41
4.9	数据对齐	42
第5章	消息操作	44
5.1	引言	44
5.2	消息事务	45
5.3	信箱结构	49
5.4	呼出信箱结构	51
第6章	RapidIO 系统中的系统级寻址	54
6.1	系统拓扑结构	54
6.2	基于交换的系统	55
6.3	系统中包的路由	56
6.4	字段对齐与定义	56
6.5	路由维护包	57
第7章	串行物理层	59
7.1	包	59
7.2	控制符号	62
7.3	PCS 层与 PMA 层	68
7.4	使用串行物理层	75
7.5	事务与包传送排序规则	84
7.6	错误检测与恢复	87

7.7 重定时器与中继器	92
7.8 电气接口	92
第 8 章 并行物理层协议	95
8.1 包格式	96
8.2 控制符号格式	96
8.3 控制符号传输对齐	101
8.4 包起始与控制符号描述	101
8.5 包交换协议	103
8.6 字段布局与定义	104
8.7 链路维护协议	106
8.8 包终止	108
8.9 包速率调整	109
8.10 嵌入的控制符号	110
8.11 包对齐	111
8.12 系统维护	113
8.13 系统定时考虑	117
8.14 电路板布线指导原则	119
第 9 章 与 PCI 技术的互操作	122
9.1 地址映射考虑	123
9.2 事务流	124
9.3 PCI-X 到 RapidIO 事务流	126
9.4 RapidIO 到 PCI 事务映射	127
9.5 操作排序与事务传递	128
9.6 与全局共享存储器交互	130
9.7 字节组与字节使能用法	133
9.8 错误管理	133
第 10 章 RapidIO 启动与初始化编程	134
10.1 系统启动过程概述	135
10.2 系统应用编程接口	138
10.3 系统启动实例	164
第 11 章 高级特征	168
11.1 系统级流量控制	168
11.2 错误管理扩展	172

11.3	存储器一致性支持	175
11.4	RapidIO 中的多播事务	178
11.5	多播符号	180
第 12 章	数据流逻辑层	183
12.1	引言	183
12.2	第 9 类型包格式（数据流类）.....	185
12.3	虚拟流	187
12.4	配置数据流系统	192
12.5	高级流量管理	192
12.6	使用数据流	193
	参考文献	201
第 13 章	RapidIO 互连技术的应用	202
13.1	存储系统中的 RapidIO	202
13.2	蜂窝式无线基础设施中的 RapidIO	207
13.3	容错系统与 RapidIO	214
	参考文献	222
第 14 章	RapidIO 硬件开发	224
14.1	引言	224
14.2	实现 RapidIO 端点	228
14.3	支持功能	238
14.4	实现 RapidIO 交换机	248
14.5	结论	255
第 15 章	在 FPGA 中实现 RapidIO 互连技术的好处	256
15.1	构建生态系统	256
15.2	FPGA 技术的进展	258
15.3	面向嵌入环境的多协议支持	259
15.4	简单握手	261
15.5	低缓冲开销	261
15.6	有效错误覆盖	261
15.7	结论	262
第 16 章	在特定机械环境中应用 RapidIO	263
16.1	面向机械系统环境的有用特征	263

16.2 通道特征	264
16.3 支持 RapidIO 的工业标准机械平台	265
16.4 结论	270
附录 A RapidIO 逻辑与传输层寄存器	271
附录 B 串行物理层寄存器	283
附录 C 并行物理层寄存器	298
附录 D 错误管理扩展寄存器	313
索引	322

第1章 互连问题

本章讨论推动开发RapidIO互连技术的一些动机，考察促使为嵌入式系统创立新互连标准的各种因素，讨论系统内部通信的不同技术方法，并与现存的局域网（LAN）、广域网（WAN）技术和现有总线技术进行比较。

开发RapidIO技术是为了推动正发生在嵌入式电子设备工业的两个转变。一个转变是技术方面的，另一个转变是市场方面的。技术方面的转变是互连技术向信号的工作速度高于1 GHz的高速串行总线发展，以取代传统的已使用了近40年的系统内器件间互连的共享总线技术。越来越高的性能需求和相应的对半导体处理器件带宽的要求推动了这种技术转变，特征尺寸在130 nm及以下的半导体工艺的提升所引起的器件级电气问题也推动了这种技术转变。第二个转变是嵌入式市场转向使用基于标准的技术。

1.1 处理器性能与带宽的增长

图1.1展示了过去30年来处理器性能的指数增长，也表明同时期处理器总线频率的增长速度相对较慢。该图的MHz刻度是取了对数的，由时钟频率表征的CPU内核性能和由总线频率表征的CPU可用带宽之间的差距在不断扩大。高速缓冲和更先进的处理器微架构的使用可以帮助减少CPU性能与可用总线带宽间不断扩大的差距，因此，研制处理器时也越来越多地使用更大规模的集成高速缓存并直接集成存储控制器。尽管多级片内和片外缓存与直接集成的存储控制器有助于缓解处理器的数据处理需求与总线所能提供数据能力间的矛盾，却无助于改进处理器和外设芯片间的连接或多处理器（MP）系统中多个处理器间的连接。

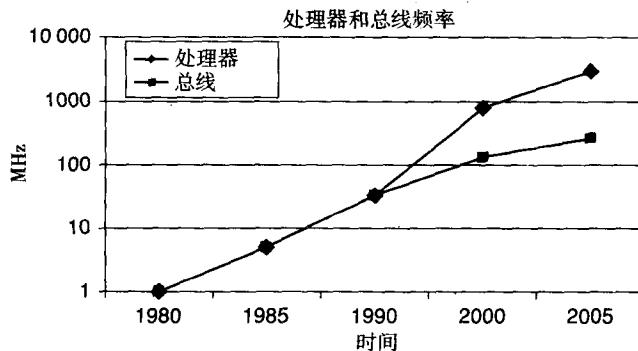


图1.1 频率和带宽的增长

除了处理器性能的不断增长，另外两个关键因素也推动了对更高级别总线性能的需求。首先，需要更高的原始数据带宽来支持更高的外设芯片性能需求；其次，对更高的系统并发能力的需求。在系统中越来越多地使用的直接存储器访问（DMA）技术、基于处理器的智能外设和多重处理技术也提高了对系统总带宽的要求。

1.2 多重处理

多重处理（Multiprocessing）正日益被视为一种增加系统处理能力的可行方法。历史上多重处理仅被用于超高端计算系统并且通常成本极其昂贵，而半导体工艺技术的持续发展已使多重处理成为一种更为主流的技术，使用该技术可以获得更高处理能力之外的更多好处。

图 1.2 是一张多处理器计算机系统的照片，该系统使用由 RapidIO 连接到一起的 76 个处理器，可以解决非常复杂的信号处理问题。

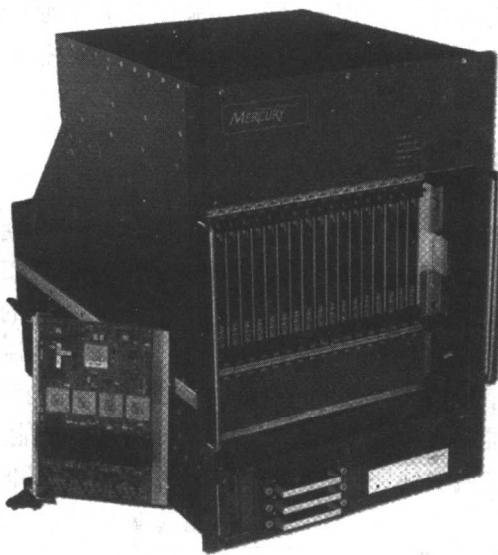


图 1.2 一个多处理器计算机系统

较低速率处理器的价格通常都很低，因此多重处理在获得更高性能的同时还可以降低成本。在既定性能水平上，使用多重处理技术还可以降低系统总功耗。这是由于处理器通常都可以工作在较低频率，从而显著降低功耗。例如，Motorola 7447 处理器在 600 MHz 频率工作时标称最大额定功率为 11.9 W，而同一处理器在 1000 MHz^[1]下最大功耗为 50 W。如果待处理任务可以由多个处理器共同完成，总功耗将会减少，降低 40% 的频率就可降低最大 76% 的功耗。当每瓦特处理能力成为一个重要衡量尺度时，集合多个较低性能处理器的多重处理技术就可以被视为一种可行的解决方案。