

PowerPC860

嵌入式系统及应用

陈晓竹 道克刚 编著



PowerPC860 嵌入式系统及应用

陈晓竹 道克刚 编著



机械工业出版社

本书完整地介绍了 PowerPC860 微处理器的体系结构及外围接口方法, 内容包括: PowerPC860 微处理器中通信系统、时钟系统、内存管理系统、指令系统、异常处理系统等关键技术的解决方案; 并结合应用实例, 介绍了 PowerPC860 微处理器的外围接口方法。书中通过对 PowerPC860 微处理器的底层硬件知识的介绍, 使得嵌入式系统工程对于使用者不再是个“黑盒子”, 使应用程序的开发更有依据, 有利于专业人员进行底层的开发及应用。

本书可以作为高等院校通信或计算机专业嵌入式系统应用教材, 也可作为从事嵌入式系统开发的专业技术人员的主要参考资料。

图书在版编目 (CIP) 数据

PowerPC860 嵌入式系统及应用 / 陈晓竹, 道克刚编
著. —北京: 机械工业出版社, 2006.5
ISBN 7-111-18990-6

I. P... II. ①陈...②道... III. 微控制器, Power
PC860 IV. TP332.3

中国版本图书馆 CIP 数据核字 (2006) 第 036208 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)
责任编辑: 吉 玲 (E-mail: jiling@mail.machineinfo.gov.cn)
责任印制: 杨 曦
北京蓝海印刷有限公司印刷
2006 年 6 月第 1 版第 1 次印刷
184mm × 260mm · 22 印张 · 544 千字
0001—4000 册
定价: 39.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换
本社购书热线电话 (010) 68326294
编辑热线: (010) 88379768
[Http://www.machineinfo.gov.cn/book/](http://www.machineinfo.gov.cn/book/)
封面无防伪标均为盗版

序

本书是飞思卡尔（Freescale）半导体公司中国大学计划支持的出版项目之一。作为全球首屈一指的嵌入式电子解决方案供应商，飞思卡尔半导体公司一向积极参与推动中国电子工程教育，全力培养本地化的工程人才，促进中国成为全球拥有最多电子专才的国家，吸引更多电子企业投资中国市场，这是飞思卡尔半导体在中国 15 年来贯彻始终的发展策略。PowerPC 技术开始于 20 世纪 90 年代，是 Freescale 之前身 Motorola 半导体部与 IBM 合作开发的一项核心技术，广泛应用于全球网络系统和汽车电子系统。MPC860 作为 32 位嵌入式微处理器是 Freescale PowerPC 系列之中的一项基础产品，内部集成了微处理器和一些控制领域的常用外围组件，特别适用于通信产品。MPC860 内部集成了两个处理块，一个是嵌入的 PowerPC 核，另一个是通信处理模块（CPM）。通信处理模块支持 4 个串行通信控制器（SCC），而实际上它有 8 个串行通道：4 个 SCC，两个串行管理控制器（SMC）、一个串行外围接口电路（SPI）和一个 IC（Inter-Integrated Circuit）接口。由于 CPM 分担了嵌入式 PowerPC 核的外围工作任务，这种双处理器体系结构功耗要低于传统体系结构的处理器。

本书通过对 PowerPC860 微处理器的底层知识的介绍，使得嵌入式系统工程对于使用者不再是个“黑盒子”，使应用程序的开发更有依据，有利于专业人员进行底层的开发及使用，使在开发过程中有更多的选择，并增加了编程的灵活性；在产品研制阶段，为软、硬件仿真调试提供了有益的参考。

中国计量大学的陈晓竹、道克刚等老师在这一领域进行了相当深入的研究开发工作，本书就是他们在这—方面工作的经验总结。本书结构严谨、内容详实且条理清晰，相信它的出版将非常有助于 PowerPC 技术在中国的进一步推广，也将大大促进相关教学工作的发展，我谨代表公司对作者表示诚挚的感谢。

金功九博士

飞思卡尔半导体亚太区大学计划

前 言

嵌入式微处理器是嵌入式系统的核心, 据不完全统计, 全世界嵌入式处理器的品种总量已经超过 1000 多种, 流行的体系结构有 30 多个系列, 其中 8051 体系占有多半。生产 8051 单片机的半导体厂家有 20 多个, 共有 350 多种衍生产品, 仅 Philips 就有近百种。现在可以说每个半导体制造商都生产嵌入式处理器, 越来越多的公司有自己的处理器设计部门。嵌入式处理器的寻址空间一般是 64KB~16MB, 处理速度范围是 0.1~2000MIPS, 常用封装有 8~144 个引脚。嵌入式处理器目前主要有 Atm186/88、386EX、SC-400、Power PC、68000、MIPS、ARM 系列等。

PowerPC 是早期 Motorola 公司和 IBM 公司联合为 Apple 公司的麦金塔个人计算机开发的 CPU 芯片。IBM 公司主要的 PowerPC 产品有 PowerPC604s、PowerPC750 及 PowerPC G3 (1.1GHz); Motorola 公司主要的 PowerPC 产品为 PPC8xx、PPC82xx、PPC84xx 及 PowerQUICC (Quad Integrated Communications Controller)。

MPC8xx PowerQUICC 内集成了微处理器和一些控制领域的常用外围组件, 特别适用于通信产品; 具有多种用途, 采用双 CPU 设计, 在通信处理器集成电路市场的占有率排名第一。

MPC860 是 Motorola 公司的一种嵌入式 PowerPC 微处理器, 主要针对互联网络和数据通信技术领域而设计。MPC860 PowerQUICC 是一个 32 位的单片集成微处理器系统, 它继承了 32 位的 68360QUICC 和 68302 的许多优点, 并具有更高的集成度。

本书较完整地介绍了 PowerPC860 微处理器的体系结构, 包括 PowerPC860 的内部结构, 微处理器的通信系统、时钟系统、内存管理系统、电源管理系统及指令运行系统、外部接口及调试模式等。本书可以作为高校嵌入式系统结构的教材, 也可以作为从事嵌入式系统开发的专业人员的主要参考书。书中通过对 PowerPC860 的底层硬件知识的介绍, 使得嵌入式系统对于使用者不再是个“黑盒子”, 使应用程序的开发更有依据, 有利于专业人员进行底层的开发及使用。

本书主要参考了《The MPC860 PowerQUICC Training CDROM》、《MPC860 用户手册》等大量资料, 得到了华恒科技公司提供的开发平台的支持, 在此深表谢意。

本书第 1~8 章由陈晓竹编写, 第 9~11 章由道克刚编写。

由于我们的水平有限, 书中还有许多不尽人意的地方, 欢迎读者批评指正。

编 者

目 录

序

前言

第 1 章 MPC860 概述	1
1.1 MPC860 的主要特点	3
1.2 MPC860 基本系统结构	6
1.3 MPC860 中的数据交互	6
1.4 MPC860 管脚图	7
1.5 MPC860 应用举例	21
第 2 章 PowerPC860 核与异常	23
2.1 PowerPC 核结构特点	23
2.2 PowerPC 结构层次	23
2.3 MPC860 核的功能	24
2.4 MPC860 的结构特点	25
2.4.1 指令顺序发生器	25
2.4.2 执行单元	26
2.4.3 不对齐访问	28
2.5 MPC860 核的寄存器	28
2.5.1 用户层寄存器	29
2.5.2 超级用户层寄存器	30
2.5.3 MPC860 结构特点小结	34
2.6 异常和中断处理	37
2.6.1 异常的定义	37
2.6.2 异常分类	38
2.6.3 异常的优先级	39
2.6.4 异常向量表	39
2.6.5 PowerPC 异常	41
2.6.6 MPC860 专用异常	44
2.6.7 异常编程	45
2.6.8 异常的启动时间	46
2.6.9 应用举例	47
第 3 章 系统接口单元	50
3.1 SIU 的组成	50
3.2 系统设置与保护	51
3.3 SIU 内部寄存器	52

3.3.1	内存映射寄存器	52
3.3.2	SIU 模块设置寄存器	52
3.3.3	系统保护控制寄存器	56
3.3.4	传输出错状态寄存器	57
3.3.5	寄存器锁存机制	57
3.4	SIU 中断控制器	59
3.4.1	SIU 中断基本结构	59
3.4.2	SIU 中断申请登录寄存器	60
3.4.3	SIU 屏蔽寄存器	61
3.4.4	SIU 中断触发寄存器	62
3.4.5	SIU 中断向量寄存器	62
3.4.6	中断处理流程	63
3.4.7	中断举例	64
3.5	总线监测器	67
3.6	软件看门狗	68
3.7	PowerPC 减量计数器	69
3.8	PowerPC 时基	70
3.8.1	时基寄存器	70
3.8.2	时基参考寄存器	70
3.8.3	时基状态和控制寄存器	70
3.9	实时时钟	71
3.9.1	实时时钟状态和控制寄存器	72
3.9.2	实时时钟寄存器	72
3.9.3	实时时钟报警寄存器	72
3.9.4	实时时钟报警秒寄存器	72
3.10	周期中断式定时器	74
3.10.1	周期中断状态控制寄存器	74
3.10.2	PIT 计数寄存器	75
3.10.3	PIT 寄存器	75
3.11	MPC860 外部总线接口	76
3.11.1	总线接口信号	76
3.11.2	总线操作	76
3.11.3	数据对准	86
3.11.4	总线仲裁	86
3.12	MPC860 通过 HPI 接口与通用 DSP 处理器的连接	87
3.13	PCMCIA 接口	87
3.13.1	系统设置	87
3.13.2	PCMCIA 模块信号定义	87
3.13.3	PCMCIA 编程	90

第 4 章 通信处理器	98
4.1 通信处理器	99
4.2 CP 与外围设备间的通信	100
4.3 CP 寄存器和 CP 命令	101
4.3.1 RISC 控制器设置寄存器	101
4.3.2 CP 命令寄存器	101
4.4 CP 命令	103
4.5 双口 RAM	105
4.5.1 缓冲器描述符	105
4.5.2 参数 RAM	105
4.6 RISC 定时器表	106
4.6.1 RISC 定时器表参数 RAM 和定时器表入口	106
4.6.2 RISC 定时器命令寄存器	106
4.6.3 RISC 定时器事件寄存器/屏蔽寄存器	107
4.6.4 PMW 方式	107
4.7 SDMA 通道	107
4.7.1 DMA 方式	108
4.7.2 SDMA 通道	108
4.7.3 U 总线仲裁和 SDMA 通道	109
4.7.4 SDMA 寄存器	109
4.8 IDMA 模拟 DMA	111
4.8.1 IDMA 参数 RAM	111
4.8.2 IDMA 寄存器	112
4.8.3 自动缓冲和缓冲链	115
4.8.4 IDMA CP 命令	116
4.8.5 IDMA 通道操作	116
4.8.6 IDMA 接口信号—— $\overline{\text{DREQ}}$ 和 $\overline{\text{SDACK}}$	116
4.8.7 IDMA1 的单缓冲器模式——IDMA1 的特殊模式	118
4.8.8 IDMA1 通道方式寄存器 DCMR (单缓冲模式)	118
4.8.9 IDMA 传送的外部识别	118
4.8.10 IDMA 总线传送中的中断	119
4.9 CPM 的传送速率特性	119
4.9.1 决定传送速率的条件	120
4.9.2 CPM RISC 性能计算	121
第 5 章 复位与时钟	122
5.1 复位	122
5.1.1 复位类型	122
5.1.2 复位状态寄存器	124
5.1.3 MPC860 复位设置	125

5.2	时钟与电源控制	128
5.2.1	系统时钟	128
5.2.2	系统时钟的产生	129
5.2.3	晶体振荡器 (EXTAL 和 XTAL)	129
5.2.4	系统可编程锁相环	130
5.2.5	SPLL 输出时钟 VCOOUT 分配	131
5.3	电源的功耗模式	131
5.3.1	电源供电	132
5.3.2	功耗模式	132
5.3.3	编程模式	133
5.3.4	正常高和正常低之间转化	137
5.3.5	功耗模式之间的转换	138
第 6 章	MPC860 指令系统	139
6.1	概述	139
6.2	PowerPC 的编程模型	139
6.2.1	用户态编程模式	140
6.2.2	监控态编程模式	141
6.3	PowerPC 的存储模型	141
6.4	PowerPC 指令格式	142
6.4.1	条件寄存器	143
6.4.2	异常寄存器	143
6.5	整数指令	144
6.5.1	算术运算类型指令	144
6.5.2	逻辑运算指令	153
6.5.3	整数比较指令	157
6.5.4	整数移位指令	159
6.5.5	存储/加载指令	162
6.5.6	转移指令	179
6.5.7	条件寄存器逻辑指令	181
6.5.8	特殊寄存器传送指令	186
6.5.9	陷阱指令	189
6.5.10	同步指令	190
6.5.11	系统调用指令	192
第 7 章	MPC860 存储体系	194
7.1	存储控制器	194
7.1.1	基本存储器结构	195
7.1.2	GPCM 编程	198
7.1.3	存储控制器中的寄存器	199
7.1.4	通用片选机构接口方法	207

7.1.5	引导区片选操作	208
7.1.6	用户可编程机构	208
7.1.7	存储系统接口举例	219
7.2	存储管理单元	221
7.2.1	MMU 的主要功能特点	222
7.2.2	基本 MMU 任务和存取存储器操作	222
7.2.3	读指令流程	227
7.2.4	编程模式	228
7.2.5	存储管理单元异常	241
7.2.6	MMU 编程举例	241
7.2.7	MMU 系统举例	246
7.2.8	TLB 操作	248
7.3	存储器映射	250
第 8 章	串行接口	259
8.1	时隙分配器	260
8.1.1	时隙分配器的特点	260
8.1.2	TDMa 和 TDMb 的 TSA 信号引脚	260
8.1.3	时隙分配器的连接与使能	261
8.1.4	SI RAM 编程	261
8.2	SI 寄存器	263
8.2.1	SI 全局模式寄存器	263
8.2.2	SI 模式寄存器	264
8.2.3	SI 时钟路由寄存器	266
8.2.4	SI 命令寄存器	267
8.2.5	SI 状态寄存器	267
8.2.6	SI RAM 指针寄存器	268
8.3	非多路复用串口模式 NMSI 的配置	269
8.4	波特率发生器	271
8.4.1	波特率发生器配置寄存器	272
8.4.2	UART 上的自动波特率设置	273
8.4.3	UART 波特率举例	273
第 9 章	串行通信控制器	275
9.1	MPC860 的串行通信控制器	275
9.1.1	SCCx 概述	275
9.1.2	SCCx 管脚	276
9.1.3	SCCx 工作原理	279
9.1.4	缓存描述符	281
9.1.5	SCCx 参数 RAM	283
9.1.6	SCCx 时钟选择	284

9.1.7	波特率发生器的配置	285
9.1.8	基于 UART 的 SCCx 发送	286
9.1.9	基于 UART 的 MPC860 SCCx 初始化步骤	287
9.1.10	基于 UART 的 MPC860 SCCx 的编程实例	291
9.2	应用举例	294
9.2.1	T1 帧	294
9.2.2	MPC860 连接到 T1 帧	295
9.2.3	MPC860 T1 应用定时	296
9.2.4	MPC860 T1 应用帧信息	297
9.2.5	T1 的 MPC860 初始化	297
9.3	MPC860 串行管理通道	299
9.3.1	串行管理通道概述	299
9.3.2	SMCx 工作原理	300
9.3.3	基于 UART 的 SMCx 编程模式	301
9.3.4	基于 UART 的 SMCx 发送	303
9.3.5	基于 UART 的 MPC860 SMCx 初始化	304
9.4	MPC860 串行外设接口	307
9.4.1	串行外设接口概述	307
9.4.2	SPI 工作原理	309
9.4.3	SPI 编程模式	309
9.4.4	SPI 数据定时	310
9.4.5	SPI 的工作方式	311
9.4.6	MPC860 SPI 的初始化	314
9.5	MPC860 I ² C 接口	316
9.5.1	I ² C 的概述	316
9.5.2	I ² C 的工作模式	317
9.5.3	I ² C 编程模式	318
9.5.4	I ² C 的缓存描述符	319
9.5.5	I ² C 事件寄存器和屏蔽寄存器	320
第 10 章	MPC860 在通信中的应用	321
10.1	对 UART 协议的支持	321
10.1.1	SCCx 接收 UART	321
10.1.2	控制字符识别	322
10.1.3	UART 控制字符操作	323
10.2	对 HDLC 协议的支持	324
10.2.1	HDLC 帧格式	324
10.2.2	MPC860 支持的 HDLC 配置	325
10.2.3	基本 HDLC 收发工作原理	325
10.2.4	HDLC 总线配置	327

10.2.5 HDLC 的特定参数、寄存器和描述符	328
10.2.6 初始化基于 HDLC 协议的 SCCx	331
第 11 章 MPC860 开发与调试	335
11.1 开发端口	335
11.2 调试模式允许	336
11.3 调试与正常模式之间的转换	336
参考文献	339

第 1 章 MPC860 概述

早期的 Motorola 公司和 IBM 公司联合为 Apple 公司, PowerPC 是由它的麦金塔个人计算机公司开发的 CPU 芯片。IBM 公司主要的 PowerPC 产品有 PowerPC604s、PowerPC750 及 PowerPC G3 (1.1GHz); Motorola 公司主要的 PowerPC 产品为 PPC8xx、PPC82xx、PPC84xx 及 PowerQUICC。PowerQUICC (Quad Integrated Communications Controller) 具有多种用途, 采用双 CPU 设计, 在通信处理器集成电路市场的占有率排名第一。

MPC8xx PowerQUICC 内集成了微处理器和一些控制领域的常用外围组件, 特别适用于通信产品。MPC860 PowerQUICC 系列产品主要功能如表 1-1 所示。

表 1-1 MPC860 PowerQUICC 系列产品主要功能

器 件	串行通信 控制器	指令缓存 /KB	数据缓存 /KB	以太网 / (Mbit/s)	异步传输模式 (ATM)	HDLC 多路 (Multi)
MPC855T	1	4	4	10/100	Yes	Yes
MPC860DE	2	4	4	Yes	—	—
MPC860DT	2	4	4	10/100	Yes	Yes
MPC860DP	2	16	8	10/100	Yes	Yes
MPC860EN	4	4	4	Yes	—	—
MPC860SR	4	4	4	Yes	Yes	Yes
MPC860T	4	4	4	10/100	Yes	Yes
MPC860P	4	16	8	10/100	Yes	Yes

注: 更多的产品信息请登录网站: www.mot.com/netcomm。

当嵌入式 MPC8xx 核工作在主频为 40MHz 时, 指令速度为 52MIPS; MPC860P 在 80MHz 时指令速度可达 106MIPS。MPC860 版本号与产品号如表 1-2 所示。

表 1-2 MPC860 版本号与产品号

版本号	掩膜	过程	产权所有	内存映射寄存器 [16:31]	微指令代码 REV_NUM	产品号
D.4	3K20A	.32μ TLM	XC	0x0502	0x0000	XPC860DEZPnnD4 XPC860DTZPnnD4 XPC860DPZPnnD4 XPC860ENZPnnD4 XPC860SRZPnnD4 XPC860TZPnnD4 XPC860PZPnnD4
D.3	2K20A	.32μ TLM	XC	0x0501	0x0000	XPC860DEZPnnD3 XPC860DTZPnnD3 XPC860ENZPnnD3 XPC860SRZPnnD3 XPC860TZPnnD3 XPC860PZPnnD3 XPC860DPZPnnD3
C.1	2H96G	.42μ TLM	XC	0x0031	0x0065	XPC860SRZPnnC1
C.0	0H96G	.42μ TLM	XC	0x0030	0x0065	XPC860SRZPnnC

(续)

版本号	掩膜	过程	产权所有	内存映射寄存器 [16:31]	微指令代码 REV_NUM	产品号
B.1	1J24A 0H86G	.42μ TLM	XC	0x0020	0x0064	XPC860SRZPnnB
C.1	3H96G	.42μ TLM	XC	0x0031	0x0004	XPC860xxZPnnC1
C.0	1H96G	.42μ TLM	XC	0x0030	0x0004	XPC860xxZPnnC
B.1	2J24A 9J24A	.42μ TLM	XC	0x0020	0x0004	XPC860xxZPnnB
B.2	0J21M	.42μ TLM	XC	0x0020	0x0004	XPC860TZPnnB2
B.3	1J21M	.42μ TLM	XC	0x0020	0x0004	XPC860TZPnnB3
B.5	3J21M	.42μ TLM	XC	0x0020	0x0004	XPC860TZPnnB5
A.3	4F84C	.5μ TLM	XC	0x0013	0x0003	XPC860xxZPnnA3
A.2	2F84C	.5μ TLM	XC	0x0012	0x0003	XPC860xxZPnnA
A.1	1F84C	.5μ TLM	n/a	0x0010	0x0003	n/a
0.3	3E64C	.5μ TLM	XC	0x0002	0x0001	XPC860xxZPnn
0.2	2E64C	.5μ TLM	XC	0x0002	0x0001	PPC860xxZPnn

其中 MPC860DC 是双通道器件；MPC860DE 是双以太网器件。用户可以根据 MPC860 上的通信功能及串行口功能的要求，选择适合的型号。

例如，配置以太网、HDLC 和 UART，需设置 SCC1 支持以太网，SCC2 支持 HDLC、SCC3 支持 UART。

以太网为选择方式之一，有 MPC860、MPC860DC、MPC860DE、MPC860DH、MPC860EN 和 MPC860MH 等型号可供选择。

如果 HDLC 支持的是 24 或 32 时分复用通道或多个 ISDNBRI，就会减少 MPC860DH 和 MPC860MH 的选择方式，这种协议称为 QUICC 多通道控制(QMC)。这样可选择 MPC860MH，在 SCC1 上支持以太网在 SCC2 上支持多通道 HDLC (QMC) 在 SCC3 上支持 UART。

虽然 MPC860DH 只有两个通道，但它也可以使用，因为它还有两个 SMC。SMC 可以支持低速的 UART 设备，所以 MPC860DH 同样可以支持 SCC1 的以太网、多通道 HDLC 的 SCC2 和在 SMC1 或 SMC2 上的 UART。

在 MPC860MH 和 MPC860DH 的支持多通道以太网的型号中，SCC1 和 SCC2 的功能是可以互换的。

MPC850DH 的 CPU 能力和通信功能都低于 MPC860，而且只有两个 SCC，即 SCC2 和 SCC3，因为 SCC1 为一个专用的 USB 控制器；另外，MPC850 只有一个连接到它本身管脚的 SMC，所以它只有一个 SMC1。

可见，对于上述问题，MPC860DH 和 MPC850DH 为最适合应用的型号。MPC860 系列在同样的时钟下比 MPC850 系列性能高 10%~35%。

读者应充分利用网站 www.mot.com 获得相关的信息。MPC8xx 系列应用开发系统 (8xxFADS) 是客户最重要的支持工具。这个工具是 MPC860 系列器件的软件/硬件开发平台，使用这个开发板和有关的 MPC8Bug 调试/监控器，设计者可以下载自己的代码、运行代码、设置断点、显示存储器 and 寄存器内容，以及通过扩展连接头将开发板连接到用户自己的板上。FADS 不只是一个有效的测试工具，而且是一个演示工具。

Motorola 提供自己的 MPC8Bug 的测试/监控程序, 这个程序提供非常简单的方法来观察和调试用户的代码并完成诊断。可以利用新版的软件编写用户自己的诊断程序, 也可以在网页中找到这个程序。

工程师工具箱是得到 Motorola860 免费应用软件的最有效资源, 可以得到器件驱动软件和示例代码; 在网页上, 可以找到简单的教学式示例和一些复杂的驱动程序, 这些示例演示了各种协议和工作模式的应用。这些代码可随时修改, 本书提供的例子和代码, 包括 HDLC、以太网、UART、Transparent、实时时钟、I²C 和 PowerPC 时钟基础、ATM SAR 等多来源于此。

另外通过第三方公司, 如 Aisys、Inverness 和 Trillium, 也可以得到收费的驱动软件, 它们有 MPC860 的 RTOS。

1.1 MPC860 的主要特点

MPC860 PowerQUICC 内部集成了微处理器和一些控制领域的常用外围组件, 特别适用于通信产品, 包括器件的适应性、扩展能力和集成度等。MPC860 PowerQUICC 集成了两个处理块: 一个处理块是嵌入式的 PowerPC 核, 另一个是通信处理模块 (CPM, Communications Processor Module), 通信处理模块支持 4 个串行通信控制器 (SCC, Serial Communication Controller), 实际上它有 8 个串行通道, 两个串行管理控制器 (SMC, Serial Management Channels), 一个串行外围接口电路 (SPI, Serial Peripheral Interface) 和一个 I²C (Inter-Integrated Circuit) 接口。由于 CPM 承担了嵌入式 PowerPC 核的外围工作任务, 因此这种双处理器体系结构功耗要低于传统的体系结构的处理器。

MPC860 的主要特点如下:

(1) 嵌入式 PowerPC 核 32 位版本与 PowerPC 结构定义完全兼容

- 32×32 位通用寄存器 (GPRs, General Purpose Registers);
- 4KB 数据 Cache 和 4KB 指令 Cache, 分别带有一个 MMU;
- 存储管理单元 (MMU), 带有可用于数据、指令查寻的快表功能;
- 存储管理单元支持 4、16、512KB 和 8MB 多种页尺寸;
- 支持虚拟存储和存储保护;
- 高级片内仿真调试模式。

(2) 32 位数据总线 (8、16、32 位动态总线)

(3) 32 位地址线

(4) 存储控制器 (8 个存储区)

- 包含 DRAM 控制器;
- 可与其他存储模块无缝接口, DRAM, SIMMS, SRAM, EPROMs, Flash EPROMs;
- DRAM 控制器可编程支持绝大多数不同大小和速度的存储器;
- 不同块组大小为 32KB~256MB。

(5) 定时器

- 4 个 16 位定时器或两个 32 位定时器;
- 门电路模式启动/停止计数;
- 参考匹配或事件捕获中断可屏蔽。

(6) 系统集成单元 (SIU, Sytstem Intergration Unit)

- 总线监视器;
- 软件电子狗;
- 周期性中断定时器 (PIT);
- 低电压停止模式;
- 时钟合成器;
- PowerPC 衰减测量器和时基;
- 实时时钟 (RTC);
- IEEE1149.1 测试口 (JTAG)。

(7) 中断系统

- 7 根外部中断请求线;
- 12 个具有中断能力的管脚;
- 23 个内部中断源;
- 中断优先级可编程。

(8) 通信处理器模块 (CPM)

- RISC 控制器;
- 5KB 节双口 RAM;
- 16 个串行 DMA (SDMA) 通道;
- 3 个平行 I/O 寄存器;
- 支持多种通信协议;
- 多达 384 个缓冲器描述符;
- 支持所有串行信道上的连续模式发送和接收。

(9) 片内 16×16 位多累加控制器 (MAC)

- 每个时钟脉冲一个操作 (两个时钟脉冲等待, 1 个时钟脉冲封闭);
- MAC 与其他指令同步操作。

(10) 4 个波特率发生器

- 独立的, 可以连接到任意一个 SCC 或 SMC;
- 允许在运行中改变;
- 支持自动波特率。

(11) 4 个 SCCs (全双工串行通信控制器)

• SCC1~4 可选择以太网或 IEEE 802.3 协议, 支持最大 10Mbit/s (只能在特殊的可编程器件上应用);

- HDLC/SDLC 协议;
- HDLC 总线 (实现一个基于 HDLC 的局域网 (LAN));
- 异步 HDLC 协议支持 PPP (point-to-point 协议);
- Apple Talk 协议;
- 通用异步收发器 (UART);
- 同步 UART;
- 串行红外协议 (IrDA);

- 二元异步通信协议 (BISYNC);
- 全透明传输 (位流);
- 基于帧的透明传输 (CRC 校验)。

(12) 两个 SMCs (全双工串行管理控制器)

- UART 协议;
- Transparent 协议;
- GCI 协议;
- 可以连到时分复用多元通道。

(13) 1 个 SPI (串行外部接口)

- 支持主从模式;
- 支持同一总线上多主操作。

(14) 1 个 I²C 接口

- 支持主从模式;
- 支持多主环境。

(15) 时隙分配器

- 允许 SCC 和 SMC 复用和 (或) 非复用;
- 支持 T1、CEPT、PCM 公共通路, ISDN 基本速率, ISDN 初始速率可以由用户定义;
- 1 位或 8 位分辨率;
- 允许单独发送和接收路由, 帧同步和时钟;
- 允许动态改变;
- 可以内部连接到 6 个串行通道 (4 个 SCCs 和 2 个 SMCs)。

(16) 并行接口 (PIP)

- 支持在 MPC860 或 MC68360 上兼容接口的快速连接;
- 支持中心核接口。

(17) PCMCIA 接口

- 主机接口, 兼容 2.1 标准;
- 支持两个独立的 PCMCIA 插座;
- 支持 8 个存储或 I/O 窗口。

(18) 低功率支持模式

- 高时脉冲频率全功率供给;
- 睡眠模式: 核心功能单元中只有以下单元在工作: 时基、减量、锁相环 (PLL)、存储控制器, RTC 和通信处理模块在低功率备用;
- 睡眠模式: 核心功能单元中只有以下单元在工作: RTC、PIT、时基、在锁相快速唤醒时的减量器;

- 深睡模式: 核心功能单元中只有以下单元在工作: PLL、RTC、PIT、时基、减量器;
- 掉电模式: 核心功能单元中只有以下单元在工作: PLL、RTC、PIT、时基和减量器。

(19) 调试接口

- 8 个比较器: 4 个指令操作地址, 两个数据操作地址和两个数据操作;
- 支持条件: 等于, 不等于, 大于, 小于;