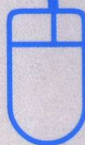


可下载教学资料

<http://www.tup.tsinghua.edu.cn>



高等学校教材  
计算机科学与技术

# 奔腾计算机体系结构

杨厚俊 张公敬 编著

清华大学出版社



高等学校教材  
计算机科学与技术

# 奔腾计算机体系结构

杨厚俊 张公敬 编著

清华大学出版社  
北京

## 内 容 简 介

本书以 Pentium 4 处理器及其芯片组为核心,介绍当代奔腾计算机体系结构的基本概念、原理和实现技术。全书共 8 章,包括概论、内存与高速缓存、奔腾系列处理器、主板芯片组、主 I/O 总线 PCI-X 和 PCI Express、I/O 接口总线 ATA 和 SCSI、I/O 接口总线 USB 和 IEEE 1394、新一代 64 位处理器。本书在剖析 Pentium、Pentium II/III 处理器架构后,详细介绍了 NetBurst 架构的 Pentium 4 处理器和双核的 Pentium D 处理器,并介绍了与之配套的主板芯片组;详细阐述了 PCI、PCI-X、ATA、SCSI、USB 这些著名总线和 PCI Express、Serial ATA、IEEE 1394 等新兴总线,还介绍了 DDR、DDR2 内存以及新兴的 FB-DIMM 串行内存总线,最后介绍了 Intel 64 位处理器 Itanium(安腾)并展望 Intel 下一代处理器架构 Merom。

本书可作为高校计算机相关专业计算机体系结构课程的补充教材;对广大 PC 用户亦是具有理论与实践相结合优势的技术性参考书。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

### 图书在版编目(CIP)数据

奔腾计算机体系结构/杨厚俊,张公敬编著. —北京:清华大学出版社,2006.9

(高等学校教材·计算机科学与技术)

ISBN 7-302-13394-8

I. 奔… II. ①杨… ②张… III. 计算机体系结构—高等学校—教材 IV. TP303

中国版本图书馆 CIP 数据核字(2006)第 078068 号

出 版 者:清华大学出版社 地 址:北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编:100084

社 总 机:010-62770175 客户服务:010-62776969

组稿编辑:丁 岭

文稿编辑:孙建春

印 刷 者:北京季蜂印刷有限公司

装 订 者:北京国马印刷厂

发 行 者:新华书店总店北京发行所

开 本:185×260 印张:12 字数:295 千字

版 次:2006 年 9 月第 1 版 2006 年 9 月第 1 次印刷

书 号:ISBN 7-302-13394-8/TP·8406

印 数:1~3000

定 价:19.00 元

# 编审委员会成员

(按地区排序)

|          |     |     |
|----------|-----|-----|
| 清华大学     | 周立柱 | 教授  |
|          | 覃 征 | 教授  |
|          | 王建民 | 教授  |
|          | 刘 强 | 副教授 |
|          | 冯建华 | 副教授 |
| 北京大学     | 杨冬青 | 教授  |
|          | 陈 钟 | 教授  |
|          | 陈立军 | 副教授 |
| 北京航空航天大学 | 马殿富 | 教授  |
|          | 吴超英 | 副教授 |
|          | 姚淑珍 | 教授  |
| 中国人民大学   | 王 珊 | 教授  |
|          | 孟小峰 | 教授  |
|          | 陈 红 | 教授  |
| 北京师范大学   | 周明全 | 教授  |
| 北京交通大学   | 阮秋琦 | 教授  |
| 北京信息工程学院 | 孟庆昌 | 教授  |
| 北京科技大学   | 杨炳儒 | 教授  |
| 石油大学     | 陈 明 | 教授  |
| 天津大学     | 艾德才 | 教授  |
| 复旦大学     | 吴立德 | 教授  |
|          | 吴百锋 | 教授  |
|          | 杨卫东 | 副教授 |
| 华东理工大学   | 邵志清 | 教授  |
| 华东师范大学   | 杨宗源 | 教授  |
|          | 应吉康 | 教授  |
| 东华大学     | 乐嘉锦 | 教授  |
| 上海第二工业大学 | 蒋川群 | 教授  |
| 浙江大学     | 吴朝晖 | 教授  |
|          | 李善平 | 教授  |
| 南京大学     | 骆 斌 | 教授  |
| 南京航空航天大学 | 秦小麟 | 教授  |
| 南京理工大学   | 张功萱 | 教授  |

|          |     |     |
|----------|-----|-----|
| 南京邮电学院   | 朱秀昌 | 教授  |
| 苏州大学     | 龚声蓉 | 教授  |
| 江苏大学     | 宋余庆 | 教授  |
| 武汉大学     | 何炎祥 | 教授  |
| 华中科技大学   | 刘乐善 | 教授  |
| 中南财经政法大学 | 刘腾红 | 教授  |
| 华中师范大学   | 王林平 | 副教授 |
|          | 魏开平 | 副教授 |
|          | 叶俊民 | 副教授 |
| 国防科技大学   | 赵克佳 | 教授  |
|          | 肖 依 | 副教授 |
| 中南大学     | 陈松乔 | 教授  |
|          | 刘卫国 | 教授  |
| 湖南大学     | 林亚平 | 教授  |
|          | 邹北骥 | 教授  |
| 西安交通大学   | 沈钧毅 | 教授  |
|          | 齐 勇 | 教授  |
| 长安大学     | 巨永峰 | 教授  |
| 西安石油学院   | 方 明 | 教授  |
| 西安邮电学院   | 陈莉君 | 副教授 |
| 哈尔滨工业大学  | 郭茂祖 | 教授  |
| 吉林大学     | 徐一平 | 教授  |
|          | 毕 强 | 教授  |
| 长春工程学院   | 沙胜贤 | 教授  |
| 山东大学     | 孟祥旭 | 教授  |
|          | 郝兴伟 | 教授  |
| 山东科技大学   | 郑永果 | 教授  |
| 中山大学     | 潘小轰 | 教授  |
| 厦门大学     | 冯少荣 | 教授  |
| 福州大学     | 林世平 | 副教授 |
| 云南大学     | 刘惟一 | 教授  |
| 重庆邮电学院   | 王国胤 | 教授  |
| 西南交通大学   | 杨 燕 | 副教授 |

改革开放以来,特别是党的十五大以来,我国教育事业取得了举世瞩目的辉煌成就,高等教育实现了历史性的跨越,已由精英教育阶段进入国际公认的大众化教育阶段。在质量不断提高的基础上,高等教育规模取得如此快速的发展,创造了世界教育发展史上的奇迹。当前,教育工作既面临着千载难逢的良好机遇,同时也面临着前所未有的严峻挑战。社会不断增长的高等教育需求同教育供给特别是优质教育供给不足的矛盾,是现阶段教育发展面临的基本矛盾。

教育部一直十分重视高等教育质量工作。2001年8月,教育部下发了《关于加强高等学校本科教学工作,提高教学质量的若干意见》,提出了十二条加强本科教学工作提高教学质量的措施和意见。2003年6月和2004年2月,教育部分别下发了《关于启动高等学校教学质量与教学改革工程精品课程建设工作的通知》和《教育部实施精品课程建设提高高校教学质量和人才培养质量》文件,指出“高等学校教学质量和教学改革工程”是教育部正在制定的《2003—2007年教育振兴行动计划》的重要组成部分,精品课程建设是“质量工程”的重要内容之一。教育部计划用五年时间(2003—2007年)建设1500门国家级精品课程,利用现代化的教育信息技术手段将精品课程的相关内容上网并免费开放,以实现优质教学资源共享,提高高等学校教学质量和人才培养质量。

为了深入贯彻落实教育部《关于加强高等学校本科教学工作,提高教学质量的若干意见》精神,紧密配合教育部已经启动的“高等学校教学质量与教学改革工程精品课程建设工作”,在有关专家、教授的倡议和有关部门的大力支持下,我们组织并成立了“清华大学出版社教材编审委员会”(以下简称“编委会”),旨在配合教育部制定精品课程教材的出版规划,讨论并实施精品课程教材的编写与出版工作。“编委会”成员皆来自全国各类高等学校教学与科研第一线的骨干教师,其中许多教师为各校相关院系主管教学的院长或系主任。

按照教育部的要求,“编委会”一致认为,精品课程的建设工作从开始就要坚持高标准、严要求,处于一个比较高的起点上;精品课程教材应该能够反映各高校教学改革与课程建设的需要,要有特色风格、有创新性(新体系、新内容、新手段、新思路,教材的内容体系有较高的科学创新、技术创新和理念创新的含量)、先进性(对原有的学科体系有实质性的改革和发展、顺应并符合新世纪教学发展的规律、代表并引领课程发展的趋势和方向)、示范性(教材所体现的课程体系具有较广泛的辐射性和示范性)和一定的前瞻

性。教材由个人申报或各校推荐(通过所在高校的“编委会”成员推荐),经“编委会”认真评审,最后由清华大学出版社审定出版。

目前,针对计算机类和电子信息类相关专业成立了两个“编委会”,即“清华大学出版社计算机教材编审委员会”和“清华大学出版社电子信息教材编审委员会”。首批推出的特色精品教材包括:

(1) 高等学校教材·计算机应用——高等学校各类专业,特别是非计算机专业的计算机应用类教材。

(2) 高等学校教材·计算机科学与技术——高等学校计算机相关专业的教材。

(3) 高等学校教材·电子信息——高等学校电子信息相关专业的教材。

(4) 高等学校教材·软件工程——高等学校软件工程相关专业的教材。

(5) 高等学校教材·信息管理与信息系统。

(6) 高等学校教材·财经管理与计算机应用。

清华大学出版社经过 20 年的努力,在教材尤其是计算机和电子信息类专业教材出版方面树立了权威品牌,为我国的高等教育事业做出了重要贡献。清华版教材形成了技术准确、内容严谨的独特风格,这种风格将延续并反映在特色精品教材的建设中。

**清华大学出版社教材编审委员会**

**E-mail: dingl@tup.tsinghua.edu.cn**

本书是计算机体系结构课程的补充教材。

目前,各高等院校计算机相关专业的计算机体系结构课程本科教材或选用“十五”国家级规划教材,或选用国内著名大学出版教材,或选用美国著名教材“计算机组织与体系结构:性能设计(第6版)”(中译本,清华大学出版社出版),或选用本校自编教材。这些教材内容严谨、有很好的定性和定量分析。但是,所选用的一些实例多是国外一些小型计算机系统,对绝大多数师生当前赖以编程的平台——奔腾 PC 的介绍很少,也很不系统。另外,一些教材中计算机组成原理、接口技术等课程的内容背景还停留在 80386 时代。这一切促使我们编写了本书,期望以系统的、清晰的奔腾 PC 体系结构知识,帮助计算机相关专业的大学生毕业后尽快适应编程平台并做出成绩。

本书作为补充教材,不再赘述计算机体系课程已讲授过的基本概念和原理,例如超标量流水线、相关性分析、乱序执行、转移预测等,均被认为是学生已具备的知识。这样,本课可只需 16 学时左右即可完成。另外,本书力求层次清楚、语言流畅、准确,便于已具备计算机体系结构知识的大学生自修。

本书以介绍桌面型奔腾计算机为主,不太涉及笔记本电脑,当然二者在体系结构方面有许多相同之处,但仍有一些不同之处值得注意。本书以 Intel 公司的处理器产品、芯片组产品来组织内容。众所周知,AMD 公司是 Intel 公司的强大竞争对手。AMD 公司推出的许多性能优异的处理器,其指令集是与 Intel Pentium 系列处理器指令集兼容;AMD 公司也生产芯片组,可与自己的处理器产品(也可与 Intel Pentium 系列处理器产品)搭配使用。本书力争第 2 版时加入对 AMD 公司产品的全面介绍。

进入 21 世纪以来,以 Pentium 4 处理器系列为核心的奔腾 PC 取得飞跃的发展,新技术、新产品不断涌现。本书力图对此予以清晰、系统的介绍,保持内容的新颖性。本书的材料搜集到 2005 年 7 月,编写工作到 2005 年年底完成。这样,2005 年下半年所出现的新的技术动向和技术标准未能在本书中反映出来,这是难免的遗憾。盼望广大读者关爱和支持本书,并将批评、指正和建议反馈给清华大学出版社。我们将本着对读者负责的宗旨,尽心尽力改进本书。

编者

2006 年 1 月

|                                     |    |
|-------------------------------------|----|
| <b>第 1 章 概论</b>                     | 1  |
| 1.1 半导体集成电路技术的进展                    | 1  |
| 1.1.1 IC 技术发展的回顾                    | 1  |
| 1.1.2 65 纳米制程 IC 技术                 | 3  |
| 1.2 计算机体系结构的进展                      | 5  |
| 1.2.1 冯·诺依曼机体系结构及其发展方向              | 5  |
| 1.2.2 计算机体系结构的 Flynn 分类法            | 7  |
| 1.2.3 并行计算机系统分类                     | 9  |
| 1.2.4 服务器、工作站和 PC                   | 14 |
| 1.3 指令集体系结构的进展                      | 15 |
| 1.3.1 CISC 体系结构特征                   | 16 |
| 1.3.2 RISC 体系结构特征                   | 18 |
| 1.3.3 Intel x86 处理器的进展              | 21 |
| 1.4 总线技术的进展                         | 24 |
| 1.4.1 并行总线的进展                       | 25 |
| 1.4.2 总线串行化发展趋势                     | 27 |
| 1.4.3 奔腾 PC 总线体系                    | 29 |
| <b>第 2 章 内存与高速缓存</b>                | 34 |
| 2.1 高速缓存 cache                      | 34 |
| 2.1.1 cache 技术要点                    | 35 |
| 2.1.2 Pentium 系列处理器 cache 配置        | 39 |
| 2.1.3 MESI 协议                       | 42 |
| 2.2 先进的内存芯片及模块                      | 44 |
| 2.2.1 增强型 DRAM 芯片及模块                | 45 |
| 2.2.2 SDRAM、DDR-SDRAM 和 RDRAM 芯片及模块 | 47 |
| 2.2.3 DDR2-SDRAM 芯片及模块              | 49 |
| 2.3 串行内存总线的 FB-DIMM 技术              | 52 |

|                                                |           |
|------------------------------------------------|-----------|
| 2.3.1 并行内存总线的限制 .....                          | 52        |
| 2.3.2 FB-DIMM 技术特点 .....                       | 53        |
| <b>第3章 奔腾系列处理器 .....</b>                       | <b>57</b> |
| 3.1 Pentium 和 Pentium II / III 处理器 .....       | 57        |
| 3.1.1 Pentium 的 U、V 指令流水线 .....                | 58        |
| 3.1.2 Pentium II / III 的 $\mu$ op 指令流水线 .....  | 64        |
| 3.1.3 处理器封装及接口 .....                           | 69        |
| 3.2 Pentium 4 处理器 .....                        | 71        |
| 3.2.1 Pentium 4 处理器型号和性能 .....                 | 71        |
| 3.2.2 Pentium 4 处理器核心的 NetBurst 架构 .....       | 75        |
| 3.2.3 超线程技术 .....                              | 79        |
| 3.3 双核的 Pentium D 和 Pentium XE 处理器 .....       | 80        |
| 3.3.1 芯片级多处理器 .....                            | 81        |
| 3.3.2 Pentium D 系列及其至尊版 .....                  | 82        |
| <b>第4章 主板芯片组 .....</b>                         | <b>84</b> |
| 4.1 芯片组技术 .....                                | 84        |
| 4.1.1 芯片组基本概念 .....                            | 84        |
| 4.1.2 显卡的 AGP 或 PCI Express x16 接口总线 .....     | 87        |
| 4.1.3 ICHR 所支持的 RAID 类型 .....                  | 89        |
| 4.2 Intel 主流芯片组 .....                          | 91        |
| 4.2.1 前期的 i845 系列芯片组 .....                     | 92        |
| 4.2.2 支持 800MHz FSB 的 i875P/i865 系列芯片组 .....   | 93        |
| 4.2.3 支持 LGA 775 封装的 i925X/i915 系列芯片组 .....    | 95        |
| <b>第5章 主 I/O 总线 PCI(-X)和 PCI Express .....</b> | <b>98</b> |
| 5.1 并行的 PCI 总线 .....                           | 98        |
| 5.1.1 PCI 总线结构特征 .....                         | 99        |
| 5.1.2 PCI 总线信号和周期 .....                        | 100       |
| 5.1.3 PCI 总线仲裁 .....                           | 103       |
| 5.1.4 PCI 中断处理和错误处理 .....                      | 104       |
| 5.2 并行的 PCI-X 总线 .....                         | 104       |
| 5.2.1 PCI-X 总线结构特征 .....                       | 105       |
| 5.2.2 PCI 和 PCI-X 总线的限制 .....                  | 106       |
| 5.3 串行的 PCI Express 总线 .....                   | 107       |
| 5.3.1 PCI Express 总线结构特征 .....                 | 107       |
| 5.3.2 PCI Express 总线的拓扑结构 .....                | 110       |
| 5.3.3 PCI Express 设备的层次结构 .....                | 111       |

|                                       |     |
|---------------------------------------|-----|
| <b>第 6 章 I/O 接口总线 ATA 和 SCSI</b>      | 113 |
| 6.1 并行 ATA 总线                         | 113 |
| 6.1.1 并行 ATA 接口标准                     | 115 |
| 6.1.2 LBA 与硬盘容量限制问题                   | 117 |
| 6.1.3 ATA 线缆与主从驱动器                    | 119 |
| 6.2 串行 ATA 总线                         | 120 |
| 6.2.1 串行 ATA 接口规范                     | 121 |
| 6.2.2 主机控制器接口规范                       | 122 |
| 6.3 并行 SCSI 总线                        | 123 |
| 6.3.1 SCSI 标准                         | 124 |
| 6.3.2 SCSI 总线信号和阶段                    | 127 |
| 6.3.3 SCSI 与 ATA 比较                   | 130 |
| <b>第 7 章 I/O 接口总线 USB 和 IEEE 1394</b> | 134 |
| 7.1 前期 PC 串、并接口和 Super I/O 芯片         | 134 |
| 7.1.1 PC 传统的串、并口                      | 134 |
| 7.1.2 Super I/O 芯片和 LPC 总线            | 136 |
| 7.2 USB 串行总线                          | 137 |
| 7.2.1 USB 系统拓扑结构                      | 137 |
| 7.2.2 USB 总线主要特征                      | 138 |
| 7.2.3 USB 总线的包传输                      | 142 |
| 7.3 IEEE 1394 串行总线                    | 148 |
| 7.3.1 IEEE 1394 系统拓扑结构                | 148 |
| 7.3.2 IEEE 1394 总线主要特征                | 149 |
| 7.3.3 IEEE 1394 协议集和包传输               | 151 |
| <b>第 8 章 新一代 64 位处理器</b>              | 154 |
| 8.1 IA-64 体系结构                        | 154 |
| 8.1.1 IA-64 基本概念                      | 154 |
| 8.1.2 IA-64 通常组织                      | 156 |
| 8.1.3 IA-64 指令格式                      | 157 |
| 8.2 EPIC 技术                           | 159 |
| 8.2.1 断定式执行                           | 159 |
| 8.2.2 推测装入                            | 161 |
| 8.2.3 高级装入                            | 162 |
| 8.3 Itanium 处理器                       | 163 |
| 8.3.1 Itanium 处理器结构                   | 163 |
| 8.3.2 Itanium 的硬、软件协合                 | 167 |

|       |                            |     |
|-------|----------------------------|-----|
| 8.4   | x86-64 体系结构及 EM64 技术 ..... | 168 |
| 8.4.1 | AMD 的 x86-64 体系结构 .....    | 168 |
| 8.4.2 | Intel 的 EM64 技术 .....      | 170 |
| 8.5   | Intel 下一代处理器架构 .....       | 171 |
| 8.5.1 | Pentium M 处理器性能启示 .....    | 172 |
| 8.5.2 | PARROT 结构 .....            | 174 |
| 8.5.3 | 下一代处理器的 Merom 架构 .....     | 177 |

# 第1章

## 概 论

### 1.1 半导体集成电路技术的进展

自 1946 年世界第一台通用电子数字计算机 ENIAC 诞生以来,计算机已走过电子管时代、晶体管时代,并在 1965 年开始进入集成电路(integrated circuit, IC)时代。现在,不仅仅计算机产业以 IC 为核心,而是整个 IT 业都是以 IC 为核心。下面简要回顾一下 40 多年以来 IC 技术前进的步伐,并了解当前 IC 技术的水平。

#### 1.1.1 IC 技术发展的回顾

1957 年,杰克·基比尔(Jack S. Kilby)在一个硅片上做出四个晶体管,由此发明了集成电路。1958 年美国 TI 公司生产出世界上第一块 IC 产品,由此开始,IC 技术的发展已经历了 4 代,目前仍处于第 5 代——巨大规模集成电路(GLSI)时代。

##### 1. SSI/MSI 时代(1958 年—1965 年)

SSI(small scale integration)为小规模集成,MSI(medium scale integration)为中规模集成。这个时期,集成度小于  $10^3$ ,集成的晶体管是 TTL 型,芯片的面积小于  $10\text{mm}^2$ 。

##### 2. LSI 时代(1966 年—1977 年)

LSI(large scale integration)为大规模集成。这个时期的集成度为  $10^3 \sim 10^5$ ,集成的晶体管是 MOS 型,推出一批 8 位微处理器产品,如 6800、8080、Z80 等,生产工艺为  $6\mu\text{m}$  制程。1977 年已推出集成度超过 10 万晶体管的 64K 位 DRAM 和 16K 位 SRAM,以及一些 16 位微处理器产品。

##### 3. VLSI 时代(1978 年—1985 年)

VLSI(very large scale integration)为超大规模集成。这个时期的集成度为  $10^5 \sim 10^7$ ,集成的晶体管是 CMOS 型。CMOS(complimentary metal oxide semiconductor)为互补式

金属氧化物半导体,是指由 NMOS 和 PMOS 两个逻辑互补器件组成一个 CMOS 反相器,其主要优点是:不管输入端是高电平还是低电平,只有一个 MOS 管处于导通状态;仅当开关瞬变过程才耗费少量电能,从而降低了功耗;同时还可降低栅极延迟时间,从而提高芯片运行速度。包括后来两代都是采用 CMOS 型或在其基础上的改良型工艺。当今 CPU、GPU、南北桥芯片和内存芯片也都采用这种工艺。

这个时期,Intel 公司相继推出 8086、80186、80286 和 80386 微处理器。下面我们用芯片容量每制程来表述 DRAM 芯片技术的进步:1978 年,64K 位 DRAM/ $3\mu\text{m}$ ;1980 年,256K 位 DRAM/ $2\mu\text{m}$ ;1985 年 1M 位 DRAM/ $1.2\mu\text{m}$ 。

#### 4. ULSI 时代(1986 年—1994 年)

ULSI(ultra large scale integration)为特大规模集成。这个时期的集成度为  $10^7 \sim 10^9$ 。这个时期,Intel 公司相继推出 80486、Pentium、Pentium Pro 等 32 位微处理器。仍以 DRAM 技术的进步来表征这个时期的 IC 技术水平:1986 年,4M 位 DRAM/ $0.8\mu\text{m}$ ;1988 年,16M 位 DRAM/ $0.5\mu\text{m}$ ;1990 年,64M 位 DRAM/ $0.35\mu\text{m}$ ;1992 年,256M 位 DRAM/ $0.25\mu\text{m}$ 。这个时期的硅圆片直径已达到 200mm,并开始使用 300mm 的硅圆片。IC 产品率大幅上升,1994 年世界 IC 产品销售额已突破 1 000 亿美元大关。

#### 5. GLSI 时代(1995 年至今)

GLSI(gigantic large scale integration)为巨大规模集成。这个时期的集成度大于  $10^9$ ,硅圆片的直径由 300mm 进展到 400mm。这个时期,Intel 公司相继推出 Pentium II/III 微处理器、三种核心架构的 Pentium 4 微处理器和 Itanium 64 位微处理器。1995 年,1G 位 DRAM 问世,但直到 2000 年才批量生产出 1G 位 DRAM/ $0.18\mu\text{m}$  内存芯片,采用的是 300mm 硅圆片。2004 年,采用 400mm 硅圆片的 4G 位 DRAM/ $0.13\mu\text{m}$  芯片成批生产。

集成度的更准确表述应是特征尺寸(feature size),即 IC 器件的电路线宽,因为特征尺寸越小,单位面积内的晶体管集成度就越高。上面所说的  $0.18\mu\text{m}$  制程、 $0.13\mu\text{m}$  制程等指的就是特征尺寸。制程和特征尺寸都指的是线宽,表述 IC 工艺技术时常用制程(process)一词,表述 IC 器件性能规格时爱用特征尺寸一词,当然也不是那么决然区分。

说到 IC 技术的进展历程,就必然说到摩尔定律。虽然摩尔定律被称作定律,但它并不是自然定律或法则。它源于 1965 年 4 月戈登·摩尔博士(Intel 公司创始人之一)为庆祝《Electronic》杂志创刊 35 周年所撰写的一篇文章。在这篇文章里,戈登·摩尔推测在未来 10 年中,芯片上晶体管数量每 18 个月都会增长一倍。

从 1978 年进入 VLSI 时代以来,IC 技术的发展一直沿着两个方向进行:一是不断扩大晶圆尺寸,从 100mm→125mm→150mm→200mm→300mm,直到目前的 400mm,以提高芯片产量和降低芯片成本;二是不断缩小芯片特征尺寸,从  $3\mu\text{m}$ → $2\mu\text{m}$ → $1.2\mu\text{m}$ → $0.8\mu\text{m}$ → $0.5\mu\text{m}$ → $0.35\mu\text{m}$ → $0.25\mu\text{m}$ → $0.18\mu\text{m}$ → $0.13\mu\text{m}$ →90nm,直到目前的 65nm,以满足芯片的高集成度化、高速化和高可靠性化需求。近 30 年 IC 技术的发展相当精确地验证摩尔定律的正确。

### 1.1.2 65 纳米制程 IC 技术

当今,IC 工艺技术已进展到 65 纳米(nm)制程,这是 IC 工艺技术的一道关坎,因为芯片制造工艺、热能及粒子活动已达到物理极限,除非采用更先进的半导体材料、更先进的芯片制作工艺、更先进的晶体管结构和更先进的封装技术,否则摩尔定律会在若干年后失效。

可喜的是,Intel 在 2003 年推出了以 90nm 制程 Prescott 为核心的 Pentium 4 处理器,并在 2003 年 11 月 24 日在北京宣布基于 65nm 技术的全功能 SRAM 芯片已经成功生产的消息。那么,基于 65nm 技术的微处理器芯片问世也就是 2005 年底、2006 年初的事了。

Intel 的 65nm 制程的代号为 P1264,除光刻工艺技术为 65nm 外,还规定栅极长度为 35nm 和使用直径为 300mm 的晶圆片。下面,我们来认识 Intel 65nm 制程 IC 技术的一些主要特点。

#### 1. 采用第二代拉伸硅半导体材料

单晶硅从来都是最重要的半导体材料。但是随着制程的减小和速度的提高,硅自身的一些特征成为进一步提高芯片运行速度的障碍。例如非单一同位素硅(同时含有 Si28、Si29、Si30)在某些情况下,一些硅原子的间距会无规则而降低晶体的完整性,这就会降低导电性,并造成载流子向其他方向散射,是信号不稳定和电能泄漏的重要原因。

拉伸硅(strained silicon),又称应变硅技术有效地解决了这一问题。其基本原理是,从外部施加影响使硅晶体拉伸,迫使硅原子的间距拉大,间距越大,排列就越规整,就可减小载流子通行所受到的阻力,从而可提升沿拉伸方向移动的载流子速率。Intel 将 MOS 晶体管栅极下的沟道做成拉伸硅,这样当打开晶体管时,电流会顺畅地沿拉伸方向由源极流向漏极,速度也能更快,开关反应时间也缩短了。同时,向衬底分散的漏电流也会相应减小,功耗和发热量都会降低。

当然,这种拉伸硅不是靠机械力量实现的,而是靠掺杂(如掺杂 SiGe、Si<sub>3</sub>N<sub>4</sub> 等)来实现的。另外,需要说明的是,高性能微处理器都使用的是 CMOS 晶体管,同时包括 NMOS 和 PMOS 管,而 NMOS 只是在张应变、PMOS 只在压应变情况下性能才会得到提高。一种称为双应力衬底(dual stress liner,DSL)的技术,用于在衬底上实施两个应变,分别作用在两种不同类型的晶体管,最终得到 CMOS 晶体管的性能提高。

#### 2. 采用 193nm 波长的光刻技术

目前的光刻技术使用的是深紫外光(deep ultra violet, DUV),波长一般是 248nm、193nm 和 157nm。波长为 248nm 的光刻设备为 Intel 服务了近 10 年,0.25 $\mu$ m、0.18 $\mu$ m 和 0.13 $\mu$ m 制程的芯片都是这类设备生产的。2001 年 Intel 配备了 193nm 光刻设备,生产出 90nm 制程的芯片。157nm 光刻设备还没有完全开发完毕,而且售价高达每套 4 000~5 000 万美元之间。出于成本的考虑,Intel 决定仍使用 193nm 光刻设备来生产 65nm 制程的芯片。

成像图形特征尺寸是曝光波长的 2 倍时很容易实现,特征尺寸与曝光波长相近时就有些困难了,现在 90nm、65nm 的特征尺寸是曝光波长(193nm)的 1/2 甚至 1/3,更是难上加难了,它的衍射现象会十分严重,图案边缘形状会严重失真。为克服这种困难,Intel 应用了相移掩模(phase shift mask,PSM)技术和光学邻近校正(optical proximity correction,OPC)技术。

PSM 技术主要是在铬涂层上加入了转换材料,使入射光产生 180 度的相位差,从而降低衍射所引起的干涉效应。OPC 技术是一种针对掩模进行校正的技术,它可以增强比曝光波长更细的特征线的光刻,校正图形的变形与失真。

Intel 正在积极开发极紫外光(extreme ultra violet,EUV)光刻技术,波长为 13nm。Intel 表示有望在未来的 32nm 制程 IC 芯片制造中,全面使用 EUV 光刻技术。

### 3. 高 K 介质的栅极,长度仅为 35nm

Intel 65nm 制程采用栅极长度仅为 35nm 的晶体管,栅极的厚度仅为 1.2nm。比之 90nm 制程的栅极长度为 50nm,仅此栅极变短这一项,就可使栅极电容降低 15%~20%。

IC 芯片的功耗与  $cfv^2$  成正比,其中  $c$  是芯片电容(包括各种寄生电容), $f$  是芯片工作频率, $v$  是芯片供电电压。因此,更短的栅极使栅极电容减小,会使芯片功耗减少。

因芯片功耗与供电电压的平方成正比,故降低供电电压是减少功耗的最有效的手段。近年来芯片供电电压逐年降低,已从 5V 降至 1V 左右。但是,电压过低芯片就无法正常工作。目前的技术措施是,通过使用高 K 值介电材料来制作栅极,从而降低阈值电压,以允许较低的供电电压。AMD 使用的是  $\text{SiON}$  和  $\text{Si}_3\text{N}_4$  两种材料,而 Intel 使用的是  $\text{ZrO}_2$ 。65nm 制程通过使用高 K 介质材料做栅极,并使栅极变短至 35nm,这两项技术不仅降低了功耗,也使开关转换速度提高。

### 4. 低 K 介质的绝缘层,铜互连,8 层布线

IC 芯片中的层间及线间的绝缘材料都是  $\text{SiO}_2$ ,随着芯片中导线密度不断增加,导线宽度和间距的不断减小,互联中的电阻电容所产生的寄生效应越来越明显。克服阻容效应所引起的信号传播、线间串扰以及功耗等已成为重要问题。用低 K 介质材料做衬底和填充于芯片的层间和线间,不仅可以减少漏电流降低芯片功耗,还能降低线间寄生电容,有效抑制线间串扰提高工作的稳定性。

铜的导电性能(电阻率为 10.7)要优于铝(电阻率为 17)。但由于工艺技术上的原因及成本的考虑,以前各种制程的 IC 芯片内部都是采用铝互连。到了 65nm 制程后,线宽变得这样窄,铝线的电阻就不能忽视了,而必须采用铜互连了。

在保证面积少量增长的前提下,大量增加芯片内晶体管数量的有效办法是增加布线层数。90nm 制程的 Prescott 核心 Pentium 4 处理器采用了 7 层布线。Intel 的 65nm IC 技术采用了 8 层布线。

总之,Intel 采用了上述的材料工艺、光刻技术、栅极结构、高绝缘材料填充、铜互连和 8 层布线后,不仅可保证特征尺寸为 65nm,而且为降低功耗和高频下的工作稳定性做了不少重大改进。65nm 制程的微处理器产品即将问世,摩尔定律继续有效。

## 1.2 计算机体系结构的进展

上一节对作为计算机基石的 IC 技术予以简要回顾,并介绍了当前的 IC 技术水平。本节对计算机体系结构的进展与分类进行简要介绍,以使读者了解奔腾 PC 体系结构的类型及其发展方向。

### 1.2.1 冯·诺依曼机体系结构及其发展方向

世界第一台通用电子数字计算机 (electronic numerical integrator and computer, ENIAC) 于 1946 年在美国宾夕法尼亚大学建成。ENIAC 在输入和更换程序方面特别繁杂。对此,ENIAC 课题组的顾问著名数学家冯·诺依曼提出将程序的指令与指令所操作的数据一起存于存储器的概念。这个著名的存储式程序 (stored-program) 概念,成为计算机工作的基本机理。这一概念也被图灵大约在同时期提出。

#### 1. 冯·诺依曼机器

50 多年来,计算机体系结构已取得重大进展,但大多数机器的计算机体系结构仍没能摆脱冯·诺依曼机器结构的范畴。冯·诺依曼型机器由运算器、控制器、存储器和输入输出设备组成,如图 1.1 所示。它的计算机体系结构的基本特点可归纳为以下几点。

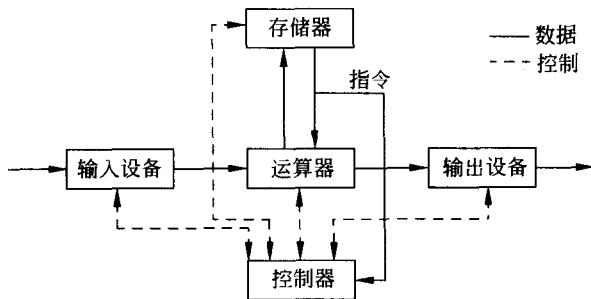


图 1.1 冯·诺依曼机器的结构

第一,采用存储程序方式,程序的指令和数据一起存放到存储器。存储器由线性编址的单元组成,每个单元的位数是固定的。

第二,指令由操作码和地址码组成,操作码指定操作类型,地址码指明操作数地址。操作数的数据类型由操作码确定,操作数本身不具有数据类型标志(如是定点数,还是浮点数等)。

第三,存储器中的指令和数据,从它们本身是区别不了的,它们都是以二进制编码表示的,只不过指令的地址应由指令计数器给出。换句话说,以指令计数器的值为地址,由存储器读出的内容将被机器看成是指令,被送往控制器去解释和执行。

第四,每执行完一条指令,指令计数器一般自动加“1”,以指示下一顺序指令的地址。虽然执行顺序可以根据运算结果来改变,但解题算法依然是(也只能是)顺序型的。