

半导体科学与技术丛书

高速CMOS数据转换器

杨银堂 朱樟明 朱 臻 编著

 科学出版社
www.sciencep.com

半导体科学与技术丛书

高速 CMOS 数据转换器

杨银堂 朱樟明 朱 臻 编著

科学出版社

北 京

内 容 简 介

本书系统地介绍了高速 CMOS 数据转换器,即高速 D/A 转换器和高速 A/D 转换器设计所涉及的一些问题,包括体系结构、高层次模型、关键技术、电路实现、验证测试技术及低压设计技术等。对高速 CMOS 数据转换器的特性参数进行了介绍,并分析了各种高速 CMOS 数据转换器的结构,基于 MATLAB 平台建立了高速电流舵 D/A 转换器的高层次模型。本书还介绍了高速 CMOS 数据转换器设计的一些关键技术,并全面介绍了高速电流舵 D/A 转换器、折叠内差式 A/D 转换器和流水线 A/D 转换器的电路设计,还介绍了能用于低压高速 CMOS 数据转换器设计的低压 CMOS 模拟集成电路设计技术。

本书可作为微电子学、电子信息工程等专业高年级本科生和研究生学习混合信号集成电路设计的教材,也可供从事模拟/混合信号 CMOS 集成电路设计的工程师参考。

图书在版编目(CIP)数据

高速 CMOS 数据转换器/杨银堂,朱樟明,朱臻编著. —北京:科学出版社, 2006

(半导体科学与技术丛书)

ISBN 7-03-017736-3

I. 高… II. ①杨…②朱…③朱… III. 数字转换器 IV. TP335

中国版本图书馆 CIP 数据核字(2006)第 085466 号

责任编辑:田士勇 姚庆爽 于宏丽/责任校对:郑金红

责任印制:安春生/封面设计:陈 敬

科学出版社出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

天时彩色印刷有限公司印刷

科学出版社发行 各地新华书店经销

*

2006 年 9 月第 一 版 开本: B5 (720×1000)

2006 年 9 月第一次印刷 印张: 12 1/2

印数: 1—3 000 字数: 233 000

定价: 30.00 元

(如有印装质量问题,我社负责调换〈环伟〉)

《半导体科学与技术丛书》编委会

名誉顾问：王守武 汤定元 王守觉

顾问：（按姓氏拼音排序）

陈良惠	陈星弼	雷啸霖	李志坚	梁骏吾
沈学础	王 圩	王启明	王阳元	王占国
吴德馨	郑厚植	郑有炘		

主 编：夏建白

副主编：陈弘达 褚君浩 罗 毅 张 兴

编 委：（按姓氏拼音排序）

陈弘毅	陈诺夫	陈治明	杜国同	方祖捷
封松林	黄庆安	黄永箴	江风益	李国华
李晋闽	李树深	刘忠立	鲁华祥	马骁宇
钱 鹤	任晓敏	邵志标	申德振	沈光地
石 寅	王国宏	王建农	吴晓光	杨 辉
杨富华	余金中	俞育德	曾一平	张 荣
张国义	赵元富	祝宁华		

执行编辑：田士勇

《半导体科学与技术丛书》出版说明

半导体科学与技术在 20 世纪科学技术的突破性发展中起到了关键的作用，它带动了新材料、新器件、新技术和新的交叉学科的发展创新，并在许多技术领域引起了革命性变革和进步，从而产生了现代的计算机产业、通信产业和 IT 技术。而目前发展迅速的半导体微/纳电子器件、光电子器件和量子信息又将推动 21 世纪的技术发展和产业革命。半导体科学技术已成为与国家经济发展、社会进步以及国防安全密切相关的重要的科学技术。

新中国成立以后，在国际上对中国禁运封锁的条件下，我国的科技工作者在老一辈科学家的带领下，自力更生，艰苦奋斗，从无到有，在我国半导体的发展历史上取得了许多“第一个”的成果，为我国半导体科学技术事业的发展，为国防建设和国民经济的发展做出过有重要历史影响的贡献。目前，在改革开放的大好形势下，我国新一代的半导体科技工作者继承老一辈科学家的优良传统，正在为发展我国的半导体事业、加快提高我国科技自主创新能力、推动我们国家在微电子和光电子产业中自主知识产权的发展而顽强拼搏。出版这套《半导体科学与技术丛书》的目的是总结我们自己的工作成果，发展我国的半导体事业，使我国成为世界上半导体科学技术的强国。

出版《半导体科学与技术丛书》是想请从事探索性和应用性研究的半导体工作者总结、介绍国际上和中国科学家在半导体前沿领域，包括半导体物理、材料、器件、电路等方面的进展和所开展的工作，总结自己的研究经验，吸引更多的年轻人投入和献身到半导体研究的事业中来，为他们提供一套有用的参考书或教材，使他们尽快地进入这一领域中进行创新性的学习和研究，为发展我国的半导体事业做出自己的贡献。

《半导体科学与技术丛书》将致力于反映半导体学科各个领域的基本内容和最新进展，力求覆盖较广阔的前沿领域，展望该专题的发展前景。丛书中的每一册将尽可能讲清一个专题，而不求面面俱到。在写作风格上，希望作者们能做到以大学高年级学生的水平为出发点，深入浅出，图文并茂，文献丰富，突出物理内容，避免冗长公式推导。我们欢迎广大从事半导体科学技术研究的工作者加入

到丛书的编写中来。

愿这套丛书的出版既能为国内半导体领域的学者提供一个机会，将他们的累累硕果奉献给广大读者，又能对半导体科学和技术的教学和研究起到促进和推动作用。

夏建白

2005年3月16日

前 言

半导体集成电路的发展极大地推动了现代通信技术、计算机技术、网络技术及家用电器产业的迅速发展, 半导体集成电路已成为世界各国极为重要的主导产业和战略产业之一。正值中国集成电路设计产业高速发展之际, 我们根据国家高技术发展研究(863)计划、国家自然科学基金等项目研究成果, 结合片上系统(SoC)及IP核的设计技术, 编写了本书, 希望能在促进中国集成电路设计产业的迅速发展中发挥一点作用。

本书主要讨论高速CMOS数据转换器, 即高速D/A转换器和高速A/D转换器设计所涉及的一些问题, 包括体系结构、高层次模型、关键技术、电路实现及新技术等, 对想深入CMOS混合信号集成电路设计的设计人员和研究人员具有一定的参考意义和实用价值。本书所提出的体系结构、高层次模型和CMOS电路是经过流片验证和Spice仿真验证的, 可以供读者直接参考。本书第8章所涉及的低压CMOS模拟电路设计技术, 是目前国外CMOS集成电路的研究热点内容, 是西安电子科技大学微电子研究所杨银堂教授的最新研究成果。

全书共分为9部分, 即绪论和8章, 每章自成系统, 同时又相互联系。本书的绪论、第1、第2、第8章由西安电子科技大学微电子研究所所长杨银堂教授编写, 西安电子科技大学微电子研究所副教授朱樟明博士编写了第3、第6章, 朱臻博士编写了第7章, 朱樟明博士和朱臻博士共同编写了第4、第5章, 全书由杨银堂教授统稿和定稿。本书的写作、出版得到了国家自然科学基金(60476046)和教育部博士点基金(20050701015)的资助, 科学出版社的田士勇等编辑给出不少有益建议, 在此表示由衷的感谢。对参加本书编写以及为编写提供帮助的柴常春、李跃进、刘帘曦等老师表示感谢。特别感谢陈银燕在本书编写过程中给予的极大帮助和鼓励。真诚希望得到国内同行和读者的不吝赐教。

作 者

2006年5月于西安电子科技大学
微电子研究所

目 录

《半导体科学与技术丛书》出版说明

前言

绪论	1
0.1 CMOS 数据转换器的典型应用	1
0.2 嵌入式模拟集成电路 IP 核	2
0.3 CMOS 混合信号集成电路设计的发展方向	3
0.4 本书的主要内容	4
参考文献	5
第 1 章 高速 CMOS 数据转换器特性参数	6
1.1 理想数据转换器	6
1.2 高速 CMOS 数据转换器的静态特性参数	8
1.3 高速数据转换器动态特性参数	12
1.4 高速数据转换器频域特性参数	14
1.5 小结	18
参考文献	18
第 2 章 高速 CMOS 数据转换器结构	19
2.1 高速 CMOS D/A 转换器结构	19
2.2 高速 CMOS A/D 转换器结构	24
2.3 小结	31
参考文献	31
第 3 章 高速电流舵 CMOS D/A 转换器高层次模型	33
3.1 电流舵 D/A 转换器 PMOS 电流源匹配误差及高层次模型	33
3.2 电流舵 D/A 转换器电流源输出阻抗及高层次模型	46
3.3 小结	53
参考文献	54
第 4 章 高速 CMOS 数据转换器关键技术	55
4.1 高速高分辨率电流舵 D/A 转换器的电流源校准技术	55
4.2 折叠内插式 A/D 转换器非线性误差补偿技术	59
4.3 高速 CMOS 流水线 A/D 转换器的数字校正技术	63
4.4 小结	71
参考文献	71

第 5 章 高速电流舵 CMOS D/A 转换器设计	72
5.1 14 位 100MS/s 电流舵 CMOS D/A 转换器设计	72
5.2 14 位 50MS/s 电流舵 CMOS D/A 转换器设计	90
5.3 小结	113
参考文献	113
第 6 章 折叠内插式 CMOS A/D 转换器	115
6.1 高性能折叠放大器设计研究	115
6.2 8 位 40MS/s 嵌入式 A/D 转换器设计	120
6.3 高速 A/D 转换器测试方法	134
6.4 小结	137
参考文献	137
第 7 章 流水线 CMOS A/D 转换器设计	138
7.1 体系结构	138
7.2 采样/保持电路和余量增益电路的设计	141
7.3 OTA 的设计	153
7.4 比较器的设计	163
7.5 时钟发生器的设计	164
7.6 数字校正电路的设计	166
7.7 参考源的设计	167
7.8 仿真结果与讨论	169
7.9 小结	171
参考文献	172
第 8 章 低压 CMOS 数据转换器电路设计技术	173
8.1 低压高精度 CMOS 电流源	173
8.2 低压 CMOS 全差分运算放大器	181
8.3 小结	188
参考文献	189

绪 论

现代通信技术、网络技术及电子技术的不断发展给人们的生活带来了日新月异的变化,既丰富了人们的生活娱乐享受,也使人们的生活逐步依赖于现代信息技术。现代信息产品的控制及信号处理系统多为数字电路,其核心为数字信号处理器(DSP)、微控制器(MCU)及微处理器(MPU)等 CPU,实现方式为软件固化的方式,但是实际生活中的信号为模拟信号,而电子产品之间的通信信号也为模拟信号,所以研究数字/模拟转换器电路是非常有意义的。电子系统把外部模拟信号通过数据采集电路进行采集,并通过数据转换器转换成数字信号,通过 DSP/CPU 等处理器完成数字信号处理,并将处理结果转换为模拟信号输出,以控制各种机电设备,或作为各种视音频设备的输出以满足人们视听的享受需要。将模拟信号转换为数字信号的电路为 A/D 转换器,将数字信号转换为模拟信号的电路为 D/A 转换器,所以研究数据转换器电路对提高现代电子系统的性能具有重要的意义。

0.1 CMOS 数据转换器的典型应用

图 0.1 为数据转换器在数字信号处理系统中的典型应用,图 0.1 中的数字信号处理系统表示数字滤波器 FIR 或音频/视频信号处理系统,两端的 A/D 和 D/A 转换器作为数字系统和外界之间的接口。对于数据转换器在音视频系统的应用,所用到的数据转换器多为 $\Sigma\Delta$ 转换器,而不是 Nyquist 转换器。

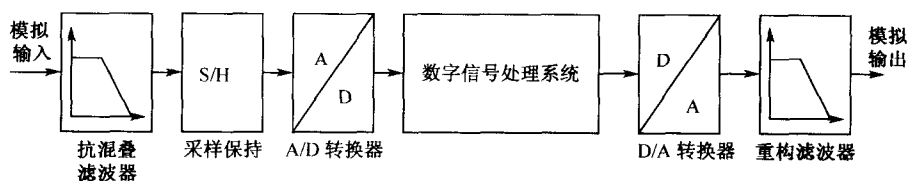


图 0.1 A/D 和 D/A 转换器在数字信号处理中的应用

对于高速数据转换器,其主要应用为现代无线通信系统和现代网络系统中,如 GSM、CDMA、3G、WLAN 及 XDSL 等。图 0.2 为高速数据转换器在现代无线通信系统中的应用,作为通信信号处理中的关键通路。在信号发射过程中,通信基带(baseband)将数字信号输入到高速 D/A 转换器,D/A 转换器的模拟输出信号经过插值滤波器后直接输入上混频器中,与本征(载波)信号相乘后输入到功率放大

器(PA)中,放大后由天线系统发射输出;作为信号发射的逆过程,信号接受过程则先将天线系统的模拟输出信号送往低噪声放大器(LNA)进行放大,再通过包含自动增益控制(AGC)的下混频器进行检波处理,输出有用的模拟信号由带通滤波器(LPF)输入到高速 A/D 转换器中完成数据转换,所得到的数字信号最终输入到基带处理器中进行信号处理。信号发射的过程称为信号调制,而信号接受的过程称为信号解调。

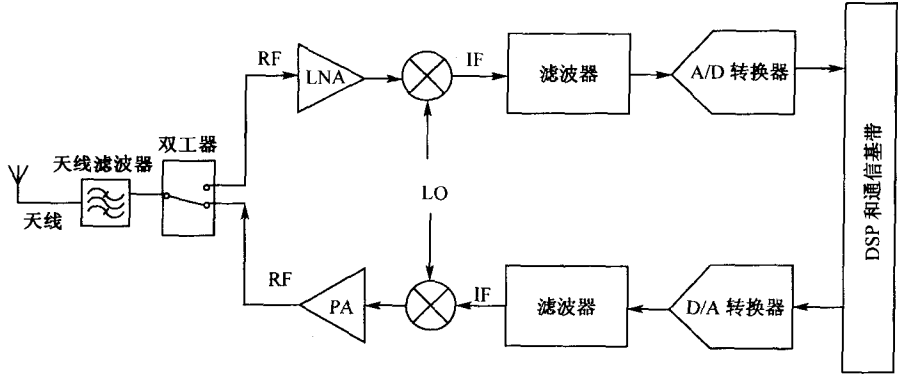


图 0.2 高速数据转换器在无线通信中的应用

在图 0.2 所示的系统中,混频器、PA 和 LNA 都作为射频(RF)电路来处理,所采用的工艺多为 Bipolar 或 SiGe BiCMOS 工艺,封装形式为多芯片组件(MCM)形式,成本非常高。高速数据转换器属于超大规模混合信号集成电路,必须采用 CMOS 或 BiCMOS 工艺实现,以降低成本和功耗,并提高集成度。目前由 AD 公司和 TI 公司设计的高速数据转换器均采用 CMOS 工艺实现。

0.2 嵌入式模拟集成电路 IP 核

随着 CMOS 工艺向着超深亚微米的方向发展,数字电路系统设计和数字电路系统设计取得了巨大的成功,Motorola、ARM、MIPS 等世界著名的半导体公司对嵌入式集成电路 IP 核及设计规范进行了深入的研究,结合自身开发的一些电路技术,开发出一些实用性很强的嵌入式 IP 核,如 ARM 系列 CPU、MIPS CPU 等,并初步制定了嵌入式 IP 核设计规范,保证了 IP 核的复用性和可移植性。相对而言,以数据采集和数据转换器电路为核心的混合信号集成电路的设计在过去的几十年没有得到足够的重视,加上模拟 EDA 设计软件也不够成熟,使模拟尤其是数据转换器的发展落后于数字电路的发展,而数字视频系统、数字通信系统则因为数据转换器的性能严重限制了其发展速度。所以嵌入式模拟集成电路 IP 核设计

技术是当前国际集成电路设计业内的前沿研究领域之一。

在以高速 A/D 转换器和 D/A 转换器为代表的嵌入式模拟 IP 核设计领域,美国德州农工大学、加州大学伯克利分校、斯坦福大学及 AD 公司等单位在嵌入式模拟 IP 的设计上进行了大量的研究,已经陆续设计成功 10 位 50MS/s Pipelined A/D 转换器、8 位 200MS/s Segmented D/A 转换器等嵌入式 IP 核和设计规范,并已经应用于无线通信和网络交换等 SoC 芯片的设计。

由于各种原因,我国在这方面的研发水平与国外相比还十分落后,这严重限制了我国在集成电路设计尤其是系统集成方面的发展。为了缩短与国外先进水平之间的差距,我们急需加强在以高速数据转换器为核心的嵌入式模拟 IP 核的研究工作,并提出一些经过实验验证的创新思想。

0.3 CMOS 混合信号集成电路设计的发展方向

随着集成电路技术的不断发展,片上系统(SoC)设计正在成为集成电路设计的发展方向。SoC 设计的实质是混合信号 SoC 的设计,其集成了大量的 IP 核,如微处理器、数字信号处理器(DSP)、模/数转换器(A/D 转换器)、数/模转换器(D/A 转换器)、模拟滤波器(filter)、存储器(memory)及射频(RF)单元等,使得芯片的设计规模远远超过了以往的设计,其片内通信及 IP 核接口的复杂程度也大大提高,从而使其设计的难度和复杂度都达到了前所未有的程度,而 SoC 系统验证就成为了设计的难点。高速数据转换器作为 CMOS 混合信号集成电路的典型,其高层次模型、系统设计方法、电路技术及仿真测试技术的研究对研究 SoC 设计及验证具有重要的借鉴意义。随着 SoC 设计时代的到来,CMOS 混合信号集成电路设计也出现了下列发展趋势:

(1)基于 Verilog-AMS、MATLAB 和 System C/C++ 的模拟/混合信号集成电路高层次模型设计。以前的 SoC 验证方法是基于超大规模 CMOS 混合信号集成电路仿真方法,其中模拟/混合信号 IP 核的仿真则采用 Spice 仿真方法实现。虽然这种仿真方法具有较高的仿真精度,但是仿真速度无法满足产品开发的时间要求,也对仿真收敛性提出了新的要求。如果对所有的 IP 核建立精确高层次模型,不仅可以很好地解决 SoC 的系统验证,也可以解决 A/D(D/A)转换器等超大规模混合信号集成电路的参数测试问题,所以混合信号 SoC 行为模型及仿真技术是当前 CMOS 混合信号集成电路设计的前沿研究领域之一。

(2)高性能 CMOS 混合信号集成电路 IP 核开发。SoC 设计技术就是要实现模拟、射频及数字电路的单片集成,并保证优越的系统性能,所以必须开发高性能的 CMOS 混合信号集成电路 IP 核。对于 WLAN、XDSL 应用领域等通信 SoC 来说,RF CMOS 电路和高速高性能数据转换器是 SoC 设计的难点,所以必须开发高速高分辨率的数据转换器 IP 核,为实现零中频 SoC 芯片提供条件。

(3) 高速 CMOS 混合信号集成电路的衬底噪声耦合研究。随着 CMOS 集成电路工艺特征尺寸的不断减小和人们对带宽的无限追求, SoC 将高速数字电路和高速模拟电路集成在一起, 而高速数字电路产生的开关噪声通过衬底耦合传输到模拟电路和射频电路 MOS 晶体管的衬底, 形成衬底噪声耦合, 影响模拟电路、射频电路及整个 SoC 芯片的性能, 其中对相位噪声等噪声有关的性能影响最大。所以系统研究分析混合信号 SoC 的衬底噪声耦合形成机理、数值/等效模型及抑制方法是非常有必要的。

(4) 超低压 CMOS 模拟/混合信号集成电路技术研究。随着集成电路技术向超深亚微米技术的发展, 以及移动电子设备应用的不断发展, 促使集成电路的电源电压越来越低, 并在今后的两三年内将出现电源电压小于 1V 的应用系统及片上系统 (SoC) 芯片, 所以研究超低电压的高性能模拟/混合信号集成电路设计, 特别是研究低压 CMOS 数据转换器设计方法及关键技术是非常重要的。

0.4 本书的主要内容

本书将围绕高速高性能 CMOS 数据转换器的设计, 介绍高速 D/A 转换器的高层次模型和高速数据转换器的结构、关键技术、电路技术, 重点介绍高速 CMOS 数据转换器的电路技术, 并探索性研究低压 CMOS 数据转换器的关键电路技术。

本书 8 章内容将分别讨论高速 CMOS 数据转换器的相关问题。第 1 章主要介绍高速数据转换器的基本概念和特性参数, 包括量化噪声、INL、DNL、SNR、SNDR、THD、ENOB 及 SFDR 等参数。第 2 章分析电流舵 D/A 转换器和基于开关电容流水线 D/A 转换器的系统结构, 比较各种高速 CMOS A/D 转换器结构。第 3 章建立了无缓冲电流舵 D/A 转换器的理想及非理想高层次模型, 研究分析了电流源阵列匹配误差与输出阻抗, 以及匹配误差与输出阻抗对 D/A 转换器的非线性误差、信号噪声失调比和无杂波动态范围的影响, 提出一系列简化公式。第 4 章主要讨论高速 CMOS 数据转换器设计中的关键技术, 包括高速高分辨率电流舵 D/A 转换器的电流源校准技术、高速折叠内插式 A/D 转换器的非线性误差补偿技术和高速流水线 A/D 转换器的误差补偿技术——数字校正技术。第 5 章介绍 14 位 100MS/s D/A 转换器和 14 位 50MS/s D/A 转换器的系统、电路和设计结果。第 6 章介绍 8 位 40MS/s 折叠内插式 A/D 转换器的设计, 并讨论高速 A/D 转换器的静态和频域参数的测试方法。第 7 章介绍一种 OTA 共享技术实现的 10 位 20MS/s 流水线 CMOS A/D 转换器。第 8 章介绍基于标准 CMOS 工艺的低压 CMOS 数据转换器电路技术, 主要包括低压高精度 CMOS 电流基准源设计和低压 CMOS 全差分放大器电路设计。

参 考 文 献

- Bonnerud T E, Hernes B, Ytterdal. 2001. A mixed-signal functional level simulation framework based on systemC for system-on-a-chip applications. IEEE CICC'01. San Diego, USA, 541~545
- Gustavsson M, Wikner J J, Tan Nianxiong. 2000. CMOS Data Converters for Communications. Kluwer Academic Publishers
- Hyde J, Humes T, Diorio C. 2003. A 300-MS/s 14-bit digital-to-analog converter in logic CMOS. IEEE Journal of Solid-State Circuits, 38(5):734~739
- Johnny B, Thomas E, Bonnerud, Trond Y. 2003. Behavioral modeling and simulation of mixed-signal system-on-a-chip using systemC. Analog Integrated Circuits and Signal Processing, 34(1):25~38
- Shouli Yan, Edgar Sanchez-Sinencio. 2000. Low voltage analog circuit design techniques. A Tutorial IEICE Trans Analog Integrated Circuits and Systems, E00-A(2):1~17
- Wikner J J, Tan Nianxiong. 1999. Modeling of CMOS digital-to-analog converters for telecommunication. IEEE Trans. Circuits and Systems II, 46(5): 489~499

第 1 章 高速 CMOS 数据转换器特性参数

评估高速 CMOS 高速数据转换器的性能,需要从分辨率、采样速率、非线性误差、信号噪声比、功耗和芯片面积等多方面综合考虑,其中分辨率、采样速率、信号噪声比及无杂波动态范围是最主要的性能指标。通常情况下,通过静态特性参数、动态特性参数及频域特性参数来综合评估高速 CMOS 高速数据转换器的性能,并根据具体应用进行性能优化,如无线通信应用比较注重频域特性参数。本章基于理想数据转换器的介绍,系统介绍静态特性参数、动态特性参数及频域特性参数。

1.1 理想数据转换器

1.1.1 理想 D/A 转换器

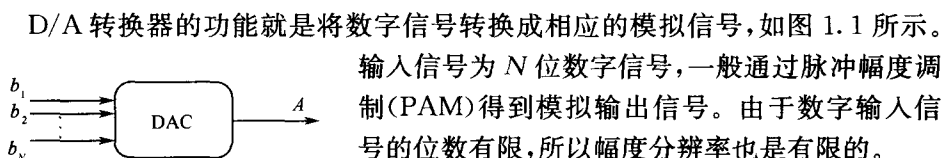


图 1.1 理想 D/A 转换器

离散的输入幅度会引起输出信号的量化噪声。根据 Poisson 公式,模拟输出信号的频谱为

$$A(\omega) = \frac{1}{T} \sum_{k=-\infty}^{\infty} A(\omega T - k \cdot 2\pi) \cdot P(\omega T) \quad (1.1)$$

其中, $T=1/f_u$, $A=F\{a(t)\}$ 为输入信号, $P(\omega)=F\{p(t)\}$ 为 PAM 波形。由于理想 D/A 转换器仅考虑时域特性,而不考虑量化噪声,所以 $p(t)$ 为正弦波

$$p(t) = \frac{\sin t}{t}, \quad \forall t \quad (1.2)$$

理想 D/A 转换器的频域滤波函数为

$$P(\omega) = F\{p(t)\} = \begin{cases} 1, & |\omega| \leq f_u \cdot \pi \\ 0, & |\omega| \geq f_u \cdot \pi \end{cases} \quad (1.3)$$

得到理想频谱。当然我们不可能实现式(1.3)的理想 D/A 转换器,但是我们可以选择 $p(t)$ 为

$$p(t) = \begin{cases} 1, & 0 \leq t \leq T \\ 0, & \text{其他} \end{cases} \quad (1.4)$$

在下一个周期内,输出成为采样保持(S/H)信号。频域的 $p(t)$ 变成相应的正弦波

$$P(\omega) = F\{p(t)\} = \frac{\sin \omega T}{\omega T} \quad (1.5)$$

这说明频率高于 $f_u/2$ 的信号没有被完全滤除, 所以为了衰减镜像信号, 一种所谓镜像抑制滤波器(image-rejection filter)的低通滤波器被接在 D/A 转换器的输出端, 如图 1.2 所示。

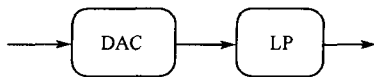


图 1.2 镜像抑制滤波器

对于具有采样保持功能的 D/A 转换器, 由 Poisson 公式所得的信号频谱具有低通滤波器的特性。对于正弦信号输入 D/A 转换器, 在 Nyquist 信号带宽内, 其信号频谱特性是逐步衰减的, 特别是频率较高的信号。

D/A 转换器的理想传输函数为输入码序列到输出幅值的映像。在静态条件下, D/A 转换器的输出幅值(电压、电流等)可以写成

$$A_{\text{out}} = \sum_{m=1}^M w_m \cdot b_m \quad (1.6)$$

其中, w_m 为 b_m 相应的权重, M 为编码位数。D/A 转换器的输出幅值就是通过对输入位的加权产生的, 其权重由模拟器件产生。输入码为

$$X = (b_M, b_{M-1}, \dots, b_1)$$

其中 b_M 是最高有效位(MSB), b_1 是最低有效位(LSB)。

D/A 转换器的满量程输出范围为 $FS = A_{\text{max}} - A_{\text{min}}$, 其分辨率定义为

$$R = \log_2 \frac{FS}{\Delta} \quad (1.7)$$

即

$$R = \log_2 \frac{2^N \Delta}{\Delta} = N$$

其中, Δ 为一位 LSB 的输出幅值。

1.1.2 理想 A/D 转换器

A/D 转换器的功能就是将模拟信号转换成相应的模数字信号, 如图 1.3 所示, 输入信号为模拟信号, 一般经过采样保持电路, 通过比较及数字编码后得到 N 位数字输出信号。



图 1.3 理想 A/D 转换器

对于高速 A/D 转换器来说, 输入电压 V_{in} 与参考电压 V_{ref} 之间的关系为

$$\frac{V_{\text{in}}}{V_{\text{ref}}} = b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N} \quad (1.8)$$

其中, N 是 A/D 转换器的输出位数, b_i ($i=1 \sim N$) 为相应数字输出位的值, 即 1 或 0。

当模拟输入信号 V_{in} 被转换成数字输出信号时, 即模拟信号被量化成有限位数的离散二进制序列, 其中的最小权重输出位为最低有效位(LSB)。理想 A/D 转换

器所引起的量化噪声最大值为 $\pm \frac{1}{2}$ LSB。如果输入信号 $V_{in} < V_{ref}$, 则量化误差为

$$0 \leq \left| \Delta V_{in} \leq \frac{V_{ref}}{2^{N+1}} \right| \quad (1.9)$$

1.2 高速 CMOS 数据转换器的静态特性参数

静态特性参数是评价 D/A 转换器和 A/D 转换器性能的最直接指标, 本节主要讨论量化噪声、增益和失调误差、非线性误差及单调行为特性。由于 D/A 转换器和 A/D 转换器的静态特性参数定义基本相同, 所以本节只介绍 D/A 转换器的静态特性参数。

1.2.1 量化噪声

D/A 转换器实际输出值与其相应理想输出值之间的差值就是 D/A 转换器的量化噪声。为了便于解释, 我们将低分辨率 D/A 转换器的输出值视为离散值, 将高分辨率 D/A 转换器的输出值作为连续的模拟输出值。

假设 D/A 转换器的输入信号是以 T 为周期的方波信号 $p_T(t)$, 而 N 位的输出值为梯形函数 $A(t)$, 即

$$A(t) = \sum_{k=0}^{2^N-1} X(k) \cdot \Delta \cdot p_T(t - kT) = \Delta \cdot \sum_{k=0}^{2^N-1} k \cdot p_T(t - kT), \quad 0 \leq t \leq 2^N \cdot T \quad (1.10)$$

其中

$$p_T(t) = \begin{cases} 1, & 0 \leq t \leq T \\ 0, & \text{其他} \end{cases}$$

时间周期 T 足够大, 以保证 D/A 转换器具有较小的建立误差。

如图 1.4 所示, D/A 转换器的理想输出(虚线)为

$$A(t)' = t \cdot \frac{\Delta}{T}, \quad 0 \leq t \leq 2^N \cdot T \quad (1.11)$$

所以图 1.4 的量化噪声为

$$\epsilon(t) = A(t)' - A(t) \quad (1.12)$$

式(1.12)所包含的失调电压 $\epsilon_{ox} = \Delta/2$ 不应该计入量化噪声中, 即

$$P_q = \epsilon_{RMS}^2 = \frac{1}{T} \int_0^T \epsilon^2(t) dt - \epsilon_{OS}^2 = \frac{1}{T} \int_0^T \left(\frac{t}{T} \cdot \Delta \right)^2 dt - \left(\frac{\Delta}{2} \right)^2 = \frac{\Delta^2}{12} \quad (1.13)$$

$$\epsilon_{RMS} = \sqrt{P_q} = \frac{\Delta}{2\sqrt{3}} \quad (1.14)$$

如果 D/A 转换器的分辨率高于 5 位, 量化噪声可被作为白噪声处理; 如 D/A 转换器的分辨率较低, 量化噪声能直接反映在输出频谱中。如果量化噪声被作为白噪