

重点大学计算机专业系列教材

微机系统和接口应用技术

朱世鸿 编著

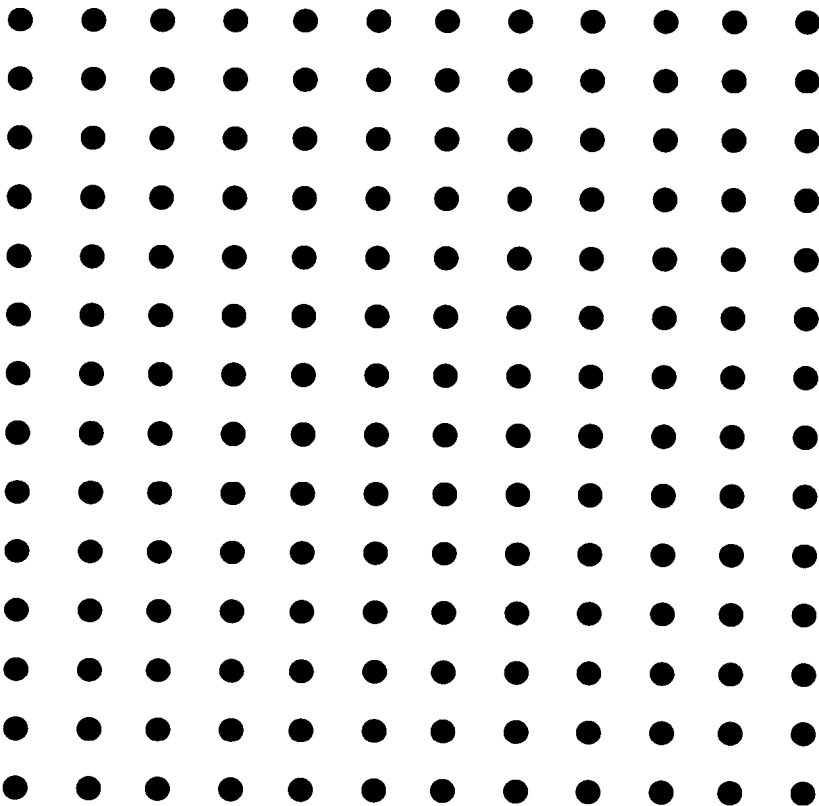


清华大学出版社

重点大学计算机专业系列教材

微机系统和接口应用技术

朱世鸿 编著



清华大学出版社
北京

内 容 简 介

本书以 Intel 80x86 CPU 为核心,系统介绍微机原理、汇编语言程序设计、微机接口设计、数据采集设计、PCI 等多种总线、系统可靠性和系统电磁兼容性,将系统的硬件和软件融为一体。

本书编撰集教学和科研经验,充分考虑教学与自学,内容翔实,结构合理,强调理论和实用性的结合,硬件和软件的结合,阐述通俗简洁,配备了例题和习题。

本书可作为高等院校学生学习微机原理和接口技术的教材,也可作为有关人员的参考资料。

版权所有,翻印必究。举报电话: 010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

微机系统和接口应用技术/朱世鸿编著. —北京:清华大学出版社,2006.9

(重点大学计算机专业系列教材)

ISBN 7-302-12427-2

I. 微… II. 朱… III. ① 微型计算机—理论—高等学校—教材 ② 微型计算机—接口—高等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字(2006)第 005695 号

出 版 者: 清华大学出版社 地 址: 北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编: 100084

社 总 机: 010-62770175 客户服务: 010-62776969

组稿编辑: 丁 岭

文稿编辑: 王冰飞

印 装 者: 北京鑫海金澳胶印有限公司

发 行 者: 新华书店总店北京发行所

开 本: 185×260 印张: 38.75 字数: 961 千字

版 次: 2006 年 9 月第 1 版 2006 年 9 月第 1 次印刷

书 号: ISBN 7-302-12427-2/TP·7967

印 数: 1~3000

定 价: 49.00 元

出版说明

随着国家信息化步伐的加快和高等教育规模的扩大,社会对计算机专业人才的需求不仅体现在数量的增加上,而且体现在质量要求的提高上,培养具有研究和实践能力的高层次的计算机专业人才已成为许多重点大学计算机专业教育的主要目标。目前,我国共有 16 个国家重点学科、20 个博士点一级学科、28 个博士点二级学科集中在教育部部属重点大学,这些高校在计算机教学和科研方面具有一定优势,并且大多以国际著名大学计算机教育为参照系,具有系统完善的教学课程体系、教学实验体系、教学质量保证体系和人才培养评估体系等综合体系,形成了培养一流人才的教学和科研环境。

重点大学计算机学科的教学与科研氛围是培养一流计算机人才的基础,其中专业教材的使用和建设则是这种氛围的重要组成部分,一批具有学科方向特色优势的计算机专业教材作为各重点大学的重点建设项目成果得到肯定。为了展示和发扬各重点大学在计算机专业教育上的优势,特别是专业教材建设上的优势,同时配合各重点大学的计算机学科建设和专业课程教学需要,在教育部相关教学指导委员会专家的建议和各重点大学的大力支持下,清华大学出版社规划并出版本系列教材。本系列教材的建设旨在“汇聚学科精英、引领学科建设、培育专业英才”,同时以教材示范各重点大学的优秀教学理念、教学方法、教学手段和教学内容等。

本系列教材在规划过程中体现了如下一些基本组织原则和特点。

1. 面向学科发展的前沿,适应当前社会对计算机专业高级人才的培养需求。教材内容以基本理论为基础,反映基本理论和原理的综合应用,重视实践和应用环节。

2. 反映教学需要,促进教学发展。教材要能适应多样化的教学需要,正确把握教学内容和课程体系的改革方向。在选择教材内容和编写体系时注意体现素质教育、创新能力与实践能力的培养,为学生知识、能力、素质协调发展创造条件。

3. 实施精品战略，突出重点，保证质量。规划教材建设的重点依然是专业基础课和专业主干课；特别注意选择并安排了一部分原来基础比较好的优秀教材或讲义修订再版，逐步形成精品教材；提倡并鼓励编写体现重点大学计算机专业教学内容和课程体系改革成果的教材。

4. 主张一纲多本，合理配套。专业基础课和专业主干课教材要配套，同一门课程可以有多本具有不同内容特点的教材。处理好教材统一性与多样化的关系；基本教材与辅助教材以及教学参考书的关系；文字教材与软件教材的关系，实现教材系列资源配套。

5. 依靠专家，择优落实。在制订教材规划时要依靠各课程专家在调查研究本课程教材建设现状的基础上提出规划选题。在落实主编人选时，要引入竞争机制，通过申报、评审确定主编。书稿完成后要认真实行审稿程序，确保出书质量。

繁荣教材出版事业，提高教材质量的关键是教师。建立一支高水平的以老带新的教材编写队伍才能保证教材的编写质量，希望有志于教材建设的教师能够加入到我们的编写队伍中来。

教材编委会

前言

自 20 世纪集成电路 (integrated circuit, IC) 和微处理器诞生以来, 计算机技术的发展日新月异。虽然根据摩尔定律, IC 集成度和工作速度以每隔 18~24 个月增加一倍, 但目前微型计算机系统和对各种物理信息进行全智能处理系统的设计仍采用冯·诺依曼程序存储的工作原理。面对 21 世纪信息裂变时代, 微型计算机原理和接口技术已成为各高校相关专业必修课。本书根据教学大纲知识面要宽和内容要新的要求, 系统地阐述了微机原理、汇编语言程序设计、微机接口技术、总线技术、系统可靠性和电磁兼容性的基础知识和实用技术。力求将理论和工程、软件和硬件有机地相融为一体。为便于教师教学和学生自学, 本书集编者多年教学和科研经验, 由浅入深模块化地阐述了微机硬件系统的集成原理和技术, 使初学者在今后从事微机和接口技术的应用有一个良好的基础。书中有“*”章节, 可根据学时和学生的实际情况让学生自学, 以提高学生学习的主动性和积极性。

本书第 1 章用众所周知 80x86 CPU 构成的 PC 微机作为典型机, 以 8086 CPU 为基础, 在阐述和分析 PC 微机系统的组成原理和方法后, 介绍 Pentium 微机的工作原理。在讨论系统概念、系统组成和对新技术了解的同时, 根据目前系统工作时钟频率越来越高, 对早期忽略影响系统高速率数据传输可靠性的系统分布参数和温度等也进行了讨论。

第 2 章讨论汇编语言程序设计, 系统介绍 80x86 CPU 实模式和保护模式的指令系统、寻址方式和常用的伪指令。采用 MASM6.X 介绍完整段定义和简化段定义。针对汇编语言程序的特点采用循序渐进, 系统介绍汇编语言程序设计的基本方法, 提供的程序实例易教易读。

第 3 章至第 10 章系统讨论了微机接口子系统和数据采集子系统领域内的相关理论和技术, 介绍了 PC 微机系列总线的功能。在对多种不同物理功能的可编程接口、数据采集进行讨论的同时, 针对实现不同任务的要求, 给出了综合范例的集成方法以及详细的注释, 意在提高初学者的综合能力。

第 11 章和第 12 章讨论系统的可靠性和电磁兼容性,事实证明 20 世纪若为生产率时代,21 世纪一定是产品的可靠性时代,因此系统的可靠性和电磁兼容性已成为必须解决的问题。目前我国已将可靠性和电磁兼容性强制性地列为电子设备必备指标。本章节为使学生建立工程概念,内容涉及设计和实现微机接口及各种智能设备必备的基础,重点介绍在接口和智能设备的设计中如何抑制干扰,保证系统工作可靠,愿读者读后能触类旁通。

由于计算机技术的高速发展,涉及的知识面宽广,本书在编撰过程中常为内容的简、详与完整,新内容与基本概念的兼容及时代性和实用性的兼顾而反复,虽竭尽全力,本书仍可能存在结构不合理以及其他不适和遗漏之处,恳请同行和读者斧正指出,以便再版完善,适应教学改革的需要。

本书在编撰过程中获得清华大学出版社的支持和帮助,深表感谢。对本书编撰过程中所参考的书籍和有关文献的作者以及帮助、支持本书编撰的各位朋友们表示衷心感谢。

编 者

2006 年 8 月

目录

第 1 章 80x86 微处理器和体系结构	1
1.1 绪论	1
1.1.1 微处理器发展简介	1
1.1.2 微型计算机中常用术语和数制	3
1.1.3 微机系统分类	11
1.2 微机硬件系统基本结构	14
1.2.1 冯·诺依曼计算机工作原理	14
1.2.2 微型计算机结构简介	15
1.3 8086/8088 微机组成原理	20
1.3.1 8086/8088 CPU 结构	20
1.3.2 8086/8088 CPU 存储器管理	30
1.3.3 8086/8088 最小系统设计	33
1.4 半导体存储器	41
1.4.1 存储器系统的组成结构	41
1.4.2 8086/8088 系统的存储器设计	49
1.4.3 特殊存储器	58
1.4.4 共享存储器	62
*1.5 Pentium 微机组成原理	64
1.5.1 Pentium 微机概述	64
1.5.2 Pentium 微处理器结构	66
1.5.3 Pentium 微处理器的工作模式	83
1.5.4 Pentium 特权级和存储器管理技术	87
1.5.5 多任务转换	101
1.5.6 Pentium CPU 总线周期	106
1.5.7 高速缓冲存储器	110
1.5.8 Pentium 存储器系统	117

1.5.9 Pentium II ~ Pentium 4 微处理器简介	123
1.5.10 64 位微处理器	127
习题	127
第 2 章 80x86 汇编语言程序设计	130
2.1 指令的基本概念	130
2.1.1 指令、指令系统和机器码	130
2.1.2 指令格式	131
2.2 寻址方式	131
2.2.1 寻址的基本概念	131
2.2.2 80x86 寻址方式	133
2.3 80x86 指令系统	139
2.3.1 数据传送指令	139
2.3.2 地址传送指令	148
2.3.3 I/O 数据输入输出指令	150
2.3.4 算术运算指令	151
2.3.5 十进制数算术运算调整指令	160
2.3.6 逻辑和位移指令	164
2.3.7 串操作指令	169
2.3.8 标志设置和处理器控制指令	176
2.3.9 保护模式控制指令	178
2.4 汇编语言程序结构	183
2.4.1 汇编语言程序概述	183
2.4.2 汇编语言程序基本语句结构	184
2.5 伪指令语句	193
2.5.1 方式伪指令	193
2.5.2 符号定义伪指令	194
2.5.3 数据定义伪指令	195
2.5.4 完整段定义伪指令	197
2.5.5 简单段定义伪指令	205
2.5.6 汇编语言程序结构	208
2.6 汇编语言程序设计基本方法	210
2.6.1 程序设计的基本概念	210
2.6.2 中断调用指令和 DOS 或 BIOS 功能调用	212
2.6.3 顺序结构程序设计	221
2.6.4 分支结构程序设计	224
2.7 子程序设计	244
2.7.1 子程序概念	244

2.7.2	子程序调用与返回指令	245
2.7.3	子程序定义和现场保护及恢复	247
2.7.4	子程序参数传送	250
2.7.5	子程序嵌套和递归	252
2.8	高级汇编语言技术	253
2.8.1	结构和记录	253
2.8.2	宏汇编	258
2.8.3	重复汇编和条件汇编伪指令	267
2.8.4	高级分支控制伪指令	269
2.8.5	模块化程序设计	271
*2.9	保护模式程序设计简介	274
2.9.1	保护模式的进入或退出准备	274
2.9.2	保护模式的程序转移	278
	习题	284
第3章	微机和输入输出设备数据传输方式	288
3.1	微机接口概述	288
3.1.1	概述	288
3.1.2	微机接口的基本功能	289
3.1.3	微机接口分类	289
3.2	微机接口的基本结构	290
3.2.1	微机输入输出接口	290
3.2.2	I/O端口的编址技术	293
3.3	微机系统和接口信息传输的方法	299
3.3.1	程序控制法	300
3.3.2	中断控制输入输出方式	304
3.3.3	DMA控制传送方式	305
3.4	接口设计需注意的问题	305
3.4.1	接口两侧信号分析	305
3.4.2	接口两侧信号时序和信号电平匹配	306
3.4.3	接口驱动程序分析	307
	习题	307
第4章	中断技术	308
4.1	中断的基本概念	308
4.1.1	中断和中断类型	308
4.1.2	中断系统管理	310
4.2	实模式中断	313

4.2.1	中断向量表·····	313
4.2.2	中断向量的装入·····	316
4.3	可编程中断控制器 8259A ·····	318
4.3.1	8259A 内部结构和引脚信号 ·····	318
4.3.2	8259A 工作原理 ·····	321
4.3.3	8259A 应用编程 ·····	329
4.3.4	中断服务程序设计注意事项·····	339
*4.4	保护模式中断 ·····	339
4.4.1	中断描述符表·····	339
4.4.2	中断或异常处理过程·····	341
4.4.3	虚拟 8086 模式下的中断或异常处理过程简介 ·····	344
*4.5	高级可编程中断控制器 APIC 简介 ·····	345
4.5.1	APIC 概述 ·····	345
4.5.2	APIC 中断源 ·····	345
4.5.3	局部 APIC ·····	346
4.5.4	I/O APIC ·····	346
4.5.5	APIC 总线 ·····	346
4.6	串行中断简介 ·····	347
习题	·····	347
第 5 章	定时/计数技术 ·····	349
5.1	定时/计数技术概述·····	349
5.2	可编程定时/计数器 8253/8254 ·····	350
5.2.1	8253/8254 内部结构和引脚信号 ·····	350
5.2.2	8253/8254 初始化编程 ·····	353
5.2.3	8253/8254 工作方式 ·····	356
5.3	8253/8254 在 PC 系列微机和工程中的应用 ·····	362
5.3.1	8253/8254 在 PC 系列微机中的应用 ·····	362
5.3.2	8253/8254 在工程中的应用 ·····	363
习题	·····	367
第 6 章	并行接口技术·····	369
6.1	并行接口概述 ·····	369
6.1.1	并行接口概念·····	369
6.1.2	并行接口的结构·····	369
6.2	可编程并行输入输出接口 8255A ·····	370
6.2.1	Intel 8255A 内部结构和引脚信号 ·····	371
6.2.2	8255A 工作原理 ·····	373

6.3	8255A 在 IBM PC 系列微机和工程中的应用	385
6.3.1	8255A 在 IBM PC/XT 微机中的应用	385
6.3.2	8255A 在工程中的应用	385
6.4	打印机并行标准接口	394
6.4.1	打印机和计算机的连接	394
6.4.2	打印机和计算机的软件接口	395
	习题	396
第 7 章 串行接口技术		398
7.1	串行通信概述	398
7.1.1	串行通信概念	398
7.1.2	通信基本方式	399
7.1.3	数据传输协议	399
7.2	串行通信物理通道的连接方法	403
7.3	串行通信接口标准	407
7.3.1	标准 RS-232C 接口	407
7.3.2	标准 RS-422A、RS-423A、RS-485 串行接口	413
7.4	可编程串行通信接口控制器	417
7.4.1	可编程串行通信接口 INS 8250 和 NS 16x50	418
7.4.2	INS 8250 和 NS 16x50 初始化编程	424
7.4.3	BIOS 和 DOS 串行通信功能调用	435
7.4.4	INS 8250 和 NS 16x50 在 PC 系列微机中的应用	437
	习题	439
第 8 章 DMA 技术		441
8.1	直接存储存取概述	441
8.1.1	直接存储访问基本概念	442
8.1.2	8086/8088 CPU 系统中的 DMA 工作方式	442
8.2	可编程 DMA 控制器 8237A	443
8.2.1	Intel 8237A 基本性能和结构	444
8.2.2	Intel 8237A 工作原理	447
8.2.3	8237A 初始化编程	451
8.2.4	8237A 在 IBM PC 系列微机及工程中的应用	457
	习题	464
第 9 章 数据采集技术		465
9.1	数据采集系统概述	465
9.1.1	数据采集的基本任务	465

9.1.2	数据采集系统的典型结构·····	465
9.2	模拟信号输入接口技术·····	467
9.2.1	非电信号归一化技术·····	467
9.2.2	模拟信号放大技术·····	468
9.2.3	滤波器·····	475
9.2.4	多通道模拟信号的输入技术·····	476
9.3	数模转换接口技术·····	481
9.3.1	数模转换的工作原理·····	481
9.3.2	数模转换器和微机系统的接口技术·····	483
9.3.3	数模转换器在工程中的应用·····	488
9.4	模拟信号的采集和转换技术·····	496
9.4.1	模拟信号的数字化基础·····	496
9.4.2	采样/保持技术·····	501
9.4.3	模数转换器的工作原理·····	506
9.4.4	模数转换器和微机系统的接口技术·····	510
9.4.5	模数转换器在工程中的应用·····	515
习题	·····	530
第 10 章	总线技术 ·····	531
10.1	总线概述·····	531
10.1.1	总线标准·····	531
10.1.2	总线性能主要指标·····	532
10.2	总线的数据传输过程和控制方式·····	533
10.2.1	总线的数据传输过程·····	533
10.2.2	总线仲裁·····	533
10.2.3	总线数据传输方法·····	535
*10.3	IBM PC 系列微机总线和 I/O 接口·····	538
10.3.1	ISA 总线·····	539
10.3.2	PCI 总线和 PCI-X 总线·····	540
10.3.3	IDE 硬盘接口·····	543
10.3.4	SCSI 接口·····	544
10.3.5	IEEE 1394 接口·····	548
10.3.6	USB 接口·····	550
10.3.7	AGP 端口·····	552
习题	·····	553
* 第 11 章	微机应用系统的可靠性 ·····	554
11.1	可靠性概述·····	554

11.1.1	可靠性的基本概念	554
11.1.2	系统故障类型	555
11.2	硬件可靠性设计	556
11.2.1	避错和容错技术的基本概念	556
11.2.2	元件可靠性	556
11.2.3	冗余技术	557
11.3	软件可靠性设计	558
11.3.1	软件可靠性概念	558
11.3.2	软件避错和容错技术	559
习题		560
第 12 章	微机应用系统的电磁兼容性	561
12.1	电磁兼容概述	561
12.2	噪声干扰的传播途径	562
12.2.1	电磁噪声	562
12.2.2	电磁噪声传播路径	563
12.3	模拟电路的抗干扰技术	565
12.3.1	串模和共模噪声	565
12.3.2	运算放大器噪声分析	567
12.4	数字电路的抗干扰技术	568
12.4.1	数字系统的噪声	569
12.4.2	数字信号的传输驱动技术	573
12.4.3	接地技术	581
12.4.4	I/O 接口隔离和浪涌抑制技术	583
12.4.5	电源噪声及抑制技术	589
12.4.6	静电和辐射对 IC 的影响	591
12.7	PCB 抗干扰技术	592
12.7.1	PCB 基本性能	592
12.7.2	PCB 设计应注意的问题	594
12.8	屏蔽技术	598
12.8.1	屏蔽概述	598
12.8.2	屏蔽材料	599
12.8.3	屏蔽壳的结构设计	599
习题		600
参考文献		601

80x86 微处理器和体系结构

第 1 章

1946 年美国研制出第一台数值积分计算机 ENIAC(Electronic Numerical Integrator and Computer), 次年“20 世纪重大发明之一”半导体晶体管诞生在贝尔实验室, 1958 年美国得克萨斯公司生产出世界上第一片集成电路(integrated circuit, IC)。自此之后, 微电子技术按摩尔定律以每隔 18~24 个月 IC 集成度和工作速度增加一倍的速度高速发展, 使早期用电子管、晶体管和小规模集成电路构成体积庞大、管理复杂的计算机变成体积小、系统功能强大、完善和管理简单的微型计算机成为现实, 它替代了人们长期繁重的脑力和体力劳动, 为社会科学和自然科学深入广泛的研究奠定了一个坚实的基础。目前, 微型计算机正继续向微型化、智能化、网络化和功能综合化方向发展。

本章首先对微机的发展做一简单概述, 同时讨论构成微机硬件系统的原理和方法。

1.1 绪论

1.1.1 微处理器发展简介

1. 第一代微处理器

Intel 4004 微处理器于 1971 年诞生于美国加利福尼亚硅谷, 它的诞生是 20 世纪 70 年代人类在科技史上突破性的重要创新, 自此这个具有“大脑思维”的技术被用于各种电子设备。Intel 4004 后经改进成为 Intel 4040, 这是第一代微处理器, 它能处理 4 位二进制数据。虽然 Intel 4004、Intel 4040 的功能和目前 Pentium 4 的功能相比是“沧海一粟”, 但其对微处理器技术和微电子技术的发展是“一粟激起万重浪”。

2. 第二代微处理器

1973—1978 年是 8 位微处理器时代, 典型产品是 Intel 8080、MC6800(Motorola)和高档 Intel 8085、Z80(Zilog), 其集成度每硅片约为 5000~10 000 个晶体管, 时钟频率为 2MHz, 指令平均执行时间为 1~2 μ s。

3. 第三代微处理器

1978—1981年是16位微处理器时代,在此期间典型的产品有Intel 8086/8088、MC68000和Z8000。集成度每硅片约为29 000个晶体管(MC68000集成度每硅片为68000个晶体管),物理存储器寻址空间为1MB,时钟频率为5MHz。在此阶段IBM利用8088 CPU和配备较完善的操作系统,生产出适用于单用户的IBM PC微型计算机。同时IBM又公布了PC机的DOS和BIOS的功能调用,以及系统内总线(PC总线)结构,并提供了丰富的应用软件,从此IBM PC及兼容机便一直垄断计算机市场。

1982年2月正式发布的高档16位微处理器Intel 80286,集成度每硅片为13万个晶体管,时钟频率为20MHz,物理存储器寻址空间为16MB,支持虚拟存储结构,实现了多任务处理,并且在功能上100%地兼容Intel 8086/8088微处理器,因而自20世纪80年代中期到90年代初,Intel 80286 CPU在IBM PC微机中一直占主导地位。

4. 第四代微处理器

1983—1992年是32位微处理器时代,典型代表产品有Z80000(1983年)、MC6802(1984年)、Intel 80386(1985年)、Intel 80486(1989年)和MC68040(1989年)。Intel 80386 CPU集成度每硅片为27.5万个晶体管,时钟频率为33MHz,物理存储器寻址空间为4GB(2^{32})、虚拟存储空间为64TB(2^{46}),具有实模式、保护模式和虚拟8086三种工作模式。

1989年Intel公司又推出功能更强大的Intel 80486 CPU,80486 CPU在80386 CPU的基础上,增加了80387数字协处理器和16KB的高速缓冲存储器(一级Cache)。并首次在Intel系列的CPU中将RISC(精简指令)技术和CISC(复杂指令)技术融为一体,采用突发总线技术和时钟倍频技术(即CPU内部许多单元部件按输入时钟的倍频工作),使80486 DX4内部时钟频率为100MHz,是外部时钟频率的3倍,同样在功能上100%地兼容早期的Intel微处理器。

5. Pentium 和 Pentium 4 微处理器

1993年Intel 80586 CPU诞生,由于Intel公司没有80386和80486 CPU的版权,而其他公司也生产称为386和486的CPU,为阻止其他公司再次分享Intel公司的声誉,所以Intel公司把586称为Pentium,并申请了专利版权。

Pentium系列微处理器经历了Pentium、Pentium MMX、Pentium Pro以及把MMX和Pentium Pro结合在一起的PⅡ~P4。P4集成度每硅片为42兆个晶体管,物理存储器寻址空间为64GB,并在芯片内集成两级 L_1 和 L_2 Cache,外部数据总线为64位,20级超长流水线,融入更多的RISC技术,外部前端总线时钟频率为100MHz或133MHz,并使其在一个时钟周期内可同时传输 4×64 位数据,相当于前端总线实际数据传输速率达到400MHz或533MHz,采用3.25~4.25倍频因子使CPU内部时钟频率突破2GHz,动态执行和分支预测的准确率比PⅢ有较大改进,增强的浮点/多媒体部件使视频和三维图形更加逼真。

1.1.2 微型计算机中常用术语和数制

1. 术语

1) 位(bit)

“位”是计算机表示数据的最小单位,只有“0”和“1”两种状态。

2) 字节(byte)

“字节”是计算机表示数据的基本单位,一个字节由 8 位组成。目前半导体存储器单元均由 8 位组成。

3) 字(word)

一个“字”由两个字节(16 个二进制位)组成,它分为高 8 位和低 8 位。

4) K 和 KB~YB

K、KB、MB 和 GB 等是表示计算机存储器容量的基本单位。

$$1\text{KB}=1024\text{bit}=2^{10}\times 1\text{bit} \quad 1\text{Petabyte}=1024\text{TB}=2^{50}\times 8\text{bit}$$

$$1\text{Kilobyte}=1024\text{Byte}=2^{10}\times 8\text{bit} \quad 1\text{Exabyte}=1024\text{PB}=2^{60}\times 8\text{bit}$$

$$1\text{Megabyte}=1024\text{KB}=2^{20}\times 8\text{bit} \quad 1\text{Zettabyte}=1024\text{EB}=2^{70}\times 8\text{bit}$$

$$1\text{Gigabyte}=1024\text{MB}=2^{30}\times 8\text{bit} \quad 1\text{Yottabyte}=1024\text{ZB}=2^{80}\times 8\text{bit}$$

$$1\text{Terabyte}=1024\text{GB}=2^{40}\times 8\text{bit}$$

2. 数制

1) 十进制数

任意一个十进制数可表示为:

$$A = \sum_{i=n-1}^m a_i 10^i \quad (a_i = 0, 1, 2, \dots, 9)$$

十进制数后缀为“D”,逢十进一。一般系统规定没有后缀“D”的数默认为是十进制数。

$$A=976.84\text{D}=976.84=9\times 10^2+7\times 10^1+6\times 10^0+8\times 10^{-1}+4\times 10^{-2}$$

2) 二进制

任意一个二进制数可表示为:

$$A = \sum_{i=n-1}^m a_i 2^i \quad (a_i = 0, 1)$$

二进制数后缀为“B”,逢二进一。

$$A=101.11\text{B}=1\times 2^2+0\times 2^1+1\times 2^0+1\times 2^{-1}+1\times 2^{-2}$$

3) 八进制

任意一个八进制数可表示为:

$$A = \sum_{i=n-1}^m a_i 8^i \quad (a_i = 0, 1, 2, \dots, 7)$$

八进制数后缀为“Q”,逢八进一。

$$307.24\text{Q}=3\times 8^2+0\times 8^1+7\times 8^0+2\times 8^{-1}+4\times 8^{-2}$$