

21世纪高职高专系列教材

宋烈武 主编

EDA技术

实用教程

EDA JISHU SHIYONG JIAOCHENG

湖北长江出版集团
湖北科学技术出版社

21 世纪高职高专系列教材

EDA 技术实用教程

主 编	宋烈武				
副 主 编	胡进德				
编写人员	王碧芳	虞 沧	杨 慧		
主 审	赵茂泰				

湖北科学技术出版社

图书在版编目 (C I P) 数据

EDA 技术实用教程/宋烈武主编. —武汉:湖北科学技术出版社, 2006.9
21 世纪高职高专系列教材
ISBN 7-5352-3650-2

I. E… II. 宋… III. 电子电路-电路设计:
计算机辅助设计-高等学校:技术学校-教材
IV. TN702

中国版本图书馆 CIP 数据核字 (2006) 第 102668 号

21 世纪高职高专系列教材

EDA 技术实用教程

© 宋烈武 主编

策 划: 李海宁

封面设计: 喻 杨

责任编辑: 李海宁

出版发行: 湖北科学技术出版社

电话: 87679468

地 址: 武汉市雄楚大街 268 号湖北出版文化城 B 座 12-13 层

邮编: 430070

印 刷: 孝感市三环印务有限责任公司

邮编: 432100

787 毫米×1092 毫米

16 开

19.25 印张

418 千字

2006 年 9 月第 1 版

2006 年 9 月第 1 次印刷

印数: 0 001-3 000

定价: 34.00 元

本书如有印装质量问题 可找承印厂更换

内 容 简 介

本书系统地介绍了基于 FPGA/CPLD 应用开发的 EDA 技术和硬件描述语言 VHDL, 将 VHDL 的基础知识、编程技巧和实用方法与实际工程开发技术在先进的 EDA 设计平台 Max + plus II 和 Quartus II 上很好地结合起来, 使读者能通过本书的学习迅速地了解并掌握 EDA 技术的基本理论, 并能使用 EDA 开发软件进行相应的开发设计, 为后续的深入学习和发展打下坚实的理论与实践基础。

本书第 1 章概述了 EDA 技术的主要内容、特点及发展趋势; 第 2 章简要介绍了 FPGA/CPLD 的发展历程、结构与工作原理、Altera 的常用器件和新型器件; 第 3 章介绍了 CPLD/FPGA 的设计流程、编程与配置、常用的 EDA 开发工具软件; 第 4 章介绍了硬件描述语言 VHDL 语法概要; 第 5 章用 VHDL 语言给出了常用单元电路的设计, 让学生从模仿中快速用 VHDL 语言设计电路; 第 6 章对 Altera 公司的入门级软件 Max + plus II 和最新的推广型软件 Quartus II 用实际工程例子作了介绍, 可以让学生快速掌握 EDA 开发工具的使用; 第 7 章列举了 7 个较为大型的数字系统设计例子; 第八章安排了部分 EDA 的基础实验。本教材提供的所有 VHDL 语言代码均在 Max + plus II 10.2 或 Quartus II 6.0 上综合通过, 部分例题给出了仿真结果。

本书可作为各高等院校本科及高职高专电子类、通信类等相关专业的教材及电子技术工程技术人员参考用书。

前 言

超大规模集成电路和软件技术的飞速发展,使数字系统集成到一片集成电路内成为可能,这就是现代 SOC、SOPC 技术。Altera、Xilinx 等公司都推出了非常好的 FPGA/CPLD 产品,并为这些产品设计了开发工具。这些软件除了支持图形方式设计数字系统外,还支持设计多种数字系统的设计语言,使数字系统设计起来更加容易,数字电子技术的设计进入了一个新时代。在小规模数字集成电路就要淘汰的今天,作为一个电子技术工程技术人员不懂 VHDL 语言和 FPGA/CPLD 器件设计,就像在计算机时代不会使用计算机一样可怕。

大多数理工类的高校都开设了 EDA 技术课程,其目的是让学生了解 EDA 的基本概念和基本原理,掌握用 HDL 语言编写规范,掌握逻辑综合的理论和方法,使用 EDA 工具进行电子电路课程的实验并从事简单系统的设计。

武汉职业技术学院于 2000 年开设 EDA 技术课程。在教学过程中,选到合适的教材成为一个难题。主要存在如下 3 个方面的问题:一类教材属于滞后型,学生学到的是比较陈旧的知识,还没有出校门就已经落后了;二类教材属于研究型,面对没有基础的学生,不可能一开始就把 Nios、SOPC Builder、DSP Builder 等高层次的新技术教会学生;第三是高校选用各自的实验开发系统,互不相同,很难与某一教材配套。为此,我们根据高职学生培养实用型、技术应用型人才的目标,以实用、够用为原则,编写了 EDA 技术讲义,试用 5 年效果较好。

本教材是在武汉职业技术学院讲义的基础上形成的。目的是帮助读者学会 VHDL 设计、熟悉 Altera 公司产品和开发软件。书中给出了大量的例题,通过这些例题,读者可以很容易学会 VHDL 语言和开发软件,本教材提供的所有 VHDL 语言代码均在 Max + plus II 10.2 或 Quartus II 6.0 上综合通过,部分例题给出了仿真结果。本书第 1、2、8 章由武汉职业技术学院宋烈武编写;第 3 章由仙桃职业学院胡进德编写;第 4、6 章由武汉职业技术学院虞沧编写;第 5 章由武汉职业技术学院王碧芳编写;第 7 章由武汉职业技术学院杨慧编写;由宋烈武担任主编,对全书统稿,胡进德担任副主编,由武汉大学赵茂泰教授任主审。为方便大家学习,我们还为读者准备了基于 MAX EPM7128 芯片的实验板以及 PCB 图,读者自己组装成本应在百元以内,可以做大部分基础实验,欢迎来函索取。

由于时间紧迫,编者水平有限,书中不足之处,敬请读者批评指正。编者电邮: E-mail: dzgcslw@163.com。

编 者

2006 年 8 月

目 录

第1章 概 述	(1)
1.1 EDA 技术的含义	(1)
1.2 EDA 技术的主要内容	(1)
1.3 EDA 技术的特点及发展趋势	(3)
1.3.1 EDA 技术的特点	(3)
1.3.2 EDA 技术的发展趋势	(4)
第2章 可编程逻辑器件	(6)
2.1 概述	(6)
2.1.1 可编程逻辑器件的发展历程	(6)
2.1.2 简单可编程逻辑器件的基本结构	(9)
2.1.3 可编程逻辑器件的主要分类	(10)
2.3 大规模可编程逻辑器件	(11)
2.3.1 FPGA 的结构与工作原理	(11)
2.3.2 CPLD 的结构与工作原理	(15)
2.3.3 其他类型的 FPGA 和 CPLD	(19)
2.3.4 FPGA 和 CPLD 的开发应用选择	(19)
2.4 在系统可编程	(20)
2.4.1 ispLSI 系列简介	(20)
2.4.2 ispGDS 和 ispGDX 系列介绍	(22)
2.5 Altera 常用芯片和配置芯片简介	(25)
2.5.1 FLEX10K 系列器件	(25)
2.5.2 MAX7000 系列器件	(29)
2.5.3 配置芯片	(33)
2.5.4 Altera 与 Xilinx 器件命名规则	(35)
2.6 Altera 新型系列器件简介	(36)
2.6.1 MAX II 系列器件	(36)
2.6.2 Cyclone II 系列器件	(38)
2.6.3 Stratix II 系列器件	(39)
2.6.4 Stratix II GX 系列器件	(40)
第3章 EDA 设计与开发工具	(43)

3.1 可编程逻辑器件的设计过程	(43)
3.1.1 设计输入	(43)
3.1.2 设计实现	(44)
3.1.3 下载编程	(46)
3.1.4 设计验证	(46)
3.2 FPGA 和 CPLD 器件的编程与配置	(47)
3.2.1 ByteBlaster 并口模式	(48)
3.2.2 被动串行(PS)模式	(50)
3.2.3 JTAG 模式	(52)
3.2.4 使用专用配置器件配置 FPGA	(54)
3.2.5 利用微处理器配置 FPGA	(57)
3.2.6 软件编程和配置步骤	(59)
3.3 常用 EDA 开发工具软件	(59)
3.3.1 集成的 FPGA/CPLD 开发环境	(59)
3.3.2 HDL 前端输入与系统管理软件	(60)
3.3.3 HDL 逻辑综合软件	(61)
3.3.4 HDL 仿真软件	(62)
3.3.5 其他相关软件	(62)
第4章 硬件描述语言 VHDL 语法概要	(64)
4.1 概述	(64)
4.1.1 VHDL 的特点	(64)
4.1.2 VHDL 与 Verilog、ABEL 语言的比较	(65)
4.1.3 关于 VHDL 的学习	(66)
4.2 VHDL 语言要素	(67)
4.2.1 文字规则	(67)
4.2.2 数据对象	(70)
4.2.3 数据类型	(71)
4.2.4 类型转换	(74)
4.2.5 运算操作符	(76)
4.3 VHDL 程序结构	(78)
4.3.1 实体	(78)
4.3.2 结构体	(80)
4.3.3 库	(86)
4.3.4 程序包	(88)
4.3.5 配置	(90)
4.4 VHDL 语言的基本描述语句	(91)
4.4.1 顺序语句	(91)
4.4.2 并行语句	(104)

4.4.3 其他语句	(113)
4.4.4 属性语句	(116)
4.5 不可综合性语句	(118)
第5章 常用单元电路的 VHDL 设计	(121)
5.1 组合逻辑电路的设计	(121)
5.1.1 门电路的设计	(121)
5.1.2 常用组合电路的设计	(124)
5.2 时序逻辑电路的设计	(127)
5.2.1 触发器的设计	(128)
5.2.2 移位寄存器的设计	(130)
5.2.3 计数器的设计	(133)
5.3 状态机的设计	(136)
5.3.1 摩尔状态机的设计	(136)
5.3.2 米里状态机的设计	(140)
5.4 存储器的设计	(143)
5.4.1 只读存储器的设计	(143)
5.4.2 静态存储器的设计	(145)
5.4.3 堆栈的设计	(146)
5.5 输入电路的设计	(149)
5.5.1 行列式键盘原理	(149)
5.5.2 系统结构和模块划分	(151)
5.5.3 键盘扫描电路	(151)
5.5.4 键盘译码电路和按键标志产生电路	(152)
5.5.5 时钟产生模块	(155)
5.5.6 键盘接口电路顶层电路的实现	(156)
5.6 输出电路的设计	(157)
5.6.1 动态显示 LED 管理电路原理	(158)
5.6.2 系统结构和模块划分	(158)
5.6.3 扫描信号发生器	(159)
5.6.4 显示缓存器	(160)
5.6.5 多路选通器	(161)
5.6.6 七段译码器	(162)
5.6.7 闪烁模块	(163)
5.6.8 时钟发生器	(165)
5.6.9 动态 LED 显示管理顶层电路实现	(166)
5.7 常用数字通信系统模块设计	(169)
5.7.1 ASK 模块	(169)
5.7.2 FSK 模块	(171)

5.7.3 HDB3 模块	(175)
第 6 章 EDA 开发工具的使用	(184)
6.1 概述	(184)
6.2 Max + plus II 操作指南	(186)
6.2.1 Max + plus II 设计流程	(186)
6.2.2 Max + plus II 应用实例	(187)
6.3 Quartus II 使用介绍	(197)
6.3.1 设计实例	(198)
6.3.2 AltPLL 的调用	(213)
第 7 章 数字系统设计举例	(217)
7.1 计算器设计	(217)
7.2 数字钟设计	(220)
7.3 数字频率计设计	(226)
7.4 DDS 信号源的设计	(234)
7.5 低频相位计的设计	(241)
7.6 逻辑分析仪设计	(248)
7.7 数字存储示波器设计	(264)
第 8 章 EDA 实验	(270)
8.1 关于 EDA 实验开发系统	(270)
8.2 EDA 实验	(270)
8.2.1 一位全加器原理图输入设计	(270)
8.2.2 2 选 1 多路选择器设计	(274)
8.2.3 含异步清零和同步时钟使能的 4 位加法计数器的设计	(275)
8.2.4 计数译码显示电路的设计	(277)
8.2.5 数控分频器的设计	(278)
8.2.6 4 位十进制频率计的设计	(279)
8.2.7 用状态机实现序列检测器的设计	(281)
8.2.8 用状态机对 ADC0809 的采样控制电路实现	(283)
8.2.9 硬件电子琴电路设计	(285)
8.2.10 波形发生与扫频信号发生器电路设计	(288)
附录 A 可编程逻辑器件术语表	(292)
附录 B FPGA/CPLD 主要厂商简介	(297)
参考文献	(299)

第 1 章 概 述

1.1 EDA 技术的含义

信息社会的标志产品是电子产品。现代电子产品的性能越来越高,复杂度越来越大,更新步伐也越来越快。实现这种进步的主要原因就是微电子技术和电子技术的发展。前者以微细加工技术为代表,目前已进入超深亚微米阶段,可以在几平方厘米的芯片上集成几千万个晶体管;后者的核心就是 EDA 技术。

EDA 是电子设计自动化(Electronic Design Automation)的缩写,在 20 世纪 90 年代初从计算机辅助设计(CAD)、计算机辅助制造(CAM)、计算机辅助测试(CAT)和计算机辅助工程(CAE)的概念发展而来的。

传统意义上或者狭义上的 EDA 技术是指可编程技术,是以计算机为工具,融合了应用电子技术、计算机技术、智能化技术的最新成果而开发出的电子 EDA 通用软件包,设计者在 EDA 软件平台上,用硬件描述语言 HDL 完成设计文件,然后由计算机自动地完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真,直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。利用 EDA 技术进行电子系统的设计,具有以下几个特征:①用软件的方式设计硬件;②用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的;③设计过程中可用有关软件进行各种仿真;④系统可现场编程,在线升级;⑤整个系统可集成在一个芯片上,体积小、功耗低、可靠性高。因此,EDA 技术是现代电子设计的发展趋势。

EDA 技术以计算机为工具,把原来硬件的大部分工作转换成在 EDA 软件平台上,根据硬件描述语言完成它的设计,并对目标芯片进行写入,通过计算机完成大量工作,实现硬件软设计,降低了设计人员的硬件经验要求及劳动强度。其目标芯片 PLD (Programmable Logic Device)是一种由用户根据需要而自行构造逻辑功能的数字集成电路,主要有两大类型:FPGA 和 CPLD,其基本设计方法是借助于 EDA 软件,用原理图、硬件描述语言等方法,生成相应的目标文件,最后用编程器或下载电缆,由目标器件实现。

1.2 EDA 技术的主要内容

EDA 技术的主要内容我们从 1.1 节可以知道,学习可编程技术首先必须对可编程器件有一定的了解;其次我们是用语言设计硬件,必须学习一种硬件描述语言;第三我们是在 EDA 软件平台上完成设计的,必须掌握一种 EDA 开发工具软件。因此开发 PLD 需要

了解 3 个部分的内容:1. PLD 器件;2. 硬件描述语言;3. PLD 开发工具软件。下面我们就这三个方面作一介绍。

1. 可编程逻辑器件 PLD

逻辑器件(Logic Device)用来实现某种特定逻辑功能的电子器件,最简单的逻辑器件是与、或、非门(如:74LS00,74LS04 等),在此基础上可实现复杂的时序和组合逻辑功能。可编程逻辑器件是一种由用户编程以实现某种逻辑功能的逻辑器件。PLD 是电子设计领域中最具活力和发展前途的一项技术,它的影响丝毫不亚于 20 世纪 70 年代单片机的发明和使用。可编程逻辑器件发展到现在的大规模可编程逻辑器件,按工作原理分为两类——FPGA 和 CPLD。FPGA 和 CPLD 分别是现场可编程门阵列和复杂可编程逻辑器件的简称。

PLD 能做什么呢?可以毫不夸张地讲,PLD 能完成任何数字器件的功能,上至高性能的 CPU,下至简单的 74 系列电路,都可以用 PLD 来实现。PLD 如同一块面包板,工程师可以通过传统的原理图输入法,或是硬件描述语言自由地设计一个数字系统。通过软件仿真,我们可以事先验证设计的正确性。在 PCB 完成以后,还可以利用 PLD 的在线修改能力,随时修改设计而不必改动硬件电路。使用 PLD 来开发数字电路,可以大大缩短设计时间,减少 PCB 面积,提高系统的可靠性。PLD 的这些优点使得 PLD 技术在 20 世纪 90 年代以后得到飞速发展,同时也大大推动了 EDA 工具软件和硬件描述语言(HDL)的进步。

高集成度、高速度和高可靠性是 FPGA/CPLD 最明显的特点,其时钟延时可小至 ns 级。结合其并行工作方式,在超高速应用领域和实时测控方面有着非常广阔的应用前景。

2. 硬件描述语言(HDL)

硬件描述语言是一种用形式化方法描述数字电路和系统的语言。利用这种语言,数字电路系统的设计可以自顶向下逐层描述自己的设计思想,用一系列分层次的模块来表示复杂的数字系统。然后利用 EDA 工具,逐层进行仿真验证,经过自动综合工具转换到门级电路网表。再用开发工具自动布局布线,把网表转换为要实现的具体电路布线结构。

HDL 的发展至今已有 20 多年的历史,并成功地应用于设计的各个阶段:建模、仿真、综合和验证等。到 20 世纪 80 年代,已出现了上百种硬件描述语言,对设计自动化起到了极大的促进和推动作用。随着系统级芯片的出现,软硬件协调设计和系统设计变得越来越重要。传统意义上的硬件设计越来越倾向于与系统设计和软件设计结合。硬件描述语言为适应新的情况,迅速发展,出现了很多新的硬件描述语言,像 VHDL、Verilog、Superlog、SystemC、Cynlib C++、CLevel 等等。20 世纪 80 年代后期,VHDL 和 Verilog HDL 语言适应了这种趋势的要求,先后成为 IEEE 标准,成为硬件描述语言的主流。

常用的硬件描述语言有 VHDL、Verilog、ABEL 等。

VHDL:作为 IEEE 的工业标准硬件描述语言,在电子工程领域已成为事实上的通用硬件描述语言。Verilog:支持的 EDA 工具较多,适用于 RTL 级和门电路级的描述,其综合过程较 VHDL 稍简单,但其在高级描述方面不如 VHDL。ABEL:一种支持各种不同输入

方式的 HDL,被广泛用于各种可编程逻辑器件的逻辑功能设计。由于其语言描述的独立性,因而适用于各种不同规模的可编程器件的设计。

有专家认为,在 21 世纪中,VHDL 与 Verilog 语言将承担几乎全部的数字系统设计任务。

3. EDA 工具软件

目前比较流行的、主流厂家的 EDA 软件工具有 Altera 的 Max + plus II 10.2、Quartus II 6.0, Xilinx 的 ISE Foundation 8.2i, Lattice 的 ispLEVER 6.0 等。Max + plus II 支持原理图、VHDL 和 Verilog 语言文本文件以及以波形与 EDIF 等格式的文件作为设计输入,并支持这些文件的任意混合设计。它具有门级仿真器,可以进行功能仿真和时序仿真,能够产生精确的仿真结果。在适配之后,Max + plus II 生成供时序仿真用的 EDIF、VHDL 和 Verilog 三种不同格式的网表文件。Max + plus II 一度成为国内最流行的 EDA 开发工具,但在 10.2 版本后 Altera,不再推出新版本,改为推广 Quartus II,并且 Max + plus II 不支持新型器件、SOPC Builder、DSP Builder 等。

ISE 是 Xilinx 公司集成开发的 EDA 工具。它采用自动化、完整的集成设计环境。Foundation 项目管理器集成了 Xilinx 实现工具,并包含了强大的 Synopsys FPGA Express 综合系统,是业界最强大的 EDA 设计工具之一。ispLEVER 是 Lattice 的集成开发环境。通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载。ispLEVER System 是目前流行的 EDA 软件中最容易掌握的设计工具之一,它界面友好、操作方便、功能强大,并与第三方 EDA 工具兼容良好。

由上述知道,EDA 技术包涵内容多,涉及知识面广。那么如何学习 EDA 技术呢?其实 EDA 技术比单片机的入门要简单得多,有数字电路基础,会使用计算机,就可以学习 EDA 技术了,并且可以快速入门。但想提高自己的设计能力,成为设计高手,必须深入学习、积累经验。

作为初学者,首先需要了解的是设计的基本流程;其次透过 EDA 工具商的推介,能够了解到新的设计理念,国内不少 IC 设计者,是单纯从 EDA 的角度被带入 IC 设计领域的;第三学习借鉴一些经典设计,站在前人的肩膀上;第四查阅文献资料是一个好方法,同“老师傅”一同做项目,积累经验也较快;最重要的是必须重视验证和测试。

1.3 EDA 技术的特点及发展趋势

1.3.1 EDA 技术的特点

利用 EDA 技术进行电子系统设计,具有以下几个特点。

1. 用软件的方式设计硬件

设计者可以反复编程、擦除、使用或者在外围电路不动的情况下用不同程序代码就可实现不同的功能。FPGA/CPLD 软件包中有各种输入工具和仿真工具,及版图设计工具和编程器等全线产品,设计人员在很短的时间内就可完成电路的输入、编译、优化、仿真,直至最后芯片的制作。当设计有改动时,更能显示出 FPGA/CPLD 可现场编程、在线

升级的优势。用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的。设计人员不需要具备专门的 IC 深层次的知识,EDA 软件易学易用,可以使设计人员能集中精力进行系统设计,在计算机上完成,周期短,缩短产品的上市时间,能以最快的速度占领市场。

2. 研发费用低

早期 EDA 开发软件价格高达几十万元,芯片价格高达万元。但是随着生产技术的提高,现在许多 Web 版开发软件可以免费下载,芯片的价格已大大降低,一片 Cyclone 系列的 EP1C20(20060 个 LE,324 脚封装)的 PLD 的价格已经下降到百元以下。每片这样的 PLD 可以设计成单片机、或者是 CPU 等,并且可以在外部接线完成以后还可以重新进行设计多次。FPGA/CPLD 芯片在出厂之前都做过百分之百的测试,不需要设计人员承担投片风险,设计人员只需在自己的实验室里就可以通过相关的软硬件环境来完成芯片的最终功能设计。所以,FPGA/CPLD 使用方便、资金投入小,节省了许多潜在的花费,在批量应用时,可显著降低系统成本。

3. 体积小、重量轻、功耗低,提高系统的可靠性

整个系统可集成在一个芯片上,降低功耗和减少所占的 PCB 空间,使电子系统的尺寸更小、性能更高和成本更低。系统的功耗、体积与电磁干扰(EMI)将大幅降低,同时整个系统的抗干扰特性与可靠度将提高,这对于产品更新速度极快,对电磁干扰与抗干扰能力要求极高而又要求产品具有便携性的电脑、通讯及多媒体产品的生产厂家而言,尤其显得意义重大。用 ASIC 芯片进行系统集成后,外部连线减少,因而可靠性明显提高。

4. 可增强保密性

电子产品中的 ASIC 芯片对用户来说相当于一个“黑匣子”,难于仿造。

5. 具有自主知识产权

6. 开发技术的标准化与规范化

1.3.2 EDA 技术的发展趋势

随着微电子技术、EDA 技术、以及应用系统需求的发展,FPGA/CPLD 正在逐渐成为数字系统开发的平台,并将在以下方面继续完善和提高。

1. 向高密度、大规模、低成本的方向发展

电子系统的发展必须以电子器件为基础。随着集成电路制造技术的发展,可编程 ASIC 器件的规模不断地扩大,从最初的几百门到现在的几百万门。目前,高密度的可编程 ASIC 产品已经成为主流器件,并且已具备了片上系统(SOC)集成的能力,产生了巨大的飞跃,制造工艺也不断进步,与此同时,产品的价格正在降低,因而在市场上十分走俏。

2. 向系统内可重构的方向发展

系统内可重构是指可编程 ASIC 在置入用户系统后仍具有改变其内部功能的能力。采用系统内可重构技术,使得系统内硬件的功能可以像软件那样通过编程来配置,从而在电子系统中引入“软硬件”的全新概念。它不仅使电子系统的设计以及产品性能的改进和扩充变得十分简便,还使新一代电子系统具有极强的灵活性和适应性,为许多复杂信号的处理和信息加工的实现提供了新的思路和方法。

3. 向低电压、低功耗的方向发展

集成技术的飞速发展,工艺水平的不断提高,节能潮流在全世界的兴起,为半导体工业提出了降低工作电压的发展方向。可编程 ASIC 产品作为电子系统的重要组成部分,不可避免地向 5.0V→3.3V→2.5V→1.8V 的标准靠拢,以便适应其他数字器件,扩大应用范围,满足节能的要求,具有低电压、低功耗和绿色化的共同特点。

4. 向混合可编程技术方向发展

可编程 ASIC 的广泛应用使得电子系统的构成和设计方法均发生了很大的变化。但是迄今为止,有关可编程 ASIC 的研究和开发的大部分工作基本上都集中在数字逻辑电路上。在未来几年里,这一局面将会有所改变,模拟电路及数模混合电路的可编程技术将得到发展。

5. EDA 开发工具进一步发展

未来的 EDA 开发工具将具有混合信号处理能力,仿真效率、综合能力进一步提高,输入方式简便化、高效化和统一化。

6. 用于 PLD 的处理器内核

Altera 公司和 Xilinx 公司等领先的 PLD 供应商,新推出用于 PLD 的处理器内核,引起业界的密切关注。Altera 已发布具有基本外设支持的处理器,包括计数器/时钟、UART、并行 I/O、SRAM 和外部 FLASH 存储器接口等。未来各种软硬 IP 库将不断发展和完善;这意味着 PLD 公司正在进入低端嵌入控制市场和高端 SoC 应用市场。据专家预测,全球 PLD 市场将会获得高达 500 亿美元的市场规模。

第2章 可编程逻辑器件

2.1 概 述

可编程逻辑器件 PLD 是允许用户编程(配置)实现所需逻辑功能的电路,它与分立元件相比,具有速度快、容量大、功耗小和可靠性高等优点。由于集成度高,设计方法先进、现场可编程,可以设计各种数字电路,因此,在通信、数据处理、网络、仪器、工业控制、军事和航空航天等众多领域内得到了广泛应用。不久的将来将全部取代分立数字元件,目前一些数字集成电路生产厂商已经停止了分立数字集成电路的生产。

2.1.1 可编程逻辑器件的发展历程

可编程逻辑器件是20世纪70年代发展起来的一种新型逻辑器件。它以其独特的优越性能,一出现就受到了人们的青睐。它不仅速度快、集成度高,并且几乎能随心所欲地完成用户定义的逻辑功能(do as you wish),还可以加密和重新编程,其编程次数可达1万次以上。使用可编程逻辑器件可以大大简化硬件系统,降低成本,提高系统的可靠性、灵活性和保密性。

早期的可编程逻辑器件只有可编程只读存储器(PROM)、紫外线可擦除只读存储器(EPROM)和电可擦除只读存储器(E²PROM)三种。由于结构的限制,它们只能完成简单的数字逻辑功能。其后,出现了一类结构上稍复杂的可编程芯片,即可编程逻辑器件(PLD),它能够完成各种数字逻辑功能。典型的PLD由一个“与”门和一个“或”门阵列组成,而任意一个组合逻辑都可以用“与-或”表达式来描述,所以,PLD能以乘积和的形式完成大量的组合逻辑功能。

1. 可编程只读存储器(Programmable Read-Only Memory, PROM)

1970年制成,PROM包括一个固定的与阵列,其输出加到一个可编程的或阵列上。PROM采用熔丝工艺编程,只能写一次,不能擦除和重写。随着技术的发展和应用要求,此后又出现了UVEPROM(紫外线可擦除只读存储器)、E²PROM(电可擦除只读存储器),由于它们价格低,易于编程,速度低,适合于存储计算机程序、数据和数据表格。用作存储器时,输入用作存储器地址,输出是存储器单元的内容。典型的EPROM有2716、2732等,结构如图2-1所示。

2. 可编程逻辑阵列(Programmable Logic Device, PLA)

PLA是20世纪70年代初期发展起来的一种新型大规模集成电路,是一种可编程只读存储器,由一个可编程的“与”阵列和一个可编程的“或”阵列构成。由于PLA是双重

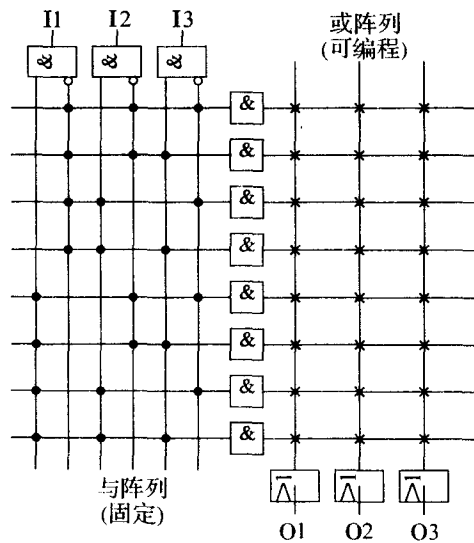


图 2-1 PROM 的阵列结构

编程,先由与阵列编程组成编程与项,再由或阵列编程选取与项,形成最简的与或函数,所以采用 PLA 实现逻辑函数可提高存储单元的利用率。一片 PLD 所容纳的逻辑门可达数百、数千甚至更多,其逻辑功能可由用户编程指定。特别适宜于构造小批量生产的系统,或在系统开发研制过程中使用。但由于器件的资源利用率低,价格较贵,结构编程困难,支持 PLA 的开发软件有一定难度,因而没有得到广泛应用。结构如图 2-2 所示。

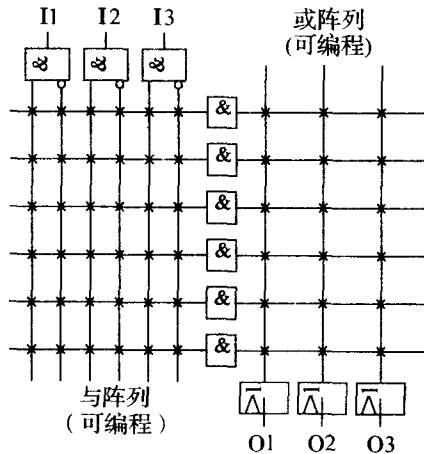


图 2-2 PLA 的阵列结构

3. 可编程阵列逻辑器件 (Programmable Array Logic, PAL)

PAL 是 1977 年美国 MMI 公司率先推出的,它结合了 PLA 的灵活性及 PROM 的廉价和易于编程的特点,由一个可编程的“与”阵列和一个固定的“或”阵列构成,或门的输出可以通过触发器有选择地被置为寄存状态,有多种输出和反馈结构,因而给逻辑设计带来了很大的灵活性。它的实现工艺有反熔丝技术、EPROM 技术和 E^2 PROM 技术,双极性工艺制造,工作速度高。由于它的输出结构种类很多,设计很灵活,因而成为第一个得到

普遍应用的可编程逻辑器件,如 PAL1618。其阵列结构如图 2-3 所示。

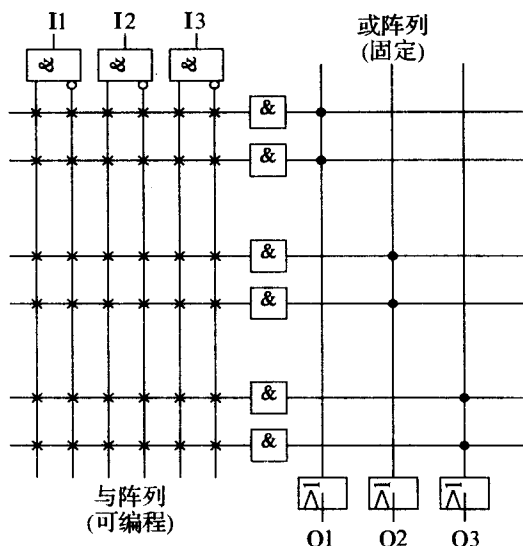


图 2-3 PAL (GAL) 的阵列结构

4. 通用阵列逻辑器件 (Generic Array Logic, GAL)

GAL 是 1983 年 Lattice 公司最先发明的可高速反复电擦写、可重复编程、可设置加密位的 PLD。GAL 器件是在 PAL 器件基础上发展起来的,它继承了 PAL 器件的与-或结构,采用了输出逻辑宏单元形式 E²CMOS 工艺结构,增加了 OLMC 电路(输出逻辑宏单元),由于其内部具有特殊的结构控制字,因而虽然芯片类型少,但编程灵活、功能齐全。使一种型号的 GAL 器件可以对几十种 PAL 器件做到全兼容。给设计者带来了更大的灵活性,因而获得广泛应用,至今仍有许多人使用,如 GAL16V8、GAL20V8、GAL22V10 等。

以上各种 PLD 的主要区别如表 2-1 所示。

表 2-1

PLD 的分类

分类	与阵列	或阵列	输出方式
PROM	固定	可编程	TS(三态), OC(可熔极性)
PLA	可编程	可编程	TS, OC
PAL	可编程	固定	TS, I/O, 寄存器反馈
GAL	可编程	固定	用户定义

这些早期的 PLD 器件的一个共同特点是可以实现速度特性较好的逻辑功能,但其过于简单的结构也使它们只能实现规模较小的电路。

5. 复杂可编程逻辑器件 (Field Programmable Gate Array, FPGA)/现场可编程门阵列 (Complex Programmable Logic Device, CPLD)

FPGA/CPLD 是 20 世纪 80 年代中期, Altera 和 Xilinx 分别推出的类似于 PAL 结构的扩展型 CPLD 和与标准门阵列类似的 FPGA,它们都具有体系结构和逻辑单元灵活、集成度高以及适用范围宽等特点。这两种器件兼容了 PLD 和通用门阵列的优点,可实现较大