



面向 21 世纪 课 程 教 材
Textbook Series for 21st Century

P

entium

汇编语言程序设计

张长海 郭东伟 左万历 赵国相 编著



高等教育出版社

面向 21 世纪 课程教材

Textbook Series for 21st Century

Pentium 汇编语言程序设计

张长海 郭东伟 左万历 赵国相 编著

高等教育出版社

内容简介

本书以 Pentium 微处理器为主线,系统地介绍了汇编语言程序设计的基础知识、程序设计方法和应用技术。

本书由基础理论、编程工具、编程方法和实际应用 4 部分共 11 章组成,包括 Pentium 微处理器的基本体系结构;Pentium 微处理器的指令格式、寻址方式、指令系统、伪指令和汇编语言程序格式;汇编语言进行程序设计的基本方法,包括顺序、分支、循环等基本程序结构、编程方法和技巧;输入/输出、异常、中断程序设计、文件系统;在 Pentium 芯片支持下算术程序的设计方法,Pentium 系统程序设计方法等。

在浮点运算和系统程序编制方面的扩充是本书的特色。本书内容丰富、翔实,以由浅入深、循序渐进的方式展开内容适合具有一定程序设计基础的初学者学习汇编语言程序设计方法。本书可作为高等学校计算机科学与技术、通信工程、电气工程、自动化等专业“汇编语言程序设计”课程的教材,也可供自学者及从事计算机应用的工程技术人员学习和参考。

图书在版编目(CIP)数据

Pentium 汇编语言程序设计 / 张长海等编著. —北京:
高等教育出版社, 2005.12
ISBN 7-04-017813-3

I. P... II. 张... III. 汇编语言-程序设计-高等学校-教材 IV. TP313

中国版本图书馆 CIP 数据核字 (2005) 第 130938 号

策划编辑	倪文慧	责任编辑	赵 萍	封面设计	于文燕	责任绘图	杜晓丹
版式设计	胡志萍	责任校对	康晓燕	责任印制	孔 源		

出版发行 高等教育出版社
社 址 北京市西城区德外大街 4 号
邮政编码 100011
总 机 010-58581000

经 销 蓝色畅想图书发行有限公司
印 刷 化学工业出版社印刷厂

开 本 787×1092 1/16
印 张 20.25
字 数 450 000

购书热线 010-58581118
免费咨询 800-810-0598
网 址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>
网上订购 <http://www.landaco.com>
<http://www.landaco.com.cn>
畅想教育 <http://www.widedu.com>

版 次 2005 年 12 月第 1 版
印 次 2005 年 12 月第 1 次印刷
定 价 25.40 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号 17813-00

郑 重 声 明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》，其行为人将承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。为了维护市场秩序，保护读者的合法权益，避免读者误用盗版书造成不良后果，我社将配合行政执法部门和司法机关对违法犯罪的单位和个人给予严厉打击。社会各界人士如发现上述侵权行为，希望及时举报，本社将奖励举报有功人员。

反盗版举报电话：(010) 58581897/58581896/58581879

传 真：(010) 82086060

E - mail: dd@hep.com.cn

通信地址：北京市西城区德外大街 4 号

高等教育出版社打击盗版办公室

邮 编：100011

购书请拨打电话：(010)58581118

前 言

汇编语言是一种介于机器语言和高级语言之间的计算机编程语言，它既不像机器语言那样直接使用计算机所认识和理解的二进制代码，也不像高级语言那样独立于硬件之外直接面向用户。汇编语言是计算机提供给用户的最快而又最有效的语言，也是能够利用计算机所有硬件特性并能直接控制硬件的语言，利用汇编语言可以编写出在空间和时间上都高效的程序。在很多需要直接控制硬件的场合，更是非用汇编语言不可。

当前绝大部分微型机使用 Intel 体系结构的微处理器，这种体系结构的微处理器目前已经发展到 Pentium，因此 Pentium 汇编语言程序设计已经成为计算机科学与技术专业的一门重要课程。

目前，全国高等教育正处于教学改革的时期，新的教学思路、新的课程体系和教学内容正在形成。结合 21 世纪计算机科学与技术专业课程改革的基本思路，在多年教学实践的基础上，我们编写了《Pentium 汇编语言程序设计》，它是教育部《高等教育面向 21 世纪教学内容和课程体系改革计划》的研究成果之一。

本书以 Pentium 微处理器为基础，系统地介绍 Pentium 微处理器的编程结构、指令系统、汇编语言程序设计的基础知识、程序设计方法和应用技术。在浮点运算和系统程序编制方面的扩充是本书的特色。

全书内容共十一章。第一章介绍 Pentium 微处理器的结构及其发展，包括计算机系统组成、Intel 系列 CPU 发展简史、Pentium 微处理器结构、Pentium 寄存器结构。第二章讲述 Pentium 微处理器指令系统，包括 Pentium 微处理器指令格式、各种寻址方式、各种指令。第三章讲述宏汇编运行环境，包括 Pentium 汇编程序结构、数据段、堆栈段、代码段等的格式，段分组、简化段、条件汇编与重复汇编、汇编语言源程序上机过程、可执行程序格式。第四章讲述汇编语言程序设计方法，使用与高级语言类比的形式讲述顺序程序设计、分支程序设计、循环程序设计、循环嵌套等。整个叙述体现了结构化程序设计思想，强调程序设计风格。第五章讲述子程序和宏，包括带子程序的程序格式、变量分配、参数传递方式、子程序做参数、递归子程序、可重入子程序、宏、模块化程序设计方法和技术。第六章讲述输入/输出程序设计，包括 I/O 设备及其数据传送方式、I/O 端口、I/O 指令、I/O 程序设计等。第七章讲述异常和中断，包括异常和中断的概念、异常和中断处理程序设计、BIOS 中断程序设计、DOS 功能调用等。第八章讲述文件系统。第九章讲述浮点运算，包括 IEEE 浮点数标准、数字协处理器、浮点运算指令及其程序设计等。第十章讲述 Pentium 微处理器的保护模式，包括存储管理机制、任务保护机制、输入/输出保护机制、中断与异常、操作系统指令、模式切换等。第十一章介绍用于大型程序设计的高级功能和类似于高级语言的复杂数据类型，包括结构、记录、重复汇编、条件汇编、

模块化程序设计、汇编语言程序与高级语言程序连接等。

本书第二、三、四、五章由张长海编写；第六、八章和第七章的 7.1、7.2 节由左万历编写；第一章的 1.1、1.2 节和第九、十章由郭东伟编写；第一章的 1.3、1.4 节、第七章的 7.3、7.4 节和第十一章由赵国相编写。然后由郭东伟编辑整理，最后由张长海统稿并校订。

由于编者水平有限，书中难免有错误和不当之处，恳请读者和同行批评指正。

编 者

2005 年 8 月于吉林大学

目 录

第一章 Pentium 微处理器	1	2.4.3 BCD 码调整指令	45
1.1 计算机系统组成	1	2.4.4 逻辑运算指令	48
1.1.1 硬件	1	2.4.5 位处理指令	48
1.1.2 软件	2	2.4.6 控制转移指令	51
1.2 Intel 系列 CPU 简介	3	2.4.7 条件设置指令	57
1.2.1 Intel 系列 CPU 发展简史	3	2.4.8 串操作指令	58
1.2.2 Pentium 家族的其他成员	6	2.4.9 处理器控制指令	62
1.3 Pentium 微处理器的基本结构	6	本章小结	66
1.4 Pentium 寄存器	9	习题二	66
1.4.1 基本结构寄存器	9	第三章 Pentium 宏汇编	71
1.4.2 系统级寄存器	14	3.1 Pentium 汇编程序结构	71
1.4.3 调试寄存器	16	3.1.1 程序	71
1.4.4 模型专用寄存器	17	3.1.2 模块	72
1.4.5 浮点处理部件	18	3.1.3 段	72
本章小结	22	3.1.4 语句	74
习题一	22	3.2 数据定义——数据段	75
第二章 Pentium 微处理器指令系统	23	3.2.1 标识符	75
2.1 Pentium 汇编语言汇编指令格式	23	3.2.2 数	76
2.2 Pentium 微处理器内部指令格式	23	3.2.3 字符串	77
2.2.1 前缀	24	3.2.4 符号常量	77
2.2.2 操作码	25	3.2.5 变量及变量说明	78
2.2.3 寻址方式	26	3.2.6 表达式	79
2.2.4 位(偏)移量及立即数	29	3.2.7 数组	86
2.3 寻址方式	29	3.3 堆栈定义——栈段	87
2.3.1 数据的寻址方式	29	3.4 指令代码——代码段	87
2.3.2 转移地址的寻址方式	34	3.4.1 段寄存器初值	87
2.3.3 堆栈地址寻址	35	3.4.2 程序定位	89
2.4 指令系统	36	3.4.3 标号	90
2.4.1 数据传送指令	36	3.4.4 程序启动地址和结束地址	92
2.4.2 算术运算指令	41	3.4.5 处理器选择	92

3.5 段分组	93	5.3 参数传递	148
3.6 简化段	94	5.3.1 值参数与变量参数	148
3.6.1 存储模式	94	5.3.2 传送方式	149
3.6.2 段定义	95	5.3.3 子程序作参数	162
3.6.3 预定义符号	97	5.4 递归	163
3.6.4 两点说明	98	5.5 栈的使用技巧与子程序的限制	170
3.6.5 实例	98	5.6 可重入性	171
3.7 汇编语言程序上机过程	100	5.7 宏	173
3.7.1 用 EDIT 建立 .ASM 文件	101	5.7.1 宏定义和扩展	174
3.7.2 使用 MASM 产生 .OBJ 等文件	102	5.7.2 参数	175
3.7.3 用 LINK 程序产生 .EXE 文件	105	5.7.3 算子	176
3.8 可执行程序	107	5.7.4 宏嵌套	177
3.8.1 .COM 文件	107	5.7.5 涉及宏的伪指令	179
3.8.2 .EXE 文件	109	5.8 库	182
本章小结	111	5.8.1 子程序库	182
习题三	111	5.8.2 宏库	183
第四章 汇编语言程序设计方法	116	5.8.3 宏与子程序的区别	183
4.1 顺序程序设计	116	本章小结	184
4.2 分支程序设计	118	习题五	184
4.2.1 IF 语句	118	第六章 输入/输出程序设计	189
4.2.2 CASE 语句	119	6.1 I/O 寻址概述	189
4.3 循环程序设计	123	6.1.1 I/O 设备及其数据传送方式	189
4.3.1 WHILE 循环	124	6.1.2 I/O 接口和 I/O 端口地址	190
4.3.2 REPEAT_UNTIL 循环	127	6.2 I/O 指令	191
4.3.3 FOR 循环	129	6.2.1 寄存器 I/O 指令	191
4.3.4 循环嵌套	132	6.2.2 块 I/O 指令	192
4.3.5 循环结构的限制	138	6.3 简单 I/O 程序设计	192
本章小结	140	6.4 查询方式 I/O 程序	195
习题四	140	6.4.1 异步串行通信介绍	195
第五章 子程序和宏	142	6.4.2 异步串行通信接口	195
5.1 带子程序的程序	142	6.4.3 I/O 宏指令和端口定义	199
5.2 变量分配	145	6.4.4 查询方式的串行 I/O 程序	200
5.2.1 在子程序代码段内分配	146	本章小结	205
5.2.2 在数据段的公共数据区分配	146	习题六	205
5.2.3 在栈中分配	147	第七章 异常和中断	207

7.1 概述	207	习题八	245
7.1.1 异常和中断的概念	207	第九章 浮点运算	246
7.1.2 异常和中断的类型	207	9.1 数字协处理器和 IEEE 浮点数	246
7.1.3 向量号和中断向量表	208	9.1.1 IEEE 浮点标准	247
7.1.4 优先级	210	9.1.2 其他数据格式	248
7.2 异常和中断处理程序设计	210	9.2 数字协处理器编程初步	249
7.2.1 异常和中断处理程序的一般结构	210	9.2.1 寄存器结构	249
7.2.2 编写异常和中断处理程序	211	9.2.2 简单编程举例	249
7.2.3 用户自行安排中断程序处理程序	214	9.2.3 整型数操作	251
7.3 BIOS 中断程序设计	215	9.3 浮点运算状态	252
7.3.1 概述	215	9.4 浮点运算指令一览	254
7.3.2 利用 BIOS 中断控制键盘	216	本章小结	258
7.3.3 利用 BIOS 中断控制显示	221	习题九	258
7.3.4 利用 BIOS 中断进行磁盘读写	224	第十章 保护模式	259
7.4 DOS 功能调用	229	10.1 Pentium 指令系统的发展	259
7.4.1 键盘功能	229	10.2 保护模式简介	262
7.4.2 显示功能	231	10.3 存储管理机制	262
本章小结	231	10.4 保护机制	266
习题七	231	10.4.1 任务保护	267
第八章 文件系统	233	10.4.2 输入/输出指令保护	268
8.1 DOS 文件系统概述	233	10.5 中断与异常	268
8.2 文件句柄方式操作	235	10.6 操作系统指令	271
8.3 基本文件服务功能	236	10.7 工作模式与模式切换	275
8.3.1 建立文件	236	本章小结	277
8.3.2 打开文件	238	习题十	277
8.3.3 关闭文件	238	第十一章 汇编语言高级技术	278
8.3.4 读文件	238	11.1 结构	278
8.3.5 写文件	240	11.1.1 结构的定义	278
8.3.6 文件指针操作	240	11.1.2 结构变量的定义	279
8.4 文件管理功能	241	11.1.3 结构变量及其字段的访问	279
8.4.1 删除文件	241	11.2 记录	281
8.4.2 文件更名	241	11.2.1 记录的定义	281
8.4.3 取出/设置文件属性	242	11.2.2 记录变量的定义及初始化	282
8.4.4 文件查找	243	11.2.3 涉及记录的运算	282
本章小结	245	11.2.4 访问记录或字段	282

11.3 条件汇编与重复汇编	283
11.3.1 条件汇编	283
11.3.2 重复汇编	284
11.4 多模块程序设计	286
11.4.1 模块化程序设计	286
11.4.2 模块的连接	288
11.4.3 模块之间的参数传送	290
11.5 汇编语言与高级语言的连接	293
11.5.1 概述	293
11.5.2 C 语言程序与汇编语言	

程序连接时的系统规则	295
------------------	-----

11.5.3 连接方法	297
-------------------	-----

本章小结	299
------------	-----

附录	300
----------	-----

附录一 ACSII 字符集	300
---------------------	-----

附录二 键盘扫描码表	302
------------------	-----

附录三 BIOS 中断	303
-------------------	-----

附录四 DOS 中断 INT 21H	
功能调用	308

参考文献	314
------------	-----

第一章 Pentium 微处理器

1.1 计算机系统组成

计算机系统由硬件和软件组成。

硬件是执行具体功能的电气（或机械）设备元件，包括控制器、运算器、存储器、输入/输出设备和各种连接部件（电路板）以及机箱等。总之，凡是可以直接接触的物理设备都是硬件。

软件是控制计算机执行特定功能的程序和文档，程序是一个指令序列。软件是一种信息流，以一定的硬件设备为载体，但是它和硬件是完全分离的。虽然计算机的硬件有强大的功能，但是需要在软件的控制下才能有效地工作。

1.1.1 硬件

如图 1.1 所示，典型的微型计算机系统包括中央处理器（Central Processing Unit, CPU）、存储器（Memory）和输入/输出（I/O）子系统 3 个主要组成部分。它们之间通过系统总线进行连接。

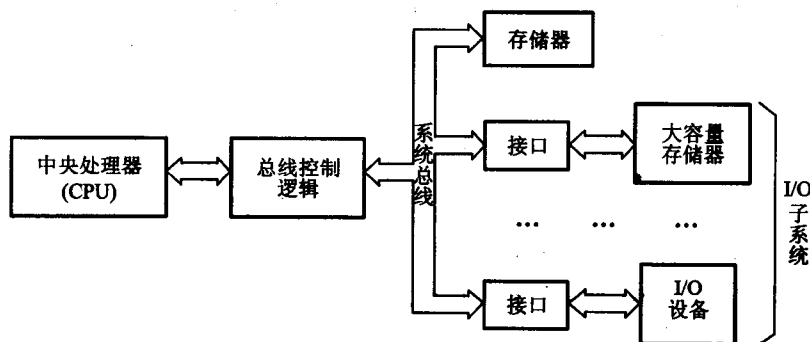


图 1.1 计算机硬件的基本组成

CPU 完成计算和控制功能。CPU 包括运算器和控制器两部分，运算器负责执行算术和逻辑运算，控制器负责控制指令的流程。运算器可以执行运算的二进制数的位数称为 CPU 的字长，Pentium 系列 CPU 字长为 32 位。

存储器是计算机的记忆部件。CPU 要执行的程序、存储的数据、执行的结果都存储在存储器中。存储器的存储单位是字节（byte），每一个字节由 8 个二进制位（bit）组成。从传统意义

上说,存储器分为内存和外存两种。内存是直接和 CPU 相联系的存储器,存储速度较快,但容量较小,价格昂贵,且掉电时信息会丢失,适于存放临时的信息。外存一般使用磁介质保存信息,容量大,价格低,但存储速度慢,适用于信息的长久保存。CPU 能够访问的内存容量是由 CPU 的地址总线的数目来决定的,Pentium 系统的 CPU 的地址总线是 32 位,因此可以存取 $2^{32}=4\text{ G}$ 个地址单元。

近年来,随着集成度的提高,在 CPU 芯片内部可以容纳一些速度更快的存储器,称为高速缓冲存储器 (Cache),其还可分为一级高速缓冲存储器和二级高速缓冲存储器。另外,还有一些更高容量的外部存储设备可以用来进行大容量的信息存储(如磁带和光盘等)以及一些便携性的存储设备(如软盘和优盘等)。外存也可以作为一种特定的 I/O 设备来对待。

I/O 子系统负责与外部世界进行通信,包括外部输入/输出设备以及用来和计算机相连的接口适配器(Adapter)等。常见的输入设备包括键盘、鼠标、扫描仪等,输出设备有显示器(CRT 显示器、液晶显示器和其他显示设备)、打印机、绘图仪、音箱等;还有用来在计算机之间进行通信的网络设备等。这些设备通过适配器或者特定接口(Interface)连接到计算机内部,如图形适配器(简称显卡)、声音适配器(简称声卡)、网络适配器(简称网卡)等。

通常输入/输出设备指显示终端、键盘输入、打印输出等外部设备;大容量存储器指可存储大量信息的外部存储器,如磁盘、磁带、光盘等;机器内部的存储器称为内存储器,简称内存。由于内存的容量有限,所以计算机用外存储器作为内存的后援设备,它的容量大,但存取信息的速度要比内存慢得多,所以除必要的系统程序外,一般程序(包括数据)存放在外存中,只有当程序运行时,才把它从外存传送到内存。

系统总线把 CPU、存储器和 I/O 适配器连接起来,用来传送各部分之间的信息。根据总线上传递的信息,可以将总线分为数据总线、地址总线和控制总线三类。微型计算机根据信息传递速度的不同,把总线分为内部总线和外部设备总线。

1.1.2 软件

如果说硬件是计算机的躯体,那么软件就是计算机的灵魂。如图 1.2 所示,计算机软件可以分成系统软件、应用软件和用户软件。

系统软件是管理和维护计算机系统的程序集合。系统软件的核心是操作系统,用来监督计算机的基本运行,完成管理外部设备、响应用户操作、加载程序等功能。操作系统一般由专门的软件厂商发布,典型的操作系统有 Windows、UNIX、Linux 和 DOS 等。其他的系统软件包括驱动程序、编译程序、数据库管理程序等。

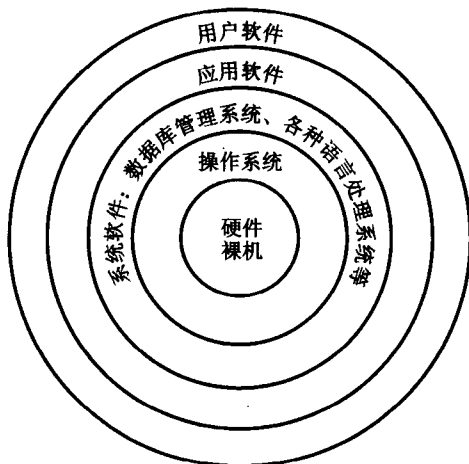


图 1.2 计算机软件系统

应用软件是由一些软件厂商或软件设计者发布的,用来完成一类特定功能,如进行文字编辑、图形处理、多媒体操作等。应用软件建立在操作系统的基础上,具有广泛性和多样性。用户可以根据自己的实际需要选择恰当的应用软件。

用户软件是由用户自行编制的各种程序。

应该指出的是,上面三类软件的界限很模糊。例如,很多操作系统都提供基本的应用软件(如字处理程序等),数据库等软件可以看作是应用软件,用户也可能开发出一些较大的、面向应用的软件(如管理软件等)。

1.2 Intel 系列 CPU 简介

将传统计算机中的运算器、控制器以及相关的内部总线集成在一块集成电路芯片上,该芯片被称为 CPU 或微处理器。由于 Intel 公司在微处理器发展中做出的重大贡献,微处理器的发展和 Intel 系列 CPU 的发展是息息相关的。

1.2.1 Intel 系列 CPU 发展简史

1971 年,Intel 公司开发出世界上第一块微处理器芯片 4004。它集成了 2 300 多个晶体管,使用 4 位总线,工作频率为 108kHz,可以作为计算器以及简单的工业控制使用。虽然它的功能有限,但是在微处理器的发展史上占据着开创性的、不可替代的地位。

1974 年,Intel 公司又推出新一代 8 位微处理器——8080。它集成了 6 000 多个晶体管,时钟频率为 2 MHz。8080 的出现,开创了使用微处理器构造微型机的历史。20 世纪 70 年代末期,相继出现了多种 8 位的微处理器,如 Z80、Motorola6502 等,以及各种型号的微型计算机,如 Apple II。

1978 年,8086 的出现标志着微处理器进入了 16 位时代。8086 集成了约 2.9 万个晶体管,时钟频率 5 MHz~10 MHz,寻址空间 1 MB。1979 年 Intel 又推出了 8086 的简化版——8088,8088 的时钟频率为 4.77 MHz,外部数据总线为 8 位,内部与 8086 几乎相同,而成本较 8086 低。

在推出 8086 的同时,Intel 还发布了一个数学协处理器芯片 8087,用来执行浮点运算及一些数学函数。8086 的指令集也被称为 x86 指令集,而且 Intel 公司后来推出的各代 CPU 都兼容原来的 x86 指令集。同一时代的其他公司(如 AMD、Cyrix 等)生产的 CPU 也和 x86 指令集兼容。

1981 年,计算机业界的蓝色巨人 IBM 公司意识到微型计算机市场的巨大潜能,开发了自己的微型机 IBM PC。从此之后,PC 机(个人电脑)的概念开始在全世界范围内流传开来。IBM PC 是一个完全公开的、标准的体系结构,因此吸引了很多公司和个人制作与其相兼容的微机及相关软件,推动了微机软硬件技术的标准化和普及化。IBM PC 选择了 Intel8088 和 Microsoft 的 MS-DOS,促进了这两个公司的发展壮大。

1982 年,Intel 发布 80286,该芯片比 8086 和 8088 都有了飞跃性的发展,在 CPU 内部含

有 13.4 万个晶体管, 时钟频率由最初的 6 MHz 逐步提高到 20 MHz, 数据总线为 16 位, 地址总线为 24 位, 可寻址空间 16 MB。更为重要的是 80286 提出了实模式和保护模式的概念, 从而可以在微型机上实现多任务并行处理。在 80286 之前, 还有一个 80186, 一般只用于工业控制等场合。

1985 年, Intel 推出了 80386DX, 它是 80x86 系列中的第一个 32 位微处理器。它使用了更高的制造工艺, 内部集成 27.5 万个晶体管, 时钟频率开始为 12.5 MHz, 之后达到 33 MHz。80386 的内部和外部数据总线都是 32 位, 地址总线也是 32 位, 可寻址空间高达 4 GB。除具有实模式和保护模式外, 80386 还增加了虚拟 8086 模式, 可以在多任务环境下兼容过去的 8086 程序。同时 Intel 还推出了与 80386 配套的浮点协处理器 80387。

1988 年推出的 80386SX 是市场定位在 80286 和 80386DX 之间的一种芯片, 80386SX 的外部数据总线和地址总线皆与 80286 相同, 分别是 16 位和 24 位, 寻址能力为 16 MB。1990 年推出的 80386SL 和 80386DL 都是低功耗、节能型芯片, 主要用于便携机和节能型台式机。80386SL 与 80386DL 的不同在于前者是基于 80386SX 的, 后者是基于 80386DX 的, 但两者皆增加了一种新的工作方式——系统管理方式 (SMM)。当进入系统管理方式后, CPU 自动降低运行速度, 控制显示屏和硬盘等其他部件暂停工作, 甚至停止运行, 进入“休眠”状态, 以达到节能的目的。

1989 年, 80486DX 芯片正式发布。它集成了 120 万个晶体管, 时钟频率从 25 MHz 逐步提高到 33 MHz、50 MHz。80486 首次将数学协处理器 80387 以及一个 8 KB 的高速缓冲存储器集成在一个芯片内, 这种集成极大地加快了 CPU 处理指令的速度。在 80486 中首次采用了 RISC 技术, 用来加速单一指令的处理。而且 80486 引入了时钟倍频技术, 可以在内部以两倍于外部时钟频率的速度运行。80486 芯片后来也出现了很多衍生型号, 如 80486SX、80486DX2、80486SL 等。

从 8086 到 80486, Intel 公司走过了一段漫长的岁月, 也取得了微处理器市场上的领先地位。在这段时间, 还有一些其他公司生产和 Intel 各系列相兼容的 CPU, 一般也使用 80486 等类似的称呼。Intel 公司曾经想阻止其他公司使用这种称呼, 但法院裁决数字不能作为商标使用。因此, 在 80486 之后, 就没有 586 之类的产品名称了。

1993 年, Intel 推出了一代全新的高性能处理机 Pentium。Pentium 这个词作为商标, 由拉丁文“五”(Pente)和化学元素的通用后缀 ium 组合而成, 可以理解其含义为第五代产品。中文一般翻译为“奔腾”。Pentium 仍然是 32 位内部总线, 芯片内部集成了 310 万个晶体管, 最初时钟频率为 60 MHz。相对于 80486 来说, 其指令系统功能扩充不多, 但由于在内部采用了一系列新技术, 使得实际执行速度远高于 80486。

1996 年, Intel 公司又推出了 Pentium 的升级产品 Pentium Pro (高能奔腾, 内部名 P6)。在 Pentium Pro 的内部集成了高达 550 万个的晶体管, 内部时钟频率为 133 MHz, 而处理速度几乎是 100 MHz 的 Pentium 的两倍。Pentium Pro 芯片的一级 Cache 为 8 KB 指令 Cache 和 8 KB 数据 Cache。在 Pentium Pro 的一个封装中除 Pentium Pro 芯片外还有一个 256 KB 的二级 Cache 芯

片,它与 CPU 之间使用高频宽的内部通信总线互连,工作在与处理器相同的频率上。Pentium Pro 的后续高端版本还提供了 512 KB 的二级 Cache。

1996 年底,使用经典 Pentium 作为基本框架,Intel 推出了改进版本 Pentium MMX (多能奔腾,内部名为 P55C)。Pentium MMX 最重大的改进在于增加了 MMX 指令集。MMX 技术是 Intel 发明的一项多媒体增强指令集技术,是为增强 Pentium CPU 在音像、图形和通信应用方面而采取的新技术。另外,Pentium MMX 将一级 Cache 扩充为两个 16 KB,可以提高应用程序性能的 10%。MMX 技术是具有 11 年历史的 Intel 的 x86 指令系统的首次重大改革。MMX 具有 57 条指令,使用单指令流、多数据流 (SIMD) 方式,可以在一条指令中同时对 2、4、8 个数据元素进行计算。由于很多音频、视频和图像处理方面涉及对多个小规模数据执行同样的操作(如将表示图像灰度的 1 字节进行加法),MMX 在这些领域就大有用武之地。Pentium MMX 内部使用 64 位寄存器运行 MMX 指令,但内部并没有增加新的寄存器,而是直接使用浮点协处理器的 80 位寄存器。因为这个缘故,当 MMX 指令与浮点运算指令混合使用的时候,性能会有所下降。

1997 年 5 月,Intel 推出了和 Pentium Pro 同级的,Pentium 系列第二代产品 Pentium II。Pentium II 是由 Pentium Pro 的修正版加上 MMX 指令集构成的。Pentium II 优化了段寄存器的写操作,增加了可重命名的段寄存器,增加了 MMX 指令。Pentium II 一级 Cache 容量扩充到 32 KB,芯片外的二级 Cache 容量高达 512 KB。Pentium II 使用 CMOS 制造工艺,集成了 750 万个晶体管。Pentium II 的外部总线频率为 66 MHz,主频分 233、266、300、333 MHz 4 种。这个速度是前所未有的,Pentium II 在商业上获得了很大成功。

1999 年 2 月,Intel 公司推出 Pentium III。使用和高档 Pentium II 相同的 Katmai 内核,采用 0.25 μm 工艺,系统总线频率为 100 MHz。1999 年 10 月,Intel 终于发布了使用新版内核 Coppermine 的新一代微处理器。其外部总线频率为 133 MHz,采用 0.18 μm 工艺,CPU 时钟主频率高达 933 MHz 以上。芯片内集成 2 810 万个晶体管,远超过原来 Katmai 处理器的九百万个。Coppermine 的工作电压也只有 1.1 V~1.65 V。Pentium III 内部集成了全速的 256 KB 二级 Cache,和 CPU 以相同频率运行。而且 Cache 与 CPU 的数据总线带宽也从 64 位扩展到 256 位。Pentium III 新增加了被称为“流式单指令多数据指令扩展 (Streaming SIMD Extension, SSE)”的指令集。使用 SSE 可以用一条指令完成 4 个 32 位浮点数的运算,更加适合大规模图像处理等应用。SSE 有 70 条指令,包括 50 条 SIMD 浮点运算指令、12 条新增多媒体指令和 8 条 Cache 控制指令。Pentium III 新配备 8 个 128 位内部寄存器,既可以用于 SIMD 浮点运算,也可以作为整数寄存器来负责多媒体指令的执行。

2000 年 11 月 Intel 新一代中央处理器 Pentium 4 面市,这是继 1995 年推出 Pentium Pro 后,Intel 另一个全新架构的 CPU。运行速度快是 Pentium 4 的最大优势和特点,其最低速度起点为 1.4 GHz,目前已经达到 2.8 GHz。在 Pentium 4 中采用了新的 400 MHz 总线。Pentium 4 2.8 GHz 处理器,制造工艺为 0.13 μm ,采用铝互连技术制造,晶体管数量达到了 5500 万个。

1965 年,摩尔 (G. Moore) 经统计发现,集成电路的集成度 (一般用内部晶体管数量表示),

每隔 18 个月到 24 个月翻一番。这是一条统计规律, 但经受住了时间的考验, 人们称之为摩尔定律。后来人们发现摩尔定律可以扩展到计算机硬件的很多领域, 如 CPU 主频、内存容量、磁盘容量等, 而且翻番的速度还有加快的趋势。摩尔定律说明了计算机技术发展的指数进展速度。经过计算可知, Intel 公司 CPU 集成度每 16 个月翻一番。

1.2.2 Pentium 家族的其他成员

从 Pentium II 开始, Intel 公司开始重视产品在高端和低端的占有率。

为争取低端用户, Intel 推出了 Pentium Celeron (赛扬) 芯片。将 Pentium II 的二级 Cache 和相关电路抽出, 封装成 Pentium II Celeron。由于 CPU 和内存的速度差距越来越大, 二级 Cache 非常重要, 取消 Cache 造成 Celeron 的性能和 Pentium II 相差很大。

为了挑战高端工作站和服务器, Intel 公司生产了基于 RISC 技术的 Xeon。Xeon 专为服务器设计了很多特有支持, 比如热敏传感器、检错纠错 (ECC)、功能冗余检查、系统管理总线等, 而且为执行大规模计算任务, 加大了二级 Cache 的容量, 提升 Cache 运行速度, 使之和 CPU 内核相同。它使用 36 位外部地址总线, 内存容量高达 64 GB, 满足了绝大多数应用所要求的数据吞吐量, 并使用多任务处理系统总线, 支持多达 8 个 CPU, 形成对称多处理机系统 (SMP)。总而言之, 上述措施使 x86 系列 CPU 在高端 CPU 中占据了一席之地。

2003 年, Intel 公司为满足移动办公用户, 推出了代号为 Centrino (迅驰) 的芯片。和以往的 CPU 不同, 在迅驰中将新的 Pentium M 处理器、Intel855 主板芯片组和无线网卡集成在一起, 可以充分满足用户低功耗、高速度和无线接入的需要。Pentium M 处理器是一种专为优化移动计算而设计的全新体系结构, 是兼顾高性能和低功耗的创新设计。Intel 汇集了以前体系结构中的优点并加上微操作融合技术 (Micro-Op Fusion)、高级指令预测 (Advanced Branch Prediction)、专用堆栈管理等创新设计, 同时采用了高达 1 MB~2 MB 的二级 Cache, 使频率为 1.6 GHz 的 Pentium M 在 Intel 内部评测时达到了和 2.4 GHz 的 P4 相当的性能。

1.3 Pentium 微处理器的基本结构

Pentium 微处理器的内部结构如图 1.3 所示, 它由 64 位总线接口部件、代码 Cache (高速缓冲存储器)、数据 Cache、转移目标缓冲器、控制 ROM 部件、控制部件、预取缓冲存储器、指令译码部件、整数运算部件、整数及浮点数寄存器组、浮点运算部件等功能部件组成。

1. 总线接口部件

Pentium 微处理器的总线接口部件包括: 地址收发器和驱动器、数据总线收发器、总线宽度控制、写缓冲、总线周期和总线控制、奇偶校验的生成和控制、Cache 控制。

总线接口部件负责控制外部控制总线、数据总线和地址总线。Pentium 微处理器芯片使用 32 位的地址总线和 64 位的数据总线与外部相连, 内部连接到各个 Cache 上。在取数据时, 总线接口使用成组传送方式, 减少和掩盖向 Cache 写数据时出现的等待时间。总线接口部件根据

各种操作的优先级, 协调数据之间的传送、指令的预取等操作, 并且提供写缓冲技术, 内部部件可以不必等待外部周期结束。

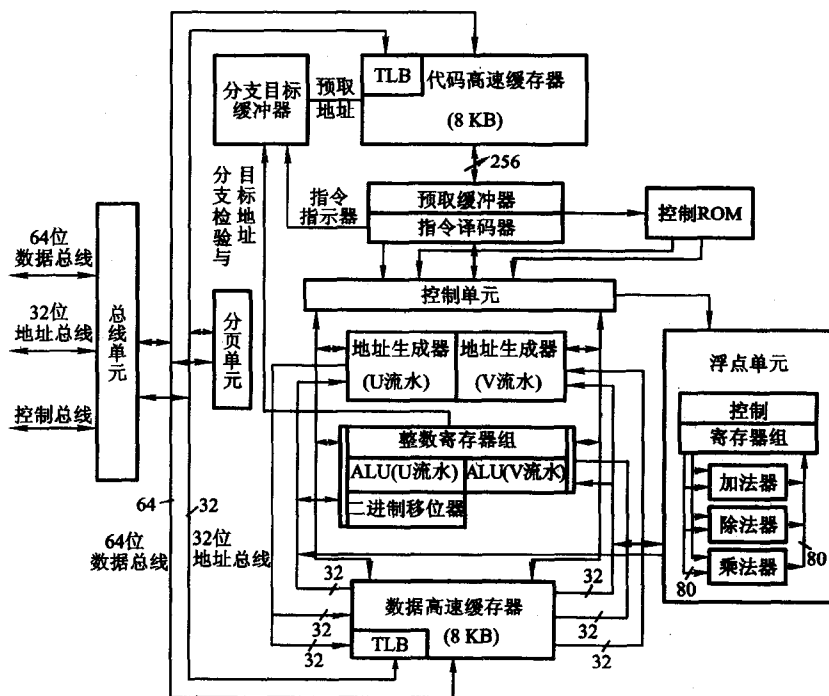


图 1.3 Pentium 微处理器的基本结构

Pentium 微处理器的总线接口部件提供 4 种外部数据总线规模, 可以使用 64、32、16 和 8 位宽的数据总线。总线接口部件还提供多总线系统的总线控制和仲裁功能。

2. 预取缓冲部件

Pentium 微处理器的预取缓冲部件包括指令预取和指令译码两个子功能部件。当总线部件不执行其他总线周期时, 预取缓冲部件执行一个取指令周期, 预取的 32 个字节的指令序列送到预取缓冲部件和 Cache 部件。当指令译码模块需要指令时, 指令从预取缓冲部件传送到指令译码部件。Pentium 微处理器总是提前把指令从指令 Cache 预取到预取缓冲部件, 很少出现微处理器等待指令预取的现象。

预取缓冲部件的总线优先权最低, 不会影响其他总线周期。访问的指令地址不会超越代码段范围, 也不会去访问在存储器中不存在的页。

3. 整数流水线

Pentium 微处理器的整数流水线由预取 (PF)、首次译码 (D1)、二次译码 (D2)、执行 (EX) 和写回 (WB) 5 个操作步骤组成。