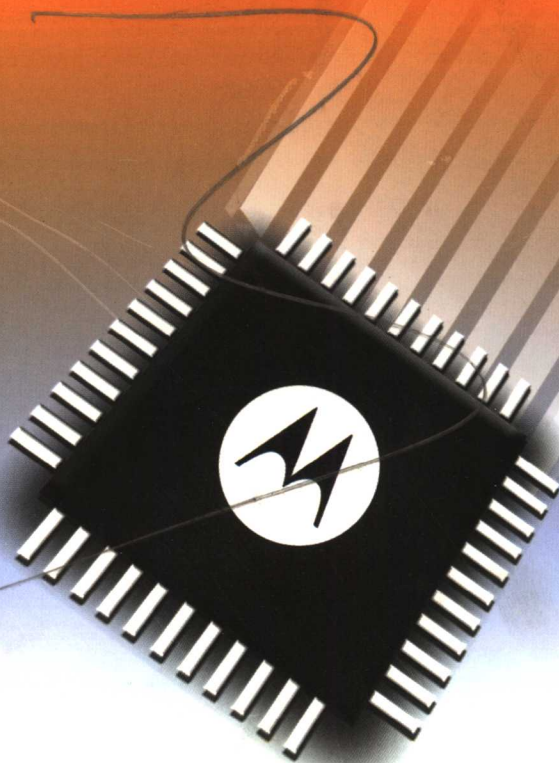


Motorola 24 位 DSP

原理与应用基础



周浩敏 编著



北京航空航天大学出版社
<http://www.buaapress.com.cn>



TP332
65D

Motorola 24 位 DSP

原理与应用基础

周浩敏 编著

北京航空航天大学出版社

<http://www.buaapress.com.cn>

内 容 简 介

DSP 是目前电子工业技术领域增长最迅速的产品之一, Motorola 是全球生产 DSP 的著名公司之一。本书主要针对 DSP56311 这一 24 位通用型 DSP 芯片, 比较系统地介绍了芯片 DSP56311 软、硬件的基本技术, 提供了相应的开发工具——评估板 DSP56311EVM 的开发资料, 并且结合开发实践, 介绍了它在有关测控系统中的应用实例, 所提供的这些实例, 无论是硬件还是应用程序, 都是经过验证的。同时, 书中所附的光盘中不仅有软件调试器和仿真器, 而且还有极其丰富的软、硬件及相关器件的技术文件和编程参考资料, 希望这本书对从事 DSP 应用开发的读者有所帮助。

本书可作为研究生、本专科生(根据需要适当选用内容)的教材, 也可供不同领域内从事信号处理技术的科研和工程技术人员参考。

图书在版编目(CIP)数据

Motorola 24 位 DSP 原理与应用基础/周浩敏编著.

北京: 北京航空航天大学出版社, 2004. 4

ISBN 7-81077-429-8

I. ... II. 周... III. 数字信号—信号处理—芯片
IV. TN911.72

中国版本图书馆 CIP 数据核字(2003)第 120740 号

Motorola 24 位 DSP 原理与应用基础

周浩敏 编著

责任编辑 朱伟锋

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话: (010)82317024 传真: (010)82328026

<http://www.buaapress.com.cn> E-mail: bhp@263.net

涿州市新华印刷有限公司印装 各地书店经销

*

开本: 787×1092 1/16 印张: 28.5 字数: 730 千字

2004 年 4 月第 1 版 2004 年 4 月第 1 次印刷 印数: 4 000 册

ISBN 7-81077-429-8 定价: 49.00 元(含光盘)

前 言

数字信号处理器 DSP(Digital Signal Processor)从某种意义上可以认为是一种增强型微处理器。与通用 PC 机和微处理器相比,DSP 在价格和处理速度方面有明显优势,特别适用于数字滤波、语音、视频、图像处理、通信以及高速实时测控系统中。DSP 是目前电子工业领域增长最迅速的产品之一,市场调查公司(Forward Concepts)最近发表的一份有关 DSP 的报告中指出:今后,所有交付的微处理器都将具有 DSP 处理的能力,DSP 目前已经成为整个半导体工业的驱动力。DSP 产品将向着高性能、低功耗、加强融合和拓展多种应用的趋势发展,DSP 芯片必将越来越多地渗透到各种电子产品中,成为许多电子产品的技术核心。

DSP 的类型品种很多,一般有通用 DSP、定制 DSP 和专用 DSP 之分,根据能否进行编程,又分为可编程和非可编程两类。非可编程 DSP 采用了功能专用 IC(ASIC 和 FASIC,Functional Application Specific IC)技术,市场规模有可能超过可编程 DSP。但目前,可编程 DSP 的应用仍相当广泛,TI, Motorola, Agere(原来的 Lucent,即朗讯),Analog Device 等著名公司占据了全球的大部分市场。2001 年 11 月, Motorola 公司捐赠给我校一批 24 位的 DSP 评估板(DSP56311EVM)及其配套开发工具,并相应成立了北航-摩托罗拉单片机与 DSP 实验中心,在这个基础上,陆续开展了相应的应用研究和开发工作。

许多从事信息技术应用和研究的科技人员和高校本科生、研究生以及教师对 DSP 技术和产品的研制、学习、教学及开发应用有强烈的兴趣和要求,但国内针对 Motorola DSP 方面的技术资料、系统介绍和具有应用开发指导的教材或参考书,尤其是中文参考书相当缺乏,为此编写了这一本书。本书主要针对 DSP56311 这一 24 位通用型 DSP 芯片,比较系统地介绍了芯片 DSP56311 软、硬件的基本技术,提供了掌握相应的开发工具——评估板 DSP56311EVM 所需的开发资料,并且结合我们自己的开发实践,介绍了其在测控系统中的应用实例。所提供的这些实例,无论是硬件和应用程序,都是经过验证的。希望这本书对读者有所帮助。

第 1 章对 Motorola 典型 DSP 产品的性能和应用作了简介。

第 2 章介绍了 DSP56311 总体基本结构,以及 DSP56311 的 DSP56300 内核工作过程与工作状态。

第 3 章则对内核的硬件基本结构:数据算术逻辑单元 ALU,地址产生单元 AGU,程序控制单元 PCU,锁相环(PLL)和时钟发生器的结构、编程中的寄存器配置进行了全面描述。

第 4 章对 Motorola DSP 中较有特色的 JTAG 测试访问端口(TAP)与片内仿

真(OnCE)模块进行了比较深入的讨论。

第5章全面介绍了存储器的结构和使用,包括内部、外部的程序和数据存储器,同时还介绍了指令高速缓存的有关情况。

第6章则专门讨论了DMA的存取技术。

第7章重点论述了外围器件(包括主机接口 HI08、增强型同步串行接口 ESSI、串行通信接口 SCI、三定时器模块)及其编程技术。

第8章中专门介绍了 Motorola DSP 所用的汇编语言指令集及其使用指南。

第9章介绍了增强型滤波器协处理器(EFCOP)在 FIR, IIR 以及自适应滤波器设计中的应用。

第10章介绍了 DSP56300 的套装开发工具,特别是评估板 DSP456311 EVM 的系统原理、结构和开发使用的技术问题,同时还介绍了几个在测控系统中的应用实例。

最后,本书所附的光盘里面直接引用了 Motorola 公司大量丰富的 DSP 技术资料,对于 DSP 编程有极大的参考价值。

本书直接引用了刘惠鹏、牛烨、彭靖、糜国美等所开发的程序,李雪莹、李海娟参加了部分初稿的编写工作,牛烨完成了大部分书稿电子文档的录入工作,在此表示感谢。

承蒙马广云老师在百忙之中,对全书进行了审阅,提出了许多宝贵的意见和建议,对此深表谢意!

我校原自动化学院副院长、现研究生院培养处处长申功璋教授对这方面的工作自始至终都给予了特别的支持。本书所引用的技术资料,全部来自 Motorola 公司所提供的原版资料,从 Motorola 公司捐赠我校 DSP 开始,直至现在,始终得到 Motorola 亚太区总部的金功九先生的关心和支持,这里,一并表示衷心的感谢!

目 录

第 1 章 DSP 概述

1.1 引 言	1
1.2 Motorola 典型产品简介	4
1.3 DSP56300 处理器简介	4
1.3.1 DSP56300 的主要特点	5
1.3.2 以 DSP56300 为内核的系列产品	5
1.3.3 本书中约定表示方法	11

第 2 章 DSP56311 总体概要

2.1 DSP56311 总体基本结构	13
2.2 DSP56300 内核的工作过程与工作状态	16
2.2.1 内核工作过程	16
2.2.2 内核的工作状态	17
2.2.3 中断处理中的若干问题	17
2.2.4 复位处理状态	23

第 3 章 芯片内核的硬件结构

3.1 数据算术逻辑单元 ALU	25
3.1.1 数据 ALU 的功能模块	25
3.1.2 数据 ALU 的运算与数的舍入规则	28
3.1.3 16 位运算模式	35
3.1.3.1 16 位运算模式中的数据传送	35
3.1.3.2 16 位运算	37
3.1.4 流水线竞争	38
3.2 地址产生单元 AGU	39
3.2.1 AGU 的结构	40
3.2.2 16 位兼容模式	41
3.2.3 程序设计模型	42
3.2.4 寻址方式	43
3.2.5 修正地址的运算类型	46
3.3 程序控制单元 PCU	48
3.3.1 概 述	48
3.3.2 PCU 硬件结构	49

3.3.3 指令流水线·····	50
3.3.4 PCU 程序设计模型 ·····	52
3.3.4.1 配置和状态寄存器·····	52
3.3.4.2 堆栈和堆栈扩展·····	62
3.3.4.3 系统堆栈配置和工作寄存器·····	63
3.3.4.4 程序、循环和异常现象等处理的控制 ·····	66
3.4 锁相环(PLL)和时钟发生器·····	67
3.4.1 PLL 模块 ·····	68
3.4.1.1 预分频器·····	68
3.4.1.2 鉴相器和电荷泵环路滤波器·····	68
3.4.1.3 压控振荡器·····	68
3.4.1.4 时钟发生器·····	69
3.4.2 PLL 程序设计模型 ·····	70

第 4 章 JTAG 测试访问端口与片内仿真模块

4.1 JTAG 测试访问端口·····	74
4.1.1 端口的功能和内部结构·····	74
4.1.2 JTAG 指令·····	77
4.1.3 对 DSP56300 JTAG 的限制·····	79
4.2 片内仿真(OnCE)模块 ·····	79
4.2.1 OnCE 控制器·····	80
4.2.1.1 OnCE 命令寄存器 OCR ·····	81
4.2.1.2 OnCE 解码器 ODEC ·····	82
4.2.1.3 OnCE 状态和控制寄存器 OSCR ·····	82
4.2.2 OnCE 存储器断点逻辑·····	83
4.2.3 OnCE 对高速缓存(Cache)的支持 ·····	86
4.2.4 进入调试模式的方法·····	88
4.2.5 跟踪缓冲器·····	89
4.2.6 串行握手协议·····	91
4.2.7 目标系统一侧系统的调试要求·····	91
4.2.8 使用 OnCE 举例 ·····	92
4.2.9 JTAG-OnCE 之间相互作用举例·····	95
4.2.10 地址跟踪模式 ·····	97

第 5 章 存储器

5.1 概 述·····	98
5.2 片内存储器·····	99
5.2.1 程序存储器·····	99
5.2.2 程序存储器的转换模式 ·····	100

5.2.3 X 和 Y 数据存储器	101
5.2.4 16 位兼容模式结构	104
5.3 外部存储器接口(端口 A)	105
5.3.1 外部存储器接口信号	105
5.3.2 端口 A 的工作	108
5.3.2.1 外部存储器寻址	108
5.3.2.2 对静态随机存储器 SRAM 的支持	108
5.3.2.3 对动态随机存储器 DRAM 的支持	109
5.3.3 不用端口 A	111
5.3.4 总线的握手和判决	111
5.3.5 总线判决信号	111
5.3.5.1 判决协议	112
5.3.5.2 判决方案	113
5.3.5.3 总线判决示例	113
5.4 端口 A 的控制	114
5.4.1 地址属性寄存器(AAR)	114
5.4.2 总线控制寄存器(BCR)	117
5.4.3 DRAM 控制寄存器(BCR)	118
5.5 指令 Cache	120
5.5.1 指令 Cache 的结构	120
5.5.2 Cache 程序设计模块	122
5.5.2.1 Cache 的操作	122
5.5.2.2 硬件复位后的默认模式	124
5.5.3 锁定 Cache	124
5.5.4 解除对 Cache 的锁定	124
5.5.5 清除 Cache	125
5.5.6 数据由/到指令 Cache 的传送	125
5.5.7 实时应用中指令 Cache 的使用	126
5.5.8 指令 Cache 操作的调试	126

第 6 章 DMA 控制器

6.1 概 述	128
6.2 DMA 工作过程	130
6.2.1 DMA 概述	130
6.2.2 定时(内核时钟周期)	131
6.3 通道的优先级	132
6.3.1 两个 DMA 通道间的优先级	132
6.3.2 DMA 通道与内核间的优先级	132
6.4 DMA 对总线接口单元(BIU)的专门用途	133

6.5 DMA 控制器的编程模型	134
6.5.1 DMA 源地址寄存器	134
6.5.2 DMA 目标地址寄存器	134
6.5.3 DMA 偏移量寄存器	135
6.5.4 DMA 计数器	135
6.5.4.1 DMA 计数器模式 A - 单计数器	135
6.5.4.2 DMA 计数器模式 B - 双计数器	136
6.5.4.3 DMA 计数器模式 C,D 和 E - 三计数器	136
6.5.5 DMA 控制寄存器(DCR)	138
6.5.6 DMA 状态寄存器(DSTR)	143
6.6 应用 DMA 的注意事项	144

第 7 章 外围器件及其编程技术

7.1 外围器件的编程	146
7.1.1 外围器件初始化与控制、状态寄存器的一般操作	146
7.1.2 数据传送的方法	147
7.1.3 通用输入/输出(GPIO)	149
7.2 主机接口(HI08)	152
7.2.1 HI08 概述	152
7.2.2 工作过程	154
7.2.3 使用 HI08 的起动的	159
7.2.4 DSP 内核的程序设计模型	159
7.2.5 主机的程序设计模型	167
7.3 增强型同步串行接口(ESSI)	174
7.3.1 ESSI 相对 SSI 的“增强”	175
7.3.2 ESSI 数据和控制信号	175
7.3.3 ESSI 的基本操作	178
7.3.4 三种工作模式:标准(常规)、网络和请求服务模式	180
7.3.5 ESSI 程序设计模型	183
7.3.6 GPIO 信号和寄存器	199
7.4 串行通信接口(SCI)	201
7.4.1 工作模式	201
7.4.2 I/O 信号	203
7.4.3 复位之后的 SCI	203
7.4.4 SCI 的初始化	205
7.4.5 异常现象	207
7.4.6 SCI 程序设计模型	207
7.4.7 GPIO 信号和寄存器	217
7.5 三定时器模块	218

7.5.1 概 述	218
7.5.2 定时器的作用	220
7.5.3 定时器的作用模式	221
7.5.4 三定时器模块的程序设计模型	233
 第 8 章 指令集及其使用指南	
8.1 指令格式和语法	240
8.1.1 汇编语言与指令的一般格式	240
8.1.2 常用伪指令	241
8.1.3 DSP56300 内核指令的表示说明	242
8.2 操作数的长度	243
8.2.1 数据 ALU 寄存器的存储宽度	244
8.2.2 AGU 寄存器	245
8.2.3 程序控制寄存器	245
8.2.4 存储器中的数据结构	246
8.3 指令中的标记、标识说明	246
8.3.1 指令的标记说明	246
8.3.2 条件码寄存器的说明	250
8.4 DSP56300 内核指令集	251
8.4.1 算术类指令	251
8.4.1.1 绝对值指令 ABS	253
8.4.1.2 加法指令	253
8.4.1.3 算术累加器左移指令 ASL	254
8.4.1.4 算术累加器右移指令 ASR	255
8.4.1.5 累加器清 0 指令 CLR	256
8.4.1.6 比较指令 CMP、CMPM 和 CMPU	257
8.4.1.7 减 1 指令 DEC	258
8.4.1.8 迭代除法指令 DIV	258
8.4.1.9 双精度带右移的乘-加指令 DMAC	260
8.4.1.10 增 1 指令 INC	260
8.4.1.11 乘-累加类指令 MAC, MACI, MAC(su,uu), MACR 以及 MACRI	261
8.4.1.12 求最大值的传送指令 MAX, MAXM	263
8.4.1.13 乘法类指令 MPY, MPY(su,uu), MPYI, MPYR 以及 MPYRI	264
8.4.1.14 累加器求反指令 NEG	266
8.4.1.15 累加器规格化指令 NORM 和 NORMF	266
8.4.1.16 累加器舍入处理指令 RND	267
8.4.1.17 减法类指令 SBC, SUB, SUBL 和 SUBR	268
8.4.1.18 有条件的传送指令 Tcc	270
8.4.1.19 数据 ALU 寄存器的传送指令 TFR	271

8.4.1.20	测试累加器指令 TST	271
8.4.2	逻辑指令	272
8.4.2.1	逻辑与指令 AND(以及 AND(imm.))和 ANDI	273
8.4.2.2	对前导位计数的指令 CLB	274
8.4.2.3	逻辑异或指令 EOR(EOR(imm.))	275
8.4.2.4	抽取位段指令 EXTRACT(EXTRACT(imm.))和 EXTRACTU (EXTRACTU(imm.))	276
8.4.2.5	插入位段指令 INSERT(INSERT(imm.))	278
8.4.2.6	逻辑左移指令 LSL(LSL(mb.),LSL(mb.,imm.))	279
8.4.2.7	逻辑右移指令 LSR(LSR(mb.),LSR(mb.,imm.))	280
8.4.2.8	合并两个“半字”的指令 MERGE	280
8.4.2.9	逻辑非指令 NOT	281
8.4.2.10	逻辑或指令 OR(OR(imm.))和 ORI	282
8.4.2.11	循环移位指令 ROL(循环左移)和 ROR(循环右移)	283
8.4.3	位处理指令	283
8.4.4	循环指令	287
8.4.4.1	有条件地退出当前的 DO 循环指令 BRKcc	287
8.4.4.2	硬件循环开始指令 DO	287
8.4.4.3	无限循环开始指令 DO FOREVER	290
8.4.4.4	相对 PC 的硬件循环开始指令	291
8.4.4.5	相对 PC 的无限循环开始指令 DOR FOREVER	292
8.4.4.6	结束当前 DO 循环指令 ENDDO	292
8.4.5	传送类指令	293
8.4.5.1	装载相对 PC 地址的指令 LRA	294
8.4.5.2	加载被更新地址的指令	294
8.4.5.3	传送(MOVE)类指令	295
8.4.5.4	并行数据传送指令	295
8.4.5.5	寄存器-寄存器的数据传送指令 R 与地址寄存器更新指令 U	296
8.4.5.6	存储器数据传送指令(X:Y:L,X:Y:)	297
8.4.5.7	存储器与寄存器间的数据传送指令(X:R和R:Y)	301
8.4.5.8	传送控制寄存器(MOVEC)与程序存储器的指令(MOVM)	303
8.4.5.9	传送外围器件数据指令(MOVEP)	305
8.4.6	程序控制指令	306
8.4.6.1	转移类指令	307
8.4.6.2	条件执行指令(IFcc和IFcc.U)	310
8.4.6.3	非法指令中断指令 ILLEGAL	310
8.4.6.4	跳转类指令(Jcc,JCLR,JMP,JScC,JCLR,JSET,JSR,JSET)	311
8.4.6.5	空(无)操作指令 NOP	314
8.4.6.6	重复下一条指令的指令 REP	315

8.4.6.7 复位片内外围器件指令 RESET	316
8.4.6.8 从中断返回指令 RTI	316
8.4.6.9 从子例程返回指令 RTS	316
8.4.6.10 停止指令处理的指令 STOP	316
8.4.6.11 软件中断指令 (TRAP, TRAPcc)	317
8.4.6.12 等待中断或 DMA 请求指令 WAIT	317
8.4.7 指令 Cache 控制指令	317

第9章 增强型滤波器协处理器

9.1 特 点	320
9.2 EFCOP 的结构原理概述	321
9.2.1 PMB 接口	321
9.2.2 EFCOP 存储体	323
9.2.3 滤波器的乘法器和累加器 (FMAC)	324
9.3 EFCOP 程序设计模型	325
9.3.1 滤波器数据输入寄存器 (FDIR)	325
9.3.2 滤波器数据输出寄存器 (FDOR)	325
9.3.3 滤波器 K 常数输入寄存器 (FKIR)	326
9.3.4 滤波器计数 (FCNT) 寄存器	326
9.3.5 EFCOP 控制状态寄存器 (FCSR)	326
9.3.6 EFCOP ALU 控制寄存器 (FACR)	329
9.3.7 EFCOP 数据基地址 (FDBA)	330
9.3.8 EFCOP 系数基地址 (FCBA)	330
9.3.9 抽取/通道计数寄存器 (FDCH)	331
9.3.10 EFCOP 中断向量	331
9.4 EFCOP 编程	332
9.5 EFCOP 使用概要	333
9.5.1 FIR 滤波器	333
9.5.1.1 实数模式	334
9.5.1.2 复数模式	335
9.5.1.3 实数、虚数交替的复数模式	335
9.5.1.4 幅值模式	335
9.5.2 IIR 滤波器	336
9.6 数据传送	337
9.7 不同模式下的应用举例	338
9.7.1 实数 FIR 滤波器 (模式 0)	338
9.7.1.1 DMA 输入/DMA 输出	338
9.7.1.2 DMA 输入/查询输出	342
9.7.1.3 DMA 输入/中断输出	344

9.7.2 用 M 抽选的实数 FIR 滤波器	346
9.7.3 自适应 FIR 滤波器	347
9.7.3.1 用查询实现自适应 FIR 滤波器	347
9.7.3.2 用 DMA 输入和中断输出实现自适应 FIR 滤波器	348
9.7.3.3 适时更新的 FIR 滤波器	348
9.8 例 9.1~9.4 中 4 个例题的验证数据	352
9.8.1 输入序列(input. asm)	352
9.8.2 滤波器系数(coefs. asm)	352
9.8.3 例题 9.1~9.4 中的输出序列	353
9.8.4 例题 9.4 中所期望的信号	353
9.8.5 例题 9.4 中的输出序列	354

第 10 章 DSP56300 系列的开发环境

10.1 套装 DSP 开发工具(Suite56)	355
10.1.1 应用开发系统(ADS)	355
10.1.2 编译器	356
10.1.3 汇编器	357
10.1.4 连接器	357
10.1.5 仿真器	358
10.2 调试器	360
10.2.1 进入命令窗口	361
10.2.2 图形界面(GUI)调试器	361
10.2.2.1 复位系统	362
10.2.2.2 设置和清除路径	362
10.2.2.3 加载目标文件	363
10.2.2.4 建立显示环境	366
10.2.2.5 建立、使用和修改监视列表	366
10.2.2.6 设置和清除软件断点	368
10.2.2.7 设置和清除硬件断点	370
10.2.2.8 断点使用的表达式	372
10.2.2.9 控制指令执行	375
10.2.2.10 存储器和寄存器的管理	380
10.2.2.11 输入输出文件	385
10.2.2.12 调试器和器件的配置	389
10.2.2.13 显示的信息说明	393
10.2.2.14 宏和记录文件	397
10.2.2.15 调试 C 源代码	398
10.3 评估板 DSP56311EVM	401
10.3.1 DSP56311EVM 的总体结构	401

10.3.2 DSP56311EVM 的硬件技术.....	405
10.3.2.1 存储器.....	405
10.3.2.2 模式选择器.....	408
10.3.3 音频编码解码器.....	409
10.3.4 命令转换器.....	411
10.3.5 板外接口.....	413
10.4 DSP56311 在测控技术中的应用实例	416
10.4.1 硅谐振压力微传感器闭环系统中的数据采集.....	416
10.4.2 基于蓝牙技术的 Smart(智能)传感器中的 DSP 编程	418
10.4.3 语音信号采集存储.....	428
10.4.4 串行通信.....	433
10.4.5 基于 Motorola DSP56311 的模型汽车控制实验	436
参考文献.....	442

第 1 章 DSP 概述

DSP 是 Digital Signal Processor 三个英文单词的字头,一般称为数字信号处理器,有时也指 Digital Signal Processing(数字信号处理),本书仅指前者。由于 DSP 具有强大的信号处理能力,是目前增长最迅速的电子产品之一,据认为:十年内,它有可能成为最大的半导体行业。所以对于从事与信息技术相关工作的人来说,学习和掌握 DSP 技术基础并熟悉它的应用是非常必要的。

1.1 引言

DSP 之所以得到广泛应用,主要是由于这样一个微型单芯片结构具有高速运算能力,特别适用于信号的实时处理。典型的信号处理包括:滤波,卷积,相关,放大,调理与变换。

上述处理,一般都涉及大量的数学运算,特别是大量数据的乘、加法计算,可以用模拟技术,也可以用数字技术来实现,并各有特点。最常见的信号处理是滤波,图 1.1 所示为一有源模拟低通滤波器对某传感器带噪声信号的滤波处理情况。

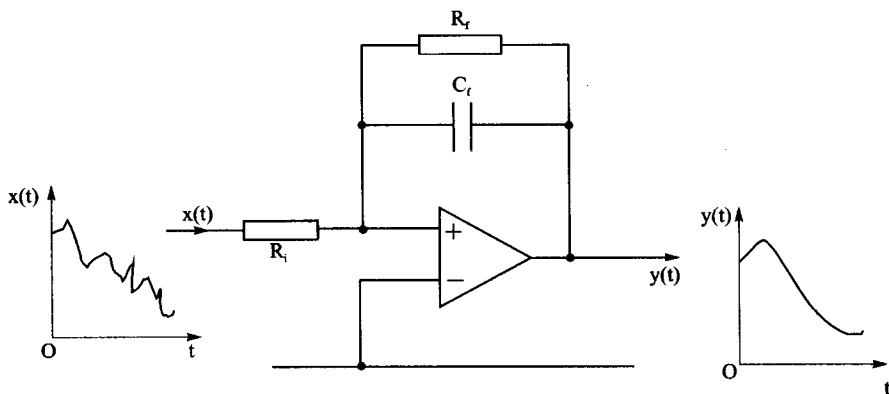


图 1.1 模拟信号处理

由图 1.1 可见,某系统输入模拟电压信号 $x(t)$,来自于传感器,一般附加有高频噪声,通过一有源模拟低通滤波器滤波后,获得系统执行器所要求的电压信号 $y(t)$ 。下面来分析这一模拟滤波过程。根据电路基本定律,有:

$$C_f \frac{dy(t)}{dt} + \frac{y(t)}{R_f} = x(t) \frac{1}{R_i} \quad (1.1)$$

式(1.1)的拉氏变换为

$$C_f s Y(s) + Y(s) \frac{1}{R_f} = X(s) \frac{1}{R_i} \quad (1.2)$$

该滤波器的传递函数 $H(s)$ 为

$$H(s) = \frac{Y(s)}{X(s)} = \frac{R_f}{R_i} \frac{1}{1 + sR_fC_f} \quad (1.3)$$

由式(1.3)可得滤波器的频率响应 $H(j\Omega)$

$$H(j\Omega) = \frac{R_f}{R_i} \left(\frac{1}{1 + j\Omega R_f C_f} \right) \quad (1.4)$$

式(1.4)也可由对式(1.1)直接进行傅立叶变换得出。由式(1.4)画出滤波器的幅频特性如图 1.2(b)所示。图中的频率轴,角频率 Ω 改用频率 f 表示, f_c 为截止频率。

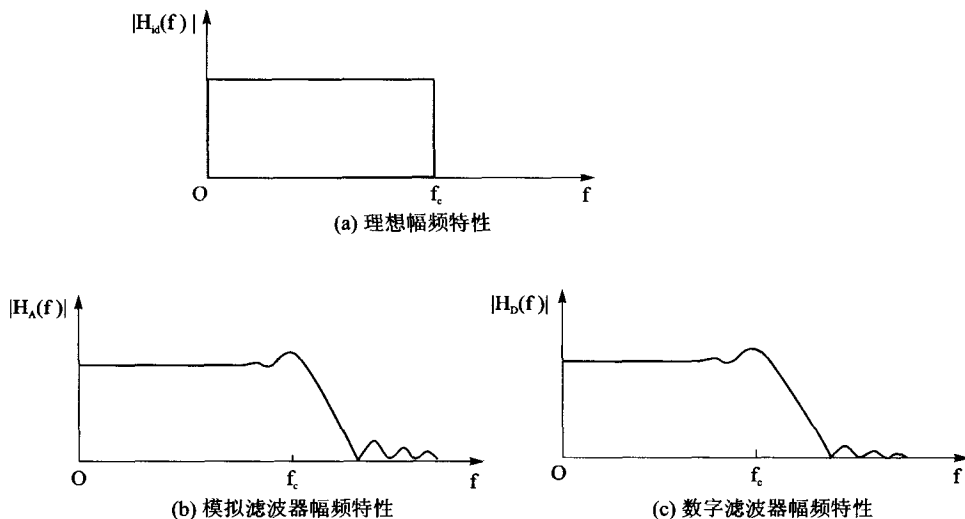


图 1.2 滤波器的各种幅频特性

显然,当图 1.1 中的 $x(t)$ 经过具有图 1.2(b) 所示的幅频特性的有源滤波器的处理,高频噪声被抑制,传感器的低频有效信号顺利通过,得到作用于系统执行器较为干净的信号 $y(t)$,这是模拟滤波的过程。但当因温度变化、器件老化、电源的波动以及器件精度等因素而影响滤波效果时,如果想通过改变电路器件参数,来调整、校正模拟滤波器特性是非常困难的。若应用 DSP 来实现与上述模拟滤波等效的数字滤波则要灵活得多。数字滤波器的幅频特性如图 1.2(c) 所示,实际上,这是对模拟滤波器幅频特性的模仿。

如果待处理的仍然是模拟信号,即系统的输入输出均为模拟信号,数字滤波器应该包括 A/D, DSP, D/A 三个部分,若输入为频带无限信号,根据抽样定理,在 A/D 前还需要设置抗混叠滤波器,图 1.3 是由 DSP 实现数字滤波的原理框图。

如图 1.3 所示,输入的模拟信号通过 A/D 变换为数字信号,送入 DSP 进行数字滤波处理。这种滤波与上述模拟滤波不同,不用硬件,而是通过滤波算法的软件编程来实现。这里是采用有限冲激响应(FIR)数字滤波,DSP 的输出通过 D/A 变换为模拟滤波的幅频特性,实现模拟信号输入—数字滤波—模拟信号输出的系统。许多情况下,数字滤波能完成的处理,模拟技术也一样能实现,但像自适应滤波器,采用模拟的方法极其困难,即便实现,也无实用价值。

数字滤波本质上是算法的实现,如图 1.3 中的 FIR 数字滤波,其算法表达式为

$$y(n) = \sum_{k=0}^{N-1} c(k)x(n-k) \quad (1.5)$$

式(1.5)中的 $c(k)$ 、 $x(n-k)$ 为两个有限长序列, $n = 0, 1, 2, \dots, N-1$, 涉及到大量的乘法和

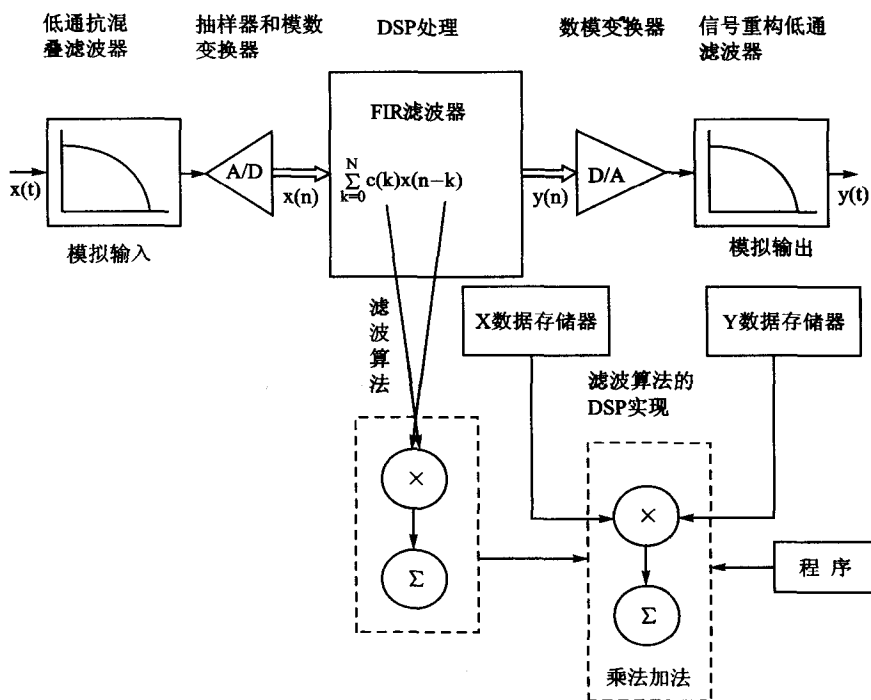


图 1.3 数字滤波器及其 DSP 实现的原理框图

加法运算,用一般的单片机和 PC 机也能完成,但如果是大量数据的实时运算,也包括如数字信号处理与控制系统中经常会遇到的相关、卷积等方面的处理要求,显然采用具有高速运算能力(尤其乘法)的 DSP 就要优越得多。

另外,如模拟控制系统的 PID 控制:

$$u(t) = K_P e(t) + K_I \int e(t) dt + K_D \frac{de(t)}{dt} \quad (1.6)$$

式中: t 为时间变量; $e(t)$, $u(t)$ 分别为系统的输入、输出; K_P , K_I , K_D 为系数。相应的数字控制系统可表示为

$$u(n) = k_1 e(n) + k_2 e(n-1) + k_3 e(n-2) + \cdots + k_i e(n-i+1) + \cdots \quad (1.7)$$

式(1.7)中: n 为时域变量; $e(n-i+1)$ ($i = 1, 2, 3, \cdots$)、 $u(n)$ 分别表示系统的输入、输出; k_i 为相应项的系数。

式(1.6)和(1.7)也涉及大量的乘法和加法运算(包括可转换为乘法和加法运算的微积分运算),因此控制系统的实时控制也是 DSP 的应用领域。

市场上有不同厂家生产的不同类型的 DSP 可供选用, Motorola 公司的 DSP56300 系列是一通用型 DSP, 适用于在 FIR 滤波器中实现快速运算。两个操作数 $c(k)$ 和 $x(n-k)$ 分别存放于 DSP 的两个相分离的存储器(X 和 Y)中, 在一个指令的周期内, 同时进行乘法—加法(MAC), DSP 的一次操作即可完成一次乘法和加法, 全部过程在程序的控制下准确运算, 并把结果存于累加器(Accumulator)。

不难看出,应用 DSP 实现数字滤波有很多优点,主要有:

- 几乎不需要其他元器件;