

BANDAOTILUOJJIJISHENGDIANLU

半导体 逻辑集成电路

● 杨崇志 康博南

吉林大学
出版社

半导体逻辑集成电路

杨崇志 康博南

责任编辑、责任校对:唐万新

封面设计:孙群

吉林大学出版社出版
(长春市解放大路 125 号)

吉林大学出版社发行
吉林农业大学印刷厂印刷

开本:787×1092 毫米 1/16
印张:13.875
字数:305 千字

2000 年 7 月第 1 版
2000 年 7 月第 1 次印刷
印数:1—500 册

ISBN7-5601-2395-3/TN·9

定价:17.00 元

前 言

集成电路是在晶体管基础上发展起来的。集成电路在体积、功耗、可靠性及电路装配上都远远优越于晶体管。

1948 年美国发明了双极型晶体管, 1952 年有人提出“固体功能块”, 即半导体集成电路的设想。1958 年美国人在一个硅片上制作出包含电阻、电容和晶体管的集成电路, 这是世界上第一块集成电路, 简称 SIC。在 1961 年之后相继出现了 RTL、DTL、TTL、ECL 及 MOS 集成电路。到了 60 年代后期, 已具备生产复杂、集成度更高的集成电路的能力了, 人们已基本掌握生产集成电路必备理论、工艺知识和工艺手段。因此, 1967 年试制成功集成度高于 1000 的集成电路, 1970 年用 MOS 工艺制出了第一块 1K 位 (即 1024 位) RAM (随机存取存储器), 使集成度步入大规模程度。1977 年美国将集成度提高到 13 万个晶体管, 进入了超大规模领域。在 80 年代和 90 年代, 集成电路技术, 特别是逻辑集成电路技术得到惊人的发展。

为了使微电子技术专业及有关专业本科生能适应集成电路发展的需要, 掌握逻辑集成电路这门科学技术的基本知识并了解它的发展概况, 根据国家教育部对微电子科学与技术类本科生的半导体逻辑电路专业课教学的基本要求编写了本教材。编写中在少而精原则指导下, 强调了 MOS 集成电路, 特别是 CMOS 集成电路有关内容; 加强了电路的瞬态分析; 增加了部分新型集成电路, 如 CCD、TFT、BICMOS 等内容。

教材共分十三章。前三章为逻辑电路的基本知识; 第四章为双极型逻辑集成电路的寄生效应、TTL 单元电路分析、版图设计等; 第五章为 ECL 和 I^2L 单元电路的结构及工作原理; 第六章至第十一章讨论了 MOS 逻辑集成单元电路的结构、工作原理及特性; 第十二章介绍了大规模集成电路的设计方法及发展状况; 第十三章简介了 CCD、TFT 以及 BICMOS 集成电路的基本结构和工作原理。

教材中除讨论了各种集成电路的结构、工作原理外, 还简单介绍了典型工艺过程, 以便读者更容易理解其结构及工作原理。

教材中吸收了许多有关教材及文献内容, 这里向有关作者及对本教材编写工作给予支持的同志表示深深感谢。

参加本书编写的还有王海嵩同志。

编者
2000 年 5 月

目 录

第一章 逻辑代数基础	(1)
§ 1.1 基本逻辑关系及其电路	(1)
1.1.1 “与”逻辑及其电路	(1)
1.1.2 “或”逻辑及其电路	(2)
1.1.3 “非”逻辑及其电路	(3)
§ 1.2 逻辑代数的基本定律	(4)
1.2.1 基本逻辑运算	(4)
1.2.2 逻辑代数的基本定律	(4)
1.2.3 逻辑函数的建立	(6)
§ 1.3 逻辑函数的化简	(7)
1.3.1 用逻辑代数化简逻辑函数	(7)
1.3.2 用卡诺图化简逻辑函数	(8)
第二章 触发器	(11)
§ 2.1 触发器的基本形式及类型	(11)
2.1.1 触发器的基本形式	(11)
2.1.2 触发器的类型	(13)
§ 2.2 维持-阻塞触发器及主-从触发器	(17)
2.2.1 维持-阻塞触发器	(18)
2.2.2 主-从触发器	(20)
§ 2.3 触发器的变换	(21)
2.3.1 $S-R$ 触发器变换为 D 、 T 和 $J-K$ 触发器	(22)
2.3.2 D 触发器变换成 T 和 $J-K$ 触发器	(23)
第三章 基本逻辑部件	(25)
§ 3.1 加法器	(25)
3.1.1 半加器	(25)
3.1.2 全加器	(26)
§ 3.2 译码器	(28)
3.2.1 二进制码的译码器	(28)

3.2.2	二-十进制码的译码器	(30)
3.2.3	笔划译码器	(34)
§ 3.3	计数器	(35)
3.3.1	行波计数器	(36)
3.3.2	同步计数器	(40)
§ 3.4	移位寄存器	(44)
3.4.1	寄存器	(44)
3.4.2	移位寄存器	(45)
第四章	TTL 集成电路	(47)
§ 4.1	双极型逻辑集成电路工艺	(47)
4.1.1	工艺流程	(47)
4.1.2	埋层工艺的作用	(48)
4.1.3	隔离工艺的作用	(49)
§ 4.2	集成电路内部的寄生效应	(49)
4.2.1	集成电路中有源寄生效应	(49)
4.2.2	结电容	(53)
4.2.3	扩散电阻的分布电容	(54)
§ 4.3	五管单元 TTL 与非门电路	(56)
4.3.1	电路工作原理	(56)
4.3.2	电路各点电压及电流的计算	(57)
4.3.3	静态电压传输特性	(59)
4.3.4	静态参数	(60)
4.3.5	瞬态特性	(63)
§ 4.4	六管单元 TTL 与非门电路	(73)
4.4.1	六管单元 TTL 与非门结构、特性	(73)
4.4.2	六管 TTL 与非门电路各电阻的选取	(74)
§ 4.5	抗饱和 TTL 与非门电路	(76)
§ 4.6	TTL 门电路的扩展	(78)
§ 4.7	TTL 与非门电路的温度特性	(80)
4.7.1	TTL 电路中各元件参数的温度特性	(81)
4.7.2	TTL 电路参数的温度特性	(82)
§ 4.8	TTL 电路版图设计举例	(83)

4.8.1	划分隔离区	(84)
4.8.2	确定各元件的图形和尺寸	(84)
4.8.3	画出布局草图	(88)
4.8.4	绘制总图	(88)
第五章	ECL 和 I^2L 电路	(91)
§ 5.1	发射极耦合逻辑 (ECL) 电路	(91)
5.1.1	ECL 电路工作原理	(91)
5.1.2	ECL 电路的逻辑扩展	(94)
§ 5.2	集成注入逻辑 (I^2L) 电路	(96)
5.2.1	I^2L 电路结构及工作原理	(96)
5.2.2	I^2L 电路的逻辑组合和接口电路	(100)
第六章	静态 MOS 倒相器	(106)
§ 6.1	电阻 MOS 及 E/E MOS 倒相器	(106)
6.1.1	电阻 MOS 倒相器	(106)
6.1.2	E/E MOS 倒相器	(107)
§ 6.2	E/D MOS 倒相器	(110)
6.2.1	E/D MOS 倒相器的倒相输出特性	(110)
6.2.2	静态传输特性	(112)
6.2.3	噪声容限	(114)
6.2.4	瞬态特性	(114)
§ 6.3	CMOS 倒相器	(116)
6.3.1	CMOS 倒相器的结构及工作原理	(117)
6.3.2	直流传输特性	(117)
6.3.3	直流噪声容限	(118)
6.3.4	瞬态特性	(119)
6.3.5	CMOS 电路中的锁定效应	(119)
第七章	静态 MOS 门电路	(122)
§ 7.1	E/E MOS 门电路	(122)
7.1.1	与非门电路	(122)
7.1.2	或非门电路	(123)
7.1.3	与门、或门电路	(123)
§ 7.2	E/D MOS 门电路	(123)

7.2.1	E/D MOS 与非门、或非门电路	(123)
7.2.2	输出驱动门	(124)
§ 7.3	CMOS 门电路	(124)
7.3.1	CMOS 与非门、或非门工作原理	(124)
7.3.2	CMOS 与非门传输特性	(125)
7.3.3	CMOS 门电路的开关时间	(126)
7.3.4	CMOS 门电路的缓冲级	(126)
7.3.5	HCMOS 门电路	(127)
§ 7.4	CMOS 传输门	(128)
7.4.1	单 MOS 管传输门	(128)
7.4.2	CMOS 传输门	(129)
第八章	MOS 触发器	(131)
§ 8.1	E/E MOS 触发器	(131)
8.1.1	基本 R - S 触发器	(131)
8.1.2	钟控 R - S 触发器	(132)
§ 8.2	E/D MOS 触发器	(133)
8.2.1	主从 R - S 触发器	(133)
8.2.2	D 触发器	(134)
8.2.3	主从 D 触发器	(134)
§ 8.3	准静态 MOS 触发器	(135)
8.3.1	准静态主从型 E/E MOS D 触发器	(135)
8.3.2	两相时钟准静态 E/E MOS D 触发器	(136)
8.3.3	准静态 CMOS D 触发器	(138)
8.3.4	准静态 CMOS J - K 触发器	(139)
第九章	动态 MOS 电路	(140)
§ 9.1	栅电容的电荷存储效应	(140)
§ 9.2	动态 MOS 倒相器和基本门电路	(141)
9.2.1	动态有比 MOS 倒相器	(141)
9.2.2	动态无比 MOS 倒相器	(142)
9.2.3	动态 MOS 基本门电路	(144)
§ 9.3	动态 MOS 移位寄存器	(145)
9.3.1	两相动态无比 MOS 移位寄存器	(145)

9.3.2 动态 CMOS 移位寄存器	(147)
第十章 MOS 集成电路设计概述	(148)
§ 10.1 MOS 电路器件设计与工艺设计	(148)
10.1.1 器件设计简介	(148)
10.1.2 工艺设计	(149)
§ 10.2 MOS 集成电路版图设计中应考虑的问题	(153)
§ 10.3 MOS 电路版图设计	(160)
10.3.1 λ 设计法则	(160)
10.3.2 CMOS 倒相器版图设计举例	(164)
第十一章 半导体存储器	(165)
§ 11.1 静态随机存取存储器 (SRAM)	(165)
11.1.1 随机存取存储器的基本结构	(165)
11.1.2 存储单元	(166)
11.1.3 地址译码器	(168)
§ 11.2 动态随机存取存储器 (DRAM)	(169)
11.2.1 四管、三管动态存储单元	(169)
11.2.2 单管存储单元	(170)
§ 11.3 只读存储器及可编程序逻辑阵列	(172)
11.3.1 只读存储器	(172)
11.3.2 可编程序逻辑阵列	(174)
§ 11.4 可编程只读存储器	(175)
11.4.1 一次可编程只读存储器	(175)
11.4.2 FAMOS 结构的 EPROM	(176)
11.4.3 SIMOS 结构的 EPROM	(179)
11.4.4 SIMOS 结构的 EAROM	(181)
11.4.5 MNOS 结构的 EAROM	(182)
第十二章 大规模集成电路设计方法简介	(184)
§ 12.1 按比例缩小原则	(184)
12.1.1 按比例缩小原则概述	(184)
12.1.2 短沟道效应及消除措施	(188)
§ 12.2 门阵列及其设计方法简介	(190)
12.2.1 用户定制电路概述	(190)

12.2.2 门阵列.....	(191)
§ 12.3 大规模集成电路中的 CAD 技术	(193)
12.3.1 LSI 电路的逻辑模拟和电路模拟	(193)
12.3.2 LSI 电路的工艺模拟	(194)
12.3.3 计算机辅助版图设计.....	(195)
§ 12.4 大规模集成电路设计发展概况.....	(195)
12.4.1 电子设计自动化 (EDA) 的进展	(195)
12.4.2 深亚微米级设计中应注意的问题.....	(198)
第十三章 几种新型场效应集成电路简介.....	(201)
§ 13.1 电荷耦合 (CCD) 器件.....	(201)
13.1.1 CCD 的基本工作原理	(201)
13.1.2 CCD 的基本参数	(205)
13.1.3 CCD 器件性能改进	(205)
§ 13.2 TFT 结构 FET 集成电路	(206)
13.2.1 TFT 结构	(206)
13.2.2 TFT 特性	(208)
13.2.3 TFT 有源矩阵驱动 LCD 工作原理	(208)
§ 13.3 BICMOS 集成电路简介	(209)
参考文献.....	(212)

第一章 逻辑代数基础

所谓逻辑，是指一定的规律性或一定的因果关系。在逻辑电路中所用的逻辑都是双值逻辑，即在这种逻辑中任何一事物（果）以及决定该事物的任何条件（因）都有而且只有两种可能性。比如事物的有和无、是和非、好和坏、高和低等等。通常用“0”和“1”两个符号（也称两个状态）来代表上述各事物的两种对应状态。如用“1”代表有、是、高等；用“0”代表无、非、低等。

由于电位的高与低也是两个对立的状态，也可用“1”和“0”表示，也就是说用电位的高与低可以表示事物的两个对立状态，所以事物的逻辑关系可以用一定的电路电位高、低来表示，这种电路就是逻辑电路。

事物因果之间的逻辑关系也称之为逻辑函数。

数字的运算可以转化为逻辑运算，因此逻辑电路是数字电路的基础。

本章主要介绍基本逻辑函数、逻辑代数的基本定律、逻辑函数的运算、化简等内容。

§ 1.1 基本逻辑关系及其电路

基本逻辑关系有“与”逻辑、“或”逻辑和“非”逻辑三种。

1.1.1 “与”逻辑及其电路

所谓“与”逻辑是指：只有当决定一事物的各种条件同时具备时，这事物才会发生，而缺少一种条件也不发生。

例如，众所周知，火燃的生成必须具有可燃性物质、氧气与适当温度三个基本条件，缺一不可。因此，火燃这一事物的生成是可燃性物质、氧气和温度的“与”的结果。

图 1.1-1 所示的电路也可实现“与”功能。由该图可见，当三个输入端 A、B、C 中任何一个（比如 A 端）接地，即为 0 电位，那么与该端相连的二极管 D_1 则正向导通，所以输出端 Y 与地间的电位仅为 D_1 正向压降，近似为 0。只有当 A、B、C 三端都处于高电位（比如 6V），三个二极管都不导通，电阻 R 上无电流，输出端 Y 对地电位才为高电位（近似为 6V）。因此该电路输出端 Y 的高电位与 A、B、C 三个输入端的高电位之间也是“与”的关系。可以用下式表示：

$$Y = A \cdot B \cdot C$$

也就是说“与”的关系可以用逻辑乘表示。当 A、B、C 中只要

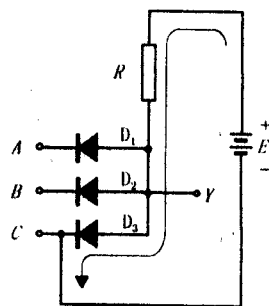


图 1.1-1 与门电路

有一个为“0”，则 Y 为“0”，只有当 A、B、C 全为“1”，Y 才为“1”。

“与”的关系除用逻辑乘表示外，还可用“真值表”表示。在这个表中应列出输入值 A、B、C 的全部可能的组合及其相应的输出值 Y，如表 1.1-1 所示。

表 1.1.1 与逻辑真值表

输 入			输出
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
1	0	0	0
0	1	1	0
1	0	1	0
1	1	0	0
1	1	1	1

能实现“与”功能的电路为“与门”电路，简称“与门”。与门在电路中可用图 1.1-2 所示符号表示。

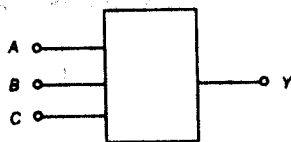


图 1.1-2 与门符号

1.1.2 “或”逻辑及其电路

决定一事物的各种条件中，只要有一个条件具备，该事物就成立，只有当所有条件都不具备时，该事物才不成立，则该事物与各条件之间为“或”的关系，也称“或”逻辑。

如图 1.1-3 所示，灯亮与开关 A、B、C 之间满足或逻辑。因为只要有一个开关接通，灯就亮，只有三个开关都不接通灯才不亮。

在电子线路中，可用图 1.1-4 (a) 所示电路实现“或”逻辑。当任何一个输入端（如 A 端）处于高电位（“1”状态），而另外两个输入端 B、C 处于低电位（“0”状态），如图 1.1-4 (b) 所示，二极管 D_1 为正向导通状态，而 D_2 、 D_3 处于反向截止状态，输出端 Y 为高电位（“1”状态）。只有当三个输入端都处于 0 电位（“0”状态），如图 1.1-4 (c)，输出 Y 才为 0 电位（“0”状态）。

“或”逻辑电路的真值表如表 1.1-2 所示。“或”门在电路中可用图 1.1-5 所示符

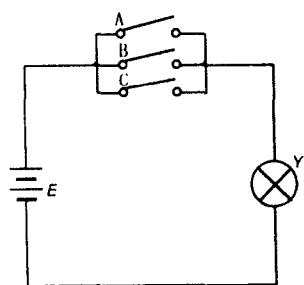


图 1.1-3 具有或逻辑特点的电

路表示。

“或”逻辑也可用逻辑加的公式表达,

$$Y = A + B + C$$

A、B、C 中只要有一个是“1”状态, Y 就为“1”状态, 只有当 A、B、C 三个量都为“0”状态, Y 才为“0”状态。注意, A、B、C 都为“1”时, 相加并不是 3。因为这里“1”仅表示电位的“高”, 而不是数 1。

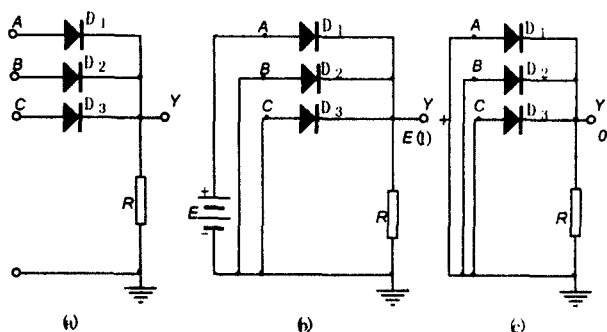


图 1.1-4 或门电路

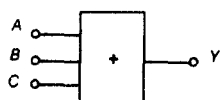


图 1.1-5 或门符号

表 1.1.2 或逻辑真值表

输 入			输出
A	B	C	Y
0	0	0	0
1	0	0	1
0	1	0	1
0	0	1	1
1	1	0	1
1	0	1	1
0	1	1	1
1	1	1	1

1.1.3 “非”逻辑及其电路

所谓逻辑“非”是指一个事物 Y 是另一个事物 A 的否定, 即

$$Y = \bar{A}$$

利用三极管的开关特性及倒相特性可以实现“非”功能。如图 1.1-6 (a) 所示, 当输入端为 0 电位时, 晶体管截止, 输出端 Y 为高电位。反之若输入端为高电位 (在实际中, 该电位常与 E_C 同), 如图 1.1-6 (b) 所示, 可以使晶体管处于饱和状态, 输出端 Y 为 0 电位。

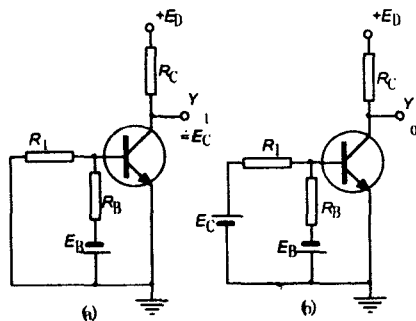


图 1.1-6 非门电路

非门的真值表如表 1.1-3 所示。非门在电路中的符号如图 1.1-7 所示。

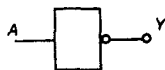


图 1.1-7 非门符号

表 1.1-3 非逻辑真值表

输入	输出
A	Y
0	1
1	0

§ 1.2 逻辑代数的基本定律

1.2.1 基本逻辑运算

对逻辑函数进行运算是以逻辑代数为基础。逻辑代数运算规则与普通代数有相似之处，也有许多不同之处。逻辑代数中最基本的运算是“或”、“与”、“非”，即逻辑加、逻辑乘和逻辑非。因逻辑变量只允许“1”和“0”，且“1”和“0”仅表示事物的两种状态，所以最基本的逻辑运算为：

或： $0+0=0$, $0+1=1$, $1+0=1$, $1+1=1$

与： $0 \times 0=0$, $0 \times 1=0$, $1 \times 0=0$, $1 \times 1=1$

非： $\bar{0}=1$, $\bar{1}=0$

1.2.2 逻辑代数的基本定律

利用基本逻辑运算，并假设 A、B、C 都是逻辑变量，则可得出下列逻辑代数基本定律。

定理 1 $1+A=1$ 1.2-1 (a)

$0 \cdot A=0$ 1.2-1 (b)

定理 2 $1 \cdot A=A$ 1.2-2 (a)

$0+A=A$ 1.2-2 (b)

定理 3	$A + A = A$	1.2-3 (a)
	$A \cdot A = A$	1.2-3 (b)
定理 4	$A + \bar{A} = 1$	1.2-4 (a)
	$A \cdot \bar{A} = 0$	1.2-4 (b)
定理 5	$\bar{\bar{A}} = A$	1.2-5
定理 6	$A + B = B + A$	1.2-6 (a)
(交换律)	$A \cdot B = B \cdot A$	1.2-6 (b)
定理 7	$A + (B + C) = (A + B) + C$	1.2-7 (a)
(结合律)	$A \cdot (B \cdot C) = (A \cdot B) \cdot C$	1.2-7 (b)
定理 8	$A \cdot (B + C) = A \cdot B + A \cdot C$	1.2-8 (a)
(分配律)	$A + BC = (A + B)(A + C)$	1.2-8 (b)
定理 9	$A + AB = A$	1.2-9 (a)
(吸收率)	$A \cdot (A + B) = A$	1.2-9 (b)
定理 10	$\overline{A + B} = \bar{A} \cdot \bar{B}$	1.2-10 (a)
(反演律)	$\overline{A \cdot B} = \bar{A} + \bar{B}$	1.2-10 (b)

反演律也称摩根定律。

上述定理的证明是不难的。对于定理 1.2-5 只要把逻辑变量 A 的两种可能取值分别代入，就可发现它们是正确的。而定理 1.2-6 (a)，可利用各变量的真值表来证明等式两边是相等的。实际上，逻辑变量位置的变化和运算次序的变化并不改变逻辑关系。1.2-8 (b) 可由定理 1.2-8 (a)、1.2-3 (b) 及 1.2-1 (a) 来证明：1.2-8 (b) 等式右边为：

$$\begin{aligned}
 & (A + B)(A + C) = \\
 & (A + B)A + (A + B)C = \\
 & AA + BA + AC + BC = \\
 & A + AB + AC + BC = \\
 & A(1 + B + C) + BC = \\
 & A + BC
 \end{aligned}$$

1.2-8 (b) 得证。

定理 9 也可用前边的定理证明。至于定理 10，利用真值表证明是比较容易的。例如 1.2-10 (a)，其真值表如表 1.2-1 所示，从表中可见 $\overline{A + B} = \bar{A} \cdot \bar{B}$ 。

表 1.2-1 定理 1.2-10 (a) 用真值表证明

A	B	$\overline{A + B}$	$\bar{A} \cdot \bar{B}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

从上述定理中可以看出, 除定理 5 和 10 外, 都满足对偶规则. 所谓对偶规则是指: 将逻辑等式中的“0”和“1”对换, 将“·”和“+” (即“与”和“或”) 对换等式仍成立. 例如, 将 1.2-1 (a) 中的“1”换成“0”, “+”换成“·”后, 则为 1.2-1 (b). 再如将 1.2-4 (a) 中的“+”换成“·”、“1”换成“0”则得 1.2-4 (b). 因此除定理 5 和 10 外, 其余各定理的 (a) 和 (b) 之间都是对偶式.

1.2.3 逻辑函数的建立

在分析或设计一个数字系统时, 重要的问题是如何写出系统的逻辑表达式.

如果已经给出逻辑电路, 那么由该电路写出其输出与输入间的逻辑函数是不难的. 例如, 图 1.2-1 所示电路的逻辑函数, 只须从输入端逐级向输出端写去 (如图中各点所标的各部分逻辑表达式), 就可得到最后的结果.

$$Y = A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot \bar{C} + A \cdot B \cdot \bar{C} \quad 1.2-11$$

这里我们重点讨论如何根据列出的真值表建立系统的逻辑函数. 其中积和法较常用.

所谓积和法就是把输出为“1”的那些最小项进行逻辑加而得到真值表所对应的逻辑函数的方法.

什么是最小项呢? 逻辑函数中每个所有变量的逻辑积都叫该函数中的一个最小项. 应该指出, 在最小项里, 函数中的每个输入变量都应出现一次, 且只允许出现一次. 如果输入变量为“1”, 则应以原变量形式出现; 如果输入变量为“0”, 则应以反变量形式出现.

例 1 某一逻辑的真值表如表 1.2-2 所示.

表 1.2-2 异或逻辑真值

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

A、B 为输入变量, Y 为输出变量.

由表 1.2-2 可见, 使 Y 为“1”的最小项有两个, 所以

$$Y = \bar{A}B + A\bar{B}$$

此逻辑函数为异或逻辑, 可简写为

$$Y = A \oplus B$$

例 2 根据逻辑要求列出的真值表如表 1.2-3 所示. 其中 A、B、C 是输入变量, Y 是输出变量.

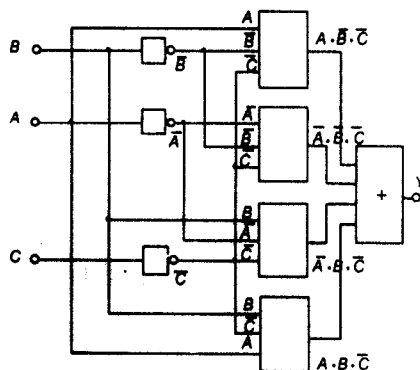


图 1.2.1 由逻辑图写逻辑函数

表 1.2-3 或逻辑真值表

A	B	C	Y
0	0	0	0
1	0	0	1
0	1	0	1
0	0	1	1
1	1	0	1
1	0	1	1
0	1	1	1
1	1	1	1

从该表可见, 使 Y 为“1”的最小项有 7 个, 如表中第二行数字为:

$$\begin{array}{cccc} A & B & C & Y \\ 1 & 0 & 0 & 1 \end{array}$$

它的最小项形式为: $A \cdot \bar{B} \cdot \bar{C}$, 因此由该真值表可写出逻辑函数为:

$$Y = A \bar{B} \bar{C} + \bar{A} B \bar{C} + \bar{A} \bar{B} C + A B \bar{C} + A \bar{B} C + \bar{A} B C + A B C \quad 1.2-12$$

§ 1.3 逻辑函数的化简

1.3.1 用逻辑代数化简逻辑函数

1.2-11 式和 1.2-12 式是比较复杂的逻辑函数, 这些逻辑函数借助逻辑代数的基本定律或卡诺图 (后面将讨论) 可以得到化简. 例如用 $A + \bar{A} = 1$ 可将两项并成一项; 利用吸收律 $A + AB = A$ 可以吸收掉一项; 利用公式 $A + \bar{A}B = A + B$ (此式可用定律 1.2-8 (b) 证明) 可消去多余因子.

例 1 将 1.2-11 式用逻辑代数法加以化简.

$$\begin{aligned} \text{解 } Y &= A \bar{B} \bar{C} + \bar{A} B \bar{C} + \bar{A} B \bar{C} + A B \bar{C} = \\ &= (A + \bar{A}) \bar{B} \bar{C} + (\bar{A} + A) B \bar{C} = \quad (\text{由分配律}) \\ &= \bar{B} \bar{C} + B \bar{C} = \quad (\text{由 } A + \bar{A} = 1) \\ &= (\bar{B} + B) \bar{C} = \quad (\text{由分配律}) \\ &= \bar{C} = \quad (\text{由 } A + \bar{A} = 1) \end{aligned}$$

此结果表明, 由 1.2-1 式给出的逻辑功能与 $Y = \bar{C}$ 的逻辑功能是相同的. 显然用 $Y = \bar{C}$ 逻辑函数设计逻辑电路比 1.2-1 式所对应的逻辑电路要简单得多.

例 2 将 1.2-12 式用逻辑代数加以化简.

$$\begin{aligned} \text{解 } Y &= A \bar{B} \bar{C} + A \bar{B} C + \bar{A} B \bar{C} + \bar{A} B C + A B \bar{C} + \bar{A} B C + A B C = \quad (\text{由交换律}) \\ &= A \bar{B} \bar{C} + A \bar{B} C + A \bar{B} C + \bar{A} B \bar{C} + \bar{A} B \bar{C} + A B \bar{C} + \bar{A} B C + A B C = \quad (\text{插项法}) \\ &= A \bar{B} (\bar{C} + C) + (A + \bar{A}) \bar{B} C + (\bar{A} + A) B \bar{C} + (\bar{A} + A) B C = \quad (\text{结合律、分配律}) \end{aligned}$$

$$A\bar{B} + \bar{B}C + B\bar{C} + BC = (A + \bar{A} = 1)$$

$$A\bar{B} + \bar{B}C + B = (\text{分配律及 } A + \bar{A} = 1)$$

$$A\bar{B} + B + C = (\text{由 } A + AB = A + B)$$

$$A + B + C$$

显然这是或逻辑。化简中利用了插项法，即根据需要并利用 $A + A = A$ 的定理，加入一项，即在一个 $A\bar{B}C$ 项基础上再加一个 $A\bar{B}\bar{C}$ 项，这并不改变逻辑关系，但却可使化简大为容易。

1.3.2 用卡诺图化简逻辑函数

除用逻辑代数化简逻辑函数外，还常用卡诺图化简逻辑函数。在许多情况下用卡诺图化简是容易的。

前边已经介绍过有关最小项的内容。二个逻辑变量（如 A, B ）构成的逻辑函数有 4 个最小项： $AB, \bar{A}B, A\bar{B}$ 和 $\bar{A}\bar{B}$ 。三个变量构成的最小项有 8 个： $\bar{A}\bar{B}\bar{C}, \bar{A}\bar{B}C, \bar{A}B\bar{C}, \bar{A}BC, A\bar{B}\bar{C}, A\bar{B}C, AB\bar{C}$ 和 ABC 。四个变量构成的最小项有 16 个。

所谓卡诺图就是将每个最小项按一定规则填入的方格表。填入的规则是：任何两个相邻方格中的最小项，只允许有一个变量取值不同。例如三变量卡诺图可按表 1.3-1 所示位置顺序填写。在表中对应 $C=0$ 的一行， A, B 取值顺序为 00、01、11、10，这可保证该行中每相邻的两个最小项中只有一个变量取值不同。例如 $\bar{A}\bar{B}\bar{C}$ 和 $A\bar{B}\bar{C}$ 中只有 A 和 $\bar{A}$ 不同。很容易看出，对应同一 AB 取值，纵列的两个最小项也只有一个变量取值不同，如 $\bar{A}\bar{B}\bar{C}$ 和 $\bar{A}\bar{B}C$ 中只有 $\bar{C}$ 和 C 不同。

表 1.3.1 三变量卡诺图最小项排列规则

$\begin{array}{c} AB \\ \hline C \end{array}$	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}BC$	$A\bar{B}C$	ABC	$A\bar{B}C$

应指出每横行或纵列两端的最小项也是相邻项。例如在 $C=0$ 行中 $\bar{A}\bar{B}\bar{C}$ 和 $A\bar{B}\bar{C}$ 只有 $\bar{A}$ 和 A 不同。二变量和四变量卡诺图填写顺序如表 1.3-2 (a) 和 (b) 所示。

表 1.3-2 (a) 二变量卡诺图填写顺序

$\begin{array}{c} A \\ \hline B \end{array}$	0	1
0	$\bar{A}\bar{B}$	$A\bar{B}$
1	$\bar{A}B$	AB

表 1.3-2 (b) 四变量卡诺图填写顺序

$\begin{array}{c} CD \\ \hline AB \end{array}$	00	01	11	10
00	$\bar{A}\bar{B}\bar{C}\bar{D}$	$\bar{A}B\bar{C}\bar{D}$	$AB\bar{C}\bar{D}$	$A\bar{B}\bar{C}\bar{D}$
01	$\bar{A}\bar{B}C\bar{D}$	$\bar{A}BC\bar{D}$	$ABC\bar{D}$	$A\bar{B}C\bar{D}$
11	$\bar{A}\bar{B}CD$	$\bar{A}BCD$	$ABCD$	$A\bar{B}CD$
10	$\bar{A}BC\bar{D}$	$ABC\bar{D}$	$ABC\bar{D}$	$A\bar{B}C\bar{D}$