

微型计算机 数据采集器件

第 二 册

安徽省电子学会

第二册 目 录

29. CMOS12位微处理器兼容数——模转换器AD 7542.....	225
30. 高性能12位集成电路数——模转换器AD DAC85.....	235
31. CMOS12位单片乘法型数——模转换器AD7541.....	249

第三部分 放大器

32. 精密运算放大器 μ A741	2 57
33. μ AF771单、 μ AF772双、 μ AF774、四BIFET运算放大器系列.....	265
34. 低失调, 低漂移双结型场效应管输入运算放大器LF412A/LA41	270
35. 低噪声单、双运算放大器NE5533/5533A, NE/SE5534/5534A.....	273
36. 内部补偿的低噪声双运算放大器NE/SE/5532/5532A	277
37. 高性能的四运算放大器HA——4602/4605.....	279
38. 宽带高性能四运算放大器HA4622/4625.....	281
39. 超低失调电压运算放大器AD OP—07	284
40. 宽带快速建立的单片运算放大器AM——450和AM——460系列.....	288
41. LH0032/LH0032C超高速FET运算放大器.....	291
42. 快建立的视频运算放大器HOS——050, 050A.....	291
43. 高精度数据采集仪用放大器AD522.....	296
44. 精密仪用放大器LM163/LM363.....	303
45. LH0084C数字式可编增益仪用放大器.....	304
46. 性能完备的仪用放大器LH0038/LH0038C....	305
47. 斩波器稳零运算放大器IC1.7650.....	306
48. 斩波器稳零运算放大器HA——2900/04/05..	313
49. 斩波器稳零运算放大器AM——490——2.....	316
50. 变换式自稳零(CAz)运算放大器AM——7600, AM——7601	319
51. 高CMV/CMR $\pm$ 15浮动电源精密隔离放大器277.....	322
52. 经济、高性能、独立的隔离放大器284J.....	330

第四部分 电压/频率转换器

53. 集成电路电压/频率转换器——AD537.....343
54. 高精度100KHz与1MHz电压/频率转换器——组件458、460..... 354
55. 单片廉价电压/频率转换器VFQ—1, VFQ—2, VFQ—3型 361

第五部分 CMOS开关与多路转换器

56. CMOS 4/8通道模拟多路转换器AD7501 AD7502 AD7503 365
57. CMOS 8通道和16通道模拟多路器AD7506 AD7507..... 369
58. 模拟多路转换器/信号分离器8通道——MC1405 1B双4通道——MC1405
2B 3组2通道——MC1405 3B 374
59. 有高阻输入保护的16通道CMOS模拟多路转换器——HI——1840..... 380
60. 有过压保护的16通道CMOS模拟多路转换器——HI506A/HI507A..... 384
61. 有过压保护的8通道CMOS模拟多路转换器——HI——508A/509A.....388
62. 单16通道/双8通道CMOS高速模拟多路转换器——HI——516.....391
63. 单8通道/双4通道高速模拟多路转换器——HI——518..... 395
64. 模拟开关(带保护)——AD7510DI, AD7511DI, AD7512DI..... 398
65. 单刀单掷双模拟开关(带保护)——ADG200..... 404
66. 单刀单掷双模拟开关——ADG201 408
67. 双单刀单掷CMOS模拟开关——HI——200 410
68. 四单刀单掷CMOS模拟开关——HI——201 413
69. CMOS模拟开关——HI——300/301, 302/303..... 416

第六部分 电压基准(参考)

70. 电压基准导言 420
71. 同相2.5伏集成电路基准——AD580.....421
72. 二端1.2伏集成电路基准——AD589 427
73. 2.5伏精密集成电压基准——AD/1403/AD1403A.....431
74. ± 10 伏精密电压基准——AD2700、AD2701、AD2702.....434

CMOS12位微处理器兼容数—模转换器

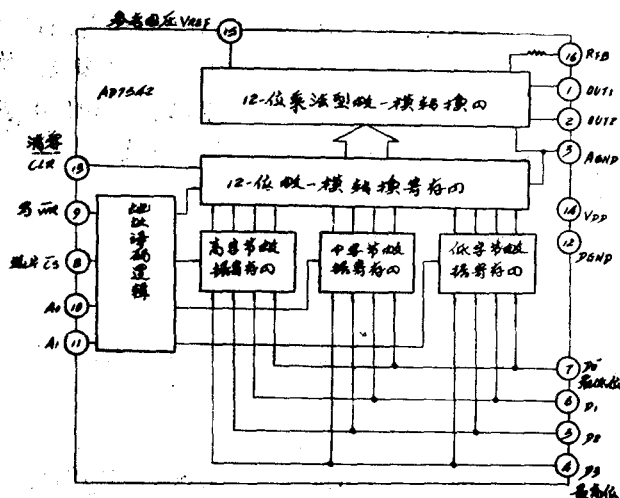
AD7542

特点 分辨率:12位;非线性: $\pm \frac{1}{2}$ LSB, T 最小至 T 最大;低增益漂移:典型值2PPm/°C,最大值5PPm/°C;微处理器兼容;全四象限乘法;低乘法馈通;低功耗;最大值40mW;价格低廉;尺寸小:16脚双列直插式封装;无自锁(无须肖特基保护)。

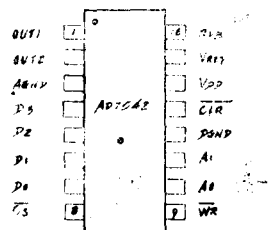
概述 AD7542是一种设计成与4或8位微处理机直接接口的精密12位CMOS乘法数—模转换器,其功能图给出的AD7542是由三个4位数据寄存器,一个12位DAC寄存器,地址译码逻辑和一个12位CMOS乘法DAC组成,数据以三个4位字节方式装入数据寄存器,随后转送到12位DAC寄存器,全部数据输入或传送操作是和静态随机存取存储器(RAM)的写周期操作相同,当器件接通电源后,清零(clear)信号输入使DAC寄存器容易复位到全零。

AD7542是单片CMOS生产过程中,采用先进的薄膜工艺制造而成,其乘法特性,低功耗,工作电源+5V,尺寸小(16脚双列直插式)以及易与微处理器接口,因而使AD7542成为许多仪器和工业控制应用的理想元件。

功能图



管脚结构图



订货指导

	温度范围和封装方式	
非线性	塑料封装	陶瓷封装
± 1 LSB	0至70°C	-25°C至+85°C
$\pm \frac{1}{2}$ LSB	AD7542 JN	AD7542 AD
	AD7542 KN	AD7542 BD

技术规格

(除另有说明外, 均指 $V_{DD} = +5V$, $V_{REF} = +10V$; $V_{OUT1} = V_{OUT2} = 0V$)

参 数	极 限 $T_A = 25^\circ C$	极限 T_A T_{min}, T_{max}	单 位	条件/注解
精度				
分辨率	12	12	BITS	
非线性				
AD7542 JN, AD	± 1	± 1	LSBmax	
AD7542 KN, BD	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	LSBmax	
差分非线性				
AD7542 JN, AD	± 2	± 2	LSBmax	在整个工作温度范围内, AD7542JN和AD具有11位单调性。
AD7542 KN, BD	± 1	± 1	LSBmax	在 T_{min} 至 T_{max} 温度内, 保证AD7542KNBD单调性
增益误差 (使用内部反馈电阻)	± 0.3	± 0.3	%FSRmax ²	DAC寄存器用1111 1111 1111加载。使用图7和图8的电路调节增益误差。
增益变化 +25°C 到 T_{min} 或 T_{max}		± 0.03	%FSRmax ²	
直流电源抑制 (增益)				
$\Delta G_{ain} / \Delta V_{DD}$	± 0.003	± 0.01	%/%max	$V_{DD} = +4.5V$ 至 $+5V$
输出漏泄电流				
I_{OUT1} (1脚)	± 50	± 200	nAmax	DAC寄存器加载到 0000 0000 0000
I_{OUT2} (2脚)	± 50	± 200	nAmax	DAC寄存器加载到 1111 1111 1111
动态特性				
电流建立时间 ³	2	2	μS_{max}	到 $\frac{1}{2}$ LSB, OUT1负

乘法馈通误差 ³	2.5	2.5	mV _{ppmax}	载电阻 10 Ω 时,由 WR的F降沿测量 DAC输出。 V _{REF} = +10V, 10KHZ正弦波。
参考输入 输入阻抗(15脚)	8/15/25	8/15/25	K Ω _{min} / typ _{max}	
模拟输出 输出电容 C _{OUT1} ³	75	75	PF _{max}	DAC寄存器加大 到0000 0000 0000
C _{OUT1} ³	260	260	PF _{max}	DAC寄存器加载 到1111 1111 1111
C _{OUT2} ³	75	75	PF _{max}	DAC寄存器加载 到1111 1111 1111
C _{OUT2} ³	260	260	PF _{max}	DAC寄存器加载 到0000 0000 0000
逻辑输入 V _{INH} (逻辑“高”电压)	+3.0	+3.0	V _{min}	
V _{IN} (逻辑“低”电压)	+0.8	+0.8	V _{max}	V _{IN} = 0V或V _{DD}
I _{IN} ⁵	/	/	μA _{max}	
C _{IN} (输入电容) ³	8	8	PF _{max}	
输入编码	12位单极性二进制或12位偏移二进制 (参阅图7或图8)数据是以4位字节方式 装入到数据寄存器。			
开关特性 ⁶	(参阅图2)			
t _{AWS1}	200	400	nS _{min}	t _{AWS1} :地址有效— 写建立时间(装入4 位数据寄存器)
t _{AWS2}	120	400	nS _{min}	t _{AWS2} :地址有效— 写建立时间(装入12 位DAC寄存器)
t _{AWSH}	50	65	nS _{min}	t _{AWSH} :地址—写保 持时间。
t _{CWS1}	180	350	nS _{min}	t _{CWS1} :片选—写建

t_{CWS2}	60	150	nSmin	立时间 (装入4位数据寄存器) t_{CWS2} : 片选—写建立时间 (装入12位DAC寄存器)
t_{CWH}	50	100	nSmin	t_{CWH} : 片选—写保持时间
t_{WR}	120	220	nSmin	t_{WR} : 写脉冲宽度
t_{DS}	50	65	nSmin	t_{DS} : 数据建立时间 (装入4位数据寄存器)
t_{DH}	50	65	nSmin	t_{DH} : 数据保持时间 (装入4位数据寄存器)
t_{CLR}	200	300	nSmin	t_{CLR} : 最小CLEAR脉冲宽度
电源				
V_{DD} (电源电压)	+5	+5	V	作为特定的特性
I_{DD} (电源电流)	8	8	nA max	数字输入 = V_{INH} 或 V_{INL}

注: 1. 温度范围如下: AD7542 JN, KN: 0至+70℃
AD7542 AD, BD: -25℃至+85℃

2. FSR指满度。

3. 保证正确, 但无须测试。

4. 各逻辑输入为MOS门, 在25℃时典型输入电流小于1nA。

5. 为了保证一致性, 在+25℃时, 抽样测试。

上述技术规格可能有更动, 恕不另行通知

绝对最大额定值 (除另有说明外, 均指 $T_A = +25^\circ\text{C}$)

V_{DD} 对 A_{GND}	0V, +7V	达+70℃	670mW
V_{DD} 对 D_{GND}	0V, +7V	超过+70℃额定值 减小率	6mW/℃
A_{GND} 对 D_{GND}	V_{DD}	陶瓷封装(型号后缀字母D)	
D_{GND} 对 A_{GND}	V_{DD}	达+75℃	450mW
数字输入对 D_{GND} 的电压		超过+75℃额定值 减小率	6mW/℃
(脚4—11, 13) -0.3V, +15V		工作温度范围	

2. 每一个AD7542需要4个存储单元。

3. 为了DAC工作需要, 而执行四个基本加载操作(即装入低字节数据寄存器, 中字节数据寄存器, 高字节数据寄存器或12位DAC寄存器)中的任何一个, 均通过对合适的地址单元进行存储“写”操作完成的。

表1 AD7542真值表

AD7542控制输入 A_1 A_0 $\overline{CS}^6$ $\overline{WR}^6$ CLR					AD7542 操作	
×	×	×	×	0	DAC ₁₂ 位寄存器复位到0000 0000 0000代码	
×	×	1	1	1	无操作, 器件不作选择	
0	0	5	0	1	在如符号表示的上升沿时, 装入低字节 ⁵ 数据寄存器	用在D ₀ —D ₃ 中数据, 装入适合的数据寄存器。
0	0	0	5	1		
0	1	5	0	1	在如符号表示的上升沿时, 装入中字节 ⁵ 数据寄存器	
0	1	0	5	1		
1	0	5	0	1	在如符号表示的上升沿时, 装入高字节 ⁵ 数据寄存器	
1	0	0	5	1		
1	1	0	0	1	用在低字节、中字节及高字节数据寄存器的数, 装入12位DAC寄存器	
1	1	0	0	1		

注: 1. “1”表示逻辑“高”

2. “0”表示逻辑“低”

3. “x”表示无关紧要

4. 5表示由“低”到“高”翻转

5. $MSB \rightarrow \underbrace{xxx}_\text{高字节} \underbrace{xxx}_\text{中字节} \underbrace{xxx}_\text{低字节} \leftarrow LSB$

6. 虽然或者是 $\overline{CS}$ 或者是 $\overline{WR}$ 的上升沿, 都对数据寄存器装入数据, 由采用 $\overline{WR}$ 锁存数据以及用 $\overline{CS}$ 作为器件允许, 则此时间就成为最佳。

表2. 管脚功能说明

管脚	助记符	功 能	管脚	助记符	功 能
1	OUT ₁	DAC电流输出 总线, 一般接 在运算放大器 虚地点上。	7	D_0	数据输入(LSB)
2	OUT ₂	DAC电流输出	8	$\overline{CS}$	片选输入
			9	$\overline{WR}$	写输入
			10	A_0	地址总线输入
			11	A_1	地址总线输入

等效电路分析 图5绘出了所有数字输入均为“低”电位的等效电路，图6给出了所有数字输入均为“高”电位的等效电路。图5中，当所有数字输入均为“低”电位时，参考电流与输出OUT2接通。电流源I漏是由表面与基底和结与基底的漏流形成的，而8/4096电流源表示通过R—2R梯形电阻网路上的终端电阻恒定为1位耗用电流。输出N沟道开关“接通”电容为260PF，如输出OUT2端所示。开关“断开”状态输出电容为75PF，如输出OUT1端所示。像图6所示的所有数字输入均为“高”电平的等效电路分析与图5相似，然而，这时开关“导通”状态是在输出OUT1端，因而260PF电容就在此端上。

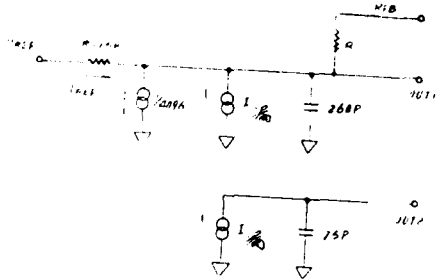
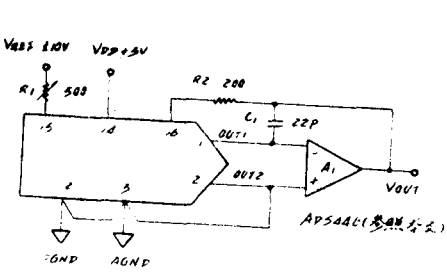


图6.所有数字输入为“高”电位时，AD7542 DAC等效电路



注：为简单起见，略去其逻辑输入
图7.单极性二进制工作(方式二象限乘法)

AD5742应用

单极性二进制工作方式（二象限乘法） 图7示出了单极性二进制（二象限乘法）操作所需要的模拟电路连接方式。为了简单起见，省略了逻辑输入。当用一个参考电压或电流（正极性或负极性）加在15脚时，这个电路就是单极性D/A转换器。当用一个交流参考电压或电流（不论是正极性或负极性）时，电路成为二象限乘法器（数字控制衰减器），输入／输出的关系如表3所示。

R₁ 提供满度微调能力(即把 DAC 寄存器加载到 1111 1111 1111，调节R₁ 以达到 V_{OUT} = - V_{REF} (4095/4096))。用另一种方法，可以略去R₁和R₂，而通过调整参考电压的大小来调节满度。

表3.为图7电路的单极性二进制数码表

数—模转换寄存器中的二进制数			模拟输出 V _{OUT}
MSB		LSB	
1111	1111	1111	$-V_{REF} \left(\frac{4095}{4096} \right)$
1000	0000	0000	$-V_{REF} \left(\frac{2048}{4096} \right) = -\frac{1}{2} V_{REF}$
0000	0000	0000	$-V_{REF} \left(-\frac{1}{4096} \right)$
0000	0000	0000	0V

当采用高速放大器时,为使放大器稳定,可能需用相位补偿电容 C_1 (10~25PF)。(采用 C_1 是为了抵消由DAC内部反馈电阻和在OUT1的输出电容而形成的极点)。

为了形成 V_{OUT} 上的 $V_{OS} \leq$ 电压分辨率的10%,必须挑选并进行微调放大器 A_1 。另外,在所用温度范围内,放大器将出现一个低的偏流(偏流在 V_{OUT} 产生输出偏移等于 I_B 乘以DAC的反馈电阻,此电阻一般为15K Ω)。AD7542是一种具有低失调的高速注入场效应的晶体管输入运算放大器,其 V_{OS} 厂家已调整好。

双极性工作方式(四象限乘法) 图8和表4说明双极性工作方式的电路和数码关系。当用直流(正极性或负极性)参考电压或电流时,电路提供偏移二进制操作,当用交流参考时,11位最低位构成交流参考数控衰减,而最高位构成极性控制。

当DAC寄存器加载到 0000 0000 0000时,调节 R_1 以达到 $V_{OUT} = 0V$ (另一方法,人们可以省略 R_1 和 R_2 而通过调节 R_3 与 R_4 的比值以达到 $V_{OUT} = 0V$)。

满度调整可通过调节 V_{REF} 的幅度或者通表4.图8偏移二进制双极性数码表

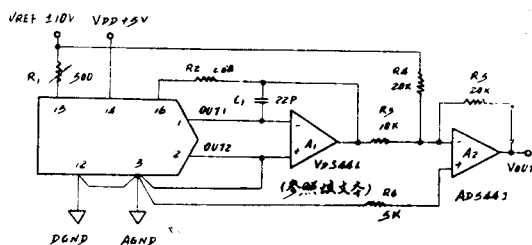


图8.双极性工作方式(四象限乘法)

在数—模转换寄存器中的二进制数			模拟输出
MSB	LSB		V_{OUT}
1111	1111	1111	$+ V_{REF} \left(\frac{2047}{2048} \right)$
1000	0000	0001	$+ V_{REF} \left(-\frac{1}{2048} \right)$
1000	0000	0000	0V
0111	1011	1111	$- V_{REF} \left(-\frac{1}{2048} \right)$
0000	0000	0000	$- V_{REF} \left(\frac{2048}{2048} \right)$

过改变 R_6 值的大小来实现。

如在单极性工作方式中一样,为了有低的 V_{OS} 和低的 I_B ,必须对 A_1 进行挑选。为了匹配和跟踪,必须对 R_3 , R_4 和 R_5 进行挑选。 $2R_3$ 与 R_4 的失配不但出现失调而且会产生满度误差, R_5 与 R_4 或 $2R_3$ 的失配则产生满度误差。为使工作稳定,还需用相位补偿电容 C_1 (10~25Pf)。

应用提示 AD7542是一种为系统接口而设计的精密12位乘法数—模转换器。为了保证系统性能与AD7542技术参数一致性,必须注意以下几点:

1.一般接地安排:

AD7542的 A_{GND} 和 D_{GND} 之间的电压差会引起精度下降(地与地之间的直流电压差

引入增益误差。地与地之间交流电压差或者瞬变电压差会使噪声进入模拟输出)。保证在 A_{GND} 和 D_{GND} 端电压相等的最简单的方法是 AD7542 的 A_{GND} 和 D_{GND} 连接在一起。在 A_{GND} 与 D_{GND} 于底板纵横交叉连结的更加复杂的系统中, 建议在 AD7542 的 A_{GND} 与 D_{GND} 的管脚间用二极管背靠背的连接起来 (可用 1N914 或与此相当的二极管)。

2. 输出放大器失调

CMOS 数—模转换器呈现一代码有关的输出电阻, 而输出电阻反过来又引起代码有关的放大器噪声增

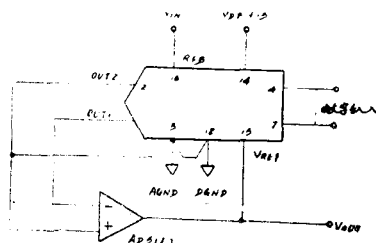


图9. 除法器(数控增益)

$$V_{OUT} = -\frac{V_{IN}}{D} \text{ 其中:}$$

$$D = \frac{BJT_1}{2^1} + \frac{BJT_2}{2^2} + \dots + \frac{BJT_{12}}{2^{12}}$$

$$\frac{1}{4096} \leq D \leq \frac{4095}{4096}$$

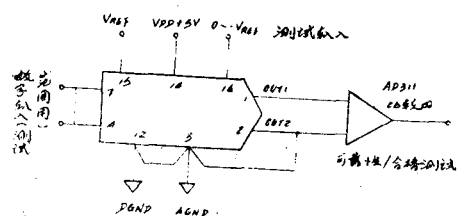


图11. 数字可程序极限检波器

益, 其影响是在放大器输出产生幅度为 $0.67V_{OS}$ (V_{OS} 是放大器输入失调电压) 的差分非线性项, 这个差分非线性项加到 $R/2R$ 梯形网络的差分非线性。为了维持单调性运行, 建议在所用温度范围内, 放大器的 V_{OS} 不得大于 DAC 输出分辨率的 10% (输出分辨率 = $V_{REF}(2^{-n})$, 其中: n 是使用的位数)。

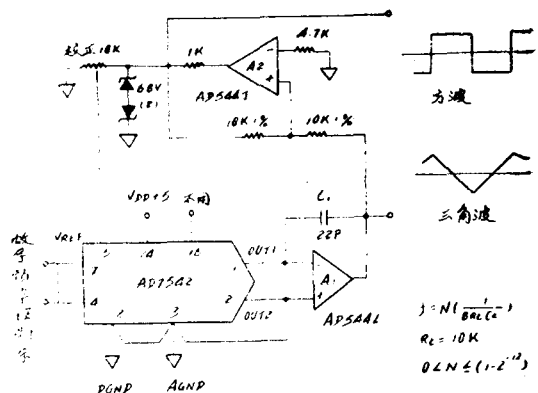


图10. 可程序函数管生器

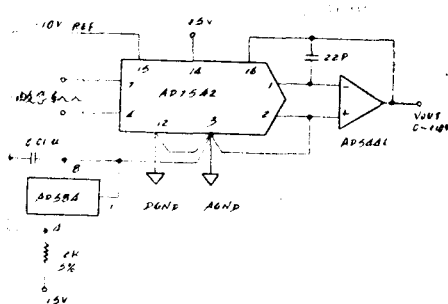


图12. 0~+10V 固定参考数—模转换器

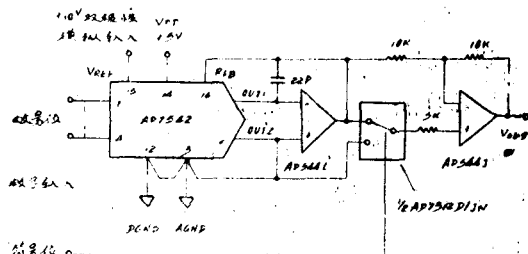


图13. 12位+符号乘法数—模转换器

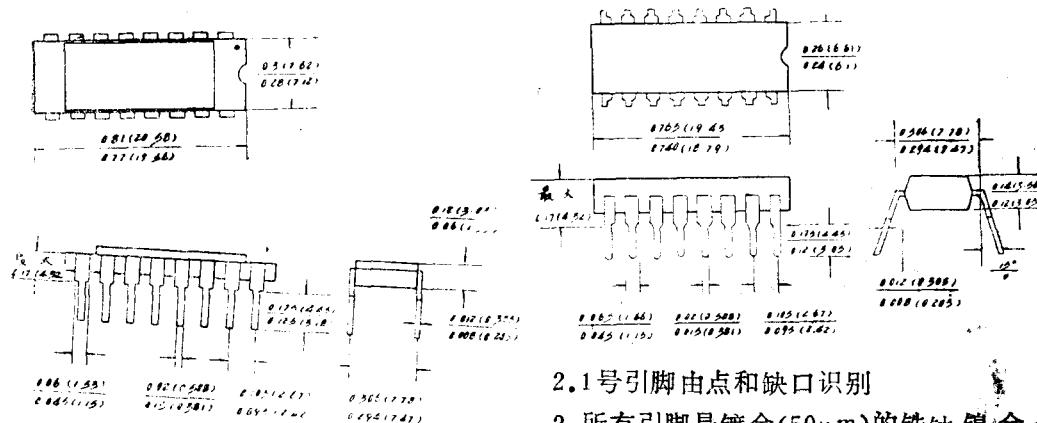
3. 高频问题

AD7542输出电容连同放大器反馈电阻一起工作, 则对开环响应加上一个极点。如寄生极点频率小于放大器0 dB的交界频率, 不仅降低闭环带宽, 而且可产生衰减振荡即振荡。通过加一相位补偿电容与反馈电阻并联可以恢复其稳定性。

外形尺寸 尺寸用电英寸和毫米表示

16脚双列直插式塑料封装

16脚双列直插式陶瓷封装



1. 1号引脚由点和缺口识别

2. 1号引脚由点和缺口识别

2. 所有引脚是镀金(50 μ m)的铁钴镍合金或42号合金。

2. 所有引脚是镀焊料或者镀锡的铁钴镍合金或42号合金。

高性能12位集成电路数—模转换器

AD DAC85

特点 作为标准DAC85的改进型替代品, 高可靠性的3—芯片结构, 低功耗, 用激光修正达到高精度; -55°C 至 $+125^{\circ}\text{C}$, 最大非线性度为 $\pm 3/4\text{LSB}$ (AD DAC85 MIL); 具有高稳定度、大输出电流的掩膜齐纳参考; 共气式输出放大器(电压型); 24脚侧面铜制双列直插式陶瓷封装。

产品说明 AD DAC85是一种高性能的12位数—模转换器。它由匹配好的双极型开关, 精密电阻网络, 低漂移、高稳定性的电压参考和一个可供选用的输出放大器组成。输入可选择TTL兼容的12位二进制补码(CBI)或者3位的BCD输入码(CCD)。输出可选用电流输出或电压方式。输出电压式有 $\pm 2.5\text{V}$, $\pm 5\text{V}$, $\pm 10\text{V}$, 0 至 5V 及 0 至 10V 五种输出电压; 电流输出式有 $\pm 1\text{mA}$ 和 0 至 -2mA 两种输出电流。

先进的电路设计和精密的处理工艺, 使其主要性能优于常规的普通的体积大标准DAC85器件。革新型的3—芯片结构把可靠性提高了四倍⁽¹⁾。AD DAC85实现了全差分。抗饱和的精密电流开关单元结构*, 从而大大提高对电源变化的不敏感性。这种

相同结构也减小了当不同bit数切换时,由于器件热瞬态而造成的非线性;几乎所有关键元件都在恒定功耗下工作。采用高分辨率激光修整高稳定的SiCr薄膜电阻,从而降低器件的差分非线性误差。一个低噪声而高稳定的掩膜齐纳二极管用以提供良好的长期稳定性、大的外电流负载容量及温度循环特性的参考电源,使它可与最好的分立齐纳参考相媲美。

在可靠性及其整个温度范围内的性能作为重要参数的应用场合下,建议采用全12位AD DAC85型数—模转换器。

* 参见专利号: 3, 978, 475; RE28, 633; 4, 020, 486; 3,747, 088; 3,803, 590; 3, 961, 326。

(1)计算的细节,请参看应用说明,“AD DAC85可靠性预测”。

产品特点 1. AD DAC85由于其性能显著提高,可以直接取代同类型其他器件。

2. 3-芯片的集成结构,使AD DAC85成为性能和可靠性为主要考虑因素的应用场合之最佳选择器件。

3. 在不重新对系统进行设计的情况下,提高系统性能是可能的。

4. AD DAC85提供的最大非线性误差为 $\pm 0.012\%$,最大增益漂移为 $\pm 20\text{PPm}/^\circ\text{C}$ 。双极性接法下的总精度漂移最大值为 $\pm 10\text{PPm}/^\circ\text{C}$ 。

5. 二进制梯形网络温度系数很低,保证所有的AD DAC85器件在整个规定的温度范围内均有单调。

6. 由于需要的功耗降低,从而改善了稳定性并缩短其预热时间。

7. 精密的掩膜齐纳参考,可向外部提供高达2.5mA电流作为他用。

8. BCD码和二进制码两种输入格式,均可得到电压输出方式或电流输出方式。

技术规格

(除另有说明外,均指常温 $+25^\circ\text{C}$)

型 号	AD DAC85C	AD DAC85C	AD DAC85	AD DAC85	AD DAC85LD	AD DAC 85M.L	单 位
数字输入	CBI	CCD	CBI	CCD	CBI	CBI	
分辨率	12	3	12	3	12	12	bit 数位
逻辑电平 (TTL兼容)							
逻辑“1”(在 $+1\mu\text{A}$ 时)	$+2\text{V}_{\text{dcmin}}$	*	*	*	*	*	V
逻辑“0”(在	$+5.5\text{V}_{\text{dcmax}}$	*	*	*	*	*	V

-100 μ A时)	0V _{dcm} +0.8V _{dcm}	*	*	*	*	*	V V
转换特性精度							
线性误差							
+25℃(max)	$\pm \frac{1}{2}$	$\pm \frac{1}{4}$	$\pm \frac{1}{2}$	$\pm \frac{1}{4}$	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	LSB
0至+70℃ (max)	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	-	-	-	-	LSB
-25℃至+85℃ (max)	-	-	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	$\pm \frac{1}{2}$	LSB
-55℃至 +125℃(max)	-	-	-	-	-	$+\frac{3}{4}$	LSB
差分线性误差	$\pm \frac{1}{2}$	*	*	*	*	*	LSB
增益误差 ¹	± 0.1	*	*	*	*	*	%
偏置误差 ¹	± 0.05	*	*	*	*	*	%FSR
确保单调性的 最小温度范围	0至+70	0至+70	-25至+85	-25至+85	-25至+85	-55至+125	
漂移 ³ 增益							
漂移0至+70℃ (max)	± 20	± 20	± 20	± 20	± 10	± 20	m/℃
-25℃至+85℃ (max)	-	-	± 20	± 20	± 10	± 20	PPm/℃
-55℃至 +125℃(max)	-	-	-	-	-	± 20	PPm/℃
偏置漂移单极 性0至+70℃	± 1	± 1	-	-	-	-	PPmFSR/℃
-25℃至+85℃	-	-	± 1	± 1	± 1	± 1	PPmFSR/℃
-55℃至 +125℃	-	-	-	-	-	± 2	PPmFSR/℃
双极性							
0至+70℃ (max)	± 10	-	-	-	-	-	PPmFSR/℃
-25℃至+85℃ (max)	-	-	± 10	-	± 5	± 10	PPmRSR/℃
-55℃至 +125℃(max)	-	-	-	-	-	± 10	PPmRSR/℃

转换速率							
电压型							
对满度变化， 达到 $\pm 0.01\%$ FSR 的建立 时间							
反馈电阻为 10K	5	*	*	*	*	*	μS
反馈电阻为 5K	3	*	*	*	*	*	μS
对1LSB达 ± 0.01 FSR 的建立时间	1.5	*	*	*	*	*	μS
变化率	20	*	*	*	*	*	$V/\mu S$
电流型							
对满度变化， 达 $\pm 0.01\%$ FSR							
负载电阻为10 $\sim 100\Omega$	300	*	*	*	*	*	nS
负载电阻为 1K Ω	1	*	*	*	*	*	μS
模拟输出电压 型范围							
- CB1器件	$\pm 2.5, \pm 5, \pm 10,$ $+ 5, + 10$	*	*	*	*	*	V
CCD器件	$+ 10$	*	*	*	*	*	V
输出电流 (min)	± 5	*	*	*	*	*	mA
输出阻抗(dc)	0.05	*	*	*	*	*	Ω
电流型输出范 围							
输出阻抗—双 极性	2	*	*	*	*	*	K Ω
—单极性	6.65	*	*	*	*	*	K Ω
依从性	- 2.5, + 10.5	*	*	*	*	*	V