

赠送
电子课件

EDA技术实用教程

黄仁欣 编著



清华大学出版社

EDA 技术实用教程

黄仁欣 编著

清华大学出版社

北 京

内 容 简 介

本书以掌握国内外最流行的电子设计自动化(EDA)技术为教学目标,以培养学生的设计和应用开发能力为主线,系统地介绍 EDA 应用技术。

全书在取材和编排上,内容新颖、循序渐进,并注重理论联系实际。全书共 10 章,主要内容包括 VHDL 硬件描述语言、Quartus II 等 EDA 工具软件、可编程逻辑器件、实验开发系统、应用实例和综合设计实例。第 4 章对大量常规的数字电路做出了 VHDL 描述,第 7 章详细阐述了 9 个典型数字系统的设计方法,第 9 章选取了 16 个实验实例,第 10 章给出了 4 个代表性的全国大学生电子设计竞赛赛题设计实例。读者完全可以通过这些实际操作,很好地掌握 EDA 的开发设计方法。每章后面附有小结和习题,便于读者学习和教学使用。为方便教师教学,本书配有电子教案。

本书可作为高职高专及本科院校电子信息、电气、通信、自动控制、自动化和计算机类专业的 EDA 技术教材,也可作为上述学科或相关学科工程技术人员的参考书。还可作为电子产品制作、科技创新实践、EDA 课程设计和毕业设计等实践活动的指导书。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

EDA 技术实用教程/黄仁欣编著.——北京:清华大学出版社,2006.9

EISBN 7-302-13773-0

I.E… II.黄… III.电子电路—电路设计:计算机辅助设计—高等学校—教材 IV.TN702

中国版本图书馆 CIP 数据核字(2006)第 106650 号

出版者:清华大学出版社 地 址:北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编:100084

社总机:010-62770175 客户服务:010-62776969

组稿编辑:张瑜

文稿编辑:杨作梅

印刷者:北京密云胶印厂

装订者:北京市密云县京文制本装订厂

发行者:新华书店总店北京发行所

开 本:185×260 印张:21 字数:499 千字

版 次:2006 年 9 月第 1 版 2006 年 9 月第 1 次印刷

书 号:ISBN 7-302-13773-0/TP·8284

印 数:1~4000

定 价:29.00 元

前 言

EDA 是 Electronic Design Automation(电子设计自动化)的缩写, EDA 技术是 20 世纪 90 年代初以来迅速发展起来的现代电子工程领域的一门新技术。它以可编程逻辑器件(PLD)为载体, 以计算机为工作平台, 以 EDA 工具软件为开发环境, 以硬件描述语言(HDL)作为电子系统功能描述方式, 以电子系统设计为应用方向的电子产品自动化设计过程。

在当今以数字化和网络化为特征的信息技术革命大潮中, 电子技术获得了飞速发展, 现代电子产品渗透到了社会的各个领域。现代电子产品的性能进一步提高, 功能越来越复杂, 集成化智能化程度越来越高, 更新换代的节奏越来越快, 开发风险也越来越大, 而且正向着功能多样化、体积小化、功耗最低化的趋势发展。所有这些, 都给电子系统设计师们带来了前所未有的压力, 面对这种压力, 唯一的出路是熟练掌握 EDA 技术, 并获得其有力支持。EDA 技术的出现, 极大地提高了电路设计的效率和可靠性, 减轻了设计者的劳动强度, EDA 是电子产品开发研制的动力源和加速器, 是现代电子设计的核心。随着基于 PLD 的 EDA 技术的发展和应用领域的扩大与深入, 它在电子信息、通信工程、自动控制及计算机应用等领域的重要性日益突出。有专家预言, 21 世纪将是 EDA 技术快速发展的时期, 它将成为对本世纪产生重大影响的十大科学技术之一。因此, 在大中专院校的电子信息、通信工程、自动控制、计算机应用等各类学科的教学引入均 EDA 技术的内容, 以适应现代电子技术的飞速发展。

早在 1997 年第二届全国大学生电子设计竞赛中的个别赛题中就已包括了需要用 EDA 技术才能圆满完成的赛题, 此后这方面的内容逐届增加, 直到 2003 年第五届和 2005 年第六届赛事中, 有的赛题达到了不采用 EDA 技术将无从下手的程度。事实上, 电子设计竞赛赛题的内容是市场产品要求和技术进步的一种反映。为了适应 EDA 技术的发展, 更加突出 EDA 技术的实用性, 以及面向电子设计的创新性, 本书在实验项目和综合设计上扩充了不少与全国大学生电子设计竞赛典型赛题相关的内容, 如等精度频率计、相位测量仪、移相信号发生器和 VGA 显示控制设计等。

本书在内容的安排和取舍上, 既考虑了 EDA 技术本身的系统性和完整性, 又考虑了 EDA 技术的实用性和实践性, 做到理论与实践的有机结合。无论是器件、硬件描述语言的讲解, 还是 EDA 工具软件、EDA 应用系统的介绍, 都以当前应用广泛的主流内容来展开, 力求做到内容新颖、重点突出、讲解精炼、强化实践。EDA 是一门实践性很强的技术, 本书特别注重对读者应用能力的培养, 通过第 4、7、10 章大量的设计实例的学习, 读者可以较好地掌握用 VHDL 语言进行电子系统设计的方法, 而第 3、6 章的内容可以学习 Quartus II、Foundation 等工具软件的使用技能, 加上第 9 章的多项实验, 读者完全可以通过这些实际操作, 很好地掌握 EDA 的开发设计方法。

本书共有 10 章。以下稍加介绍:

第 1 章 EDA 技术概述。介绍 EDA 技术的发展、EDA 设计流程、EDA 技术主要内容、发展趋势及应用。

第 2 章 VHDL 硬件描述语言。介绍 VHDL 程序基本结构、语言要素、常用语句。VHDL 作为 IEEE 标准的硬件描述语言，以其强大的系统描述能力、规范的程序设计结构、灵活的语言表达风格和多层次的仿真测试手段，在电子设计领域受到了普遍的认同，成为现代 EDA 领域的首选硬件描述语言。

第 3 章 Quartus II 软件及其应用。介绍 Quartus II 工具软件的使用方法及设计流程。EDA 的核心是利用计算机完成电路设计的全程自动化，掌握 EDA 工具软件的使用方法是 EDA 技术学习的第一步。以 Quartus II 设计正弦信号发生器，和 Quartus II DSP Builder 模块设计可控正弦信号发生器为例，强化对 Quartus II 使用方法及设计流程的掌握。

第 4 章 VHDL 应用实例。通过用硬件描述语言 VHDL 实现的设计实例，介绍 EDA 技术在组合逻辑电路、时序逻辑电路、存储器和状态机设计中的应用。

第 5 章 大规模可编程逻辑器件。介绍 PLA、PAL、GAL 和 CPLD、FPGA、ispLSI 等各种类型可编程逻辑器件的电路结构、工作原理和使用方法。

第 6 章 常用 EDA 工具软件。介绍几种目前世界上最流行和实用的 EDA 工具软件，以适应不同读者的需要，包括 Altera 公司的 MAX+plus II、Xilinx 公司的 Foundation 和 Model technology 公司的 ModelSim。加上第 3 章介绍的 Quartus II，这些软件面向 FPGA/CPLD 和 ASIC 设计，比较适合学校教学、项目开发和相关的学科研究。

第 7 章 EDA 技术综合设计应用。通过数字闹钟、多功能信号发生器、序列检测器、交通灯信号控制器、空调系统有限状态机、电梯控制系统、步进电机控制电路、智力竞赛抢答器、单片机与 FPGA/CPLD 总线接口的设计等几个数字系统的设计实例，进一步介绍 EDA 技术在测量仪器和自动控制等技术领域的综合应用。通过这些设计，读者可以进一步掌握数字系统的 EDA 设计方法，为复杂系统的设计打下坚实的基础。

第 8 章 EDA 实验开发系统。介绍杭州康芯电子有限公司研制的、系统性能相对较好的 GW48 EDA/SOPC 实验开发系统的使用方法，以使读者了解 VHDL 逻辑设计所必需的硬件仿真和实验验证的方法与过程。

第 9 章 EDA 技术实验。读者可以通过本章提供的 16 个实验操作，很好地掌握 EDA 的开发设计方法和 Quartus II 等工具软件的使用技能，提高 EDA 技术的应用和实践能力。

第 10 章 EDA 技术在全国大学生电子设计竞赛赛题设计中的应用。给出 4 个全国大学生电子设计竞赛赛题设计实例，具有一定的综合性和代表性。

本书可作为高等职业技术学院电子类、电气类、通信类、自动化类和计算机类专业学生的教材，电子产品制作、科技创新实践、课程设计和毕业设计等实践活动的指导书。亦可作为职业技术培训及从事电子产品设计与开发的工程技术人员的参考书，还可作为本科生学习 EDA 技术的参考书。

全书由江西工业工程职业技术学院黄仁欣副教授编著。在编写过程中，参考了许多专家的著作，吸纳了黄仁欣主持的江西省高等院校省级教研课题《EDA 技术课程建设及应用于电子设计竞赛的研究》的部分研究成果，课题组的老师们亦对本书编写提出了建设性意见，在此谨向以上专家和老师们深表感谢。

由于时间仓促，书中难免存在不妥之处，敬请读者指正，并提出修改意见。作者 E-mail: huangrenxin@126.com。为方便教师电子教学，本书配有教案，需要的老师请从网上下载免费电子教案，<http://www.wenyuan.com.cn>。

作者

目 录

第 1 章 EDA 技术概述	1	2.3 VHDL 语言要素	29
1.1 EDA 技术及其发展	1	2.3.1 VHDL 文字规则	29
1.1.1 EDA 技术的涵义	1	2.3.2 VHDL 数据对象	31
1.1.2 EDA 技术的发展史	2	2.3.3 VHDL 数据类型	32
1.2 EDA 设计流程	3	2.3.4 运算操作符	34
1.3 EDA 技术的主要内容及主要 的 EDA 厂商	6	2.3.5 VHDL 语言结构体 的描述方式	36
1.3.1 EDA 技术的主要内容	6	2.4 VHDL 顺序语句	39
1.3.2 主要 EDA 厂商概述	8	2.4.1 等待语句和断言语句	39
1.4 常用的 EDA 工具	9	2.4.2 赋值语句	40
1.5 EDA 技术的发展趋势	11	2.4.3 转向控制语句	42
1.5.1 可编程器件的发展趋势	11	2.4.4 子程序调用语句	47
1.5.2 软件开发工具的发展趋势	12	2.4.5 返回语句	48
1.5.3 输入方式的发展趋势	13	2.5 VHDL 并行语句	49
1.6 EDA 技术的应用	14	2.5.1 进程语句	49
1.6.1 EDA 技术的应用形式	14	2.5.2 块语句	51
1.6.2 EDA 技术的应用场合	14	2.5.3 并行信号赋值语句	52
本章小结	15	2.5.4 并行过程调用语句	54
思考题和习题	16	2.5.5 元件例化语句	55
第 2 章 VHDL 硬件描述语言	17	2.5.6 生成语句	56
2.1 VHDL 概述	17	本章小结	59
2.1.1 常用硬件描述语言简介	17	思考题和习题	60
2.1.2 VHDL 及其优点	17	第 3 章 Quartus II 软件及其应用	63
2.1.3 VHDL 程序设计约定	19	3.1 Quartus II 的使用及设计流程	63
2.1.4 VHDL 程序设计举例	19	3.1.1 Quartus II 的图形编辑 输入法	63
2.2 VHDL 程序基本结构	20	3.1.2 Quartus II 的文本编辑 输入法	71
2.2.1 实体	21	3.2 Quartus II 设计正弦信号发生器	72
2.2.2 结构体	23	3.2.1 创建工程和编辑设计文件	72
2.2.3 库	26	3.2.2 编译	75
2.2.4 程序包	27	3.2.3 正弦信号数据 ROM 定制	77
2.2.5 配置	28		

3.2.4 仿真	80	第 5 章 大规模可编程逻辑器件	132
3.2.5 测试	81	5.1 可编程逻辑器件概述	132
3.2.6 配置器件	86	5.2 简单可编程逻辑器件	134
3.3 MATLAB/DSP Builder 设计可控正弦		5.3 复杂可编程逻辑器件	136
信号发生器	87	5.3.1 CPLD 的基本结构	136
3.3.1 建立设计模型	88	5.3.2 Altera 公司的器件	137
3.3.2 Simulink 模型仿真	92	5.4 现场可编程门阵列	142
3.3.3 SignalCompiler 编译	94	5.4.1 FPGA 的整体结构	143
3.3.4 使用 Quartus II 实现时序		5.4.2 Xilinx 公司的 FPGA	
仿真	95	器件	144
3.3.5 使用 Quartus II 进行硬件测试		5.4.3 FPGA 的配置	148
与硬件实现	96	5.5 在系统可编程逻辑器件	149
本章小结	96	5.5.1 ispLSI/pLSI 的结构	149
思考题和习题	97	5.5.2 Lattice 公司 ispLSI 系列	
第 4 章 VHDL 应用实例	98	器件	152
4.1 组合逻辑电路设计	98	5.6 FPGA 和 CPLD 的开发应用选择	153
4.1.1 基本门电路	98	5.6.1 FPGA 和 CPLD 的性能	
4.1.2 译码器	99	比较	153
4.1.3 编码器	101	5.6.2 FPGA 和 CPLD 的开发应用	
4.1.4 数值比较器	104	选择	153
4.1.5 数据选择器	104	本章小结	156
4.1.6 算术运算电路	106	思考题和习题	157
4.1.7 三态门及总线缓冲器	108	第 6 章 常用 EDA 工具软件	158
4.2 时序逻辑电路设计	110	6.1 Altera MAX+plus II 的使用	158
4.2.1 时钟信号和复位信号	110	6.1.1 MAX+plus II 功能简介	158
4.2.2 触发器	112	6.1.2 MAX+plus II 设计流程	161
4.2.3 寄存器和移位寄存器	115	6.1.3 MAX+plus II 设计举例	161
4.2.4 计数器	119	6.2 Xilinx Foundation 的使用	170
4.2.5 序列信号发生器		6.2.1 Foundation 设计流程	170
和检测器	122	6.2.2 Foundation 设计举例	172
4.3 存储器设计	124	6.3 ModelSim 的使用	178
4.3.1 只读存储器 ROM	125	6.3.1 ModelSim 的使用方法	178
4.3.2 随机存储器 RAM	126	6.3.2 ModelSim 与 MAX+plus II	
4.4 状态机设计	127	的接口	182
4.4.1 摩尔型状态机	128	6.3.3 ModelSim 交互命令方式	
4.4.2 米立型状态机	129	仿真	183
本章小结	130	6.3.4 ModelSim 批处理	
思考题和习题	131	工作方式	184

本章小结.....	184	7.7.2 驱动电路的组成及 VHDL 实现.....	219
思考题和习题.....	185	7.8 智力竞赛抢答器的设计.....	220
第 7 章 EDA 技术综合设计应用	186	7.8.1 设计思路.....	220
7.1 数字闹钟的设计.....	186	7.8.2 VHDL 程序实现.....	221
7.1.1 系统的设计要求.....	186	7.9 单片机与 FPGA/CPLD 总线接口 的设计.....	225
7.1.2 系统的总体设计.....	187	7.9.1 设计思路.....	225
7.1.3 闹钟控制器的设计.....	189	7.9.2 VHDL 程序实现.....	226
7.1.4 译码器的设计.....	193	本章小结.....	228
7.1.5 键盘缓冲器(预置寄存器) 的设计.....	194	思考题和习题.....	228
7.1.6 闹钟寄存器的设计.....	195	第 8 章 EDA 实验开发系统	231
7.1.7 时间计数器的设计.....	196	8.1 GW48 型 EDA 实验开发系统原理 与使用.....	231
7.1.8 显示驱动器的设计.....	197	8.1.1 系统性能及使用 注意事项.....	231
7.1.9 分频器的设计.....	199	8.1.2 系统工作原理.....	232
7.1.10 系统的整体组装.....	200	8.1.3 系统主板结构与使用 方法.....	233
7.1.11 系统的硬件验证.....	201	8.2 GW48 实验电路结构图.....	239
7.2 多功能信号发生器的设计.....	201	8.2.1 实验电路信号资源符号图 说明.....	239
7.2.1 设计要求.....	201	8.2.2 各实验电路结构图特点 与适用范围简述.....	239
7.2.2 设计实现.....	202	8.3 GW48 系统结构图信号名 与芯片引脚对照表.....	247
7.2.3 系统仿真.....	206	8.4 GWDVP-B 电子设计竞赛应用板 使用说明.....	252
7.3 序列检测器的设计.....	207	8.5 GW48 型 EDA 实验开发系统使用 实例.....	254
7.3.1 设计思路.....	207	本章小结.....	257
7.3.2 VHDL 程序实现.....	208	思考题和习题.....	257
7.3.3 硬件逻辑验证.....	208	第 9 章 EDA 技术实验	258
7.4 交通灯信号控制器的设计.....	209	实验 1 8 位全加器的设计.....	258
7.4.1 设计思路.....	209	实验 2 组合逻辑电路的设计.....	260
7.4.2 VHDL 程序实现.....	209	实验 3 触发器功能的模拟实现.....	262
7.4.3 硬件逻辑验证.....	210	实验 4 计数器的设计.....	264
7.5 空调系统有限状态自动机的设计....	211		
7.5.1 设计思路.....	211		
7.5.2 VHDL 程序实现.....	211		
7.6 电梯控制系统的设计.....	212		
7.6.1 设计要求.....	212		
7.6.2 设计实现.....	212		
7.6.3 系统仿真.....	217		
7.7 步进电机控制电路的设计.....	217		
7.7.1 步进电机的工作原理.....	218		

实验 5 计数译码显示电路	266	10.1.5 系统仿真	306
实验 6 数字钟综合实验	270	10.1.6 系统测试与硬件验证	307
实验 7 序列检测器的设计	271	10.1.7 设计技巧分析及系统扩展 思路	308
实验 8 简易彩灯控制器	274	10.2 测相仪设计	309
实验 9 正负脉宽数控调制信号发生器 的设计	275	10.2.1 测相仪工作原理及实现	309
实验 10 数字秒表的设计	278	10.2.2 系统测试	310
实验 11 交通灯信号控制器的设计	281	10.3 基于 DDS 的数字移相正弦信号 发生器设计	311
实验 12 模拟信号检测	284	10.3.1 系统设计要求	311
实验 13 4 位十进制频率计设计	285	10.3.2 系统设计方案	311
实验 14 VGA 显示器彩条信号发生器 设计	288	10.3.3 DDS 内部主要模块 的 VHDL 程序实现	312
实验 15 A/D 转换控制器的设计	292	10.3.4 系统仿真与硬件验证	315
实验 16 音乐发生器的设计	294	10.3.5 设计技巧分析与系统扩展 思路	317
第 10 章 EDA 技术在全国大学生 电子设计竞赛中的应用	300	10.4 逻辑分析仪设计	318
10.1 等精度频率计设计	300	10.4.1 设计任务	318
10.1.1 系统设计要求	300	10.4.2 设计基本要求	318
10.1.2 系统组成	300	10.4.3 设计实现	319
10.1.3 工作原理	301	附录 常用 FPGA/CPLD 管脚图	322
10.1.4 FPGA 开发的 VHDL 设计	303	参考文献	325

第 1 章 EDA 技术概述

EDA 是 Electronic Design Automation(电子设计自动化)的缩写。EDA 技术就是以微电子技术为物理层面,现代电子设计技术为灵魂,计算机软件技术为手段,最终形成集成电子系统或专用集成电路 ASIC(Application Specific Integrated Circuit)为目的的一门新兴技术。EDA 技术的使用对象由两大类人员组成,一类是专用集成电路 ASIC 的芯片设计研发人员;另一类是广大的电子线路设计人员,他们不具备集成电路深层次的知识。本书所阐述的 EDA 技术以后者为应用对象,这样,EDA 技术可简单概括为以大规模可编程逻辑器件为设计载体,通过硬件描述语言输入给相应开发软件,经过编译和仿真,最终下载到设计载体中,从而完成系统电路设计任务的一门新技术。

1.1 EDA 技术及其发展

1.1.1 EDA 技术的涵义

20 世纪末,数字电子技术得到了飞速发展,有力地推动和促进了社会生产力的发展和社会信息化的提高,数字电子技术的应用已经渗透到人类生活的各个方面。从计算机到手机,从数字电话到数字电视,从家用电器到军用设备,从工业自动化到航天技术,都广泛采用了数字电子技术。

微电子技术,即大规模集成电路加工技术的进步是现代数字电子技术发展的基础。目前,在硅片单位面积上集成的晶体管数量越来越多,1978 年推出的 8086 微处理器芯片集成的晶体管数是 4 万只,到 2000 年推出的 Pentium 4 微处理器芯片的集成度达 4 200 万只晶体管。原来需要成千上万只电子元器件组成的一台计算机主板电路,现在仅用几片超大规模集成电路就可以代替,现代集成电路已经能够实现单片电子系统 SOC(System On a Chip)的功能。

现代电子设计技术的核心是 EDA 技术。EDA 技术就是依靠功能强大的电子计算机,在 EDA 工具软件平台上,对以硬件描述语言 HDL(Hardware Description Language)为系统逻辑描述手段完成的设计文件,自动地完成逻辑编译、化简、分割、综合、优化和仿真,直至下载到可编程逻辑器件 CPLD/FPGA 或专用集成电路 ASIC 芯片中,实现既定的电子电路设计功能。EDA 技术使得电子电路设计者的工作仅限于利用硬件描述语言和 EDA 软件平台来完成对系统硬件功能的实现,极大地提高了设计效率,缩短了设计周期,节省了设计成本。

1.1.2 EDA 技术的发展史

EDA 技术伴随着计算机、集成电路和电子系统设计的发展,经历了计算机辅助设计(Computer Assist Design, CAD)、计算机辅助工程设计(Computer Assist Engineering Design, CAED)和电子设计自动化(Electronic Design Automation, EDA)三个发展阶段。

1. 20世纪70年代的计算机辅助设计(CAD)阶段

CAD 是 EDA 技术发展的早期阶段。在这个阶段,人们开始利用计算机取代手工劳动,但当时的计算机硬件功能有限,软件功能较弱,人们主要借助计算机对所设计的电路进行一些模拟和预测,辅助进行集成电路版图编辑和印刷电路板 PCB(Printed Circuit Board)布局和布线等简单的版图绘制等工作。20 世纪 70 年代,可以说是 EDA 技术发展的初期阶段。

2. 20世纪80年代的计算机辅助工程设计(CAED)阶段

初期阶段的硬件设计是用大量不同型号的标准芯片实现电子系统设计的。随着微电子工艺的发展,相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万存储单元的随机存储器和只读存储器。此外,可编程逻辑器件 PAL 和 GAL 等一系列微结构和微电子学的研究成果都为电子系统的设计开辟了新天地,因此,可以用少数几种通用的标准芯片实现电子系统的设计。

伴随着计算机和集成电路的发展,EDA 技术进入到计算机辅助工程设计阶段。20 世纪 80 年代初推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心,重点解决电路设计完成之前的功能检测等问题。利用这些工具,设计师能在产品制作之前预知产品的功能与性能,能生成产品制造文件,在设计阶段对产品性能的分析就可以进行。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重复劳动,那么,20 世纪 80 年代出现的具有自动综合能力的 CAE(Computer Assist Engineering, 计算机辅助工程)工具则代替了设计师的部分工作,对保证电子系统的设计,制造出最佳的电子产品起着关键的作用。到了 20 世纪 80 年代后期,EDA 工具已经可以进行设计描述、综合与优化和设计结果验证。CAED 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件,而且为高级设计人员的创造性劳动提供了方便。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求,并且具体化的元件图形制约着优化设计。

3. 20世纪90年代电子系统设计自动化(EDA)阶段

20 世纪 90 年代以来,微电子工艺有了惊人的发展,工艺水平已经达到了深亚微米级,甚至达到超深亚微米级。在一个芯片上已经可以集成上百万乃至上亿只晶体管,芯片速度达到了 Gb/s 量级,百万门以上的可编程逻辑器件陆续面世。为了满足千差万别的系统用户提出的设计要求,最好的办法是由用户自己设计芯片,让他们把想设计的电路直接设计在自己的专用芯片上。这个阶段发展起来的 EDA 工具,目的是在设计前期将原来设计师从事的许多高层次设计工作改由工具来完成,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计

等,设计师可以通过一些简单标准化的设计过程,利用微电子厂家提供的设计库来完成数万门 ASIC 和集成系统的设计与验证。这样就对电子设计的工具提出了更高的要求,提供了广阔的发展空间,促进了 EDA 技术的形成。特别是世界各 EDA 公司致力于推出兼容各种硬件实现方案和支持标准硬件描述语言的 EDA 工具软件,这都有效地将 EDA 技术推向成熟。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从单个电子产品开发转向系统级电子产品开发 SOC(System on a Chip, 即片上系统)。因此,EDA 工具是以系统级设计为核心,包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计的能力,而且能提供独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如,提供方框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言(如 VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺的标准元件库。只有具备上述功能的 EDA 工具,才可能使电子系统工程师在不熟悉各种半导体工艺的情况下,完成电子系统的设计。

今天,EDA 技术已经成为电子设计的重要工具,无论是设计芯片还是设计系统,如果没有 EDA 工具的支持,都将是难以完成的。EDA 工具已经成为现代电路设计工程师的重要武器,正在发挥越来越重要的作用。

1.2 EDA 设计流程

利用 EDA 技术进行电路设计的大部分工作是在 EDA 软件工作平台上进行的,EDA 设计流程如图 1.1 所示。EDA 设计流程包括设计准备、设计输入、设计处理、器件编程和设计完成 5 个步骤,以及相应的功能仿真、时序仿真和器件测试 3 个设计验证过程。

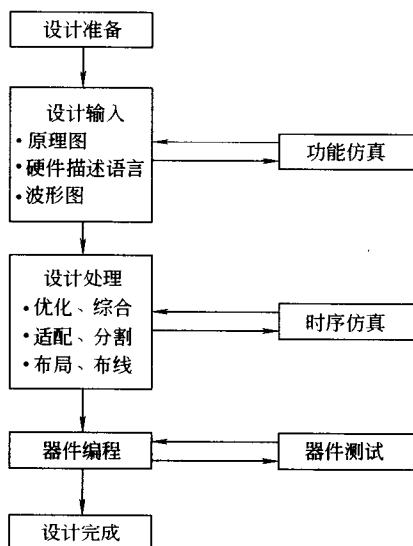


图 1.1 EDA 设计流程

1. 设计准备

设计准备是指设计者在进行设计之前, 依据任务要求, 确定系统所要完成的功能及复杂程度, 器件资源的利用和所需成本等做的准备工作, 如进行方案论证、系统设计和器件选择等。

2. 设计输入

设计输入是指将设计的系统或电路按照 EDA 开发软件要求的某种形式表示出来, 并送入计算机的过程。设计输入方式有多种, 包括图形输入方式、波形输入方式、采用硬件描述语言的文本输入方式, 或者采用文本和图形两者混合的设计输入方式。也可以采用自上而下(Top-Down)的层次结构设计方法, 将多个输入文件合并成一个设计文件等。

1) 图形输入方式

图形输入也称为原理图输入, 这是一种最直接的设计输入方式, 它使用软件系统提供的元器件库及各种符号和连线画出设计电路的原理图, 形成图形输入文件。这种方式大多用在设计者对系统及各部分电路很熟悉的情况, 或在系统对时间特性要求较高的场合。优点是容易实现仿真, 便于信号的观察和电路的调整。

2) 文本输入方式

文本输入是指采用硬件描述语言进行电路设计的方式。硬件描述语言有普通硬件描述语言和行为描述语言, 它们用文本方式描述设计和输入。普通硬件描述语言有 AHDL 和 CUPL 等, 它们支持逻辑方程、真值表和状态机等逻辑表达方式。

行为描述语言是目前常用的高层硬件描述语言, 有 VHDL 和 Verilog HDL 等, 它们具有很强的逻辑描述和仿真功能, 可实现与工艺无关的编程与设计, 可以使设计者在系统设计、逻辑验证阶段便确立方案的可行性, 而且输入效率高, 在不同的设计输入库之间转换也非常方便。运用 VHDL、Verilog HDL 硬件描述语言进行设计已是当前的趋势。

3) 波形输入方式

波形输入主要用于建立和编辑波形设计文件, 以及输入仿真向量和功能测试向量。波形设计输入适用于时序逻辑和有重复性的逻辑函数, 系统软件可以根据用户定义的输入/输出波形自动生成逻辑关系。

波形编辑功能还允许设计者对波形进行复制、剪切、粘贴、重复与伸展等操作。从而可以用内部节点、触发器和状态机建立设计文件, 并将波形进行组合, 显示各种进制(如二进制、八进制等)的状态值。还可以通过将一组波形重叠到另一组波形上, 对两组仿真结果进行比较。

3. 设计处理

设计处理是 EDA 设计中的核心环节。在设计处理阶段, 编译软件将对设计输入文件进行逻辑化简、综合和优化, 并适当地用一片或多片器件自动地进行适配, 最后产生编程用的编程文件。设计处理主要包括设计编译和检查、逻辑优化和综合、适配和分割、布局和布线、生成编程数据文件等过程。

1) 设计编译和检查

设计输入完成之后, 立即进行编译。在编译过程中首先进行语法检验, 如检查原理图的信号线有无漏接, 信号有无双重来源, 文本输入文件中关键字有无错误等各种语法错误, 并及时标出错误的位置, 供设计者修改。然后进行设计规则检验, 检查总的设计有无超出器件资源或规定的限制并将编译报告列出, 指明违反规则和潜在不可靠电路的情况以供设计者纠正。

2) 逻辑优化和综合

逻辑优化是化简所有的逻辑方程或用户自建的宏, 使设计所占用的资源最少。综合的目的是将多个模块化设计文件合并为一个网表文件, 并使层次设计平面化(即展平)。

3) 适配和分割

在适配和分割过程中, 确定优化以后的逻辑能否与下载目标器件 CPLD 或 FPGA 中的宏单元和 I/O 单元适配, 然后将设计分割为多个便于适配的逻辑小块形式映射到器件相应的宏单元中。如果整个设计不能装入一片器件时, 可以将整个设计自动分割成多块并装入同一系列的多片器件中去。

分割工作可以全部自动实现, 也可以部分由用户控制, 还可以全部由用户控制进行。分割时应使所需器件数目和用于器件之间通信的引脚数目尽可能少。

4) 布局和布线

布局和布线工作是在设计检验通过以后由软件自动完成的, 它能以最优的方式对逻辑元件布局, 并准确地实现元件间的布线互联。布局和布线完成后, 软件会自动生成布线报告, 提供有关设计中各部分资源的使用情况等信息。

5) 生成编程数据文件

设计处理的最后一步是产生可供器件编程使用的数据文件。对 CPLD 来说, 是产生熔丝图文件, 即 JEDEC 文件(电子器件工程联合会制定的标准格式, 简称 JED 文件); 对于 FPGA 来说, 是生成比特流数据文件 BG(Bit-stream Generation)。

4. 设计校验

设计校验过程包括功能仿真和时序仿真, 这两项工作是在设计处理过程中同时进行的。功能仿真是在设计输入完成之后, 选择具体器件进行编译之前进行的逻辑功能验证, 因此又称为前仿真。此时的仿真没有延时信息或者由系统添加的微小标准延时, 这对于初步的功能检测非常方便。仿真前, 要先利用波形编辑器或硬件描述语言等建立波形文件或测试向量(即将所关心的输入信号组合成序列), 仿真结果将会生成报告文件和输出信号波形, 从中便可以观察到各个节点的信号变化。若发现错误, 则返回设计输入中修改逻辑设计。

时序仿真是在选择了具体器件并完成布局、布线之后进行的时序关系仿真, 因此又称为后仿真或延时仿真。由于不同器件的内部延时不一样, 不同的布局、布线方案也给延时造成不同的影响, 因此在设计处理以后, 对系统和各模块进行时序仿真, 分析其时序关系, 估计设计的性能及检查和消除竞争冒险等是非常有必要的。

5. 器件编程

编程是指将设计处理中产生的编程数据文件通过软件放到具体的可编程逻辑器件中去。对 CPLD 器件来说是将 JED 文件下载(Download)到 CPLD 器件中去, 对 FPGA 来说是

将比特流数据 BG 文件配置到 FPGA 中去。

器件编程需要满足一定的条件,如编程电压、编程时序和编程算法等。普通的 CPLD 器件和一次性编程的 FPGA 需要专用的编程器完成器件的编程工作。基于 SRAM 的 FPGA 可以由 EPROM 或其他存储体进行配置。在系统可编程器件(ISP-PLD)则不需要专门的编程器,只要一根与计算机互联的下载编程电缆就可以了。

6. 器件测试和设计验证

器件在编程完毕之后,可以用编译时产生的文件对器件进行检验、加密等工作,或采用边界扫描测试技术进行功能测试,测试成功后才完成其设计。

设计验证可以在 EDA 硬件开发平台上进行。EDA 硬件开发平台的核心部件是一片可编程逻辑器件 FPGA 或 CPLD,再附加一些输入/输出设备,如按键、数码显示器、指示灯和喇叭等,还提供时序电路需要的脉冲源。将设计电路编程下载到 FPGA 或 CPLD 中,根据 EDA 硬件开发平台的操作模式要求,进行相应的输入操作,然后检查输出结果,验证设计电路。

1.3 EDA 技术的主要内容及主要的 EDA 厂商

1.3.1 EDA 技术的主要内容

EDA 技术涉及面广,内容丰富,从教学和实用的角度看,主要应掌握如下 4 个方面的内容:

- ① 大规模可编程逻辑器件;
- ② 硬件描述语言;
- ③ 软件开发工具;
- ④ 实验开发系统。

其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体,硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段,软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具,实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。

下面对 EDA 技术的主要内容进行概要的介绍。

1. 大规模可编程逻辑器件

可编程逻辑器件(PLD)是一种由用户编程来实现某种逻辑功能的新型逻辑器件,主要包括现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD)两大类。国际上生产 FPGA/CPLD 的主流公司,并且在国内占据市场份额较大的主要是 Xilinx、Altera 和 Lattice 等 3 家公司。

FPGA 在结构上主要分为 3 个部分:可编程逻辑单元、可编程输入/输出单元和可编程连线。CPLD 在结构上主要包括 3 个部分:可编程逻辑宏单元,可编程输入/输出单元和可

编程内部连线。

FPGA/CPLD 最明显的特点是集成度高、速度快和高可靠性,其时钟延时可小至纳秒级,结合其并行工作方式,在超高速应用领域和实时测控方面有着非常广阔的应用前景。在高可靠应用领域,如果设计得当,将不会存在类似于 MCU 的复位不可靠和 PC 的跑飞等问题。FPGA/CPLD 的高可靠性还表现在几乎可将整个系统下载于同一芯片中,实现所谓片上系统,从而大大缩小了体积,易于管理和屏蔽。

与 ASIC 设计相比, FPGA/CPLD 显著的优势是开发周期短、投资风险小、产品上市速度快、市场适应能力强和硬件升级回旋余地大,而且当产品定型和产量扩大后,可将生产中达到充分检验的 VHDL 设计迅速实现 ASIC 投产。

对于一个开发项目,究竟是选择 FPGA 还是选择 CPLD 呢?主要看开发项目本身的需要。对于普通规模,且产量不是很大的产品项目,通常使用 CPLD 比较好。对于大规模的 ASIC 设计或单片系统设计,则多采用 FPGA。另外, FPGA 掉电后将丢失原有的逻辑信息,所以在实用中需要为 FPGA 芯片配置一个专用 ROM。

2. 软件开发工具

目前比较流行的、主流厂家的 EDA 软件工具有 Altera 的 MAX+plus II、Quartus II, Lattice 的 ispEXPERT, Xilinx 的 Foundation Series 等。

MAX+plus II 是 Altera 公司推出的一个使用非常广泛的 EDA 软件工具,它支持原理图、VHDL 和 Verilog 语言的文本文件,以及波形图与 EDIF 等格式的文件作为设计输入,并支持这些文件的任意混合设计。它具有门级仿真器,可以进行功能仿真和时序仿真,能够产生精确的仿真结果。在适配之后, MAX+plus II 生成供时序仿真用的 EDIF、VHDL 和 Verilog 3 种不同格式的网表文件。MAX+plus II 界面友好,使用便捷,被誉为业界最易学易用的 EDA 软件,并支持主流的第三方 EDA 工具,支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。

Quartus II 是 Altera 公司新近推出的 EDA 软件工具,其设计工具完全支持 VHDL 和 Verilog 的设计流程,其内部嵌有 VHDL、Verilog 逻辑综合器。第三方的综合工具,如 Leonardo Spectrum、Synplify Pro 和 FPGA Compiler II 有着更好的综合效果, Quartus II 可以直接调用这些第三方工具,因此通常建议使用这些工具来完成 VHDL/Verilog 源程序的综合。同样, Quartus II 具备仿真功能,也支持第三方的仿真工具,如 Modelsim。此外, Quartus II 为 Altera DSP 开发包进行系统模型设计提供了集成综合环境,它与 MATLAB 和 DSP Builder 结合可以进行基于 FPGA 的 DSP 系统开发,是 DSP 硬件系统实现的关键 EDA 工具。Quartus II 还可与 SOPC Builder 结合,实现 SOPC 系统开发。

ispEXPERT 是 Lattice 公司的主要集成环境。通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载。ispEXPERT 是目前流行的 EDA 软件中最容易掌握的设计工具之一,它界面友好、操作方便、功能强大,并与第三方 EDA 工具兼容良好。

Foundation Series 是 Xilinx 公司较成熟的集成开发 EDA 工具。它采用自动化的、完整的集成设计环境。Foundation 项目管理器集成了 Xilinx 实现工具,并包含了强大的书籍 Synopsys FPGA Express 综合系统,是业界最强大的 EDA 设计工具之一。

3. 输入方式

EDA 设计通常采用硬件描述语言文本输入方式, 另外还有简单易学的原理图和波形图输入方式。

常用的硬件描述语言有 VHDL 语言、Verilog 语言和 ABEL 语言。VHDL 语言作为 IEEE 的工业标准硬件描述语言, 在电子工程领域已成为事实上的通用硬件描述语言。Verilog 语言支持的 EDA 工具较多, 适用于 RTL 级和门电路级的描述, 其综合过程较 VHDL 稍简单, 但在高级描述方面不如 VHDL。ABEL 语言是一种支持各种不同输入方式的 HDL, 被广泛用于各种可编程逻辑器件的逻辑功能设计。由于其语言描述的独立性, 因而适用于各种不同规模的可编程器件的设计。有专家认为, 在新世纪中, VHDL 与 Verilog 语言将承担几乎全部的数字系统设计任务。

4. 实验开发系统

提供芯片下载电路及 EDA 实验/开发的外围资源(类似于用于单片机开发的仿真器), 供硬件验证用。一般包括: ①实验或开发所需的各类基本信号发生模块, 包括时钟、脉冲、高低电平; ②FPGA/CPLD 输出信息显示模块, 包括数码显示、发光管显示、声响指示; ③监控程序模块, 提供“电路重构软配置”; ④目标芯片适配座以及上面的 FPGA/CPLD 目标芯片和编程下载电路。

1.3.2 主要 EDA 厂商概述

作为一名优秀的电子器件设计工程师, 为使设计得心应手, 对相关厂商应有一定的了解。下面对主要 EDA 厂商进行介绍。

(1) Altera: Altera 公司在 20 世纪 90 年代以后发展很快, 是最大的可编程逻辑器件供应商之一。其主要产品有 MAX3000/7000、FLEX6000、FLEX8000、FLEX10K、APEX20K、Stratix 和 Cyclone 等, 提供门数为 5000~250 000, 开发软件为 MAX+plus II 和 Quartus II。

(2) Xilinx: FPGA 的发明者, 老牌 PLD 公司, 是最大的可编程逻辑器件供应商之一。其产品种类较全, 主要有 XC2000、XC3000、XC4000、XC4000E、XC4000XLA、XC5200、Coolrunner(XPLA3)、Spartan 和 Virtex 系列等, 可用门数为 1 200~18 000, 开发软件为 Foundation、Alliance 和 ISE。

通常来说, 在欧洲用 Xilinx 器件的人多, 在日本和亚太地区用 Altera 器件的人多, 在美国则是平分秋色。全球 PLD/FPGA 产品 60%以上是由 Altera 和 Xilinx 提供的, 它们共同决定了 PLD 技术的发展方向。

(3) Lattice: Lattice 是 ISP 技术的发明者。ISP 技术极大地促进了 PLD 产品的发展。与 Altera 和 Xilinx 相比, Lattice 的开发工具略逊一筹, 大规模 PLD、FPGA 的竞争力还不够强, 但其中小规模 PLD 比较有特色。Lattice 于 1999 年推出可编程模拟器件, 同时收购 Vantis 公司, 又于 2001 年 12 月收购 Agere 公司的 FPGA 部门, 成为全球第三大可编程逻辑器件供应商。其主要产品有 ispLSI2000/5000/8000、MACH4/5 和 ispMACH 4000 等, 集成度可多达 25 000 个 PLD 等效门。