

APPLE II

硬件线路分析



APPLE II

硬體線路分析
(附故障檢修)

施威銘 校訂 李士彬·吳占鰲 編著

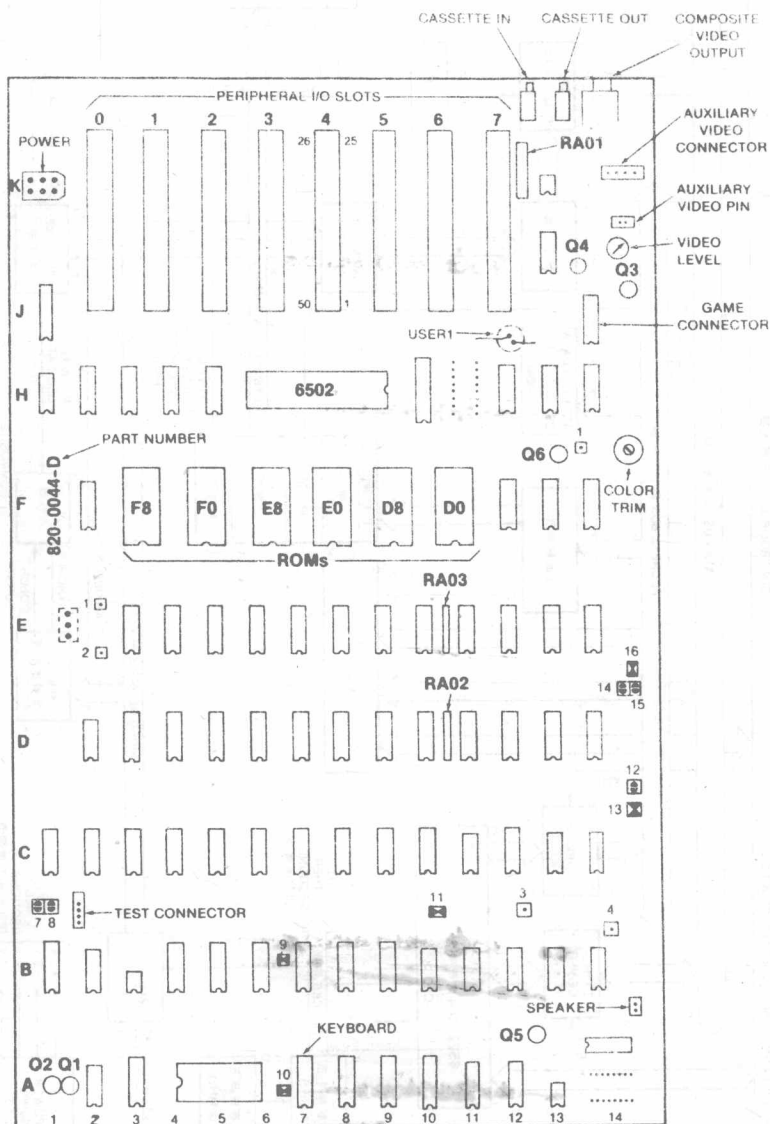
協群科技出版社

編 序

我一直想寫一本說明 Apple I 硬體原理的書，但皆因雜務太多寫寫停停以至於多次修改，連自己看了也不滿意。在我讀了 WINSTON D. GAYLER 著的 Apple I Circuit Description 這本書之後，發現這不但是第一本有關 Apple I 硬體解說的專書，並且內容詳盡，說明清晰，除了最新的 Apple IIe 之外，可說是從最早期的版本到最近的機種均涵蓋包羅，對於想一窺 Apple 奇妙的動作原理者，這是最值得推介的一本書。經由波前電腦圖書公司熱心的答允出版，並洽請吳占鰲君及李士彬君以其專業的學識詳予編譯，然後我補充了第 0 章，便成為您手上的這本書了。

要讀這本書，當然是需要硬體的基礎，為了考慮到某些對於 CRT 視頻工作原理較少認識的讀者，我在第 0 章當中做了一些說明，希望能夠有些幫助，對於已熟悉彩色電視工作原理的人，也希望我們的實例說明，能令您體會到 Apple 是怎樣的巧妙。並且我們也提供一份 Apple 簡要修護表，列出一些常見的故障情形，或許也有參考價值吧！

施 威 銘



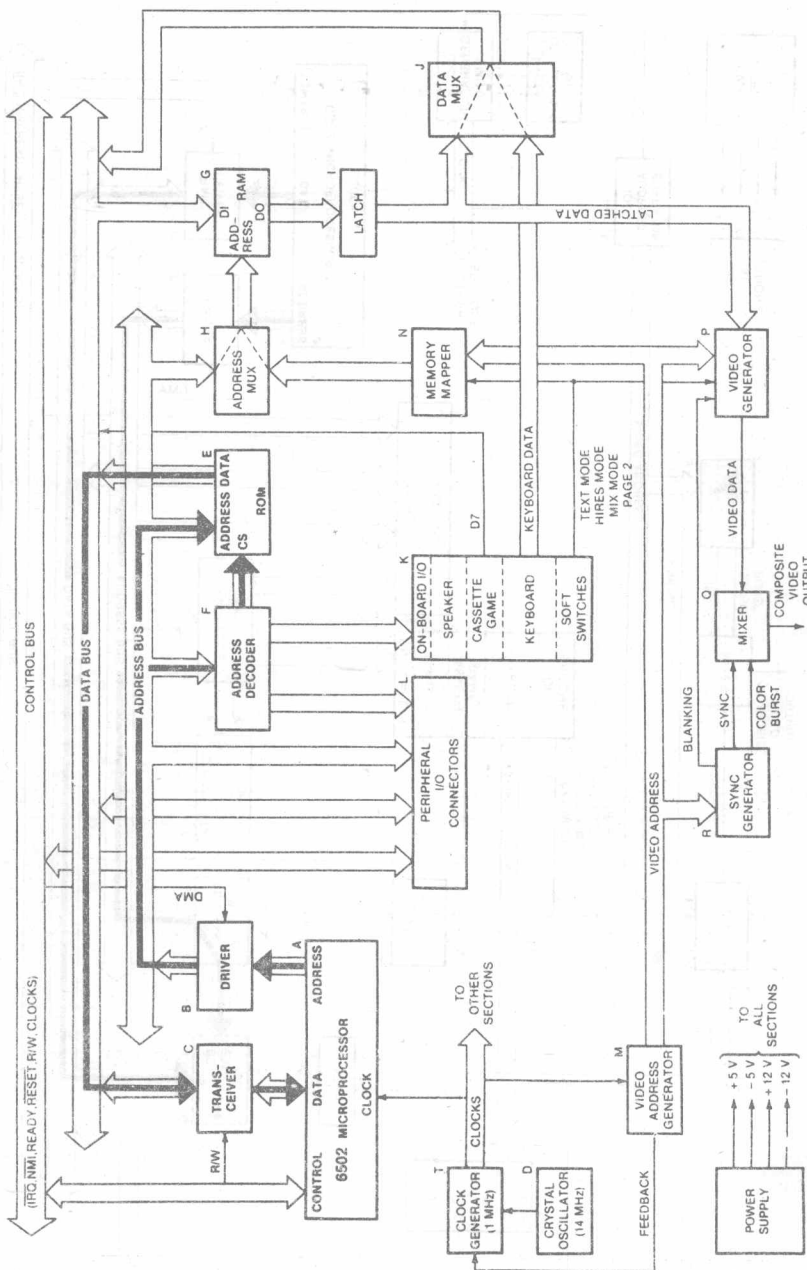
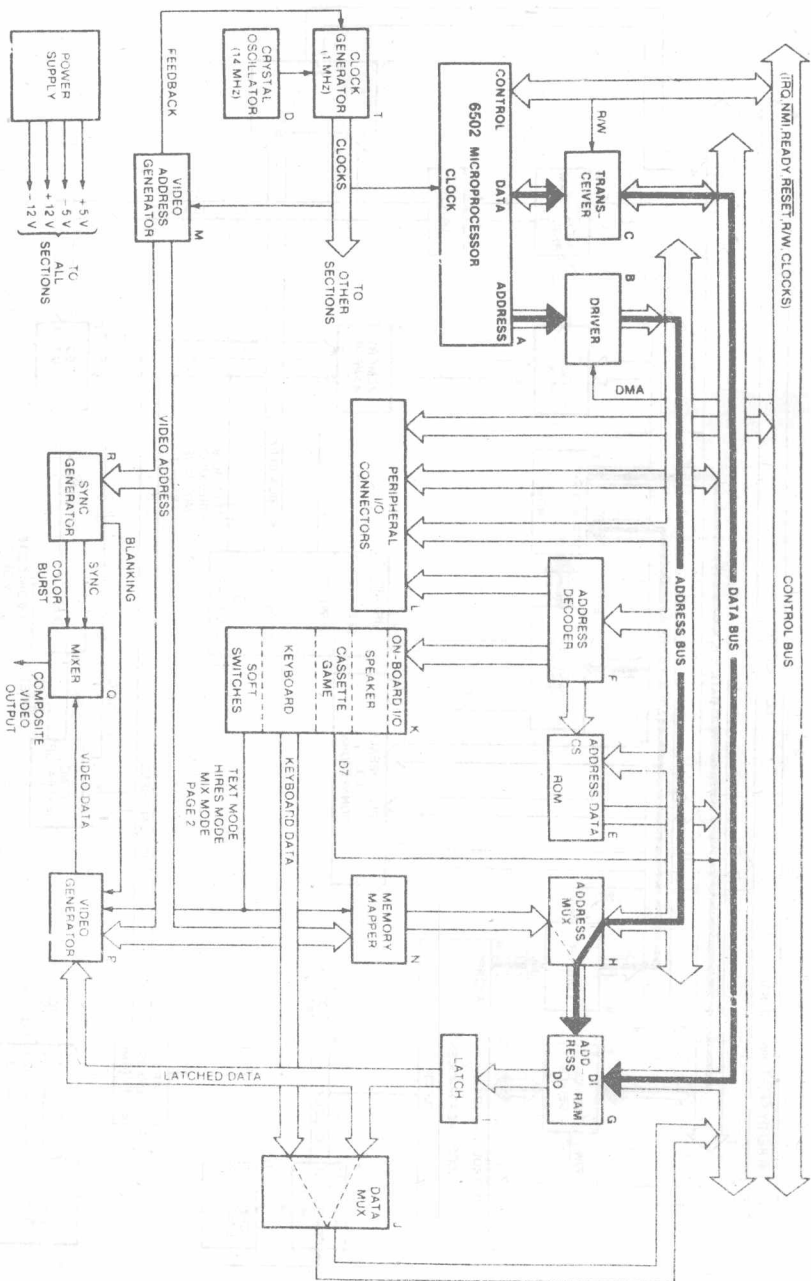


圖 2-2 ROM 讀取週期內信號路徑



■ 2-3 RAM寫入週期內信號路徑

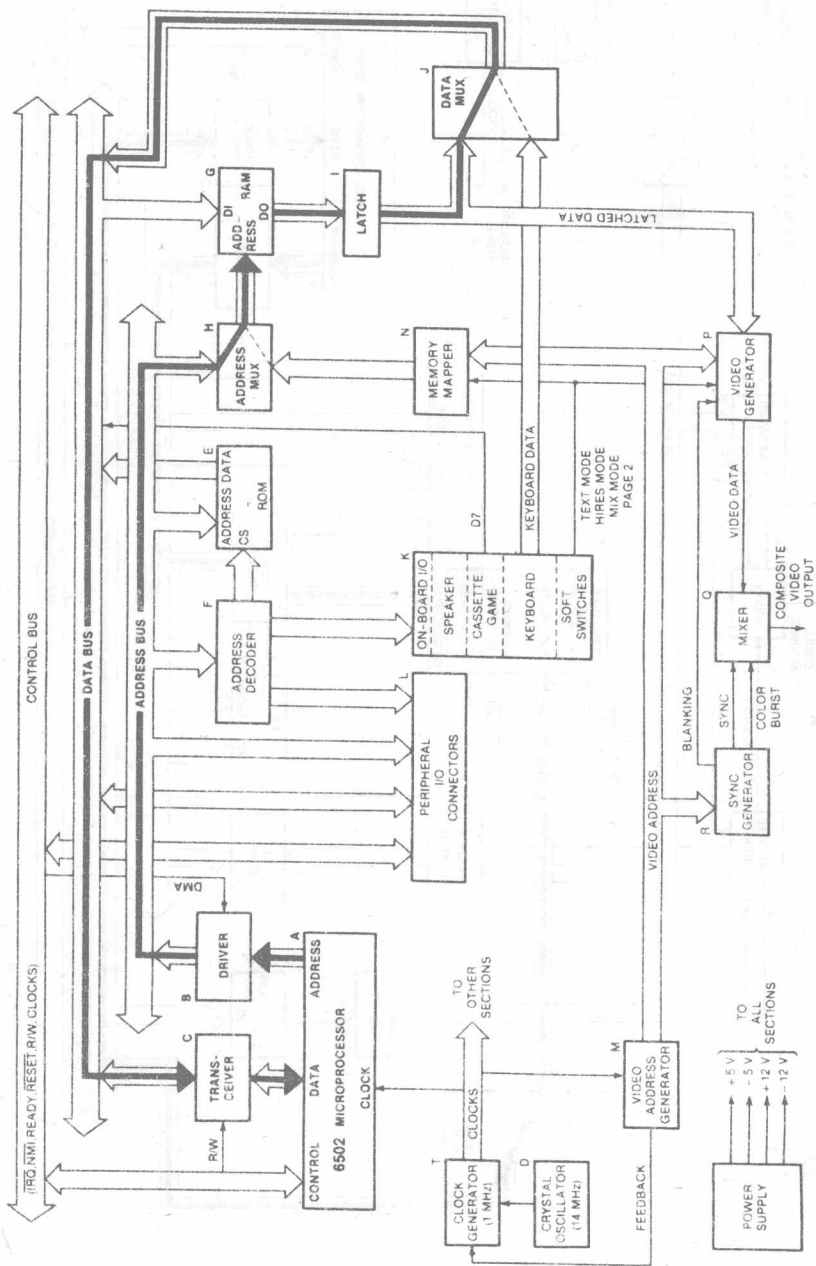


圖 2-4 R A M 遊戲機內線路原理

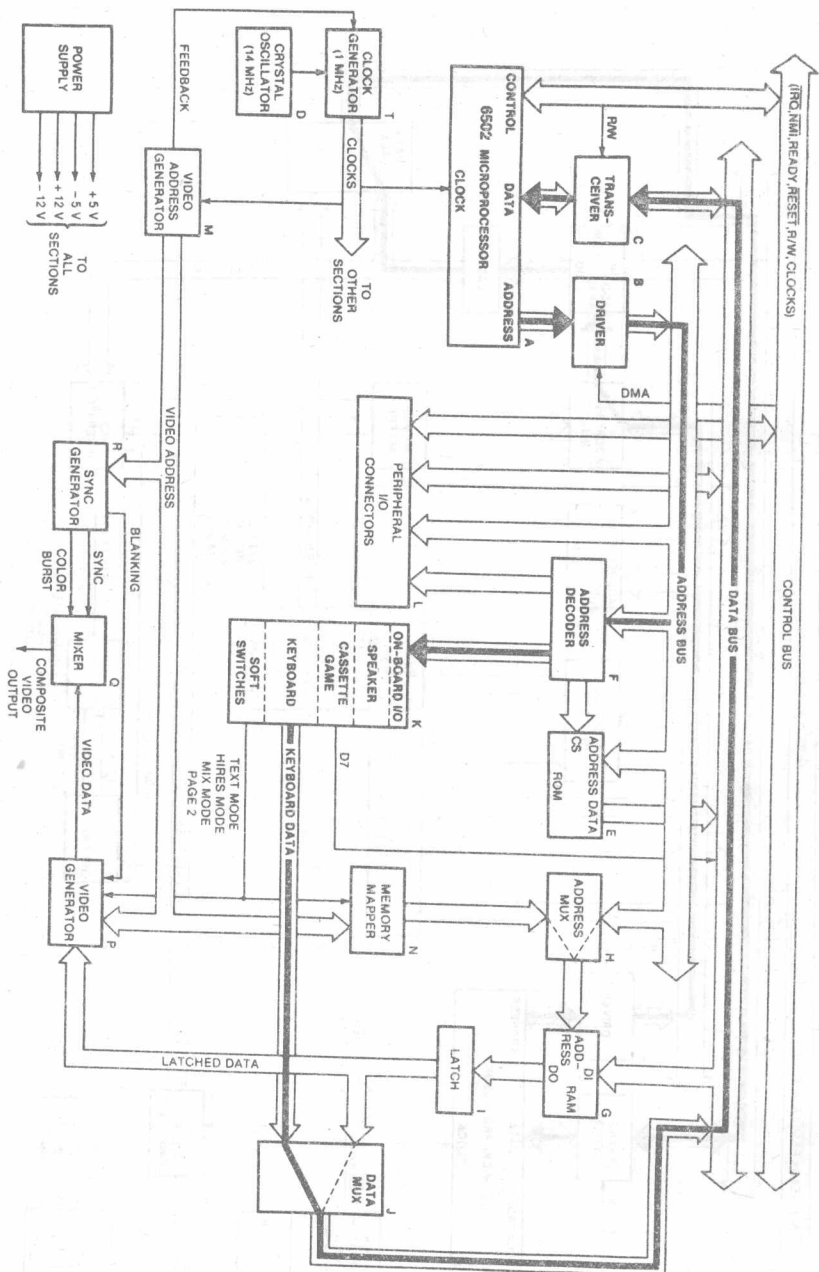
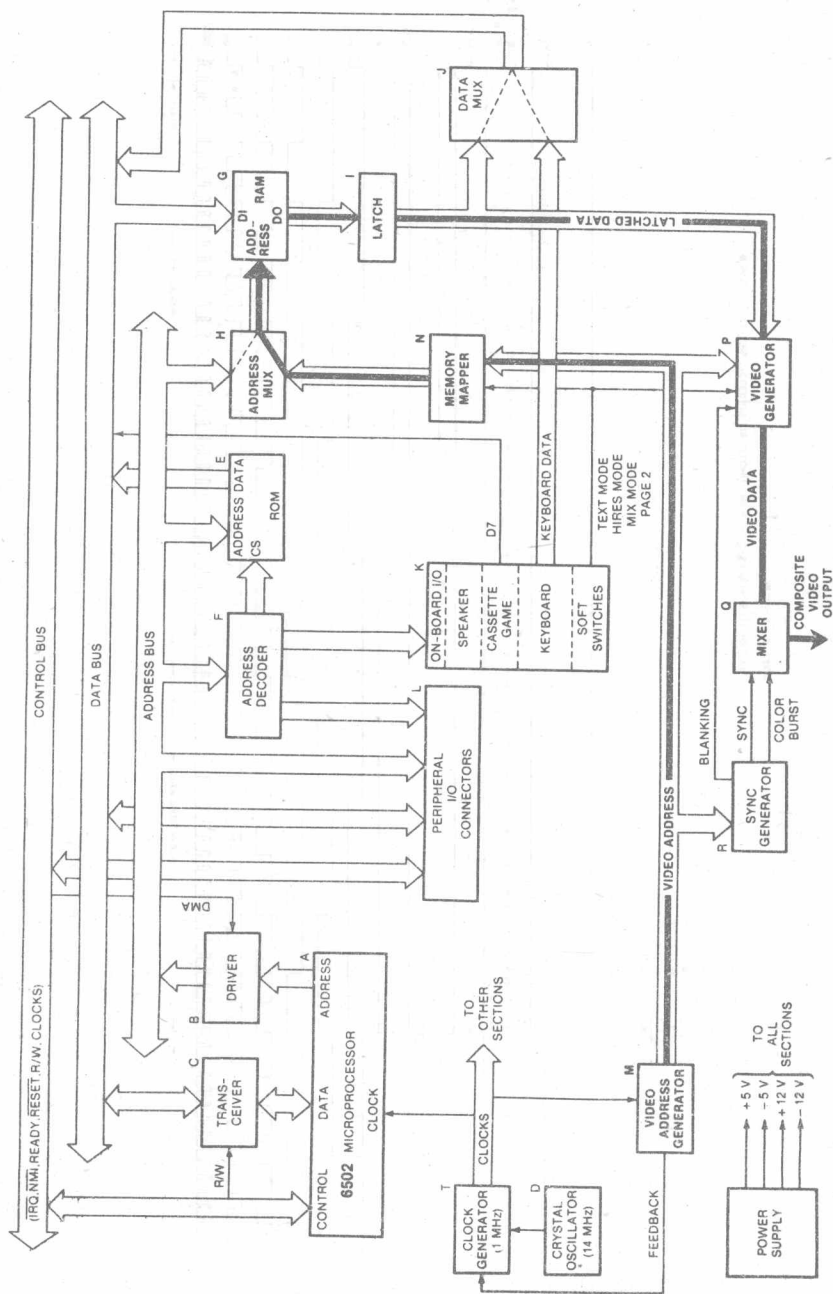
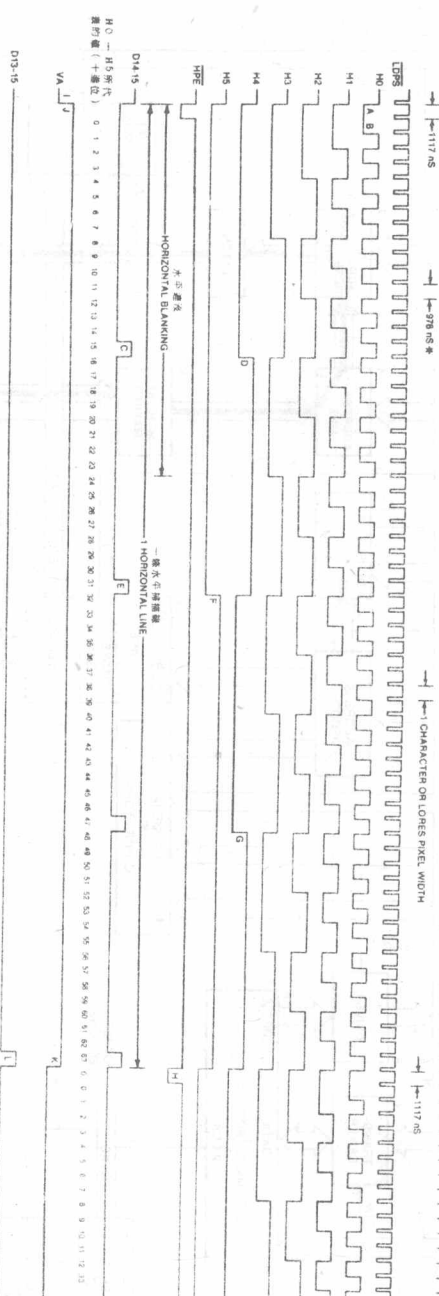


圖 2-5 總控系統通期內信號線路





*64 OUT OF 68 CDS CYCLES ARE 878 NS LONG. THE 65TH CDS CYCLE IS 1117 NS LONG.

■ 3-4 表示顺序

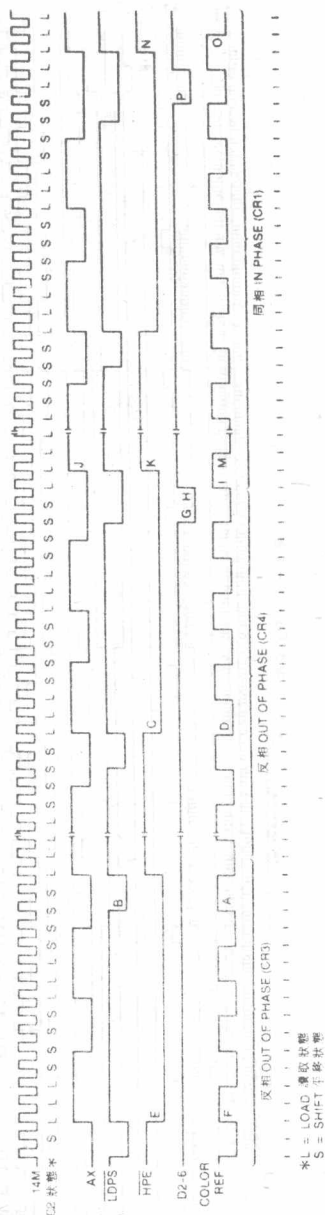


圖 3-17 時脈初階步—CR3 與 CR4

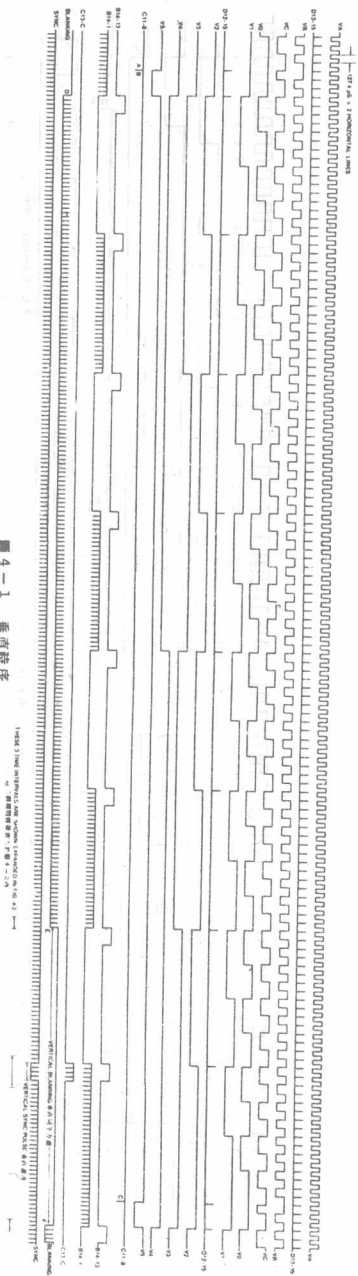


圖 4-1 垂直時序

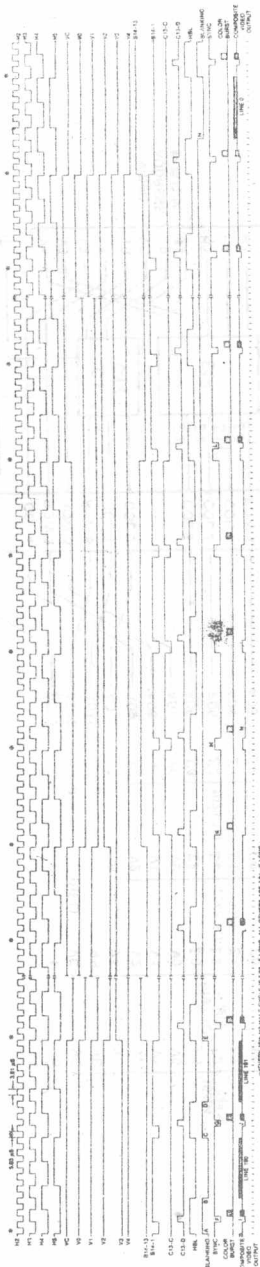


圖 4-2 垂直掃描時間

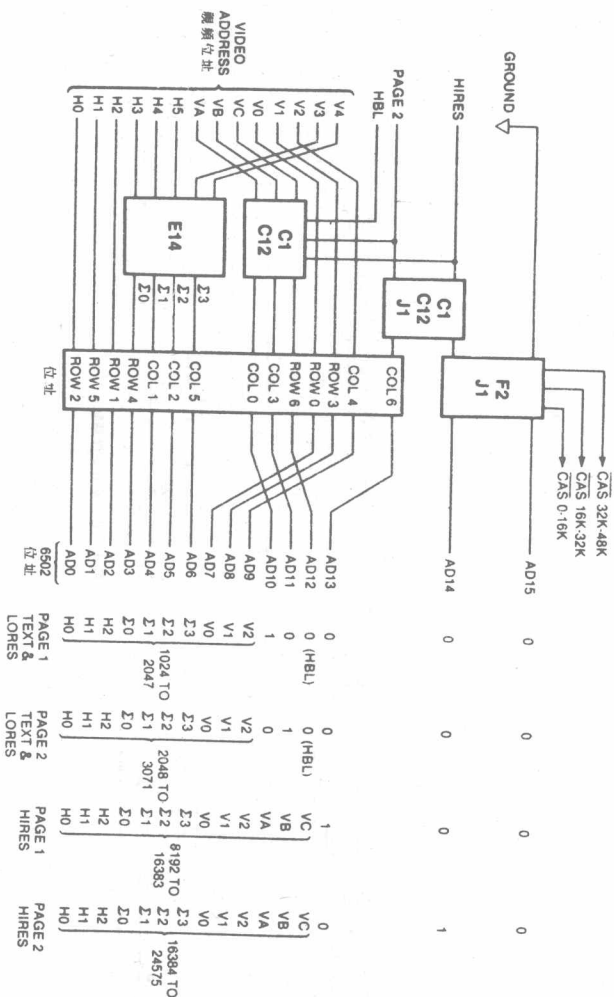
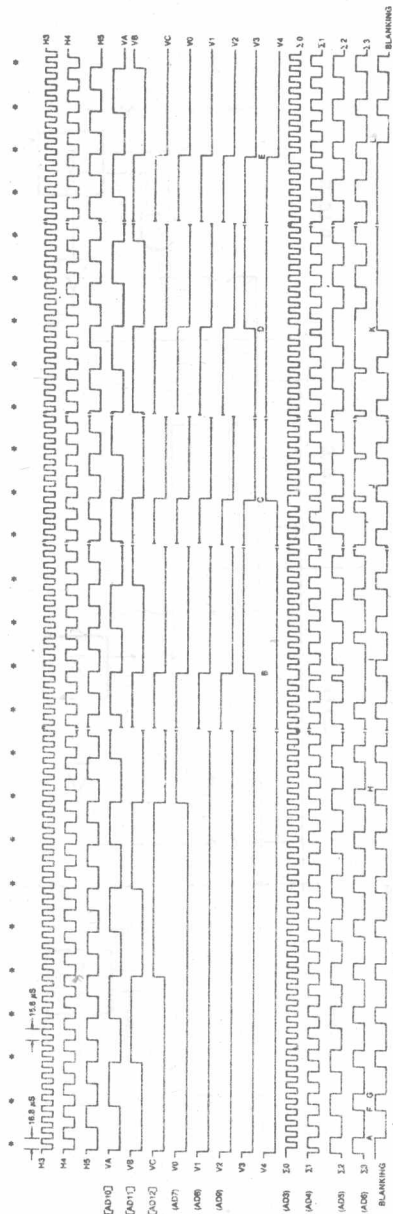


圖 5-7 視頻地址與記憶體的對應



PAGE 1 TEST
 DECMAL ADDRESS
 PAGE 1 THURS
 DECMAL ADDRESS

EVERY FIFTH H3 PERIOD IS 15.8 μs LONG. ALL OTHERS ARE 15.6 μs LONG.
 每第五個H3週期為15.8 μs，其餘均為15.6 μs。

■ 5-8 觸發位址信號

圖 6-11 DMA 的串序連接

