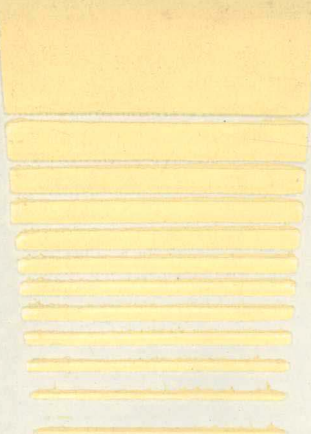
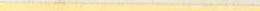
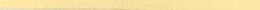
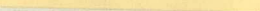
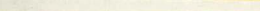
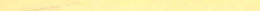
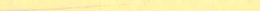
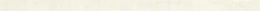




计算机电子学

实验指导

戴 翊 编



陕西科学技术出版社



序 言

本实验指导书是《计算机电子学基础》的配套教材。

《计算机电子学基础》是计算机专业的专业基础课，是实践性很强的课程。因此，在学习该课程时，理论结合实际，做好实验是很重要的一环。通过实验使学生学会正确使用常用电子仪器；加深理解电路的工作原理；掌握一些基本测量方法和调整电路的基本技能；运用基础理论知识正确地分析实验中所遇到的各种现象；正确理解、分析实验结果和数据，以求提高学生分析问题和解决问题的能力。

实验指导书结合教材安排了两部分实验：

第一部分为数字逻辑实验，安排有仪器使用练习、集成与非门性能测试、基本逻辑门、组合逻辑电路、译码器、触发器和计算器等七个实验。

第二部分为模拟电路实验，安排有单级交流放大器、负反馈放大器、运算放大器应用（一）、运算放大器应用（二）、晶体管直流稳压电源等五个实验。

安排的实验多数是要求学生一定条件下自行设计。因此，为做好实验，在做实验之前必须充分预习，根据实验要求写出预习报告。实验内容可根据学时数多少有所增减。

实验指导书中还介绍了实验所用仪器的性能指标和正确使用方法，元器件的型号命名，电路故障排除方法和指标测量方法，以供学生自学。

本指导书承蒙西北电讯工程学院计算机系主任王厚生付教授审稿。《陕西电子》编辑部主任张忠智和编辑郭春霞同志对本书的出版做了大量工作。在此，谨致以诚挚的感谢。

由于编写时间仓促，水平有限，缺点和错误在所难免，恳请使用本书的师生和读者批评指正。

编 者

1986年6月

目 录

第一部分 数字逻辑实验

第一节 数字逻辑实验基本知识

一、半导体集成电路型号命名	1
二、二进制逻辑电路图形符号	3
三、集成电路引出腿编号及国产T000系列中高速小规模半导体集成电路外引线排列图	8
四、逻辑规定	9
五、逻辑设计注意事项和排除故障方法	10

第二节 实验仪器性能及使用方法

一、DLB—2型数字逻辑实验箱	13
二、DT—830数字万用表	14
三、XC13型脉冲信号发生器	17
四、SBT—5同步示波器	20
五、SR8双踪示波器	25
实验一 仪器使用练习	33
实验二 集成与非门性能测试	35
实验三 基本逻辑门	44
实验四 组合逻辑电路	47
实验五 译码器	50
实验六 触发器	52
实验七 计数器	56

第二部分 模拟电路实验

模拟电路实验基本知识

第一节 测量误差及数据处理

一、误差的定义	57
二、误差的分类	58
三、只进行一次测量的误差估计	59
四、测量数据处理	61

第二节 实验仪器性能及使用方法

一、GB—9B型电子管毫伏表	64
----------------	----

二、XD 2 型低频信号发生器65

三、JT—1 型晶体管特性测试仪67

第三节 电子电路元、器件介绍

一、电阻器、电位器.....73

二、电容器.....79

三、半导体器件型号命名方法.....84

实验八 单级交流放大器.....87

实验九 负反馈放大器.....94

实验十 运算放大器应用（一）.....100

实验十一 运算放大器应用（二）.....106

实验十二 晶体管直流稳压电源.....109

参考资料.....

第一部分 数字逻辑实验

第一节 数字逻辑实验基本知识

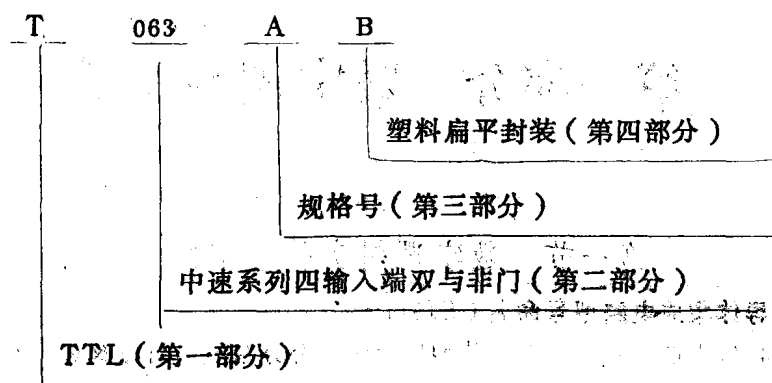
一、半导体集成电路型号命名 (SJ611—77)

1. 半导体集成电路的组成：其型号由四个部分组成；符号及意义如下：

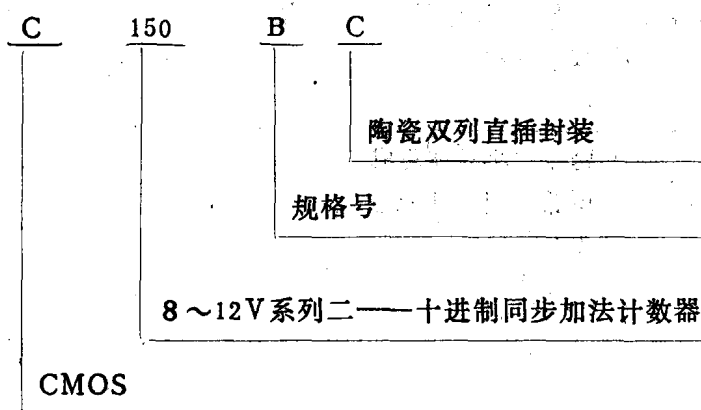
第一部分		第二部分	第三部分	第四部分	
电路的类型用汉语拼音字母表示		电路的系列及品种序号用三位阿拉伯数字表示	电路的规格号用汉语拼音字母表示	电路的封装用汉语拼音字母表示	
符号	意义	参见“半导体集成电路系列品种代号表”		符号	意义
T	TTL			A	陶瓷扁平
H	HTL			B	塑料扁平
E	ECL			C	陶瓷双列
I	IIL			D	塑料双列
P	PMOS			Y	金属圆壳
N	NMOS			F	F型
C	CMOS				
F	线性放大器				
W	集成稳压器				
J	接口电路				
⋮	⋮				

2. 示例

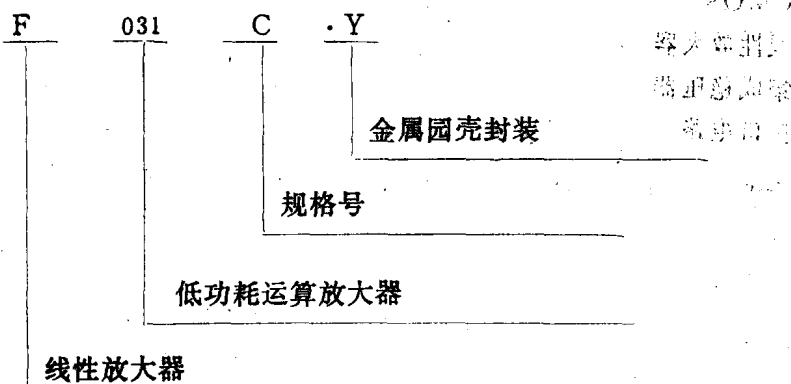
(1) TTL中速四输入端双与非门



(2) CMOS二——十进制同步加法计数器

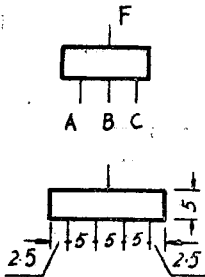
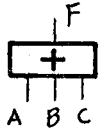
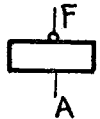
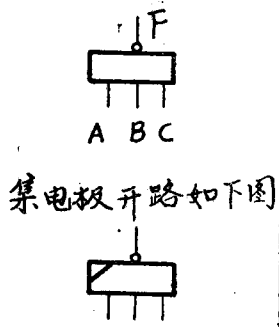
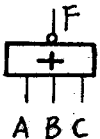


(3) 低功耗运算放大器

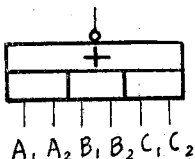
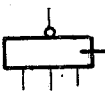
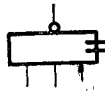
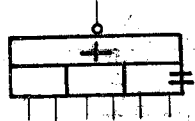
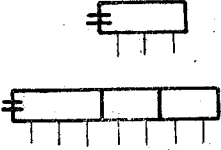
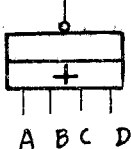


二、二进制逻辑电路图形符号 (暂行) (SJ1223—77)

表I—1 二进制逻辑电路图形符号

序号	名称	图形符号	备注
1	与门		$F = A \cdot B \cdot C$ 在图中标注尺寸为推荐尺寸, 其横向尺寸可随输入端数目增加而增加。
2	或门		$F = A + B + C$
3	非门		$F = \bar{A}$
4	与非门	 集电极开路如下图	$F = \overline{A \cdot B \cdot C}$
5	或非门		$F = \overline{A + B + C}$

续上表

序号	名称	图形符号	备注
6	与或非门		$F = \overline{A_1 A_2 + B_1 B_2 + C_1 C_2}$
7	与非门带 与扩展端		与 通用
8	与非门带 或扩展端		与 通用
9	与或非门 带或扩展端		
10	与扩展四		与 通
11	或扩展四		
12	与非门带 与扩展四		$F = \overline{A B C D}$

续上表:

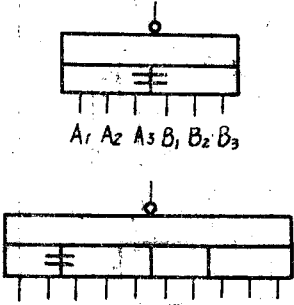
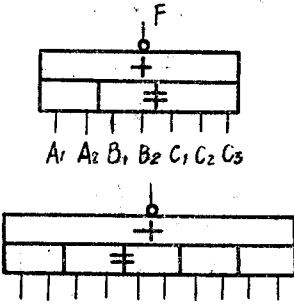
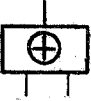
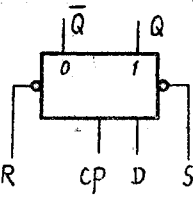
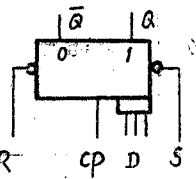
序号	名称	图形符号	备注
13	与非门 带或扩展口		$F = \overline{A_1 \cdot A_2 \cdot A_3 + B_1 \cdot B_2 \cdot B_3}$
14	与或非门 带或扩展口		$F = \overline{A_1 \cdot A_2 + B_1 \cdot B_2 + C_1 \cdot C_2 \cdot C_3}$
15	异或门		
16	D触发器		当D端多于一个时可用 用如下符号表示 

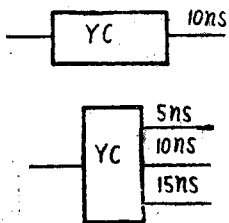
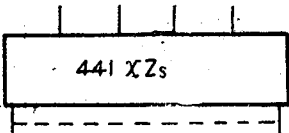
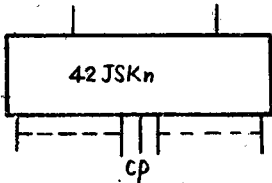
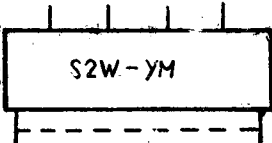
表 I-1

续上表

序号	名称	图形符号	备注
17	J-K 触发器		当 J 与 K 的输入多于一个时可用如下符号表示
18	R-S 触发器		
19	电流驱动器		
20	全加器		
21	译码器		

表 I - 1

续上表

序号	名称	图形符号	备注
22	延迟线		
23	四位四选- 数据选择器		
24	四位二进制 可逆计数器		
25	双二位二进制 译码器		

在逻辑图中也有采用异形逻辑符号，如图 I—1 所示

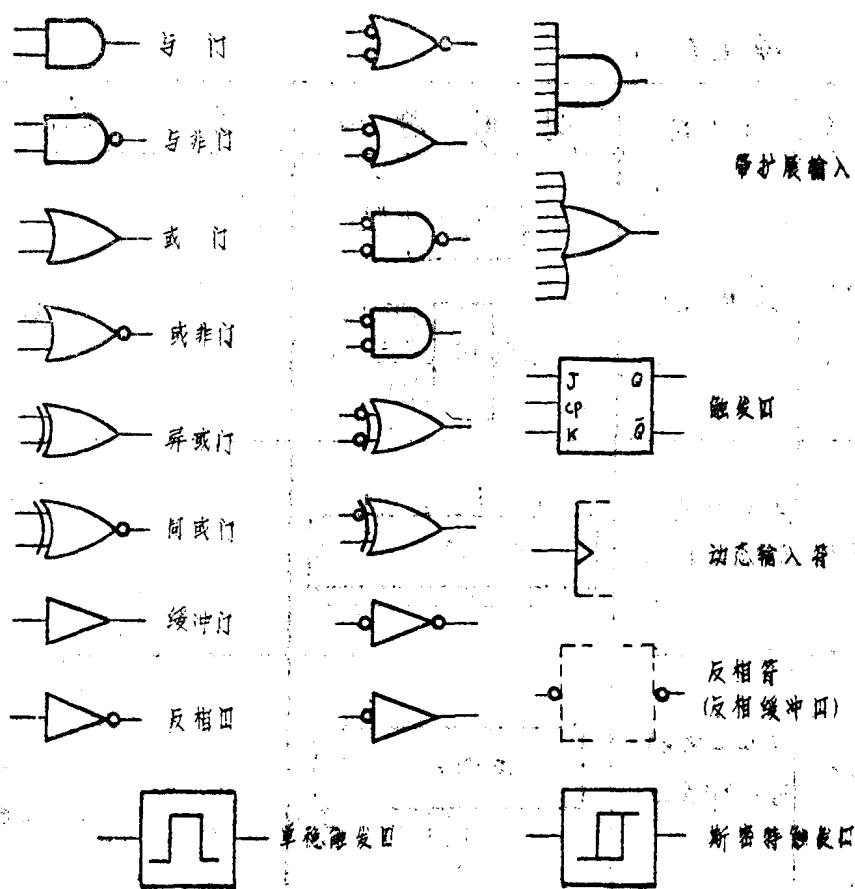


图 I—1 异形逻辑符号图

三、集成电路引出腿编号及国产T000系列中高速小规模半导体集成电路外引线排列图

1 集成电路引出腿编号
将集成电路印章朝上，引出腿的编号顺序是从定位缺口左边为第一腿，按逆时针方向数 1、2、3、……，如图 I—2 所示

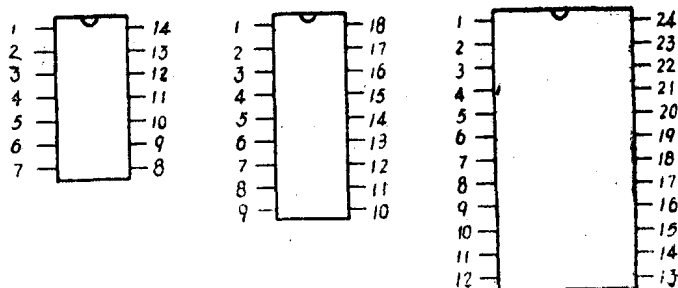
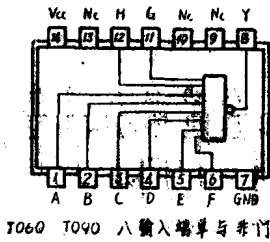
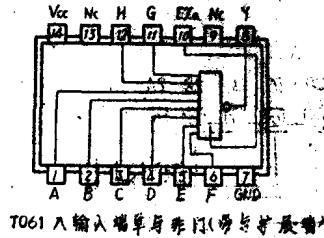


图 I—2 集成电路引出腿编号图

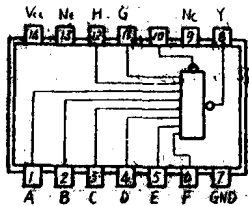
2. TO00系列中高速小规模半导体集成电路外引线排列图。(部分)



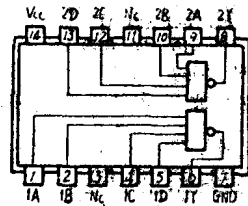
TO60 TO90 八输入端单与非门



TO61 八输入端单与非门(带与扩展端)



TO62 八输入端单与非门(三态输出)



TO63 TO93 TO67 TO97 四输入端双与非门及双非门

图I—3 TO00系列集成电路外引线排列图

四、逻辑规定:

在数字电路里,区分逻辑“1”和“0”信号的电平可以有两种规定,即正逻辑和负逻辑。正逻辑规定:高电平表示逻辑“1”,低电平则表示逻辑“0”。负逻辑规定:高电平表示逻辑“0”,低电平表示逻辑“1”。在本实验指导书中全部使用正逻辑。

五、逻辑设计注意事项和排除故障方法

1. 逻辑设计注意事项

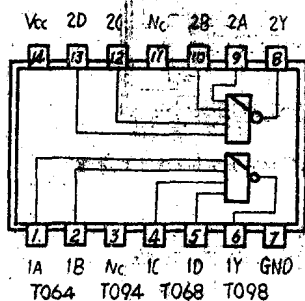
- (1) 静态和动态竞争冒险对电路的影响。
- (2) 应尽量避免使用单稳电路和反相器构成脉冲发生器。
- (3) 应尽量避免将电阻、电容用于延迟电路。

2. 故障排除

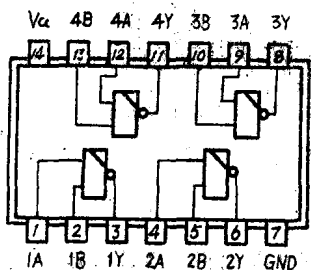
数字逻辑实验布线时,最好是在集成电路周围走线,不要让导线跨过集成电路。不同类型的讯号最好用不同颜色线连接。这样将会给排除故障带来方便。

布线完毕,要顺序地检查每一集成电路的各个管脚连线是否正确、可靠。在把电源接到电路中去之前,要反复检查所有的电源接线。若把电源和地线接反,必然会造成集成电路损坏。

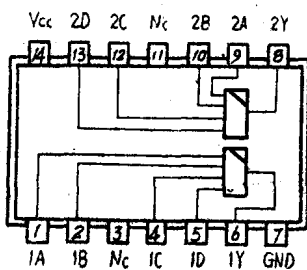
在大多数情况下,集成电路输出端对地短路是不会损坏的,然而一个处在低电平的输出端与5V电源短路,一般来说会损坏器件。把CMOS门的输出端相互短路或者与电源或地短路,在短时间内是不会损坏的。但短路时间达几分钟以后就会造成永久性损坏,或使器件寿命缩短。CMOS集成电路还有一个独特问题,就是如果CMOS集成电路没有接好电源和地线,就在它的输入端加上驱动讯号,输入端的结构就会被破坏。此外,在没有去掉驱动信号的情况下,接上电源,寄生的可控硅可能被触发,在器件的电源与接地之间也会造成短路。



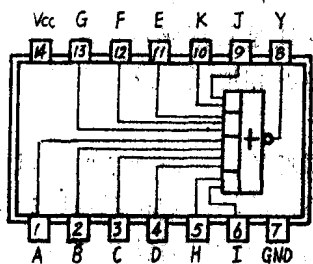
四输入端双与非门及双与非功率门(OC)



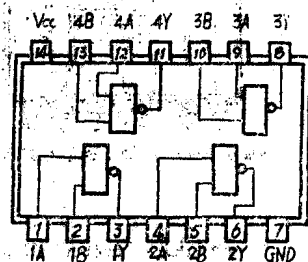
二输入端双与非门(OC)



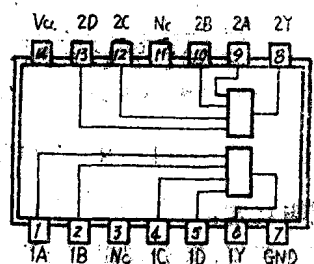
四输入端双与门(OC)



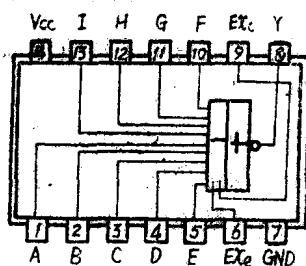
4-3-2-2输入端与或非门



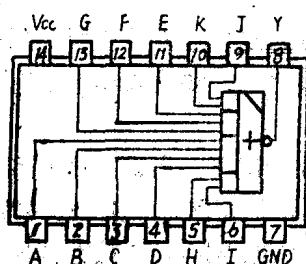
二输入端双与非门



四输入端双与门

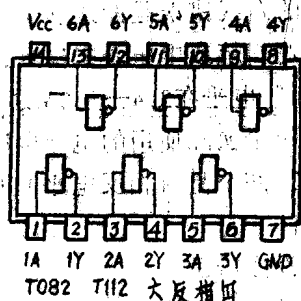
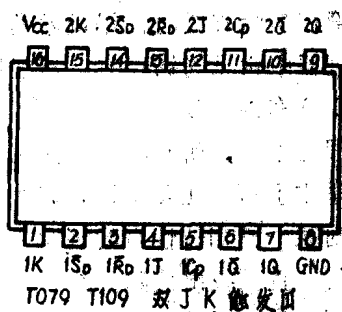
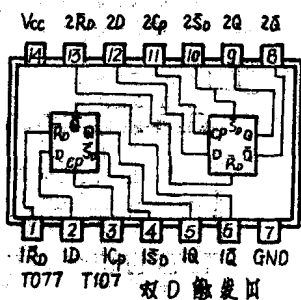
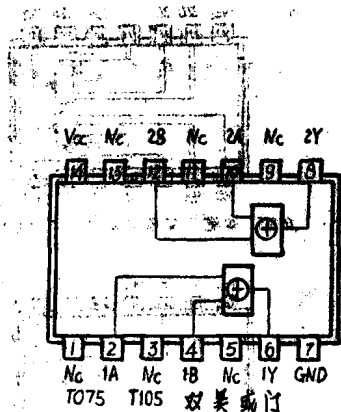
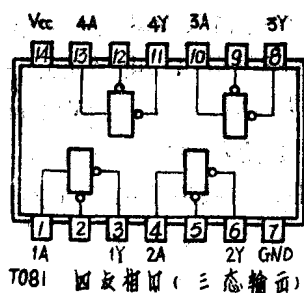
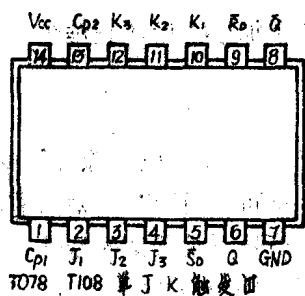
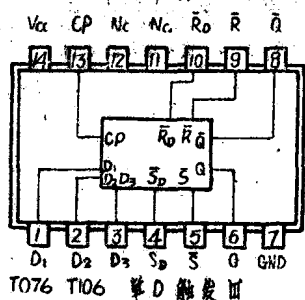
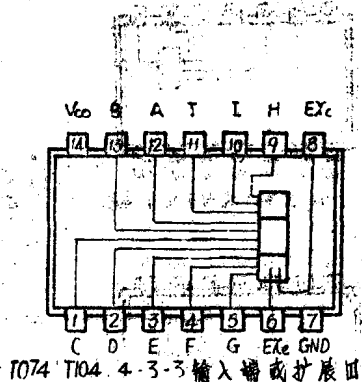


5-4输入端与或非门(带或扩展出)

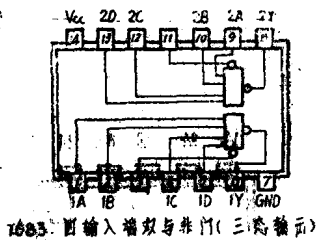


4-3-2-2输入端与或非门(OC)

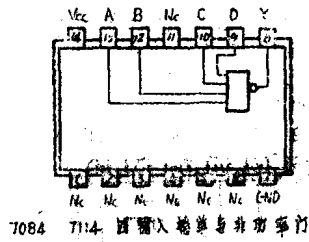
续图 I-3



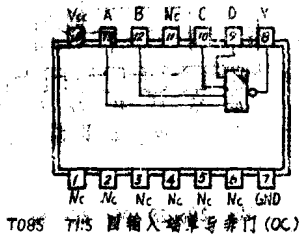
续图 I-3



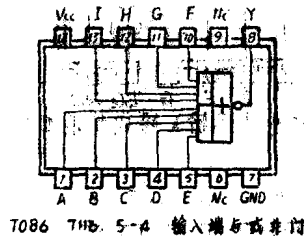
7483 3-3 输入端与非门 (三态输出)



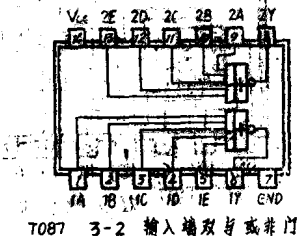
7484 714 4-4 输入端与非门



7485 715 4-4 输入端与非门 (OC)



7486 716 5-4 输入端与非门



7487 3-2 输入端与非门

续图 I-3

尽管在实验布线时, 尽量做到细心、反复检查, 首次加电之后还是难免会有故障。在检查过程中常见的错误有: 布线错误和设计错误。

(1) 布线错误

从理论上说, 所有布线错误可以经过多次仔细地查对总是可以排除的。然而, 如果系统基本上可以工作 (即可以加电而无异常现象), 就可以不用查对所有的接线。可通过对某一已知特性点的观察 (测量), 如果该点的信号不是预期的特性, 则可往前一级的查找, 直至找出故障。在查找故障的过程中, 即使在逻辑上需要往前找好几级, 也不要靠猜测盲目去寻找故障。

最常见的布线错误是漏线和布线错。漏线的结果往往是输入端悬空。悬空的输入端可用三状态逻辑笔或电压表来检测。一个理想的TTL电路逻辑“0”电平在0.2—0.4V之间, 逻辑“1”电平在2.4—3.6V之间, 而悬空点的电平大约在1.6—1.8V之间。CMOS的逻辑电平等于实际使用的电源电压和地线。接线错误会使器件 (不是OC门) 的输出端之间短路。两个具有相反电平的TTL集成电路输出端, 如果短路以后将会产生大约0.6V的输出电压。

(2) 设计错误

① 忘了予置不用的输入端

在集成逻辑电路实际应用中, 不用的输入端是不允许悬空的。因为由于电磁感应, 悬空的输入端易受到干扰产生噪声, 而这种噪声有可能被逻辑门当作输入逻辑信号, 从而产生错误输出信号。因此, 常把不用的输入端与有用的输入端连接到一起, 或根据器件类型,

把它们接到高电平或低电平。

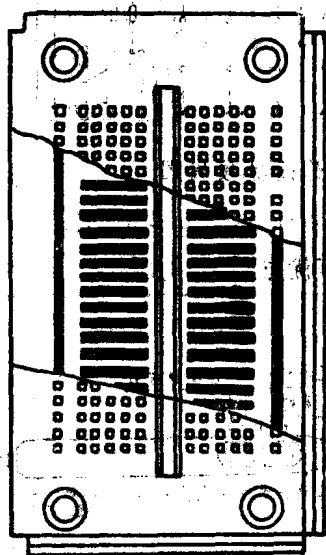
②在带有触发器的电路中，未能正确处理边沿转换时间和激励信号变化时间之间的关系。

第二节 实验仪器性能及使用方法

一、DLB-2型数字逻辑实验箱

DLB-2型数字逻辑实验箱是便携式多功能数字逻辑实验装置。箱内备有一些实验必要的测试装置。进行实验时不需焊接，操作方便，器件可以反复使用。

DLB-2型实验箱中的插座板是采用JSB-46型可扩充式插座板。插座板的结构如图I-4所示



插座板

图 I-4 JSB-46型
插座板结构图

它由两列23行弹性接触簧片构成。每个簧片有五个触头。触头之间及簧片之间均为双列直插式集成电路的标准间距，因此适合于插入各种双列直插式集成电路，亦可插入引脚直径为 $0.5 \pm 0.1 \text{ mm}$ 的任何元件。当集成电路插入两列簧片之间时，每行的其他插孔可供集成电路各引脚的输入、输出或相互联接用。左右两个单列的簧片，每列20个插孔是相互连通的，以供接入电源或地之用。

DLB-2型实验箱共有八块JSB-46型插座板，最多可插14或16引出线的集成电路24块。

DLB-2型实验箱的操作面板上有八个钮子开关及一个按钮开关。接入+5V电源，可提供八位并行逻辑信号和一个消除了抖动的启动脉冲P。还有八个发光二极管构成的八位逻辑信息指示器，两个七段数码管。数码管显示由译码器译码后的两位十进制数。指示器和数码管均由TTL逻辑电平驱动。操作面板上还配备了一个脉冲信号发生器CP，输出脉冲的频率为1KHz或1—2Hz，由转换开关转换。操作面板接线图见图I-5。

DLB-2型数字逻辑实验箱还附有一支逻辑测试笔。其结构如图I-6所示

逻辑测试笔能很快地判断逻辑网络中各点的逻辑状态(低电平、高电平及悬空)，是逻辑网络分析简便而有效的工具。逻辑测试笔静态电平指示采用了两个指示灯，“0”指示灯亮表明被测点是一个小于0.3V的低电平。“1”指示灯亮表明被测点是一个大于2.3V的高电平。被测点的电平在0.4V—2.2V之间时，“0”、“1”指示灯均不亮。因此在逻辑网络调试中，逻辑网络的三种主要故障(开路、短路和器件性能差)均能通过逻辑测试笔查出。

二、DT-830数字万用表

DT-830是一种3½数位的袖珍式数字万用表。它具有读数容易、准确；测量精度高；高电阻，保证最小的测量误差；采用大规模集成电路，提供了高度可靠性和耐久