



电子科技大学电子科学技术研究院 第六届学术会议论文集

DIANZI KEJI DAXUE DIANZI KEXUE JISHU YANJIUYUAN
DI 6 JIE XUESHU HUIYI LUNWENJI

主审 田 宏

主编 廖家轩 石忠国



电子科技大学出版社



电子科技大学电子科学技术研究院 第六届学术会议论文集

DIANZI KEJI DAXUE DIANZI KEXUE JISHU YANJIUYUAN
DI 6 JIE XUESHU HUIYI LUNWENJI

主审 田 忠

主编 廖家轩 石忠国



电子科技大学出版社

图书在版编目 (CIP) 数据

电子科技大学电子科学技术研究院第六届学术会议论文集 / 廖家轩, 石忠国主编. -- 成都: 电子科技大学出版社, 2011.5
ISBN 978-7-5647-0786-6

I. ①电… II. ①廖… ②石… III. ①电子技术—学术会议—文集 IV. ①TN-53

中国版本图书馆 CIP 数据核字(2011)第 033475 号

电子科技大学电子科学技术研究院第六届学术会议论文集

主 审: 田 忠

主 编: 廖家轩 石忠国

出 版: 电子科技大学出版社 (成都市一环路东一段 159 号电子信息产业大厦 邮编: 610051)

策划编辑: 郭蜀燕 辜守义

责任编辑: 辜守义

主 页: www.uestcp.com.cn

电子邮箱: uestcp@uestcp.com.cn

发 行: 新华书店经销

印 刷: 成都金龙印务有限责任公司

成品尺寸: 210mm×285 mm 印张 22.25 字数 560 千字

版 次: 2011 年 5 月第一版

印 次: 2011 年 5 月第一次印刷

书 号: ISBN 978-7-5647-0786-6

定 价: 120.00 元

■ 版权所有 侵权必究 ■

◆ 本社发行部电话: 028-83202463; 本社邮购电话: 028-83208003。

◆ 本书如有缺页、破损、装订错误, 请寄回印刷厂调换。

目 录

采用ADS和Matlab联合仿真数字预失真	陈海波 金 龙 邓宗睿 沈 端	1
多路径能量感知蚁群路由算法设计	董海兰 张 可	5
基于音频SOC的IIC总线接口设计	顾 勇 夏素静 赵建明 杨邦朝	9
一种针对普通飞行器的OBB包围盒改进算法	姜光焱	13
关于物联网相关标准的研究	敬 洁 李 浩	17
基于目标保护的林业机器人视觉系统的研究	李 昕 张春良 李立君	23
一种高效的移动监控GPS系统设计与实现	李毅超 梁宗文	29
基于归一化系统调用的恶意代码语义检测方法	刘自龙 刘 丹 邵长庚	34
CML高速接口及其设计优化技术研究	吕晓滑 杨宗雄 刘辉华	39
多传感器航迹融合模块的分析与设计	全 丽 张 可	43
遗传算法在铀矿波段特征子集选择中的应用	童益萍 孙浩川	48
一种改进的基于动态规划TBD算法	王艳群 曹建蜀	57
远程角度控制系统设计与实现	王智慧 孙浩洋 易 会	62
一种用于网络负载均衡的哈希算法	温明成 张 超 胡晨波 周建红 阳 宇	69
基于Arena仿真的双跑道运行模式优化	赵焱飞 谢 悦	74
基于RBF神经网络的定位算法	徐 展	81
一种多传感器多目标航迹关联算法研究	杨 帆 沈 振	85
微波控制台远程读取和控制系统	易 会 王智慧 孙浩洋	90
面向精准农业的3S智能传感器网络服务系统研究	张 可 郑 植	95
恶意代码行为调试技术研究与实现	赵中树 刘 丹	101
基于梯度的自适应无线传感器网络成簇路由协议	朱 琳 张 可	106
冲激雷达的发射信号分析	曹文琛	110
基于天线阵的机载前视SAR距离—多普勒成像算法研究	常俊飞	117
两种移变模式双基SAR分辨率分析方法研究	常俊飞 孙 峥	122
机载预警雷达并行仿真应用研究	陈 杰 王 磊 曹建蜀	128
基于ADF4360-8的频率合成器设计	邓 岚 康怀祺	134
一种船用雷达视频信号编码方法	方 庆 段 昶	138
双/多基地合成孔径雷达研究发展概述	龚连银 宗竹林	143
空间飞行器接收机钟差预测模型辅助RAIM算法研究	郭承军 滕云龙	151
GPS/INS组合导航数据融合算法综述	胡世明 滕云龙	158
基于FPGA的千兆以太网点对点通信设计与实现	金勇臣 康怀琪	164
基于模糊粗糙集的身份判决	鞠初旭	170
空中目标轨迹仿真设计	李承志 李 炜	175
航海雷达目标显示算法与实现	李宏波 李 浩	180

IEEE1588时间同步协议在激光告警器中的研究及实现	李 建 李 浩 陈 重	184
OFDM均衡技术研究及FPGA硬件实现	刘军君 袁 著	188
雷达回波模拟器半实物仿真软硬件接口设计及实现	彭 琪 袁 著	192
导航系统与应用综述	邵兴权 宗竹林	197
基于两传感器分布式Kalman滤波融合算法及其仿真分析	沈 振 杨 帆	202
多波束宽带合成技术的研究	孙 峥 周宝亮	206
RAIM方法及其在GPS接收机定位中的应用	滕云龙 张旭东 罗 军	211
雷达脉冲调制中DCM与CCM回扫充电模式研究	王旭东	215
船用雷达中抗干扰算法研究及其实现	鄢 林 李 浩	220
联合交互式多模型快速概率数据关联算法	杨 雄 李承志 方 庆	225
航迹仿真中的坐标转换	姚云萍 段昶	229
8B/10B与64B/66B编码方式的研究	赵剑锋 周 东	234
基于PON结构航电通信协议的网络控制器的存储管理方法	周 桃 宗竹林	239
Waveform Design for Formation-Flying Satellite SAR Phase Coding Based Signal and Linear Frequency Modulation Signal	ZONG Zhulin	244
超宽带高增益MMIC放大器的设计及其噪声系数的改善	但振峰 金 龙 汪 澎 邓宗睿	250
双模带通滤波器的改进设计	邓宗睿 金 龙 陈海波 杨国庆	256
S波段LTCC低通滤波器设计方法研究	范海涛 徐自强	260
三工器的设计	何贤坤	264
基于LTCC技术的宽带小型化功分器设计	刘明强 尉旭波 何泽涛 朱立正 魏 巍	268
矩形波导—同轴过渡的仿真设计	刘明强 罗俊圻	272
集成电路发展趋势探讨	罗长阳	275
对转永磁BLDCM双闭环控制系统仿真研究	荣 军 丁跃尧 张 敏 李一鸣 陈 曦	280
高带外抑制低通滤波器的设计	沈 端 金 龙 陈海波	286
基于FPGA的大周期正交高斯序列的生成方法	盛 寰 宗竹林	289
S波段低噪声放大器设计	宋文彬	294
线性相位滤波器设计	谭 淋 金 龙 方 勇 邓宗睿	298
基于MATLAB的LMS-DFE建模与仿真	王 颖 刘辉华 李 磊 田 忠	301
小型化频率合成器发展	魏 巍 尉旭波 朱立正 刘明强	306
数字鉴相器的FPGA实现	阳 宇 田 忠 张 超 刘晓斌 朱 姝	312
LTCC天线动态研究	杨国庆 金 龙 郑 轶	317
膜厚对BST薄膜结晶及介电性能的影响	俞 健 廖家轩 魏雄邦 范圣凯	322
太阳能电池磷扩散制结均匀性研究	俞 健 廖家轩 胡盛华 田玉华 李 翔	326
基于嵌入式Linux的AIS显示终端设计	赵学良 田 丹	330
一种基于MEMS光开关的光延时结构	赵远志 高 鹏 田 忠	335
同轴电缆特性阻抗及其测量	周建红 田 忠 张 超 温明成 阳 宇	341
小型化LTCC低通滤波器设计	朱立正 尉旭波 魏巍 刘明强 王莎鸥	346

采用 ADS 和 Matlab 联合仿真数字预失真

陈海波 金龙 邓宗睿 沈端

(电子科技大学电子科学技术研究院 成都 611731)

摘要: 数字预失真的仿真是预失真设计的基础。本文利用 ADS 软件中的预失真仿真平台, 将其中的预失真算法模块改用 Matlab 程序实现, 具有算法更改方便的突出优点。本文还采用了间接学习结构和 LMS 算法构建预失真器, 预失真模型采用查找表 (LUT)。利用单载波 WCDMA 信号进行了仿真验证, 仿真结果表明本文提出的仿真模型和 ADS 中的预失真例子预失真效果一致。

关键词: 预失真仿真; LUT; LMS 算法

Digital Predistortion Co-simulation Using ADS and Matlab

CHEN Haibo JIN Long DENG Zongrui SHEN Duan

(Research Institute of Electronic Science and Technology, University of Electronic Science and Technology of China, Chengdu, 611731)

Abstract: Digital Predistortion (DP) simulation is required in predistortion design. A method for DP simulation is presented in this paper, which is based on the Advanced Design System (ADS) software and Matlab. The Predistortion function is carried out in Look Up Table (LUT) and its values are estimated by LMS algorithm using Matlab codes, which is different from DP simulation example in ADS. Also, the predistorter is based on indirect learning structure. This method has the advantage in varying DP algorithm. The simulation signal used is single carrier WCDMA modulated signal and the simulated results are similar to that of DP example in ADS.

Keywords: Digital Predistortion Simulation; LUT; LMS

引言

随着数字移动通信技术的发展, 高频谱利用率的线性调制技术得到广泛应用。由于线性调制后的信号包络是非恒包络的, 对功率放大器的线性度提出了严格的要求。为了兼顾效率和线性度, 在 3G 和 4G 移动通信系统中, 大多数解决方案是基带数字预失真+高效率功放。因此, 基带数字预失真成为移动通信系统中高效率线性功放设计的关键技术之一。Agilent 公司已

开发出针对基带数字预失真的仿真工具 (ADS)^[1], ADS 仿真的优点是可以将预失真后的信号输入到功放的物理模型中。Agilent 还推出了半实物的预失真仿真实验平台。ADS 中预失真仿真模型采用各种数学模块搭建, 更改预失真算法很困难, 需要熟悉其仿真工具中的各种数学模块。文献[2]则采用 Matlab 进行预失真仿真, 只需更改 Matlab 代码即可, 因而预失真算法更改方便。但 Matlab 仿真局限于基带模型, 即功放模型是基带模型。如果功放的特性

未知,那就很难保证仿真结果和实测结果一致。

本文结合 ADS 和 Matlab 各自的优点,采用 ADS+Matlab 联合仿真数字预失真。本文先介绍预失真的基本原理和利用间接学习结构建立预失真器的一般步骤,然后将 ADS 预失真例子中的预失真算法部分改用 Matlab 程序实现。本文还采用查找表(LUT)作为预失真模型, LUT 值则采用不同于 ADS 中预失真例子的算法进行估计,即采用 LMS 算法估计 LUT 值,并通过单载波 WCDMA 进行了仿真验证。

1 间接学习预失真原理

预失真的基本原理是寻找功放的逆特性。早期的预失真都是先通过测试得到功放的特性函数,再得到功放的逆函数。1997 年 C. Eun 等人提出了间接学习结构建立预失真器^[3],如图 1 所示,其优点是不需要对功放的模型进行预先假设和参数估计。下面先介绍预失真的原理,期望的功放响应如下:

$$y(n) = G \cdot x(n) \quad (1)$$

式中, $y(n)$ 为功放输出, G 为功放的线性增益(常数), $x(n)$ 为基带信号输入。式(1)表示线性的功放响应,实际功放的响应为:

$$y(n) = G \cdot F(x(n)) \quad (2)$$

式中 $F(\cdot)$ 表示功放的非线性函数。由式(2)可以看出,只须在功放前插入响应为 $F^{-1}(\cdot)$ (若 $F^{-1}(\cdot)$ 存在)的预失真器就可得到式(1)的线性输出,即

$$y(n) = G \cdot F[F^{-1}(x(n))] = G \cdot x(n) \quad (3)$$

以上是预失真的基本原理。下面介绍间接学习结构构建 $F^{-1}(\cdot)$ 。图 1 所示的预失真训练器 A 的响应如下:

$$\hat{z}(n) = H(y(n)/G) \quad (4)$$

式中 $\hat{z}(n)$ 表示预失真训练器的输出估计

值,由式(2)得出未加预失真器时有如下关系:

$$z(n) = x(n) = F^{-1}(y(n)/G) \quad (5)$$

式中, $z(n)$ 为预失真器输出,比较式(4)和式(5)可以看出,当预失真训练器收敛时($z(n) = \hat{z}(n)$),训练器 A 的响应 $H(\cdot)$ 就是功放特性的逆函数 $F^{-1}(\cdot)$ 。这就是通过间接学习结构构建 $F^{-1}(\cdot)$ 的基本原理。

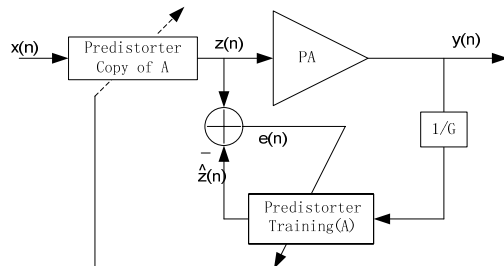


图 1 间接学习构建预失真器

2 预失真器的构建

从间接学习结构建立预失真器的原理可以看出,预失真训练器 A 的构建分为如下三个步骤:

- (1) 知道未加预失真时功放输入、输出两组数据;
- (2) 选择预失真模型;
- (3) 选择算法估计预失真模型的参数。

具体过程为:将锯齿波训练信号作为未加预失真时功放的输入信号,得到功放输出;再将功放的输出信号作为预失真训练器 A 的输入,而输入信号作为目标值;最后,通过 LMS 算法估计预失真模型的参数值。

本文选择复数增益 LUT 作为预失真模型, LUT 的特点是简单,容易实现。通常, LUT 只能对无记忆的功放进行预失真,如果考虑功放的记忆效应,则需要采用多张查找表或其他有记忆的预失真模型。复数增益 LUT 的原理是认为非线性功放的增益是一个复数,因而预失真器的增益也是复数,即:

$$z(n) = x(n) \cdot G_{LUT}^*(|x(n)|) \quad (6)$$

式中，“*”表示取共轭； $G_{LUT}(|x(n)|)$ 表示LUT中的复数值； $|x(n)|$ 表示采用输入信号的幅度作为LUT地址。利用输入信号的幅度作为LUT地址具有很多优点^[4]。

预失真器中的LUT值 $G_{LUT}(|x(n)|)$ 是通过预失真训练器A（见图1）得到，训练器中采用LMS算法^[5]对LUT值进行估计，如下：

$$\hat{z}(n) = \bar{y}(n) \cdot G_{LUT}^*(|\bar{y}(n)|) \quad (7)$$

$$G_{LUT}^{new}(|\bar{y}(n)|) = G_{LUT}^{old}(|\bar{y}(n)|) + \mu \cdot \bar{y}(n) \cdot e^*(n) \quad (8)$$

上面两式中 $\bar{y}(n) = y(n)/G$ ； $G_{LUT}^{old}(|\bar{y}(n)|)$ 表示第 n 次迭代的当前值； $G_{LUT}^{new}(|\bar{y}(n)|)$ 第 n 次迭代后的更新值； μ 表示稳定性因子； $e(n)$ 表示目标值和估计值之差，即： $e(n) = z(n) - \hat{z}(n)$ 。算法的收敛目标是基于EVM最小化。

3 预失真仿真及结果

从预失真器的构建过程可以看出，预失真仿真分两步：

第一步是通过训练信号产生LUT值，如图2所示。通过Matlab编写LMS算法（(7)、(8)式）程序对LUT值进行估计，查找表的大小为1024。

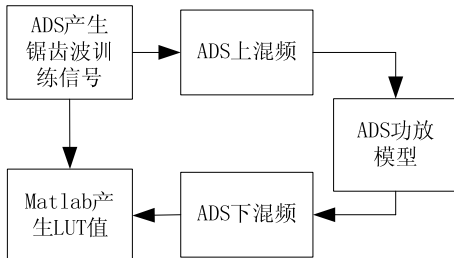


图2 利用训练信号产生LUT值

第二步是将第一步中产生的LUT值作为预失真器的LUT值。如图3所示，分为ADS基带信号产生，Matlab产生预失真信号，ADS上变频和ADS功放模型四个模块。

Matlab产生预失真信号由式(6)确定，ADS功放模型可以是数学函数模型，也可以是实际的物理功放模型。本文采用ADS中自带的数学功放模型，采用数学功放模型的优点是可以提高仿真速度。

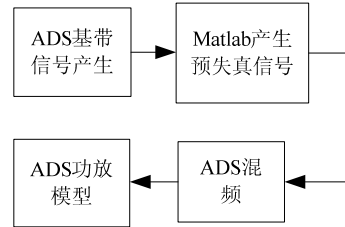


图3 预失真仿真框图

图3所示的预失真仿真模型仿真结果如图4所示。图5所示为ADS中预失真例子的仿真结果。基带信号都采用WCDMA单载波信号。图4和图5中的实线都表示加预失真器后功放输出信号的功率谱，另一条曲线则表示未加预失真时功放输出信号的功率谱。由图4和图5可以看出，两者的预失真效果相近。

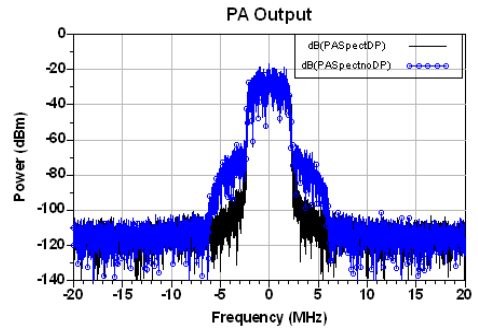


图4 ADS+Matlab预失真仿真结果

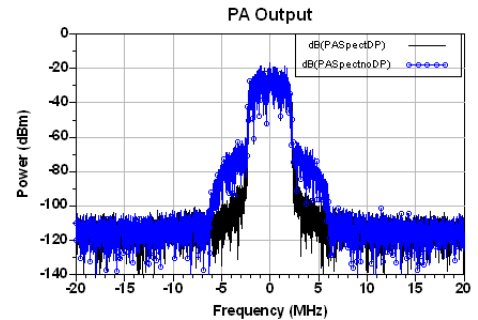


图5 ADS中预失真例子仿真结果

4 结语

本文首先详细阐述了预失真的基本原理和利用间接学习结果构建预失真器的步骤。结合 ADS 和 Matlab 各自的优点, 本文提出了利用 ADS+Matlab 联合仿真数字预失真的方法, LUT 值的估计采用不同于 ADS 中预失真例子的算法, 即 LMS 算法。将预失真算法部分通过 Matlab 程序实现, 算法修改方便。仿真结果表明本文的预失真效果和 ADS 中预失真例子的预失真效果很接近。

参考文献

- [1] Agilent Technologies, “Guide to Digital Pre-distortion,” www.agilent.com, Sep. 2004
- [2] 傅佳晨. WCDMA 数字直放站中数字预失真研

究及其 FPGA 实现: [学位论文]. 厦门: 厦门大学, 2008

- [3] C. Eun and E. J. Powers, “A new Volterra predistorter based on the indirect learning architecture,” *IEEE Trans. Signal Processing*, Vol. 45, pp.223–227, Jan. 1997.
- [4] W. Woo, M. D. Miller, and J. S. Kenney, “A hybrid digital/RF envelope predistortion linearization system for power amplifiers,” *IEEE Trans. Microwave Theory Tech.*, Vol.53, no.1, pp.229-237, Jan. 2005.
- [5] P. L. Gilabert, E. Bertran, G. Montoro, and J. Berenguer, “FPGA implementation of an LMS-based real-time adaptive Predistorter for Power Amplifiers,” *IEEE Circuits and Systems and TAISA Conference*, PP. 1- 4, 2009.

多路径能量感知蚁群路由算法设计

董海兰¹ 张可^{1,2}

(1. 电子科技大学电子科学技术研究院 成都 611731;

2. 电子科技大学综合电子系统技术教育部重点实验室 成都 611731)

摘要: 将蚁群算法利用到无线传感器网络路由, 可以在源节点与目的节点之间寻求最短路径, 但没有考虑到节点的通信能耗和节点剩余能量, 而能量感知路由协议则在寻找路径时充分考虑到节点剩余能量, 这使得网络中的能量能够均衡使用。本文提出将以上两种算法进行有效结合的设计, 从路径最优和网络能量均衡使用两方面综合考虑, 以延长网络寿命、降低数据传输延迟。

关键词: 蚁群算法; 能量感知; 网络寿命

Multipath Energy Aware Ant-colony Routing Algorithm Design

DONG Hailan¹ ZHANG Ke^{1,2}

(1. Research Institute of Electronic Science and Technology of Univ.of Electron.Sci.&Tech.of China Chengdu 611731; 2. School of Computer Science and Engineering of Univ.of Electron.Sci.&Tech.of China Chengdu 611731)

Abstract: Ant algorithm could be used in wireless sensor networks routing to find a shortest path between source and destination node, but it does not consider communication cost and the residual energy of the nodes. On the other hand energy aware routing protocol consider energy problem well during routing, which could bestow the energy in the network balanced. This paper puts forward a design which combines the two algorithms, considers route optimization and energy properly use to prolong the whole network's lifetime, reduce the delay of data transform.

Keywords: Ant algorithm; Energy aware routing; Network lifetime

1 引言

无线传感器网络由具有感知、计算和通信能力的传感器节点组成, 广泛应用于军事、环保、医疗等领域。传感器节点一般都采用电池供电, 有限的能量直接影响传感器网络的生命周期, 且其所处的环境大多不便于更换电池, 所以对降低传感器节点能耗, 均衡使用网络当中的能量以延长网络寿命的研究是非常具有意义的。在

所有节能策略中, 对路由协议的设计是一个相当重要的研究方向。

最早由 Rahul C. Shah 等人提出的能量多路径路由机制^[1]在源节点和目的节点之间建立多条路径, 根据路径上节点的通信能量消耗以及节点的剩余能量情况, 给每条路径赋予一定的选择概率, 使得数据传输均衡消耗整个网络的能量, 延长整个网络的生存期。文献[2]提出了一种能量有效的基于蚁群算法的路由协议, 在更新计算

信息素时考虑了平均能量和最小能量。

蚁群算法可以成功地解决许多组合优化问题,利用蚁群算法能够找到两点之间的最优路径。文献[3]详尽地描述了基于Ant-Net技术的实时ACO算法将路由的研究转化为一种典型的最小Steiner树研究,介绍了基于蚁群优化算法提出的自适应智能路由算法,同时,说明了依据遗传蚁群算法提出的能量有效的分簇路由协议。基于多路径蚁群算法的无线传感器网络的路由机制^[4],利用蚁群的自组织、自适应和动态寻优能力,通过蚂蚁并行地寻找从源节点到达目的节点的最优路径和次优路径,使得网络中的节点不需要维护全局信息,形成多条传输路径,延长整个网络的生命周期。采用Ant-Net算法^[5]将蚂蚁分为前向蚂蚁和后向蚂蚁。前向蚂蚁具有生命周期,在蚂蚁的生命周期内收集节点的信息,并在节点间进行局部信息素更新,并将信息带给后向蚂蚁,后向蚂蚁按原路返回,据前向蚂蚁的信息对最优路径进行全局更新。

能量多路径路由机制在选路时只考虑节点能耗问题,而蚁群路由算法寻求最优路径问题,本文在设计路由算法时,综合这两个方面考虑,利用蚁群算法寻找最优路径时,将节点的通信能耗和剩余能量考虑进去,从而能合理使用网络中节点的能量,达到延长网络寿命的目的。

2 算法依据

2.1 多路径蚁群算法原理

蚁群算法是人们通过对蚂蚁行为的研究得出的一种算法。相互协作的一群蚂蚁很容易找到从蚁穴到食物源的最短路径,而单个蚂蚁则不能。蚂蚁之所以可以做到这一点,是因为蚂蚁个体之间是通过在其所经过的路径上留下一可称之为信息素的物质来进行信息传递。可以根据信息素的浓度来指导自己对前进方向的选择。同

时,该信息素会随着时间的推移逐渐挥发掉,所以路径的长短及该路径上通过蚂蚁的多少就对残余信息素的强度产生影响。反过来,信息素的强弱又指导着其他蚂蚁的行动方向。

本算法采用多路径蚁群算法路由作为依据,蚁群路由算法关键点是在蚂蚁的状态转移时选择下一跳节点的概率计算和信息素更新的计算法则。多路径蚁群算法前向蚂蚁由一个节点*i*转移到另一节点*j*的概率计算如下:

$$P_k(i, j) = \begin{cases} \frac{[\tau(i, j) \cdot [\eta(i, j)]^\beta]}{\sum_{u \in allowed} [\tau(i, u) \cdot [\eta(i, u)]^\beta]}, & s \in allowed \\ 0, & else \end{cases} \quad (1)$$

前向蚂蚁由一个节点*i*转移到另一节点*j*的概率。 $\tau(i, j)$ 为信息素, $\eta(i, j)$ 为两节点间的距离, β 为参数。

局部信息素更新规则:

$$\tau(i, j) \leftarrow (1 - \rho) * \tau(i, j) + \rho * \tau_0 \quad (2)$$

其中, $\tau_0 = (n * L_m)^{-1}$; L_m 是最优路径长度; ρ 为衰减因子。最后,后向蚂蚁得到次优全局信息素更新规则:

$$\tau(i, j) \leftarrow (1 - \rho) * \tau(i, j) + \varepsilon * \frac{P_{suboptimal}}{P_{optimal}} \quad (3)$$

2.2 能量感知路由算法原理

能量感知路由算法分为两个阶段:路径建立阶段和数据发送阶段,路径建立阶段是该算法的重点。其主要设计思想是在路径建立阶段将节点剩余能量和两节点间的路径消耗加入到路由选择时的计算当中。关键在于路径通信消耗能量的计算和下一跳节点选择时的概率计算。两节点间路径通信能量消耗计算规则如下:

$$C_{N_j, N_i} = Cost(N_i) + Metric(N_j, N_i) \quad (4)$$

式中, $Metric(N_j, N_i)$ 为两节点的直接通信代价; $Cost(N_j) = \sum_{i \in accord} P_{N_j, N_i} C_{N_j, N_i}$ 为节点 i 的通信代价。

下一跳节点的选择概率计算规则如下:

$$P_{N_j, N_i} = \frac{1/C_{N_j, N_i}}{\sum_{k \in accord} 1/C_{N_j, N_k}} \quad (5)$$

3 算法设计

3.1 数学推理

假设网络中所有节点拥有唯一的 ID 编号, 位置信息已知, 当前节点维持自己的邻居表, 并且知晓其邻居节点的剩余能量。每条路径的初始信息素量相等。设蚂蚁 k 所在当前节点为 i , 它选择下一跳节点 j 的概率^[4]为:

$$p_{ij}^k = \begin{cases} \frac{\tau_{ij}^\alpha \eta_{ij}^\beta}{\sum_{l \in allowed_k} \tau_{il}^\alpha \eta_{il}^\beta}, j \in allowed_k \\ 0, otherwise \end{cases} \quad (6)$$

式中, τ_{ij} 是表示信息素量; η_{ij} 为能见度因数, 一般与两节点间的距离成反比。 α 、 β 为两个参数, 用来调节 τ_{ij} 、 η_{ij} 所占的比重。蚂蚁 k 有一个禁忌表, 存储它所经过的节点号, 蚂蚁在选路时不再走禁忌表中的节点。为了缩减选路范围, j 的选取是当前节点 i 的一跳邻居满足式 (12) 的一跳邻居节点且不在蚂蚁的禁忌表中的节点。节点 i 通过节点 j 发送数据到目的地的代价 C_{ji} :

$$C_{ji} = e_{ji}^{\alpha 2} \cdot R_j^{\beta 2} \quad (7)$$

式中, e_{ji} 表示节点 i 、 j 间的直接通信代价; $R_j^{\beta 2}$ 表示节点 j 的剩余能量; $\alpha 2$ 、 $\beta 2$ 是常量参数。

节点 i 从符合条件的节点集当中选择 j 节点的概率^[4]为:

$$p_{ij} = \frac{1/C_{ij}}{\sum_{l \in allowed} 1/C_{il}} \quad (8)$$

结合式 (6)、式 (8) 计算得到的结果,

计算 i 最终选择 j 节点的概率为:

$$P_j = A \cdot p_{ij}^k + B \cdot p_{ij} \quad (9)$$

蚂蚁每次位置移动对该段支路上的信息素量进行修订, 采用式 (10) 进行局部更新^[1]:

$$\tau_{ij} \leftarrow \rho \cdot \tau_{ij} + (1 - \rho) \cdot P_j \cdot \sigma \quad (10)$$

式中, ρ 是信息素衰减系数; σ 为常量参数; P_j 为式 (9) 计算所得概率。

前向蚂蚁具有生命周期, 每经过一个节点年龄随之增长, 若前向蚂蚁没有到达目的节点且未达到生命周期, 则继续向下寻路。当所有蚂蚁完成一次搜索后, 将信息带给后向蚂蚁, 进行全局更新。

$$\tau_{ij} \leftarrow \rho \cdot \tau_{ij} + \sum_{k=1}^m \Delta \tau_{ij}^k \quad (11)$$

算法的流程如图 1 所示。

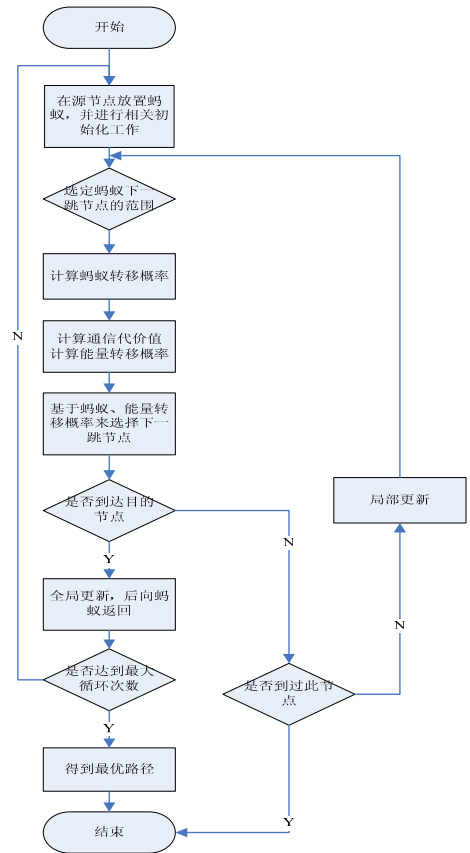


图 1 算法流程

3.2 算法创新点

文献[1]提出的能量多路径路由机制分为路径建立和数据传送两个阶段。路径建立过程是从目的节点发起进行寻路。为了便于设计,提出改变能量感知多路径路由协议的发起方,用源节点发起寻路过程,并限制蚂蚁的寻路方向,将蚁群算法遍历点数降低,在选择路径时综合考虑路径最短和能量因素。若蚂蚁所在当前节点是 i ,蚂蚁只需遍历 i 邻居节点表中符合

$$\begin{cases} d(i,d) > d(j,d) \\ d(i,s) < d(j,s) \end{cases} \quad (12)$$

的节点集。假设节点集有两个节点 j_1 、 j_2 , $l(i,j_1)$ 与 $l(i,j_2)$ 为路径一、路径二,根据路径信息素量计算得到的 i 转向 j_1 的概率为 p_{11} ,转向 j_2 的概率为 p_{12} ;根据节点剩余能量和通信代价计算得到的 i 转向 j_1 的概率为 p_{21} ,转向 j_2 的概率为 p_{22} 。结合以上两种概率,计算 i 最终选择路径一、路径二的概率 P_1 , P_2 :

$$\begin{cases} P_1 = A \cdot p_{11} + B \cdot p_{21} \\ P_2 = A \cdot p_{12} + B \cdot p_{22} \end{cases} \quad (13)$$

式中 A 、 B 满足表达式 $A+B=1$ 。可以通过调节 A 、 B 的比例来调节在选路时对最短路径和能量的侧重。若 $A=B=0.5$,则对最短路径和能量同等侧重。若在节点 i 有 n 条路径,选择第 k 条的概率为:

$$P_k = A \cdot p_{1k} + B \cdot p_{2k}$$

4 结语

该算法的设计可以通过调节系数 A 、 B 来灵活调节下一跳节点的选择概率,但稍微增加了节点的选路时的运算量。如何选取系数值能够使得最优路径与能量达到合理的均衡,使得整个网络的生存期最长,是一个值得研究的问题。由于目的节点周

围的节点需要转发的数据多而且频繁,所以它与其周围节点的能量消耗迅速,从而在其周围形成“能量洞”现象,此现象可通过多种方法来进行改进优化。其中基于蚁群优化算法^[6]可以很好地解决“能量洞”问题,在节点可回收充电的应用场景下,可利用面向可靠调度机制来扩展无线传感器网络的生命周期^[7]。

参考文献

- [1] Rahul C.Shah and Jan M. Rabaey, Energy Aware Routing for Low Energy Ad Hoc Sensor Networks. In: Proc IEEE Wireless Communications and Networking Conference (WCNC'02), IEEE, Volum 1, 17-21 March, 2002
- [2] Tiago Camilo, Carlos Carreto, Jorge Sa Silva, Fernando Boavida, An Energy-Efficient Ant-Based Routing Algorithm for Wireless Sensor Networks, 2006
- [3] 蒋挺, 臧伟, 周正, 蚁群算法在 WSN 中的路由协议研究综述, 2009 年国际会议, 2009
- [4] 任秀丽, 梁红伟, 汪宇, 基于多路径蚁群算法的无线传感器网络的路由, 计算机科学第 36 卷第 4 期, 2009, 4
- [5] Reza GhasemAghaei, ASM Mahfujur Rahman, Md.Abdur Rahman, Wail Gueaieb and Abdulmotaieb El Saddik, Ant Colony-Based Many-to-One Sensory Data Routing in Wireless Sensor Networks, In IEEE, 2008
- [6] 宋超, 刘明, 龚海刚, 陈贵海, 王晓敏, 基于蚁群优化解决传感器网络中的能量洞问题, 软件学报, 2008.3
- [7] Bin Tong, Zi Li, Guiling Wang, Wensheng Zhang, Towards Reliable Scheduling Schemes for Long-lived Replaceable Sensor Networks, In: Technical Program at IEEE INFOCOM, 2010

基于音频 SOC 的 IIC 总线接口设计

顾 勇 夏素静 赵建明 杨邦朝

(电子科技大学微电子与固体电子学院 成都 610054)

摘 要: 随着 IIC 总线的应用越来越广泛, 它的优点日益显现出来: 电路简单、编程方便、易于系统标准化与维护。本文简述了 IIC 总线的基本概念和工作原理, 重点介绍了基于 Wolfson 音频 SOC 的 IIC 总线接口的系统结构和程序设计。

关键词: IIC; 音频; SOC

GU Yong XIA Sujing ZHAO Jianming YANG Bangchao

Abstract: With the application of IIC bus more and more, its advantage is increasingly apparently. The circuit is simple, easy programming, standardization and maintenance. The paper introduces the basal conception and working principle of IIC bus, Furthermore, presents the design of the Wolfson audio SOC of IIC bus interface of system configuration and program

Keywords: IIC; Audio; SOC

引言

IIC (Inter-Integrated Communication) 总线是 Philips 公司开发的一种高效、简单、双向、两线制、同步串行总线, 它仅需要两根线 (串行数据线 SDA 和串行时钟线 SCL) 即可以为连接到总线的设备提供简单有效的数据交换方式^[1], 该总线使各电路分割成各种功能的模块, 并进行软件化设计, 各个功能模块电路内部都集成有一个 IIC 总线接口电路, 因此可以连接在总线上, 很好地解决众多功能模块与 MCU 之间的输入输出接口, 使连接方式变得简便, 灵活地实现在线配置。本文采用 Verilog HDL 设计了一个 IIC 总线的控制模块, 能够实现 IIC 的所有功能。该模块可作为一个软核, 能够方便地嵌入音频 SOC 系统中, 是当前非常流行的两线总线。

1 IIC 总线原理

IIC 总线主从机之间的一次数据传送称为一帧, 由启动信号、地址码、若干数据字节、应答信号位以及停止信号等组成。SDA 和 SCL 都通过一个电流源或者上拉电阻连接到正的电源电压, 如图 1 所示。当总线空闲时这两条线路都是高电平, 连接到总线的器件输出级必须是漏极开路或者集电极开路才能执行“线与”的逻辑功能。串行 8 位双向数据传输位速率在 IIC 标准模式下达 100kbps, 快速模式下达 400kbps, 高速模式下达 3.5Mbps。

IIC 总线可构成多主和多从系统。在系统结构中, 系统通过硬件或者软件仲裁获得总线控制权。在应用系统中, IIC 总线多采用主从结构。IIC 总线上的设备寻址由器件地址线决定, 与总线相连的每个器件都对应一个特定的地址, 采用软件寻址的方

式，并且可以通过访问地址最低位来控制 W/R 方向。IIC 总线的数据传输格式如图 2 所示^[2]。

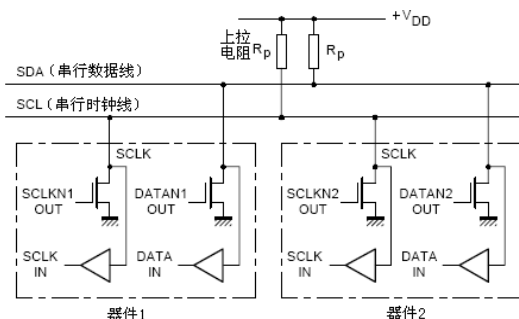


图1 标准模式器件和快速模式器件连接到 IIC 总线

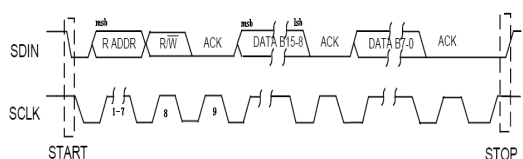


图2 IIC 总线通讯协议

在 IIC 总线上发送数据的操作（针对 WM8731/8731L 类似的设备）过程如下：

(1) 首先，启动 START 信号，接着写一个字节的设备地址，地址字节的高 7 位是设备有效地址，地址字节的最低 1 位代表准备写（低电平），然后等待 ACK。

(2) 继续写一个字节的 IIC 设备的内部数据访问地址，然后等待发出 ACK。

(3) 开始发送数据，可以是发送一个字节，或连续发送 N 个字节，每发送完一个字节的数后，需要等待一个应答 ACK 信号。

(4) 最后发送一个 STOP 信号，结束发送操作。

在 IIC 总线在接受数据的操作（针对 WM8731/8731L 类似的设备）过程如下：

(1) 首先，启动 START 信号，接着写一个字节的设备地址，地址字节的高 7 位是设备有效地址，地址字节的最低位代表准备写（低有效），然后等待 ACK 应答。

(2) 继续写一个字节的 IIC 器件内部

数据访问地址，等待 ACK。

(3) 再次启动 START 信号，此时再写一个字节的设备地址，这个设备地址字节的最低 1 位为高电平，代表准备接受数据。

(4) 开始接受数据，可以是接受一个字节，或者连续接受 N 个字节。在接受前面的 $N-1$ 个字节后，没接受一个字节数据，产生一个 ACK。

(5) 在接受最后一个字节数据前停止控制器生成 ACK 信号，然后等待最后一个字节的数据就绪后，再读取。

(6) 最后发送一个 STOP 信号，停止接受操作。

2 IIC 总线的接口设计

2.1 设计总体内部架构

图 3 所示为 IIC IP 核的总体结构。接口主要包括时钟发生器、字节命令控制器、位命令寄存器、数据 IO 移位寄存器、发送与接受寄存器等几部分。

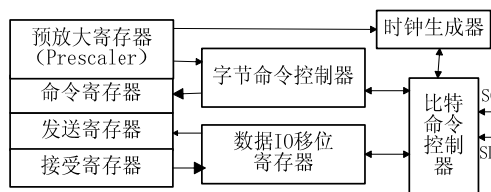


图3 IIC IP 核结构

时钟发生器产生一个时钟使能信号，该信号可触发位命令控制器的所有时钟同步操作。

字节命令控制器承担 IIC 接口字节数据传输的任务。它从 IIC 寄存器中的命令寄存器读取操作命令，这些命令是通过设置该寄存器中的某些位来完成，并且都是以字节为单位。

位命令寄存器负责总线上实际的数据传输工作，包括 START，STOP。这些操作

是通过控制 SCL 和 SDA 线实现的。

数据 I/O 移位寄存器中存储着当前数据传输所需要的数据。如果是读操作，移位寄存器接受从 SDA 线上的逐位数据；如果是写操作，移位寄存器将该数据逐位发送到 SDA 线上。

2.2 IIC 接口控制器

IIC 总线是通过二根线来连接器件之间通信的总线，并根据地址识别每个器件。每个 IIC 设备都有自己固定的硬件地址，对于芯片 WM8731/WM8731L 的 IIC 总线有两个从地址，分别为：001_1011 和 001_1010。对于 WM8731 设备的控制操作，可以描述为：首先发出该设备地址和该设备建立连接；然后向该设备读或写 2 个字节的数据；最后发出停止信号，结束 IIC 通讯^[3]。

对 WM8731 的控制实际上就是 IIC 设备读/写数据，本论文不涉及读数据的介绍。

部分 IIC 总线写数据的关键 Verilog 设计程序。

① 检测通讯的启动与停止。Verilog 程序如下：

```
always @(posedge mclk or negedge
reset_n)
begin:DETECT_START_STOP
if(!reset_n)begin
start<=1'b0;
stop<=1'b0;
end
else begin
if(!mode)begin
//产生开始信号
if((!i2c_sda_now&&!i2c_sda_prev)
&&i2c_scl_now)
start<= 1'b1;
else
start<=1'b0;
//检测停止信号
```

```
if((i2c_sda_now&&!i2c_sda_prev)
&&i2c_scl_now)
stop<= 1'b1;
else
stop<=1'b0;
end
else begin
start<=1'b1;stop<=1'b1;end
end end
```

②在主机方式下，完成启动与地址信号发送后即开始发送数据。发送数据时并串数据在 SCL 的下降沿移位，保证 SCL 高电平时 SDA 数据稳定。发送的进程由 WR 信号和从机的应答信号启动。为了保证时序正确和控制的可靠，采用有限状态机设计。Verilog 程序如下：

```
always @(*)
begin:FSM_COM
ack_flag= 1'b0;
reg_read_nxt=1'b0;
bit_count_nxt= 8'h00;
case(state)
FSM_ADDR_BIT1: begin
if(start)begin
if(sda==dev_addr[6])//dev_addr    bit
meet
state_nxt= FSM_ADDR_BIT2;
else
state_nxt = FSM_ADDR_BIT1;
end end
FSM_ADDR_BIT2: begin
if(start)begin
if(sda==dev_addr[5])//dev_addr    bit
meet
state_nxt= FSM_ADDR_BIT3;
else
state_nxt = FSM_ADDR_BIT1;
end end
.....类似递推.....
```

```

FSM_ADDR_BIT7: begin
  if(start)begin
    if(sda==dev_addr[0])//dev_addr  bit
meet
    state_next= FSM_ADDR_BIT;
  else
    state_next = FSM_ADDR_BIT1;
  end end
FSM_W_R_BIT: begin
  if(stop)
    state_next = FSM_IDLE_BIT1;
  else begin
    state_next = FSM_SEND_ACK1;
    if(sda) //1 means read
      reg_read_next= 1'b1;
    else
      reg_read_next= 1'b0;
    end end
FSM_SEND_ACK1:begin
  if(stop)
    state_next = FSM_ADDR_BIT1;
  else begin
    ack_flag =1;
    state_next = FSM_FIRST_8BIT;
  end end

FSM_FIRST_8BIT: begin
//发送第 1 个字节控制地址数据
  if(stop)
    state_next = FSM_ADDR_BIT1;
  else begin
    if(&bit_count)begin
      bit_count_next=3'b000;
      data_rev_next=
{data_rev_next[6:0],sda};
      state_next = FSM_SEND_ACK2;
    end
  else begin

```

```

      bit_count_next = bit_count+1'b1;
//数据载入
      data_rev_next= {data_rev_next[6:0],sda};
      state_next =FSM_FIRST_8BIT;
    end end end
FSM_SEND_ACK2:begin
  if(stop)
    state_next = FSM_ADDR_BIT1;
  else begin
    ack_flag =1;
    state_next = FSM_SECOND_8BIT;
  end end

```

2.3 FPGA 的实现

本设计采用 Xilinx 公司的集成开发工具 ISE9.0, 仿真工具使用 NCVerilog。整个设计采用 Verilog 语言描述在 LINUX 平台上完成系统的仿真、综合、映射、布局。在仿真结果正确后, 通过器件编程 (即通过编程器将设计下载到实际芯片中) 进行系统调试, 直到最后实现。

3 结语

本文介绍了一种简易的基于音频 SOC 的 IIC 总线接口的设计。该设计可以作为一个 IP 核, 方便地嵌入音频 SOC 的系统设计中, 用于对具有 IIC 接口的芯片 IC 芯片进行数据读写。本设计已在实践项目中得到采用、投产并通过实际系统的测试。

参考文献

- [1] Philips Semiconductors Data sheet.I2C bus controller PCF8584.1995
- [2] Maxim/dallas Semiconductors.DS1337 IIC Serial Real-time Clock(Data sheet),Rev[Z].092706
- [3] Wolfson Microelectronics Data Sheet. Portable internet audio codec with headphone driver and programmable sample rates,January 2002