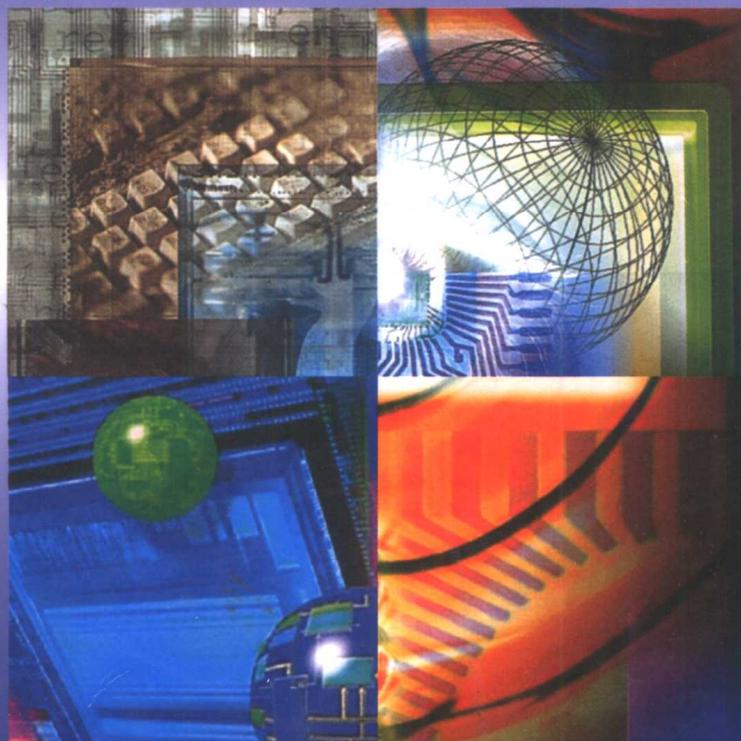


M A X + P L U S

II

应用入门

王建校 宁改娣 编著



科学出版社

MAX + PLUS II 应用入门

王建校 宁改娣 编著

科学出版社

2000

内 容 简 介

本书共两篇,前二章为入门篇,介绍原理图、ABEL、VHDL 和波形等四种编辑方法,以及建立项目的基本方法和对已完成项目的仿真方法;它们相互独立、自成体系。另外还介绍了数字电子钟、数字频率计、电子抢答器、出租车计价器的设计等。后六章为语言篇,供读者学习硬件描述语言或实际设计时参考。本书图文并茂,便于读者学习。

本书适合于高等院校学生、电子电路设计人员及电子设计爱好者使用,也可以作为数字电子技术基础教学的参考书。

科学出版社 出版

北京东黄城根北街16号
邮政编码:100717

新蕾印刷厂印刷

科学出版社发行 各地新华书店经销

*

2000年10月第一版 开本:787×1092 1/16
2000年10月第一次印刷 印张:11 3/4
印数:1—5 000 字数:262 000

ISBN 7-03-008627-9/TP·1408

定价:25.00元

(如有印装质量问题,我社负责调换〈环伟〉)

前 言

本书共两篇，前二章为入门篇，后六章为语言篇。

入门篇分为两章，第一章的第一节、第二节、第三节和第四节分别介绍原理图、ABEL、VHDL 和波形等四种编辑方法，它们相互独立、自成体系，读者可以根据具体情况选学一种或多种方法，笔者建议四种方法都学会为好。

(1) 原理图编辑 原理图编辑是最常用的一种输入方法，一般情况下，一个设计方案总是用原理图来描述的。这种编辑方法适合于顶层原理图和低层原理图。

(2) 文本编辑 (ABEL) ALTERA 软件支持 ABEL 语言。这种语言简单易学，接近于自然语言，适合于描述功能块和制作各种元件符号。

(3) 文本编辑 (VHDL) ALTERA 软件支持 VHDL 语言 (子集)。这种语言是国际标准的硬件描述语言，适合于描述功能块和制作各种元件符号。

(4) 波形编辑 波形编辑适合于描述各种状态机，尤其对于那些难于用原理图和语言来描述的逻辑关系，更能发挥其独特的优越性。

第一章的第五节是一个工程设计，该节中使用了前四节所做的结果，尽管所列举的例子几乎没有太大的实际意义，但读者可由该例看出，要完成一项工程设计必须从制作该项工程所必须的基本模块开始。就像造房子一样，欲造房必须先制砖。读者不必担心，ALTERA 软件包含有丰富的元件库供工程设计时使用。大多数情况下，读者只需利用 ALTERA 的元件库就可以进行工程设计。

第一章的第六节是一个设计项目的功能仿真。初学者往往忽视这一环节，其实这是一个非常重要的环节，通过功能仿真，设计者可以早期地发现错误，进一步提高设计的准确性。

第二章是一些设计举例，基于第一章的基础，其原则是由易到难，循序渐进，最后以设计数字电子钟和数字频率计而结束。读者通过第一篇的学习，仅仅只是使用 ALTERA 软件的入门，只能作一些简单的设计，要想进一步提高，还必须加倍的努力。

后面几章，对 AHDL (Altera Hardware Description Language 简称 AHDL) 做了全面的介绍。第三章概述、第四章如何使用 AHDL、第五章基本元素、第六章设计结构、第七章语法、第八章设计风格。该篇不仅是工程设计时的参考书，也可以作为学习硬件描述语言的教材。

本书的入门篇经过了四届大学生实验教学的反复使用，这次在认真总结经验的基础上，吸收了各个方面的宝贵意见，做了部分修订和调整，并增加了两个设计举例；以便于学生课外学习时参考。另外还增加了常见错误及其处理技巧方面的内容，供学生参考。在教学实践过程中，我们发现大多数学生对 EDA 有很大的兴趣，他们求知欲望非常强烈，热切希望得到有关硬件描述语言方面的参考资料，为此我们增加了语言篇，以满足他们的需要。

在成书的过程中，得到西安交通大学电气工程学院电子学教研室的杨拴科、杨建国两位老师的大力支持；宋竞梅老师在配合 EDA 实验方面做了很多工作。在此一并表示诚挚的谢意。

本来这本书只打算在本校使用，无意于出版。但在几年的试用及兄弟院校的交流过程中，得知用户对该书爱不释手，有的来访者要求立即购书，有的还复印使用。还有其他兄弟院校的同行多次打电话，建议将该书尽快出版。这一切都是对我们的鼓励与鞭策，我们鼓足了勇气，不负大家的重望。

本书就要和大家见面了！谢谢大家的热情支持与鼓励。

* 操作步骤根据实际情况进行取舍。

由于作者水平有限，书中难免存在错误和遗漏，殷切期望读者批评指正。我们还希望广大读者，将使用过程中所遇到的问题及处理方法、成功的经验告诉我们，以便再版时修订或增补，使本书日趋完善。

E-mail: wjxdzx@chinaren.com 或 gdning@mail.buxing.net

作 者
于西安交通大学
2000年8月

目 录

前言

第一章 MAX+PLUS II 入门	(1)
1.1 原理图输入	(1)
1.2 文本编辑 (ABEL)	(9)
1.3 文本编辑 (VHDL)	(16)
1.4 波形编辑	(23)
1.5 建立名为 first 的工程项目	(34)
1.6 模拟仿真	(42)
1.7 定时分析	(47)
第二章 设计举例	(52)
2.1 实验板简介	(52)
2.2 7 段数码管译码器 (DE4_7)	(52)
2.3 8 选 1 多路选择器 (MUL8_1)	(54)
2.4 计数器 (CNT1000)	(56)
2.5 动态数码管显示 (DISPLAY)	(56)
2.6 数字电子钟 (CLK)	(58)
2.7 频率计 (FREQ)	(60)
2.8 电子抢答器	(62)
2.9 出租车计价器	(66)
2.10 小结	(69)
第三章 概述	(70)
3.1 AHDL 设计入门	(70)
3.2 文本文件 (Text Design File)	(71)
3.2.1 文本设计文件中的段 (Section)	(71)
3.2.2 层次结构设计中的文件	(72)
3.2.3 Include 文件	(72)
3.3 使用 AHDL	(73)
第四章 如何使用 AHDL	(74)
4.1 简介	(74)

4.1.1	数值	(74)
4.1.2	常量	(74)
4.1.3	AHDL 模板	(75)
4.1.4	AHDL 的例子	(76)
4.2	组合逻辑	(76)
4.2.1	布尔表达式和等式的实现	(77)
4.2.2	节点的定义	(77)
4.2.3	组的定义	(78)
4.2.4	条件逻辑的实现	(79)
4.2.5	建立译码器	(81)
4.2.6	变量的默认值	(83)
4.2.7	低有效逻辑	(85)
4.2.8	双向管脚	(86)
4.3	时序逻辑	(87)
4.3.1	寄存器的说明	(88)
4.3.2	带寄存器的输出端口的说明	(89)
4.3.3	创建计数器	(90)
4.4	状态机	(90)
4.4.1	建立状态机	(91)
4.4.2	时钟、复位和使能信号的设置	(92)
4.4.3	设定状态的输出值	(93)
4.4.4	设置状态的转换方式	(93)
4.4.5	设置状态机的状态位和状态值	(93)
4.4.6	带同步输出端的状态机	(94)
4.4.7	带异步输出的状态机	(97)
4.4.8	对非法状态的处理	(98)
4.5	层次化设计的实现	(99)
4.5.1	使用 Altera MAX + PLUS II 的函数	(100)
4.5.2	建立和使用用户自定义的函数	(102)
4.6	对逻辑综合的控制	(105)
4.6.1	使用 LCELL 和 SOFT 原语	(105)
4.6.2	输出端口的默认值	(106)
4.6.3	状态机状态位与状态值的设定	(107)
第五章	基本元素	(108)
5.1	保留关键字和保留标识符 (Reserved Keywords & Identifiers)	(108)
5.1.1	保留关键字	(108)
5.1.2	保留标识符	(108)
5.2	符号 (Symbols)	(109)

5.3	带引号和不带引号的名称 (Quoted & Unquoted Names)	(110)
5.4	组 (Groups)	(111)
5.4.1	组的记法	(111)
5.4.2	组域及组的子域	(111)
5.5	AHDL 中的数字	(112)
5.6	布尔表达式	(112)
5.6.1	逻辑运算符	(112)
5.6.2	含有 NOT 运算符的表达式	(113)
5.6.3	含有 AND、NAND、OR、NOR、XOR 和 XNOR 的表达式	(113)
5.6.4	算术运算符	(114)
5.6.5	比较符	(115)
5.6.6	布尔运算符和比较符的优先级	(115)
5.7	原语 (Primitives)	(116)
5.7.1	缓冲器原语	(116)
5.7.2	触发器和锁存器原语 (FlipFlop & Latch Primitives)	(124)
5.7.3	原语/端口的互连	(125)
5.8	函数 (Macrofunctions)	(126)
5.9	端口 (Port)	(133)
5.9.1	当前文件的端口	(133)
5.9.2	实例的端口	(134)
第六章	设计结构	(136)
6.1	简介	(136)
6.2	Title 语句 (Title Statement)	(136)
6.3	Include 语句 (Include Statement)	(136)
6.4	Constant 语句	(137)
6.5	函数原型语句 (Function Prototype Statement)	(138)
6.6	Options 语句	(139)
6.7	子设计段 (Subdesign Section)	(139)
6.8	变量段 (Variable Section)	(140)
6.8.1	实例说明 (Instance Declaration)	(140)
6.8.2	节点说明 (Node Declaration)	(141)
6.8.3	寄存器说明	(141)
6.8.4	状态机说明	(142)
6.8.5	状态机别名说明	(143)
6.9	逻辑段	(144)
6.9.1	布尔等式	(144)
6.9.2	布尔控制等式	(145)
6.9.3	Case 语句	(146)

6.9.4 Defaults 语句	(146)
6.9.5 If 语句	(148)
6.9.6 函数或原语的内部直接引用 (In-Line Macrofunction or Primitive Reference)	(149)
6.9.7 真值表语句	(150)
第七章 语法	(152)
7.1 词汇元素	(152)
7.2 AHDL 的主要结构	(152)
7.3 Title 语句语法规则	(153)
7.4 Include 语句语法规则	(153)
7.5 Constant 语句语法规则	(153)
7.6 函数原型语句语法规则	(153)
7.7 Options 语句语法规则	(154)
7.8 子设计段语法规则	(154)
7.9 变量段语法规则	(154)
7.9.1 状态机说明语句语法规则	(155)
7.9.2 状态机别名说明语句语法规则	(155)
7.10 逻辑段语法规则	(155)
7.10.1 布尔等式语法规则	(155)
7.10.2 布尔控制等式 (Boolean Control Equation) 语法规则	(155)
7.10.3 Case 语句语法规则	(156)
7.10.4 Defaults 语句语法规则	(156)
7.10.5 If 语句语法规则	(156)
7.10.6 函数或原语的内部直接引用 (In-Line Macrofunction or Primitive Reference) 语法规则	(156)
7.10.7 真值表语句语法规则	(157)
7.11 端口语法规则	(157)
7.12 组的语法规则	(157)
7.13 组和表的语法规则	(158)
第八章 设计风格	(160)
8.1 常用的设计风格	(160)
8.2 空白区 (White Space)	(161)
8.3 注释与文档	(162)
8.4 命名习惯	(162)
8.5 缩格	(163)
8.6 文件结构	(164)

附录	(166)
附录 A 实验板实物图	(166)
附录 B EPM7128 引脚图	(167)
附录 C 常见错误及处理技巧	(168)
附录 D MAX + PLUS II 快捷按钮的使用方法	(175)

第一章 MAX + PLUS II 入门

在这一章中,首先用最简单的实例向读者展示使用 MAX + PLUS II 软件的全过程。进入 Windows 98 后,双击 MAX + PLUS II 图标,屏幕如图 1.1 所示。

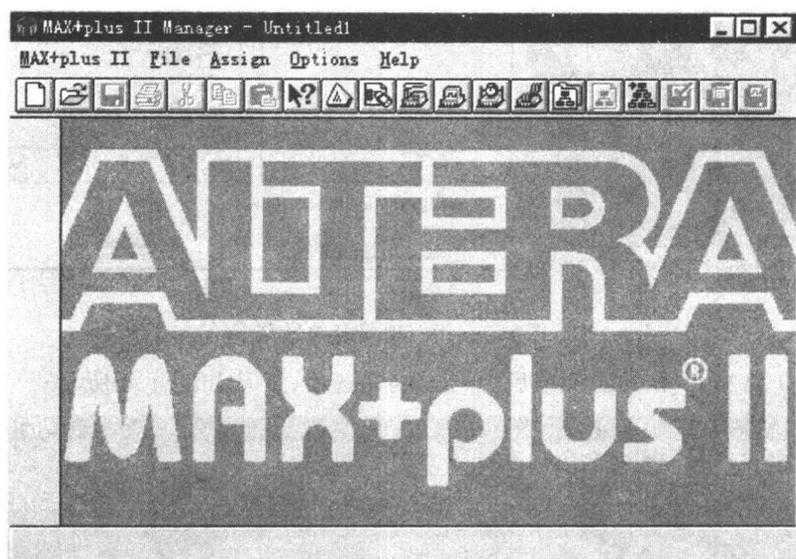


图 1.1 MAX + PLUS II 管理器

1.1 原理图输入

原理图输入的操作步骤如下:

(1) 建立我们的第一个项目,单击图 1.2 中的 File 菜单(单击鼠标左键,以后如无特

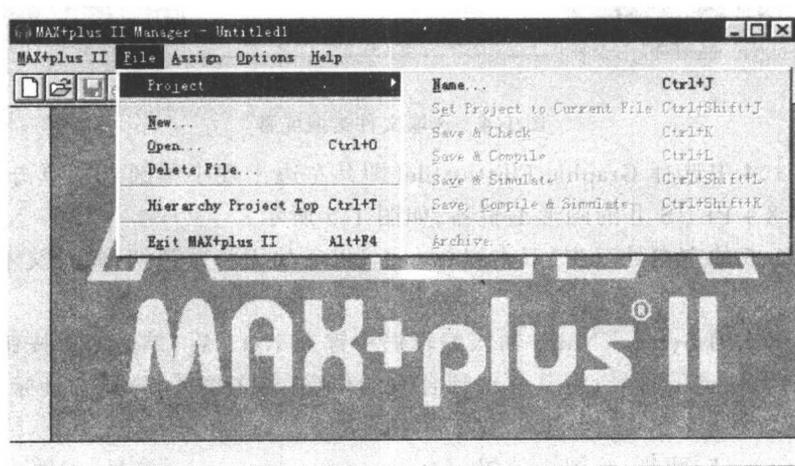


图 1.2 建立新项目的屏幕

殊说明,则含义不变),将鼠标移到 Project 选项后,单击 Name 选项,屏幕如图 1.3 所示。在 Project Name 的输入编辑框中键入 inv 后,单击 OK 按钮,屏幕如图 1.1 所示;

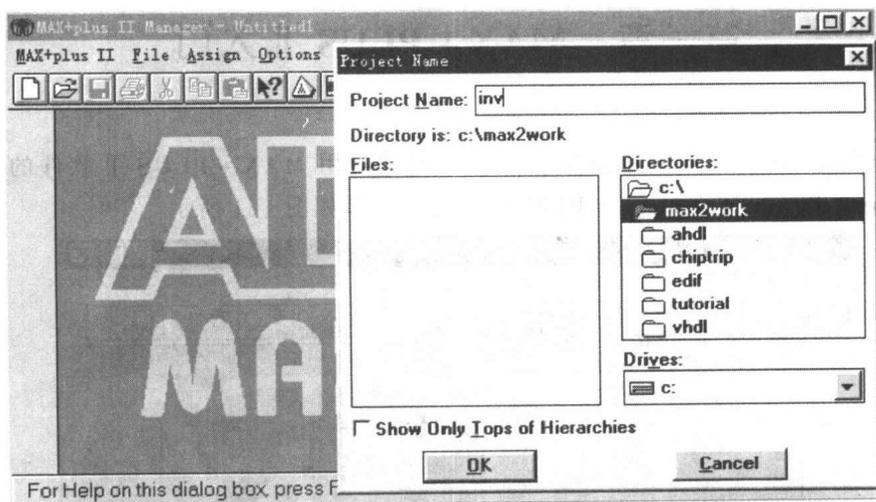


图 1.3 指定项目名的屏幕

(2)在图 1.2 中单击 File 菜单后,单击 New 选项,屏幕如图 1.4 所示;

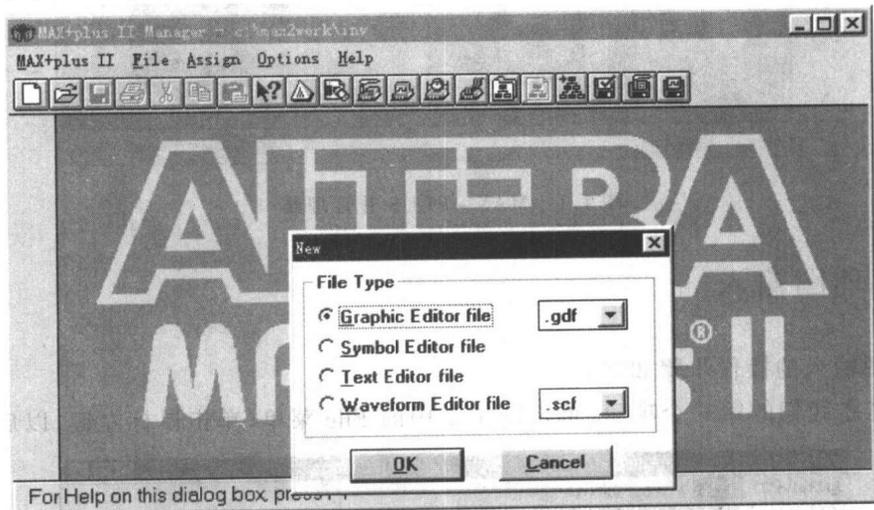


图 1.4 选取文件类型屏幕

(3)在图 1.4 中选择 Graphic Editor file(即其左边出现小黑圆点),单击 OK 按钮后,便进入到 MAX + PLUS II 的图形编辑器,如图 1.5 所示;

(4)在图 1.5 的空白处双击(双击鼠标左键,以后如无特殊说明,则含义不变),屏幕如图 1.6 所示;

(5)在图 1.6 的 Symbol Name 输入编辑框中键入 NOT 后,单击 OK 按钮。此时可以看到光标上粘着被选的符号,将其移动到合适的位置(参考图 1.7)单击鼠标左键,使其固定;

(6)重复(4)、(5)两步,给图中放置一个 input 和一个 output 符号,如图 1.7 所示;

(7)在图 1.7 中,将光标移到 input 右侧待连线处单击鼠标左键后,再移动光标到反

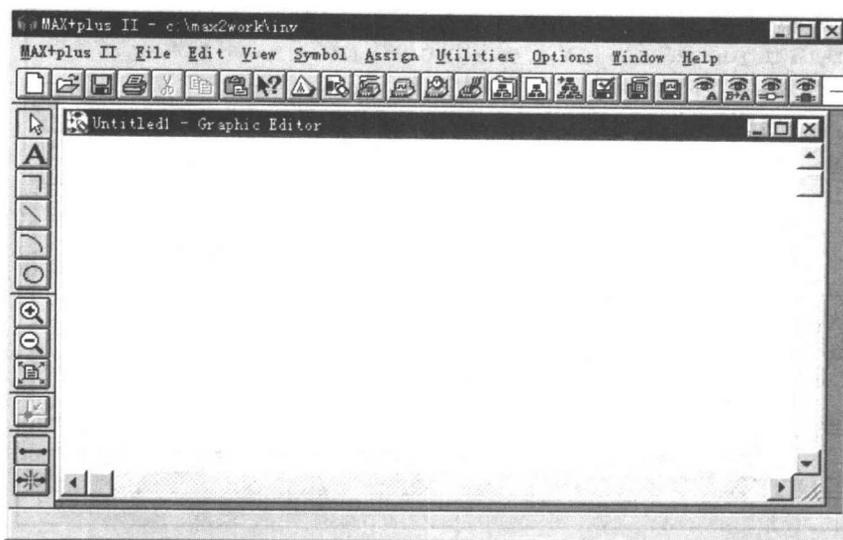


图 1.5 空白的图形编辑器

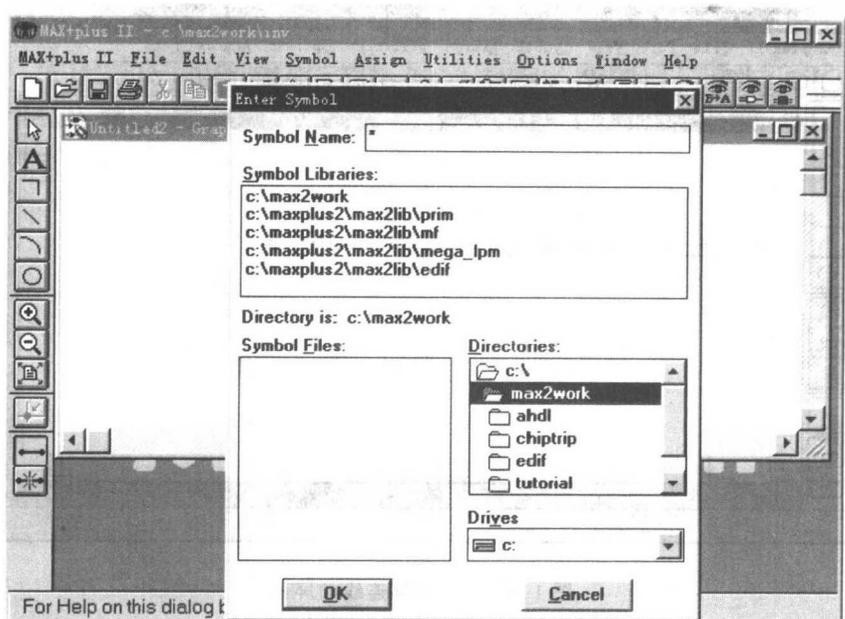


图 1.6 选择元件符号屏幕

相器的左侧单击鼠标左键,即可看到在 input 和反相器之间有一条线生成;

(8)重复(7)的方法,将反相器和 output 连起来,完成所有连线的电路图如图 1.8 所示;

(9)在图 1.7 中,双击 input_name 使其衬底变黑后,再键入 A,即命名该输入信号名为 A,用相同的方法将输出信号命名为 B;

(10)在图 1.8 中单击存文件按钮(水平工具条左数第三个按钮,形似软盘),屏幕如图 1.9 所示;

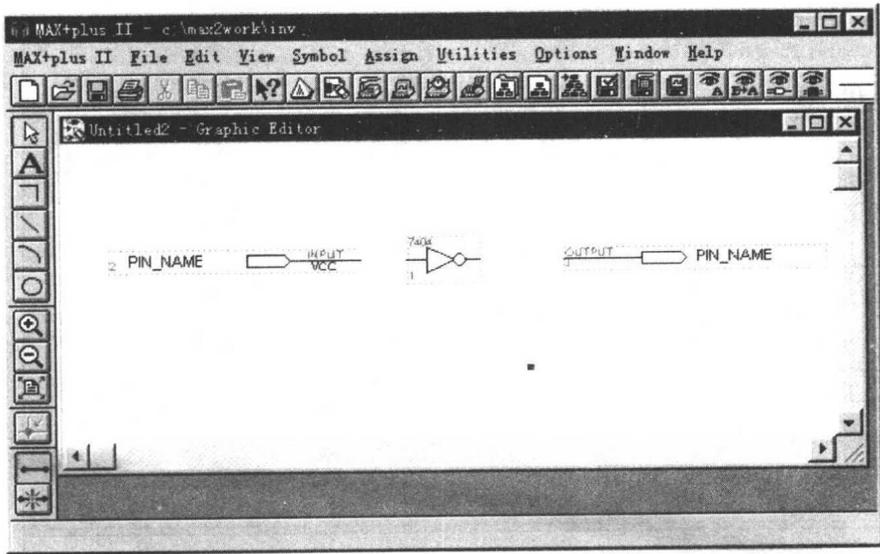


图 1.7 放置了所有元件符号的屏幕

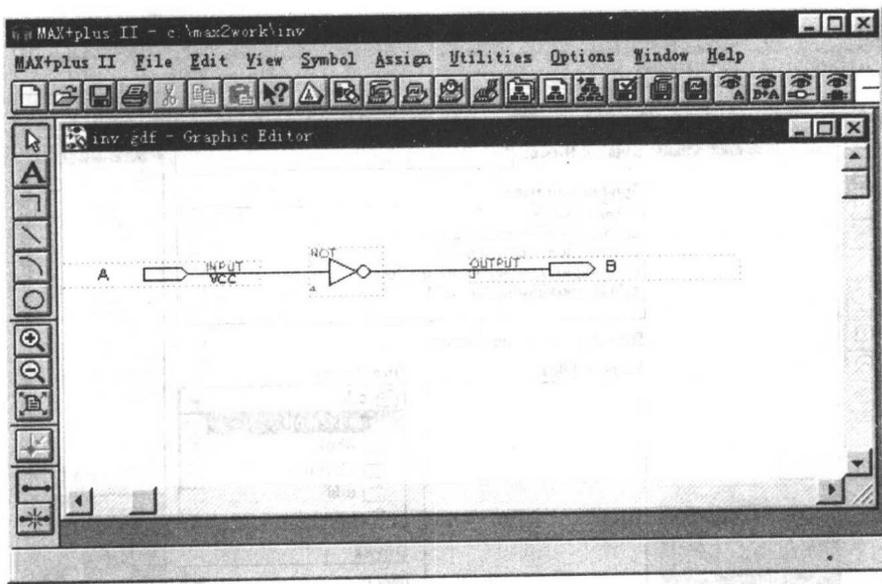


图 1.8 完成全部连线的屏幕

(11)在图 1.9 中,检查 File Name 的文本编辑框为 inv.gdf(因为项目名为 inv,故在缺省情况下,均是在项目名加不同的扩展名);

(12)在图 1.9 中,单击 OK 按钮,屏幕如图 1.8 所示;

(13)在图 1.8 中,单击水平工具条左数第 11 个按钮(编译器快捷方式),屏幕如图 1.10 所示;

(14)在图 1.10 中,单击 Processing 菜单,查看 Timing SNF Extractor 选项,使其不被选中(即该行前无对号),处理完后,再次回到图 1.10 的环境下;

(15)在图 1.10 中,单击 Assign 菜单,屏幕如图 1.11 所示;

(16)完成如图 1.11 所示的选择后,单击 OK 按钮,再次回到图 1.10 的环境下;

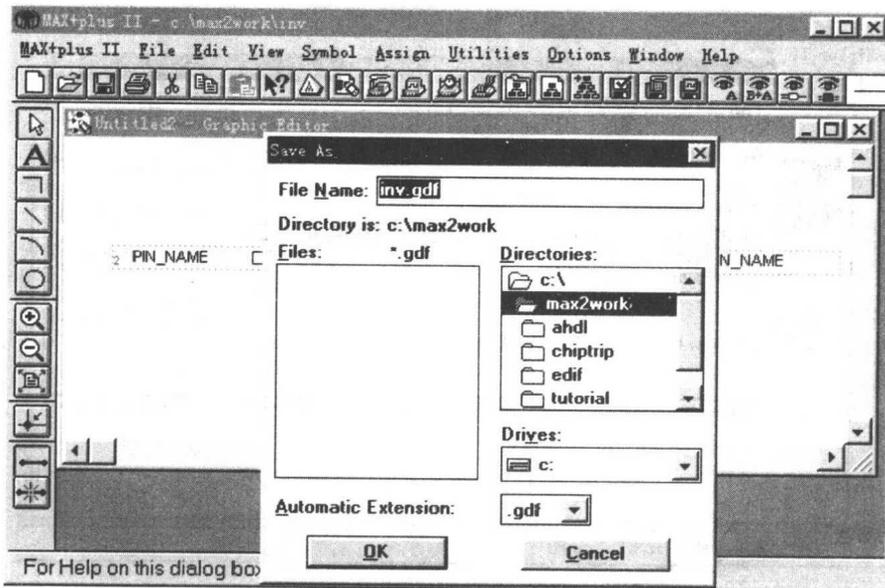


图 1.9 欲保存文件前的屏幕

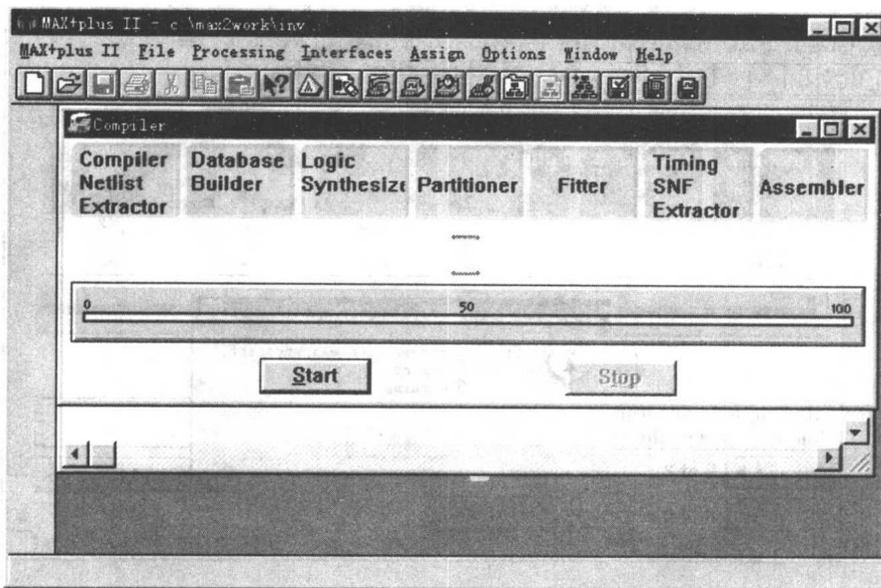


图 1.10 编译器屏幕

(17)在图 1.10 中,单击 Start 按钮后,计算机开始处理数据,其进度情况用一水平红线表示,结束后屏幕如图 1.12 所示;

(18)在图 1.12 中,如果有“0 errors”和“0 warnings”字符出现,则表示编译完全通过,单击确定(OK)按钮后,屏幕显示如图 1.10 所示;

(19)退出编译窗口,即在图 1.10 中单击“X”,屏幕显示如图 1.8 所示;

(20)在图 1.8 中(此处认为实验板已安装妥当,有关安装方法见实验板安装的详细说明)单击水平工具条左数第 14 个芯片编程按钮,屏幕显示如图 1.13 所示,若与图 1.13 所示不同,单击 JTAG 菜单,使所有选项前均无对号后,单击 Option 菜单,进入 Hardware

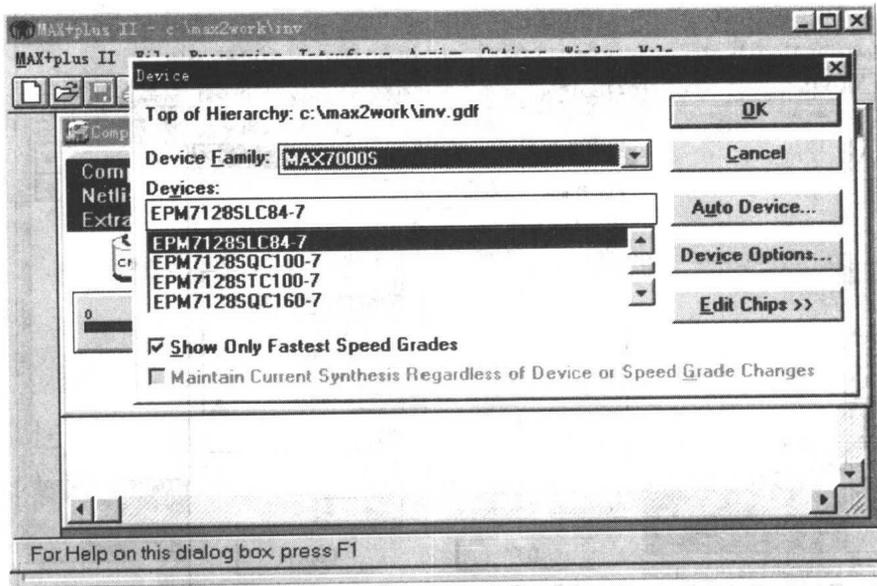


图 1.11 选择待编程芯片屏幕

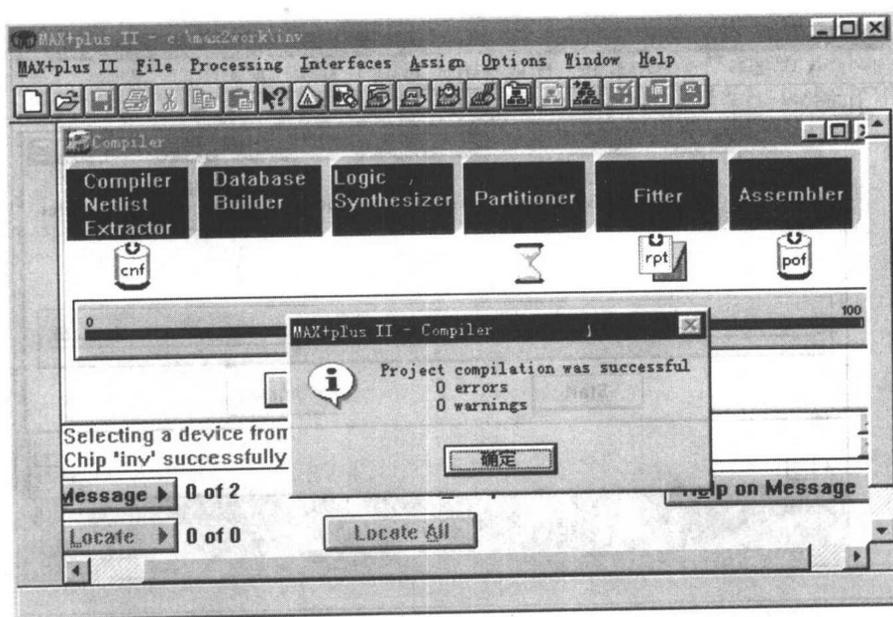


图 1.12 完成编译后的屏幕

Setup... 选项中做适当设置,无误后进行下一步;

(21)在图 1.13 中,单击 Program 按钮(注意必须给正常供电实验板,即实验板上的电源指示灯点亮),编程期间实验板上的编程指示灯点亮,屏幕上的红色进度条不断地向右移动,编程完成后,屏幕如图 1.14 所示;

(22)在图 1.14 中,单击 OK 按钮后,关闭编程窗口,即单击“X”,屏幕如图 1.8 所示;

(23)在图 1.8 中,单击水平工具条左数第 9 个按钮,屏幕如图 1.15 所示;

(24)在图 1.15 中,双击 fit 图标,并适当移动垂直滚行条,屏幕如图 1.16 所示;

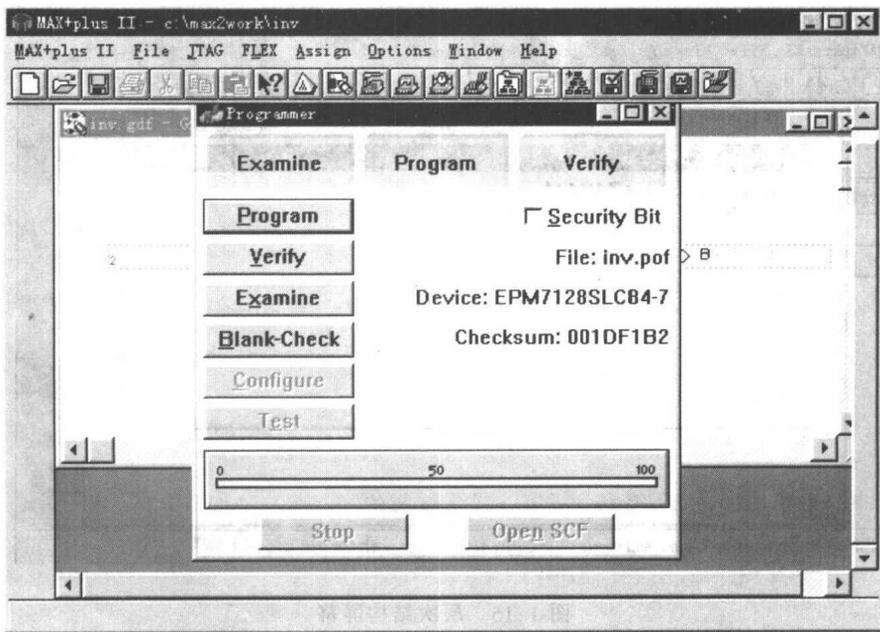


图 1.13 对芯片编程屏幕

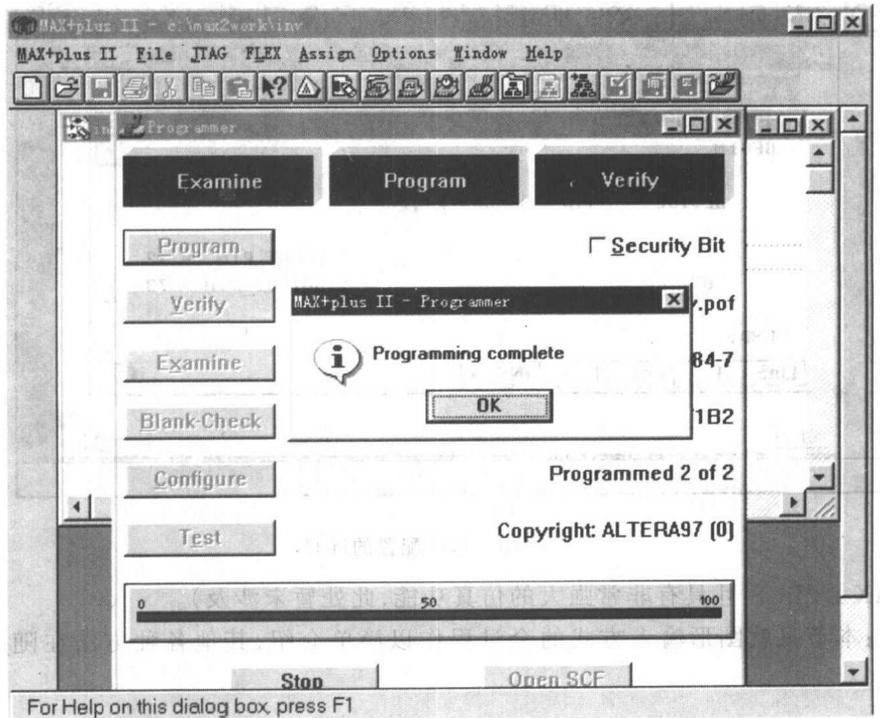


图 1.14 编程完成的屏幕

(25)在图 1.16 中,我们可以看到信号“A”被自动分配为 12 脚,信号“B”被自动分配为 73 脚;

(26*)给芯片的 12 脚送一个 1kHz 的方波信号,用示波器观察“A”、“B”两点的信号