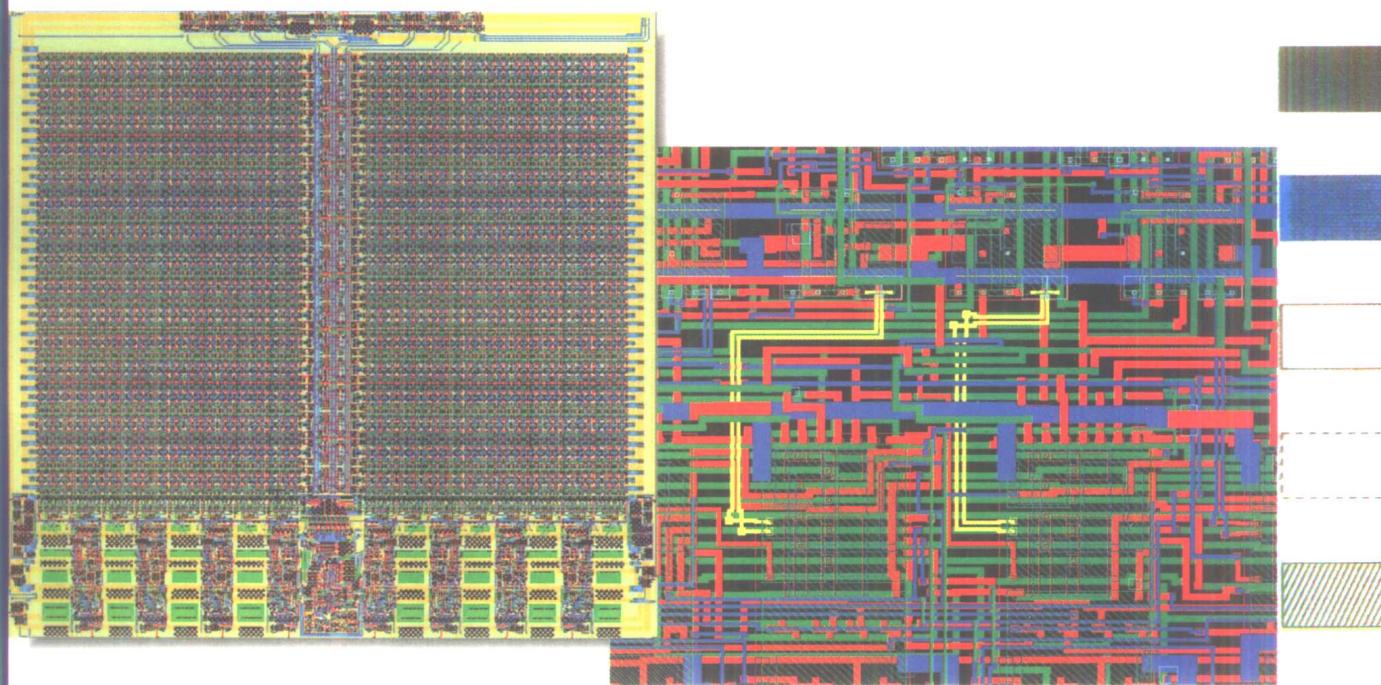


# 中国集成电路大全

## 专用集成电路和集成系统 自动化设计方法

《中国集成电路大全》编委会 编著



国防工业出版社

中国集成电路大全

# 专用集成电路和集成系统 自动化设计方法

《中国集成电路大全》编委会 编著

人民邮电出版社  
·北京·

**图书在版编目(CIP)数据**

专用集成电路和集成系统自动化设计方法 /《中国集成电路大全》编委会编著. —北京:国防工业出版社,1997. 9  
(中国集成电路大全)

ISBN 7-118-01730-2

I. 专… II. 中… III. 集成电路-系统设计-方法 IV. TN402

中国版本图书馆 CIP 数据核字(97)第 04467 号

**国防工业出版社出版发行**

(北京市海淀区紫竹院南路 23 号)

(邮政编码 100044)

北京怀柔新华印刷厂印刷

新华书店经售

\*

开本 787×1092 1/16 印张 34 1/2 797 千字

1997 年 9 月第 1 版 1997 年 9 月北京第 1 次印刷

印数:1—4000 册 定价:46.00 元

---

(本书如有印装错误,我社负责调换)

## 《全国高技术重点图书》出版指导委员会

主任 朱丽兰

副主任 刘果 卢鸣谷

委员 (以姓氏笔划为序)

王大中 王为珍 王守武 牛田佳 卢鸣谷

叶培大 刘仁 刘果 朱丽兰 孙宝寅

师昌绪 任新民 杨牧之 杨嘉墀 陈芳允

陈能宽 张钰珍 张效详 罗见龙 周炳琨

欧阳莲 赵忠贤 顾孝诚 谈德颜 龚刚

梁祥丰

总干事 罗见龙 梁祥丰

## 《全国高技术重点图书·微电子技术领域》

### 编审委员会

主任 王守武

委员 (以姓氏笔划为序)

王阳元 王守觉 李志坚 林兰英 龚兰芳

# 《中国集成电路大全》丛书编委会

(九一十六分册)

## 主 编

赵保经

## 常务编委

(以姓氏笔划为序)

王晓光 吴征明 郑敏政

## 编委会成员

(以姓氏笔划为序)

王先春	王朔中	王晓光	朱家维
陈瑜	吴征明	张建人	郑敏政
周祖成	赵保经	高藻新	徐葭生

# 《专用集成电路和集成系统自动化设计方法》分册

主 编

周祖成

编 者

王志华

## 序　　言

从本世纪 50 年代末开始,经历了半个多世纪发展历史的无线电电子学正在酝酿着一场新的革命。这场革命掀起的缘由是微电子学和微电子技术的兴起,而这场革命的旋涡中心则是集成电路和以其为基础的微型计算机。

集成电路的问世,开辟了电子技术发展的新天地,而其后大规模和超大规模集成电路的出现,则迎来了世界新技术革命的曙光。由于集成电路的兴起和发展,创造了在一块小指甲般大小的硅片上集中数千万个晶体管的奇迹,使过去占住整幢大楼的复杂电子设备缩小到能放入人们的口袋中,从而为人类社会迈向电子化、自动化、智能化和信息化奠定了最重要的物质基础。难怪乎有人将集成电路和微电子技术的兴起看成是跟火和蒸汽机的发明具有同等重要意义的大事。

我国的集成电路已经历了 20 多年的应用和生产实践。鉴于国内的迫切需求,早在 1981 年 6 月,经当时的电子工业部领导同意,中国电子器件工业总公司组织了《中国集成电路大全》的编写工作,并组成《中国集成电路大全》(以下简称《大全》)前八分册编写委员会,其后由国防工业出版社陆续出版了近 800 万字的《大全》下述八个分册:

TTL 集成电路;

集成运算放大器;

CMOS 集成电路;

接口集成电路;

ECL 集成电路;　　、

集成稳压器与非线性模拟集成电路;

微型计算机集成电路;

HTL 集成电路。

《大全》前八分册的出版,受到了广大读者的欢迎并得到国内外的好评,以致在短时期内各分册多次重印。与此同时,不少读者也对《大全》今后的编写出版工作提出了宝贵建议,并寄予新的期望。

为适应我国集成电路生产和应用的新形势,满足读者的要求,我们一方面将加快《大全》后续诸分册的编写工作,另一方面还将对《大全》后续诸分册增加有关内容并扩大选材范围,特别是在重点反映和阐述国产集成电路的基础上,增加一些国内现已广泛采用或行将推广应用的国际集成电路通用系列产品及其应用实例,以及有关微电子应用技术的内容。

为了搞好《大全》后续各分册的编写工作,在机电部微电子与基础产品司的指导与支持下,在中国电子器件公司的支持与协助下我们组成了新的编委会。今后,该编委会将根据实际需要与可能,在编写《集成电路封装》分册之后,继续组织编写《可编程序控制器》、

《高速 CMOS 集成电路》等分册，陆续向读者介绍集成电路新品种、新应用。

《大全》后续诸分册仍将保留前八分册的特点，即本《大全》既不同于集成电路产品手册，又有别于一般的教科书，它是紧紧围绕具体产品来阐明原理的。除了比较系统地介绍各类集成电路的系列品种、型号命名和特性外，还分门别类地简明阐述电路的功能特点、作用原理、典型应用和标准测试方法，力图将集成电路的特性、原理与应用三者结合起来，这样，读者阅后就可留下一个比较完整而清晰的概念，从而在实际应用集成电路时能举一反三，触类旁通。

在《大全》的编写工作中，我们遵循如下指导思想：资料丰富实用；内容简明扼要；格式便查易读。我们热切希望各有关单位、专家和广大读者继续为《大全》的进一步完善提出意见和建议。

在此，谨向积极支持或协助本书编写出版工作的众多单位（诸如中国华晶电子集团公司等）和有关人士致以敬意！向热情关心《大全》并积极提出建议的广大读者表示感谢！

《中国集成电路大全》编委会

# 《专用集成电路和集成系统自动化设计方法》

## 分册编写说明

本书是《中国集成电路大全》第十六分册。

十多年前,从开放的窗口我国老一辈电子系统专家看到了集成系统设计和设计自动化方面与国外的差距,并着手规划了熊猫 CAD 系统工程和通信 ASIC 产品的 CAE 项目。在实践的基础上,总结出“人才、工具与库”是系统集成和设计自动化三要素,同时采取了引进与推广并重的方针。经过十几年的努力,在一些研究所与高校建立了少数集成设计与系统仿真的环境。作为在这些环境中的受益者,我们产生了向投身产品开发的同仁介绍有关知识的初衷,并得到了《中国集成电路大全》丛书编委会和国防工业出版社的支持。

如何介绍 ASIC 和系统集成?特别是在已有几本 ASIC 专著的前提下向读者介绍 ASIC 设计和 EDA 工具,我们颇有顾虑。尤其我们是搞电子系统设计的,会不会班门弄斧?为了有别于传统写法并注意自身优势,本书在主线上突出了电路与系统的设计方法。主要是介绍设计描述,同时分两路展开:一路由设计描述转入设计验证,它包括仿真与建模;另一路由设计描述转入设计转化,它包括行为级、结构级、逻辑级、电路级和版图级的设计综合,此外还介绍了测试综合。为了适应高层次的设计方法,本书淡化了原理图方式的设计描述。而加强了 HDL(硬件描述语言)的设计描述。尽管这不是一本专门介绍 VHDL 的书,但书中不乏介绍 VHDL 编译、仿真和综合的实例。为了避免雷同,本书没有一般 ASIC 书中的门阵列和标准单元的设计介绍,而为了让读者了解设计的物理实现,本书开头有微电子基础知识的介绍,结尾有可编程器件的论述。这么安排,对系统设计者掌握用可编程器件实现一个设计原型是十分重要的。至于用掩模编程的 ASIC 设计应该由半导体厂家做。设计者与工艺师的配合是做好设计交接的保证。

从 1989 年以来,我们在清华大学分别开过“ASIC 的 CAD”、“电子系统仿真和 VHDL”、“VLSI 的结构化设计”及“通信系统仿真和 ASIC 设计”的研究生课程,还写了有关讲义。写本书时,又对集成系统的设计方法和 EDA 工具的发展做了大量的增补和归纳。最后确定为九章:第一章展望了 90 年代的 EDA 与系统设计方法学,也有适当的发展回顾;第二章是微电子学基础知识,介绍以 CMOS 工艺为主,也兼顾了双极与 GaAs 工艺;第三章和第四章前半部分涉及设计描述,它们为原理图、语言文字和算法描述的内容;第五章和第四章后面部分介绍设计的建模与仿真,除了一般的激励与仿真方案之外,重点介绍了用 VHDL 建立系统级仿真模型的方法;第六章设计综合,除行为级到版图的各级综合之外,并结合深亚微米设计特点,介绍了器件的非线性模型和互连线模型。此外,从时序、面积、可靠性、可测性和功率优化的角度介绍了最佳化设计方法;第七章介绍可测性设计方法、故障模型和测试矢量生成;第八章归纳了可编程器件的 ASIC 设计,并分析了编

程设计综合的问题；第九章以 3 个设计实例作为本书结束。这基本上是本科生和研究生一学期的课程内容。

受学识和水平所限，写完之后觉得憾事不少，但且把此书作为向有志于系统集成的电路设计者的抛砖之作，盼请同行与读者指出书中的纰漏与错误。

本书是在清华大学电子工程系多年工作的总结。很多同事、研究生和大学生曾与我们共同工作过，也为此书的诞生提供过不少素材。师长冯重熙、茅于海和刘润生教授曾引我们进门。我想此书也是一种答谢。此外，也谨向为此书提供最新素材的国内外 EDA 公司表示衷心的感谢！

作 者

1996 年 12 月于清华园

---

(1) 书中与软件关系密切的图，未标准化，保留了原始图的画法。

## 内 容 简 介

本书从90年代最新的电路系统设计方法学的观点出发,介绍了如何用EDA工具进行专用集成电路设计。主要内容有:EDA(电子设计自动化)的进展;微电子学基础知识;算法描述及其结构映射;电子系统的描述与仿真;VHDL和VHDL的仿真建模;设计综合;数字系统的测试与可测试性设计;系统集成中的可编程器件;及设计实例。

读者对象:从事电子技术或微电子技术研究、电子产品开发的科技人员,及大学教师、本科生和研究生。

# 目 录

## 第一章 EDA(电子设计自动化) 的进展

1.1 引言	1
1.2 回顾	3
一、产品开发过程	4
二、电子设计跨过的三个时期	9
三、人才、工具和库——集成电子系统 设计的三个要素	11
四、设计方法演变的沿革	15
五、工具与设计方法学的变革更新系统 集成的观念	15
1.3 展望 90 年代 EDA 工具发展的 态势	16
一、设计输入与构思工具的非编程化 趋势	16
二、开发混合信号和混合层次的 EDA 工具	16
三、仿真仍然是 EDA 的“瓶颈”	17
四、设计综合工具的开发方兴未艾	18
五、深亚微米设计要求改进 EDA 工具	20
六、可测性 EDA 工具的开发	21
七、CO-DESIGN 和虚拟设计环境的 建立	22
八、EDA 工具接口标准化的进展	23
九、EDA 产业将成为一种以咨询为前景的 行业	24
1.4 设计方法学上的进展	25
一、ASIC 和系统集成的设计方法	25
二、集成系统的高层次设计方法	28
三、扩大 VHDL 在系统设计的全程的 应用	28
四、同步设计	32
五、可编程设计	32
六、设计与半导体厂家、工艺和产品类别	

无关	33
七、设计独立于工具	34
八、虚拟原型设计	34
九、集成系统的设计管理	34

## 第二章 微电子学基础知识

2.1 按工艺分类微电子产品	37
一、双极工艺	37
二、场效应工艺	38
三、砷化镓材料工艺	39
2.2 场效应原理及 MOS 电路	40
一、场效应及基本场效应方程	41
二、NMOSFET 的逻辑电路	42
三、CMOS 逻辑电路及其结构	56
2.3 MOS 工艺的图形设计环境	66
一、五种 MOS 设计的图形环境	66
二、NMOS 反相器的图形设计环境	67
三、CMOS 反相器的图形设计环境	68
四、CMOS 工艺的版图设计规则	71
2.4 双极工艺及其微结构	75
一、双极工艺	75
二、ECL 结构与逻辑	79
三、集成注入逻辑	82
四、BICMOS 逻辑与微结构	89
五、集成运算放大器	92
2.5 GaAs MESFET 工艺与微 结构	92
一、GaAsFET 结构	93
二、GaAs 工艺流程	94
三、GaAs 逻辑门	94
四、GaAs 的逻辑门的耦合形式	96
2.6 用于 ASIC 的其他新工艺与微 结构	96
一、SOS 和 SOI	96
二、垂直 CMOS	97

三、在硅基片上的 GaAs 器件	97	一、行为描述与结构描述	172
<b>第三章 算法描述及其结构映射</b>		二、硬件设计的层次与层次式描述	175
3.1 ASIC 设计中的“工艺—算法—结构”	98	4.2 建模、仿真过程、算法和库	178
一、工艺始终是 ASIC 设计中最活跃的因素	98	一、验证设计	178
二、算法开发是系统数据流设计的核心	99	二、电路模型	179
三、系统设计的任务分解初析	100	三、模拟过程	181
3.2 加法器设计中的行为描述到算法映射	101	四、模拟算法	182
一、IEEE 浮点加法器	101	五、模拟库	183
二、IEEE 浮点加法器的行为建模	102	六、高层次模拟器的发展	184
三、浮点加法器的数据结构和设计流图描述	102	4.3 仿真、仿真器及仿真系统	184
四、IEEE 浮点加法器的算法设计与结构映射	104	一、逻辑仿真及其实现	184
3.3 乘法器设计中的行为描述到算法映射	114	二、仿真器与仿真系统	188
一、数字乘法器	114	三、仿真器的应用	190
二、算法开发	116	4.4 混合信号和混合层次的仿真	191
3.4 组合逻辑设计中的数据流算法开发	136	<b>第五章 VHDL 和 VHDL 的仿真建模</b>	
一、在可硬线连接的随机逻辑门中巧用卡诺图	136	5.1 VHDL 的基本语言特征	193
二、逻辑方程描述的组合逻辑中 PLA 结构最小化乘积项算法	139	一、引言	193
三、在真值表描述的组合逻辑中用 ROM 器件简化算法	140	二、VHDL 被接纳为 IEEE 标准	193
四、用 PAL 结构实现 ASIC 设计中的 ROM 微码编程	148	三、传统设计与 VHDL 设计的对照	194
3.5 时序逻辑设计中的数据流算法处理	149	四、VHDL 的描述	196
一、简单的时序设计中的“状态转换—输出表”的方法	149	五、基本的 VHDL 术语和文法举例	198
二、用 JK 触发器的一个复杂时序逻辑设计的例子	151	六、语句的并行性	203
三、使用状态表和状态转移图的时序逻辑电路设计	159	七、数据类型	204
<b>第四章 电子系统的描述与仿真</b>		八、非常丰富的库函数支持	208
4.1 数字集成电路的描述	168	九、一种适于文档的语言	213
一、文字描述与图形描述	168	5.2 VHDL 的基本语句	215
二、建模的原理	221	5.3 按 VHDL 的性能和功能建模	221
三、用 VHDL 完成非解释模型的建模	230	一、引言	221
四、非解释模块	246	二、建模的原理	228
五、HYBRID 建模(混合建模)	267	三、用 VHDL 完成非解释模型的建模	230
六、结论	279	四、非解释模块	246
<b>第六章 设计综合</b>		五、HYBRID 建模(混合建模)	267
6.1 引言	283	六、结论	279
6.2 逻辑级综合	287	<b>第七章 设计综合</b>	
一、逻辑综合的定义	288	7.1 引言	293
二、逻辑综合的过程	289	7.2 逻辑综合	293
三、逻辑综合的方法	301	一、引言	293
6.3 VHDL 综合	306	二、逻辑综合	293
一、并行赋值语句描述的简单门	306	三、逻辑综合的方法	301

一、IF 控制语句描述的较为复杂的综合	307	一、测试图形的设计	测试生成	401
二、CASE 控制语句描述的复杂综合	309	二、测试图形的评价	故障模拟	407
四、简单顺序语句描述的综合例子	311	7.4 可测试性设计	408	
五、较为复杂的顺序语句描述的综合例子	315	一、针对性可测试性设计方法	409	
六、状态机综合的例子	318	二、扫描路径法	410	
<b>6.4 高层次综合</b>	<b>331</b>	三、可测试性设计的其他方法	412	
一、高层次综合的定义	331	7.5 静态电源电流测试	413	
二、高层次综合的主要内容	331	一、I <sub>DDQ</sub> 测试的基本概念	413	
三、调度与分配	332	二、I <sub>DDQ</sub> 测试的测试图形	413	
四、调度算法与分配算法	333	三、片外电流测试与内建自测试	414	
五、行为级综合的举例	334	四、电流边界值的设置及其他问题	416	
六、高层次综合中存在的问题	350	7.6 小结	416	
七、与版图综合的衔接	352	<b>第八章 在系统集成中的可编程器件</b>		
<b>6.5 版图综合</b>	<b>352</b>	8.1 可编程器件的发展	417	
一、传统设计环境面临的挑战	352	8.2 可编程器件的基本结构及其分类	420	
二、深亚微米的器件模型	355	一、基本结构	420	
三、版图综合对设计方法学的要求	363	二、可编程逻辑器件的分类	421	
<b>6.6 功率优化</b>	<b>372</b>	8.3 可编程器件结构剖析	426	
一、低功耗设计	372	一、简单 PLD 的“与”阵列平面/“或”阵列平面结构	427	
二、在高层次设计中并入低功率设计的方法学	373	二、带宏单元的复杂 PLD——EPLD	429	
三、功率模型	375	三、FPGA	442	
四、功率分析和估算的方法	376	8.4 可编程器件的开发工具	456	
五、功率优化	381	一、从可编程设计的难点	456	
六、功率优化的方法	383	二、PLD 开发工具和 JEDEC 文件	457	
<b>6.7 结论</b>	<b>391</b>	三、FPGA 中配置数据	459	
<b>第七章 数字系统的测试与可测试性设计</b>		四、FPGA 的开发系统	461	
<b>7.1 测试与可测试性的基本概念</b>	<b>392</b>	<b>第九章 设计实例</b>		
一、故障与故障模型	393	<b>9.1 多功能数字钟专用集成电路</b>		
二、永久故障与瞬时故障	393	设计实例	464	
三、激励与响应	394	一、定时专用集成电路 THU96C02 和多功能时钟	464	
四、测试码与测试矢量	394	二、集成电路的功能与输入接口描述	465	
五、故障检测、定位及诊断	394	三、集成电路 THU96C02 的输出接口	467	
六、测试、测试矢量与测试图形	394	四、THU96C02 的设计：自然语言描述向结构描述的转换	469	
<b>7.2 数字集成电路中的故障模型</b>	<b>394</b>	五、显示译码及液晶驱动电路	477	
一、逻辑门层次的故障模型	395	六、定时器输出信号的形成及其他		
二、晶体管层次的故障模型	398	电路	481	
三、功能块层次的故障模型	400			
<b>7.3 测试生成与故障模拟</b>	<b>400</b>			

七、多功能定时器专用集成电路设计	
小结	483
9.2 交通灯控制器设计实例	484
一、设计的规范与步骤	484
二、设计描述	484
三、交通灯控制器的 VHDL 设计描述	486
四、交通灯仿真验证方案的设计描述	488
五、用配置语句连接 TLC 和 TLC_Test 并实现设计描述的验证	489
六、选择预定义的数据类型 Bit	490
七、用新的数据类型改写 TLC 的电路	
描述	491
八、定时器的设计描述	495
九、控制器元件的设计细化	498
十、定时器元件的设计细化	507
十一、归纳	510
9.3 自动售货机控制器设计实例	511
一、自顶向下地设计描述	511
二、自动售货机初步分解	520

# 第一章 EDA(电子设计自动化)的进展

## 1.1 引言

和认识“物质”、“能量”这两种基本概念一样,本世纪初人们开始认识到“信息”也是一种基本概念。随着通信技术和控制理论的发展,本世纪中期逐渐把“信息”这种基本概念明确下来,正如信息论与控制论的创始人之一——维纳(Wiener)定义的那样,“信息是人们在适应外部世界并使这种适应反作用世界的过程中同外部世界进行交换内容的名称”。当“信息”达到影响与制约人的基本生存环境时,人们开始从科学的高度认识与研究它,并把“材料”、“能源”和它一起作为现代社会赖以生存的三大要素。科学上也完成了“物质、能量和信息”这三个基本概念的升华。

目前,信息电子产品已经成为现代信息社会文明与进步的标志,信息产业也成为本世纪以来发展得最迅速的产业。人们的生产与社会活动每时每刻均在产生、交换、处理和利用“信息”,社会的总需求正推动着信息系统的集成与产业化。信息系统的集成可分为三个层次:工程层次、电子系统层次和电路层次。工程层次(如国家信息高速公路网等)牵动着各种电子系统的开发,电子系统层次既为大型信息工程提供装备,又是电路制造商瞄准的主要市场。电路层次主要是微电子产品的开发。电子产品对现代信息社会正起着支撑作用,目前作为集成信息网络主要支柱的通信设备与计算机几乎占有了微电子产品 70% 的市场份额,各种生产、交换、传输、存储、处理和显示信息的电子系统使用了大量的电子产品,而信息产业化的趋势正推动着电子产品的专用集成和系统集成。

1995 年世界电子信息类产品的市场额度达到 8000 亿美元,作为电子信息类产品支撑的微电子产品的市场份额为 1600 亿美元,其中专用集成电路(ASIC)的市场份额为 300 亿美元,而 EDA 产品的市场份额仅为 16 亿美元。它们产生了如图 1-1 所示的一种倒三角( $\nabla$ )分布。这种分布说明什么? 它表明仅占市场份额 16 亿美元的 EDA 产品却支撑着 8000 亿美元信息产业的电子设计与制造。可以说,尽管 EDA 的份额小,但它起着一种千斤顶的支撑作用。EDA 工具辅助电子产品设计始于 60 年代末至 70 年代初,但经历 30 年

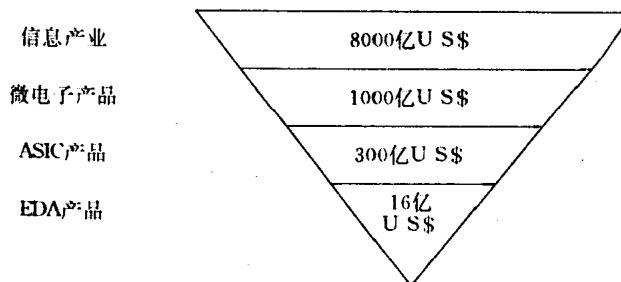


图 1-1 信息产业市场中的 EDA

的发展(几乎是年增率在 30%以上),目前已经是电子设计的必备工具,在发达国家的电子产品开发中,EDA 工具的利用率已达到 50%,预计本世纪末会高达 70%,这种趋势还会随着电子产品开发的技术含量增加而不断提高。

进入 90 年代以来,电子信息类产品的开发明显地出现了两个特点:一是开发产品的复杂程度加深,另一个是开发产品的上市时限紧迫。所谓开发产品的复杂性是指设计者往往要将更多的功能、更高的性能和更丰富的技术含量集成于所开发的电子系统之中,表 1-1 列举了产品开发的复杂性。目前的趋势是系统集成(System on a Chip,或 Chip in system),图 1-2 示出一种多媒体计算机工作站系统集成的情况,它已经把 μP Core, Memory, I/O, MPEG Core 和生成 MCU(微控制单元)的可编程逻辑部分全集成在一个单片之中。

表 1-1 产品开发的复杂性

时 间	产 品	工 艺/ $\mu\text{m}$	集 成 度 / 万 只 晶体管 $\cdot \text{cm}^{-2}$	圆 片 / in <sup>①</sup>
90 年代初	Pentium	0.6	310	6
90 年代中	IBM + Synopsys 正开发的芯片	0.25	1000	6~8
90 年代末	实验室已演示	0.1	5000	8

注:预计 90 年代末单片功耗 160 W,时钟频率 1GHz。  
①in = 2.54cm。

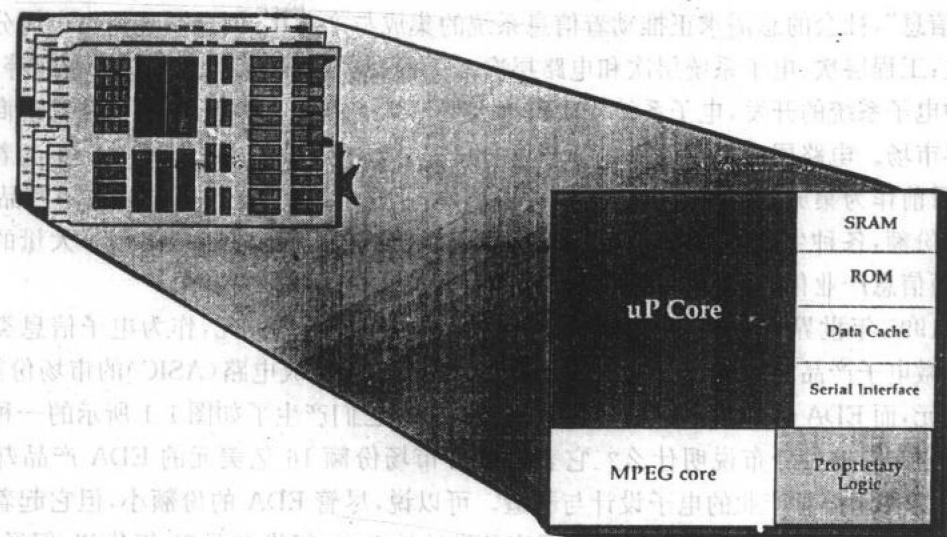


图 1-2 多媒体计算机工作站系统的集成芯片

所谓产品开发的时限性指在产品的市场寿命期间应让产品早日上市(Time to market)。图 1-3 示出了市场学中的一种市场窗口(w),从市场的角度希望产品开发者能预见到市场对产品的需求,开发应市的新产品应该做到无延误地投放市场。如图 1-3 中浅色三角形的面积是产品的市场效益。如果因某种因素引起开发的产品上市延误,图中也示出产品延误(d)后的市场效益三角形(深色),这两者之差即产品延迟投放市场的延误损失。假若以二年为一个市场周期(上市与下市),则市场周期为 2W,延迟一个月的损失率为 24%。若因开发推迟了产品应市一年,则延误损失将是其收益的 2 倍,那么这种产品开发