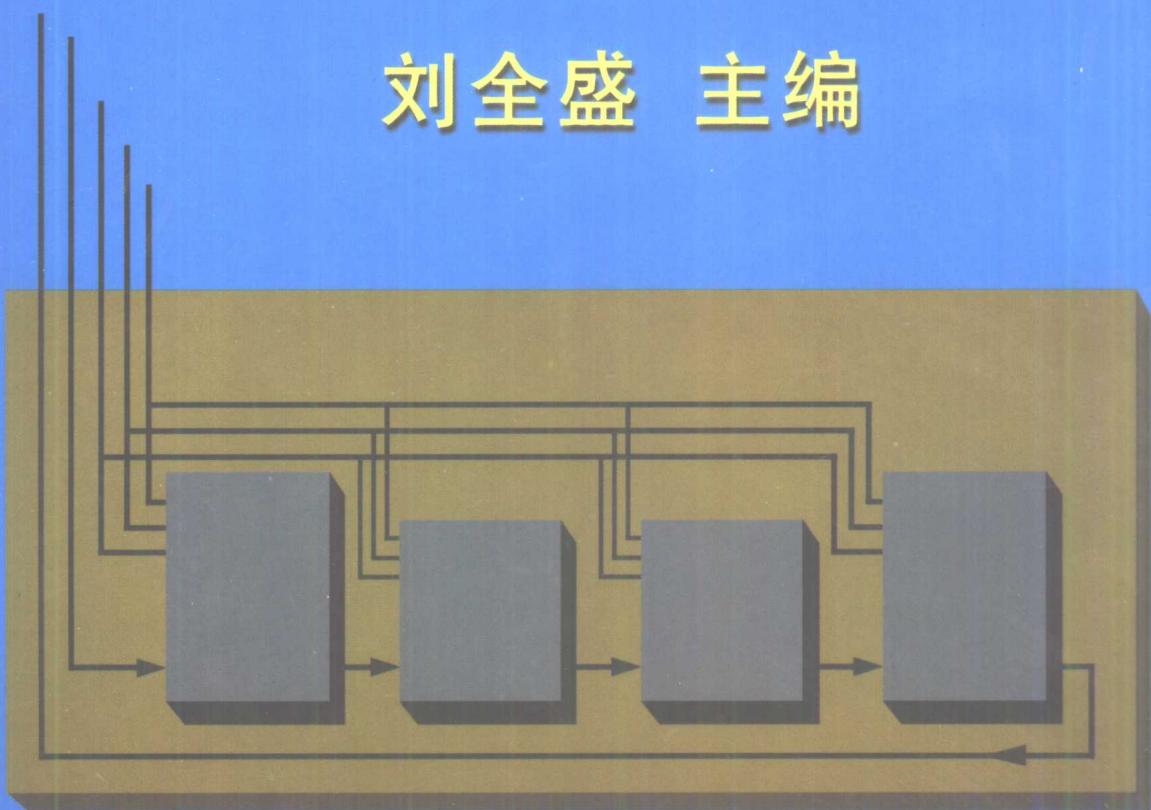


21世纪高等学校教材

数字电子技术

刘全盛 主编



21世纪高等学校教材

数字电子技术

刘全盛 主编



机械工业出版社

本书是根据教育部“关于面向 21 世纪电工电子系列课程和教学内容改革的几点建议”编写的，把反映数字电子技术最新发展的内容以大篇幅单独编写了“第 7 章可编程逻辑器件”，体现了当代电子技术的重心转移，即由模拟电子技术向数字电子技术的转移和由固定的硬件向可编程数字硬件技术的转移。为突出半导体存储器的重要性也将其单独编写了一章。全书主要内容有：数字逻辑基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲的产生和整形、A/D 和 D/A 转换。

本书思路顺畅，语言简捷，是电气信息类计算机等各专业的教科书，也可供相关工程技术人员学习参考。

图书在版编目 (CIP) 数据

数字电子技术 / 刘全盛主编 .—北京：机械工业出版社，2000. 8
ISBN 7-111-01342-5

I . 数… II . 刘… III . 数字电路 - 电子技术 IV . TN79

中国版本图书馆 CIP 数据核字 (2000) 第 66323 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑：何文军 版式设计：霍永明 责任校对：刘志文

封面设计：李雨桥 责任印制：郭景龙

三河市宏达印刷厂印刷·新华书店北京发行所发行

2001 年 1 月第 1 版第 1 次印刷

787mm × 1092mm 1/16 · 13.75 印张 · 340 千字

0 001—5 000 册

定价：22.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

本社购书热线电话 (010) 68993821、68326677 ~ 2527

前　　言

本书是根据教育部高等学校工科电工课程教学指导委员会于1998年10月提出的“关于面向21世纪电工电子系列课程和教学内容改革的几点建议”（以下简称《建议》）和国家教育委员会高等工业学校电子技术课程指导小组于1995年颁布的“电子技术基础课程教学基本要求”编写的。

数字电子技术伴随计算机、电信等相关技术的飞速发展，其自身也发生了巨大的变革。《建议》指出：“目前已进入了信息时代，数字技术得到迅速的发展和越来越广泛的应用，目前又出现了数字系统由固定的硬件向可编程数字硬件发展的趋势”。“因此在教学的基础知识和基本技能方面必须增加相应的新内容”。这样，在编写这本将在21世纪初使用的教材的时候，就用了很大的篇幅写进了新型可编程逻辑器件和在系统可编程技术的内容，而且其中还未包括更适合写入实验课教材中的VHDL硬件描述语言和编程软件工具的使用方法。

现实的电子工程正经历着新一轮的技术重心转移，即由模拟电子技术向数字电子技术的转移和由不可编程器件向可编程数字硬件技术的转移。所以，第7章“可编程逻辑器件”自然是本书的重点内容。半导体存储器在数字系统中的作用是不容忽视的，将其单独写成一章并增加快闪存储器等内容实属必要。在限定学时数的情况下，传统的重要内容如何取舍、如何讲授是个正在研究的问题，故在编写时仅作了适当的调整，期望在教改实践中继续总结经验，寻求改进。

本书是哈尔滨理工大学电子技术教学部集体智慧的结晶，由童子权编写第1章和第2章；吴丽华编写第3章、第4章和第5章；刘全盛编写第6章和第7章；房国志编写第8章和第9章；曹俊华画了部分电路图。由刘全盛任主编，负责全书的组织和统稿。

教育部高等学校工科电工课程教学指导委员会委员、哈尔滨工业大学学科带头人蔡惟铮教授对本书的编写给予了积极热情的指导，并对全书作了细致的审阅，提出了许多指导性的修改意见和建议，谨在此表示衷心的感谢。

我们在编写时注意了思路顺畅、语言简捷，但是编者水平有限，书中不足和错误之处难免，希望本书的使用者提出批评指正，以利改进。

刘全盛

2000年7月　于哈尔滨理工大学

符 号 说 明

A	放大器	V_{OH}	输出高电平
A_v	放大器的电压放大倍数	V_{OL}	输出低电平
VD	二极管	V_{CC}	电源电压 (一般用于双极型半导体器件)
FF	触发器	V_{DD}	电源电压 (一般用于 MOS 器件)
G	门	v_{BE}	三极管基极相对于发射极的电压
S	开关	v_{CE}	三极管集电极相对于发射极的电压
VT	三极管	v_{DS}	MOS 管漏极相对于源极的电压
VF_N	N 沟道 MOS 管	v_{GS}	MOS 管栅极相对于源极的电压
VF_P	P 沟道 MOS 管	V_{NA}	脉冲噪声电压幅值
TG	传输门	V_{NH}	输入高电平噪声容限
t_{pd}	平均传输延迟时间	V_{NL}	输入低电平噪声容限
t_{PHL}	输出由高电平变为低电平时的传输延迟时间	V_{TH}	门电路的阈值电压
t_{PLH}	输出由低电平变为高电平时的传输延迟时间	V_{T+}	施密特触发特性的正向阈值电压
R_I	输入电阻	V_{T-}	施密特触发特性的负向阈值电压
R_L	负载电阻	$V_{GS(th)N}$	N 沟道 MOS 管的开启电压
R_o	输出电阻	$V_{GS(th)P}$	P 沟道 MOS 管的开启电压
R_{OFF}	器件截止时内阻	V_{REF}	参考电压 (或基准电压)
R_{ON}	器件导通时内阻	i_B (I_B)	基极电流瞬时值 (直流量)
R_U	上拉电阻	i_C (I_C)	集电极电流瞬时值 (直流量)
C_{GD}	MOS 管栅极与漏极间电容	i_D (I_D)	漏极电流瞬时值 (直流量)
C_{GS}	MOS 管栅极与源极间电容	i_I	输入电流
C_N	保持电容	I_{IH}	高电平输入电流
C_I	输入电容	I_{IL}	低电平输入电流
C_L	负载电容	i_L (I_L)	负载电流瞬时值 (直流量)
v_I	输入电平 (相对于电路公共参考点的电压)	i_O	输出电流
V_{IH}	输入高电平	I_{OH}	高电平输出电流
V_{IL}	输入低电平	I_{OL}	低电平输出电流
v_O	输出电平 (相对于电路公共参考点的电压)	I_{CC}	电源 (V_{CC}) 平均电流
		I_{CCH}	输出为高电平时的电源电流
		I_{CCL}	输出为低电平时的电源电流

I_{DD}	电源 (V_{DD}) 平均电流	t_{re}	恢复时间
P_C	CMOS 电路中负载电容充、放电功耗	t_{set}	建立时间
P_D	CMOS 电路的动态功耗	t_W	脉冲宽度
P_S	CMOS 电路的静态功耗	V_m	脉冲幅度
P_T	CMOS 电路的瞬时导通功耗	B	二进制
P_{TOT}	CMOS 电路的总功耗	CLK	时钟
f	周期性脉冲的重复频率	CP	时钟脉冲
q	占空比	D	十进制
t_f	下降时间	EN	允许 (使能)
t_h	保持时间	H	十六进制
t_r	上升时间	OE	输出允许 (使能)

说明：考虑教学特点，在部分用中、大规模集成器件组成的应用电路中，本教材采用了示意性的框图来表示这些器件。这些框图不属于国家标准的逻辑图形符号。

目 录

前言	2.3 TTL 门电路	21
符号说明	2.3.1 TTL 与非门的工作原理	21
第 1 章 数字逻辑基础	2.3.2 TTL 与非门的输入特性和输出特性	22
1.1 数字量、计数制和编码制	2.3.3 TTL 与非门的动态特性	25
1.2 逻辑代数的三种基本逻辑运算	2.3.4 集电极开路门和三态门	26
1.2.1 逻辑与及与运算	2.3.5 TTL 与非门电路的改进	28
1.2.2 逻辑或及或运算	2.4 其它类双极型数字集成电路	
1.2.3 逻辑非及非运算	简介	31
1.2.4 复合逻辑运算	2.5 MOS 门电路	32
1.3 逻辑代数的基本公式和常用	2.5.1 NMOS 反相器	32
公式	2.5.2 CMOS 反相器	32
1.3.1 基本公式	2.5.3 MOS 与非门和或非门	35
1.3.2 常用公式	2.5.4 CMOS 传输门和双向模拟开关	36
1.4 逻辑代数的三条基本规则	2.5.5 CMOS 三态门	37
1.5 逻辑函数的表示方法	2.5.6 漏极开路的门电路 (OD 门)	37
1.6 逻辑函数的化简	2.5.7 改进的 CMOS 电路	38
1.6.1 逻辑函数式的最简形式	2.5.8 CMOS 电路的正确使用	39
1.6.2 逻辑函数的公式化简法	习题	40
1.6.3 逻辑函数的卡诺图化简法	第 3 章 组合逻辑电路	
1.7 具有关项的逻辑函数化简	3.1 组合逻辑电路的分析	44
习题	3.1.1 分析加法器	45
第 2 章 逻辑门电路	3.1.2 分析数据选择器	47
2.1 半导体二极管和三极管的开关	3.1.3 分析多路分配器	47
特性	3.1.4 分析数值比较器	48
2.1.1 半导体二极管的开关特性	3.2 组合逻辑电路的设计	50
2.1.2 半导体三极管的开关特性	3.2.1 设计编码器	51
2.2 最基本的门电路	3.2.2 设计译码器	52
2.2.1 二极管与门	3.3 组合逻辑电路中的竞争和冒险	60
2.2.2 二极管或门	3.3.1 产生竞争、冒险的原因	60
2.2.3 三极管非门	3.3.2 消除竞争冒险的方法	61
	3.4 用 MSI 器件设计组合逻辑电路	61

3.4.1 用数据选择器设计其它逻辑电路	61	6.3 存储器容量的扩展	129	
3.4.2 用译码器设计其它逻辑电路	63	6.3.1 位扩展方式	129	
习题	65	6.3.2 字扩展方式	130	
第4章 触发器				
4.1 基本 RS 触发器	68	6.4 串行存储器	131	
4.2 时钟触发器	70	6.4.1 串行存储器的结构和工作原理	131	
4.2.1 同步 RS 触发器	70	6.4.2 串行存储器中的动态 CMOS 移位寄存		
4.2.2 主从结构触发器	72	单元	132	
4.2.3 边沿触发器	75	6.5 用存储器实现组合逻辑函数	133	
4.3 触发器的动态特性	80	习题	134	
4.3.1 主从触发器的动态特性	80	第7章 可编程逻辑器件		
4.3.2 维持阻塞触发器的动态特性	81	7.1 可编程逻辑阵列 (PLA)	136	
习题	81	7.2 可编程阵列逻辑 (PAL)	138	
第5章 时序逻辑电路				
5.1 时序逻辑电路的分析	87	7.2.1 PAL 的基本电路	138	
5.1.1 分析时序逻辑电路的一般步骤	87	7.2.2 PAL 的输出电路类型	138	
5.1.2 分析寄存器和移位寄存器	88	7.2.3 PAL 的应用	140	
5.1.3 分析计数器	92	7.3 通用阵列逻辑 (GAL)	144	
5.1.4 顺序脉冲发生器	102	7.3.1 GAL 的电路结构	144	
5.2 时序逻辑电路的设计	104	7.3.2 输出逻辑宏单元 (OLMC)	146	
5.2.1 时序逻辑电路设计的几种方法	104	7.3.3 GAL 的输入特性和输出特性	147	
5.2.2 时序逻辑电路设计的一般步骤	104	7.4 可擦除的可编程逻辑器件		
5.2.3 同步时序逻辑电路设计举例	105	(EPLD)	149	
5.3 用 MSI 器件设计时序逻辑电路	110	7.4.1 EPLD 的基本结构	149	
习题	114	7.4.2 EPLD 的输出逻辑宏单元	150	
第6章 半导体存储器				
6.1 只读存储器 (ROM)	119	7.5 现场可编程门阵列 (FPGA)	150	
6.1.1 掩模只读存储器	119	7.5.1 FPGA 的基本结构	150	
6.1.2 可编程只读存储器 (PROM)	120	7.5.2 FPGA 中的 IOB 和 CLB	151	
6.1.3 可擦除的可编程只读存储器		7.5.3 FPGA 的互连资源	153	
(EPROM)	121	7.5.4 编程数据的装载	156	
6.2 随机存储器 (RAM)	124	7.6 PLD 的编程	158	
6.2.1 静态随机存储器 (SRAM)	124	7.7 在系统可编程逻辑器件		
6.2.2 动态随机存储器 (DRAM)	127	(ISP - PLD)	160	

7.7.5 ISP - PLD 的开发工具	166	习题	190
习题	167		

第 8 章 脉冲波形的产生与整形

8.1 单稳态触发器	170
8.1.1 用门电路构成单稳态触发器	170
8.1.2 集成单稳态触发器	174
8.2 施密特触发器	175
8.2.1 用门电路构成的施密特触发器	176
8.2.2 集成施密特触发器	176
8.3 多谐振荡器	178
8.3.1 用门电路构成的振荡器	178
8.3.2 晶体振荡器	182
8.4 集成 555 定时器及其应用	183
8.4.1 集成 7555 定时器	184
8.4.2 用 7555 定时器构成施密特触发器	185
8.4.3 用 7555 定时器构成单稳态触发器	186
8.4.4 用 7555 定时器构成多谐振荡器	188

第 9 章 A/D 和 D/A 转换器

9.1 D/A 转换器	193
9.1.1 D/A 转换的基本原理	193
9.1.2 倒 T 形电阻网络 D/A 转换器	194
9.1.3 集成 D/A 转换器及其主要技术参数	194
9.2 A/D 转换器	196
9.2.1 A/D 转换的基本原理及分类	196
9.2.2 逐次渐近型 A/D 转换器	198
9.2.3 双积分型 A/D 转换器	200
习题	202
附录 A 电气简图用图形符号	203
附录 B 常用逻辑符号对照表	211
参考文献	212

第1章 数字逻辑基础

数字电子技术就是用电子电路对数字进行表示、加工、运算、传递等处理工作，从而高速完成数值计算和逻辑判断等功能的技术。数字电子技术是数字计算机、数字化通信、数字化测量及控制等高技术的基础。本章讨论数字逻辑的基本知识。

1.1 数字量、计数制和编码制

1. 数字量

一般的物理量往往是连续变化的，把连续变化的物理量转换成相似的电信号量，称为**模拟量**（电压或电流），也叫**模拟信号**。而把处理模拟信号的电子电路叫做**模拟电路**。

另一类物理量的变化在时间上和数量上都是离散的，是不连续的。也就是说，它们的变化总是发生在一系列离散的瞬间，每次的增、减变化都是某一个最小数量单位的整数倍。这一类物理量叫做**数字量**，把表示数字量的电信号叫做**数字信号**，并把处理数字信号的电子电路叫做**数字电路**。现在广泛使用的是二值数字量，即二进制数。其主要原因是表示和处理二进制数的电子电路结构简单，工作可靠，运算方便。

可以用一个单元电路的输出状态高电平（高电压） V_H 表示数字 1，低电平（低电压） V_L 表示数字 0，从而一个单元电路可以表示一位二进制数，多个单元电路的组合可以表示多位二进制数。

数字电路可以进行逻辑判断，因而数字电路也叫**逻辑电路**。数字电路中的电路元器件，一般工作在开通或关闭状态，于是，数字电路有时又叫做**开关电路**。

2. 计数制

计数制就是计数的规则。人们最熟悉的是十进制。计算机直接使用的是二进制数，或者是以二进制为基础的十进制数和十六进制数等。

(1) 十进制 (Decimal)

十进制有 10 个数字符号：0、1、2、3、4、5、6、7、8、9。进位规则是本位计满 10 个数向高一位进位 1，本位复 0，简称逢十进一。

十进制数中，每一位都分别对应着一个特定的十进制数值，整数部分是 $10^0, 10^1, 10^2, \dots$ ；小数部分是 $10^{-1}, 10^{-2}, 10^{-3}, \dots$ 。称它们分别是每一位的位权。因此，任何一个十进制数都可以按位权展开成一个和式。例如：

$$23.68 = 2 \times 10^1 + 3 \times 10^0 + 6 \times 10^{-1} + 8 \times 10^{-2}$$

显然，任何一个十进制数 N ，都可以表示为

$$(N)_+ = k_{n-1} \times 10^{n-1} + k_{n-2} \times 10^{n-2} + \cdots + k_1 \times 10^1 + k_0 \times 10^0 + \\ k_{-1} \times 10^{-1} + k_{-2} \times 10^{-2} + \cdots + k_{-m} \times 10^{-m} \quad (1.1.1)$$

式中， n, m 为正整数； k_i 为系数，是十进制数 0~9 中的某一个；10 为进位基数； 10^i 为不同位的位权 ($i = n - 1, n - 2, \dots, 1, 0, -1, -2, \dots, -m$)。

对于任意 R 进位制数 $(N)_R$ 可表示为

$$(N)_R = k_{n-1} \times R^{n-1} + k_{n-2} \times R^{n-2} + \cdots + k_1 \times R^1 + k_0 \times R^0 + \\ k_{-1} \times R^{-1} + k_{-2} \times R^{-2} + \cdots + k_{-m} \times R^{-m}$$

(2) 二进制 (Binary)

二进制有两个数字符号：0 和 1。进位规则是本位计满两个数向高一位进位 1，本位复 0，简称逢二进一，即 $1 + 1 = 10$ （可读作“壹零”）。一般二进制数可以表示为

$$(N)_{\underline{\underline{m}}} = k_{n-1} \times 2^{n-1} + k_{n-2} \times 2^{n-2} + \cdots + k_1 \times 2^1 + k_0 \times 2^0 + \\ k_{-1} \times 2^{-1} + k_{-2} \times 2^{-2} + \cdots + k_{-m} \times 2^{-m}$$

式中, k_i 为系数(0或者1); 2 为进位基数; 2^i 为位权。不同位的位权为 $2^0, 2^1, 2^2, \dots, 2^{-1}, 2^{-2}, \dots$ 。一个二进制数可按位权展开转换为十进制数, 例如:

$$(1101.101)_\pm = (1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3})_+ \\ = (13.625)_+$$

十进制数也可转换为二进制数，转换时其整数部分和小数部分应分别进行。整数部分可采用连续除2取余数法，最后得到的余数为二进制数整数部分的高位；小数部分采用连续乘2取整数法，最先得到的整数为二进制小数部分的高位。例如将十进制数13.625转换为二进制数

余数

$$\begin{array}{r}
 2 \boxed{1} & 1 = k_0 & 0 . 6 2 5 \\
 2 \boxed{6} & 0 = k_1 & \times \quad 2 \\
 2 \boxed{3} & 1 = k_2 & 0 . 2 5 0 \quad k_{-1} = 1 \\
 2 \boxed{1} & 1 = k_3 & 0 . 2 5 \\
 0 & & \times \quad 2 \\
 & & 0 . 5 0 \quad k_{-2} = 0
 \end{array}$$

$$\text{故 } (13, 625)_+ = (1101, 101)_{\equiv}$$

(3) 十六进制 (Hexadeciml)

十六进制有16个数字符号：0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F。进位规则是本位计满16个数向高一位进位1，本位复0，简称逢十六进一，即 $F + 1 = 10$ 。

4位二进制数有16个，并且顺序和16个1位十六进制数对应等值（表示相等的客观数值）。即每1个4位二进制数和1个1位十六进制数对应相等。因此，二进制数和十六进制数之间的相互转换非常简便。二进制数转换为十六进制数时，从低位起每4位分成一组，最高位组若不够4位数则补0；小数部分，最后一组若不够4位也补0以构成4位，然后顺序写出对应的十六进制数即可。例如：

$$\begin{aligned}
 (1100110101111.111)_- &= (0001, 1001, 1010, 1111.1110)_- \\
 &\quad \downarrow \quad \downarrow \quad \downarrow \quad \downarrow \quad \downarrow \\
 &= (1 \quad 9 \quad A \quad F \quad E)_{+6}
 \end{aligned}$$

十六进制数转换为二进制数时，其过程相反，用4位二进制数代替1位十六进制数。例如：

$$\begin{array}{cccccc} (& 2 & 8 & A & D & . & 8)_{\text{十六}} \\ \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow \\ = (& 0010 & 1000 & 1010 & 1101 & . & 1)_{\text{二}} \end{array}$$

数据转换过程中，有时也用“B”表示二进制，“D”表示十进制，“H”表示十六进制，标在相应数的右侧。

3. 编码制

把一组信息用一组数码表示叫做编码。编码制就是编码规则。代表信息的数码叫做代码。我们这里主要指的是用二进制数进行编码，称作二进制编码。

设被编码的信息量为 M ，用于编码的二进制数的位数为 n ，则应有 $n \geq \log_2 M$ ，即 $2^n \geq M$ 。

例如：对10个十进制数字进行二进制编码。应有二进制位数 $n \geq \log_2 10$ ，应取 $n = 4$ 。

用4位二进制数对1位十进制数的编码叫做二—十进制编码，也叫BCD（Binary Coded Decimal）编码。其编码的方案很多。常用的有几种，列于表1.1.1中。最常用的是8421BCD码。它是用前10个4位二进制数，分别顺序作为10个十进制数的代码。8421BCD码保持了二进制数位权的特点，因而叫有权码。此外还有2421BCD码、5421BCD码等也是有权码。而余3码没有位权的特点，因而叫无权码。

表1.1.1 几种常用的BCD码

十进制数 / 编码名称	8421码	5421码	2421码	余3码	格雷码
0	0000	0000	0000	0011	0000
1	0001	0001	0001	0100	0001
2	0010	0010	0010	0101	0011
3	0011	0011	0011	0110	0010
4	0100	0100	0100	0111	0110
5	0101	1000	0101	1000	0111
6	0110	1001	0110	1001	0101
7	0111	1010	0111	1010	0100
8	1000	1011	1110	1011	1100
9	1001	1100	1111	1100	1101
位权	8421	5421	2421		

格雷码也叫循环码。格雷码的特点是每两个相邻码之间只有一位不同。格雷码的书写规则是按每位的纵向循环周期书写。其循环周期为第一位“0110”；第二位“00111100”；第三位：“00001111110000”；…。取4位格雷码的前10个作为格雷BCD码，在表1.1.1中简称为格雷码。

1.2 逻辑代数的三种基本逻辑运算

逻辑代数是形式逻辑的数学描述，它按一定的逻辑规则运算。逻辑代数是英国数学家乔治·布尔在1849年创立的，所以也叫做布尔代数。

逻辑代数描述一个变量只有两种取值的逻辑运算规则，即二值逻辑。它借用1和0作为逻辑常量，分别表示两种对立的逻辑状态。例如：1表示真，0表示假；1表示高电平，0表示低电平等。在数字电子技术中，用逻辑1表示高电平，逻辑0表示低电平，称为正逻辑；而用逻辑1表示低电平，逻辑0表示高电平，称为负逻辑。一般多数情况采用正逻辑。逻辑变量使用 A 、 B 、 C …，或者 a 、 b 、 c 、…。而逻辑函数定义为：在逻辑代数中，如果逻辑变量 A 、 B 、 C …的任意一组取值确定之后，对应的逻辑变量 F 的值便被唯一地确定了，则称 F 是 A 、 B 、 C 、…的逻辑函数，记作 $F = f(A, B, C)$ 。

在逻辑代数中有三种基本逻辑运算：与、或、非。下面我们以开关控制灯的实例说明与、或、非三种基本逻辑关系及它们的表述方式和运算规则。设用开关 A 、 B 控制灯 F ，使灯亮是我们要实现的目标，所以，灯 F 应是逻辑函数，并且用1表示灯亮；0表示灯灭。控制灯亮的条件是开关的开通，所以开关 A 、 B 应是逻辑变量。并且，设用1表示开关开通，用0表示开关关断。

1.2.1 逻辑与及与运算

在图1.2.1中，只有开关 A 、 B 都开通（接通），灯 F 才会亮。逻辑与可以这样表述：“只有当决定一件事情的全体条件都具备之后，这件事情才会发生”。

1. 与逻辑真值表

我们可以用列表格的方法来描述逻辑与。表1.2.1中 A 、 B 是逻辑变量， F 是逻辑函数。这种描述逻辑变量取值和对应函数值的表格，叫做逻辑真值表，简称真值表。分析真值表中数字之间的逻辑关系，可以确定逻辑函数的功能。

表1.2.1 与逻辑真值表

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

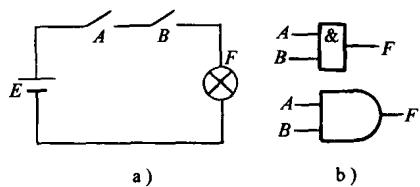


图1.2.1 与逻辑实例及图形符号

2. 与代数式（函数式）

用代数式 $F = A \cdot B$ 描述逻辑与，式中“·”为逻辑与运算符号。逻辑与也叫逻辑乘， $A \cdot B$ 叫做与项，也叫乘积项。与运算规则为： $0 \cdot 0 = 0$ ； $0 \cdot 1 = 0$ ； $1 \cdot 0 = 0$ ； $1 \cdot 1 = 1$ 。这和与逻辑真值表所描述的完全一致。

3. 与逻辑图形符号

可以用图形符号表示与逻辑关系。图1.2.2b图为逻辑与图形符号。其左侧线为输入线（端）， A 、 B 为输入变量，简称输入量；其右侧线为输出线（端）， F 为输出变量，简称输出量。

出量。与逻辑图和与代数式均用来描述与逻辑关系。实现与逻辑功能的单元电路叫做逻辑与门。不同电路的与门逻辑符号均和与逻辑图形符号等同。

1.2.2 逻辑或及或运算

从图 1.2.2a 可以看出，开关 A 或者开关 B 接通，灯 F 就会亮。逻辑或可以这样描述：“决定一件事情的多个条件中，只要有一个条件具备，这件事情就能发生”。

1. 或逻辑真值表 如表 1.2.2 所示。A、B 中只要有一个为 1，F 就为 1。

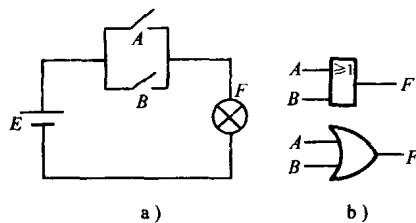


图 1.2.2 或逻辑实例及图形符号

表 1.2.2 或逻辑真值表

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

2. 或代数式

$F = A + B$ ，式中“+”为或运算符号；逻辑或也叫逻辑加， $A + B$ 叫做或项。或运算规则为： $0 + 0 = 0$ ； $0 + 1 = 1$ ； $1 + 0 = 1$ ； $1 + 1 = 1$ 。

3. 或逻辑图形符号

如图 1.2.2 b 图所示，表示 $F = A + B$ 。实现或运算的单元电路叫逻辑或门。或门的逻辑符号和或逻辑图形符号等同。

1.2.3 逻辑非及非运算

从图 1.2.3a 可知，当开关 A 接通时，灯反而不亮。逻辑非可以描述为：“当条件具备时，事情结果不发生；当条件不具备时，事情结果反而发生”。逻辑非，也叫做逻辑反。

1. 非逻辑真值表：见表 1.2.3，A 为 0，F 为 1；A 为 1，F 为 0。

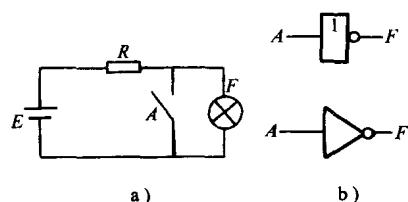


图 1.2.3 非逻辑实例及图形符号

表 1.2.3 非逻辑真值表

A	F
0	1
1	0

2. 非代数式： $F = \bar{A}$ ，式中“—”为非运算符号， \bar{A} 称作非项（反变量），非运算规则： $\bar{0} = 1$ ， $\bar{1} = 0$ 。

3. 非逻辑图形符号 如图 1.2.3b 图所示。

实现非运算的单元电路，叫做非门。非门逻辑符号和非逻辑图形符号等同。

上述三个图中的图 b 上方的符号是现行国家标准（GB/T 4728.12——1996），也是国际

电工委员会(IEC)规定的符号，下方的符号是国外一些资料上常用的符号。

与、或、非逻辑运算规则是人们在长期的生产、生活和思维活动中归纳出来并被无数事实践验证了的，故称作逻辑公理。

1.2.4 复合逻辑运算

由三种基本逻辑运算与、或、非组合可以实现复合逻辑运算，并且可以派生出多种复合运算图形符号，如图1.2.4所示。

能实现图1.2.4所示各种复合运算的单元电子电路分别叫做与非门、或非门、与或非门、异或门、同或门。

这些门电路的逻辑符号和图1.2.4所示的逻辑图形符号分别等同。并且逻辑符号的左边为逻辑信号输入端，右边为逻辑信号输出端。其中，

异或逻辑运算符号为“ \oplus ”，运算规则为： $0 \oplus 0 = 0$ ； $0 \oplus 1 = 1$ ； $1 \oplus 0 = 1$ ； $1 \oplus 1 = 0$ 。同或逻辑运算符号为 \odot ，运算规则为： $0 \odot 0 = 1$ ； $0 \odot 1 = 0$ ； $1 \odot 0 = 0$ ； $1 \odot 1 = 1$ 。把它们用真值表描述，见表1.2.4和表1.2.5。

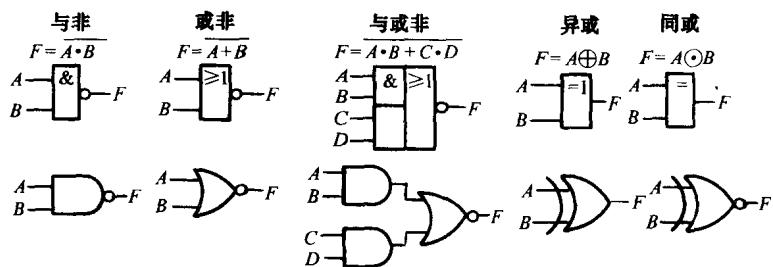


图1.2.4 复合逻辑图形符号

表1.2.4 异或逻辑的真值表

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

表1.2.5 同或逻辑的真值表

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

一些逻辑门的逻辑功能要领分别叙述如下：

(1) 与非门：输入有0，输出为1；输入全为1，输出为0。简述：“入0出1，全1出0”。

(2) 或非门：输入有1，输出为0；输入全为0，输出为1。简述：“入1出0，全0出1”。

(3) 异或门：输入量相异，输出为1；输入量相同，输出为0。简述：“入异出1，入同出0”。

(4) 同或门：输入量相同，输出为1；输入量相异，输出为0。简述：“入同出1，入异出0”。

与或非门的逻辑符号，体现着逻辑运算关系， $A \cdot B$ 和 $C \cdot D$ 相或，小圆圈表示取非。

从异或逻辑真值表可见：当 $A = 0$ ， $B = 1$ 时， $F = 1$ ，故可写成 $F = \bar{A} \cdot B$ ；又当 $A = 1$ ， $B = 0$ 时，也有 $F = 1$ ，故可写成 $F = \bar{A} \cdot B + A \cdot \bar{B}$ 。这就是由逻辑真值表写出逻辑函数式的基本原理和方法。同理，根据同或逻辑真值表可以写出同或逻辑函数式 $F = \bar{A} \cdot \bar{B} + A \cdot B$ 。于是可有： $A \oplus B = \bar{A} \cdot B + A \cdot \bar{B}$ 和 $A \odot B = \bar{A} \cdot \bar{B} + A \cdot B$ 。观察异或和同或逻辑真值表可以看出，

异或和同或互为反运算，即 $A \oplus B = \overline{A \odot B}$; $A \odot B = \overline{A \oplus B}$ 。为简化书写， $A \cdot B$ 也可写成 AB ，省略与运算符“·”。

1.3 逻辑代数的基本公式和常用公式

1.3.1 基本公式

根据逻辑与、或、非三种基本运算规则，可推导出逻辑运算的基本公式。如表 1.3.1 所示。表中所有公式都可以用逻辑函数相等的概念予以证明，所谓两个逻辑函数相等，即对逻辑变量的所有取值的组合，对应的两个逻辑函数值均相同。

表 1.3.1 逻辑代数的基本公式

1	0、1律	$0 + A = A$ $1 + A = 1$	$1 \cdot A = A$ $0 \cdot A = 0$
2	重迭律	$A + A = A$	$A \cdot A = A$
3	互补律	$A + \bar{A} = 1$	$A \cdot \bar{A} = 0$
4	交换律	$A + B = B + A$	$A \cdot B = B \cdot A$
5	结合律	$(A + B) + C = A + (B + C)$	$(A \cdot B) \cdot C = A \cdot (B \cdot C)$
6	分配律	$A \cdot (B + C) = A \cdot B + A \cdot C$	$A + B \cdot C = (A + B) \cdot (A + C)$
7	还原律	$\bar{\bar{A}} = A$	
8	反演律	$\overline{A \cdot B} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A} \cdot \bar{B}$

现对反演律用真值表证明如下。如表 1.3.2 所示。

表 1.3.2 真值表法证明反演律公式

A	B	$\overline{A \cdot B}$	$\bar{A} + \bar{B}$	$\overline{A + B}$	$\bar{A} \cdot \bar{B}$
0	0	1	1	1	1
0	1	1	1	0	0
1	0	1	1	0	0
1	1	0	0	0	0

将变量 A 、 B 各组的取值分别代入公式的两端，所得的值完全对应相等，证明公式成立。同理可以证明

$$\overline{A \cdot B \cdot C \cdots} = \bar{A} + \bar{B} + \bar{C} + \cdots$$

$$\overline{A + B + C + \cdots} = \bar{A} \cdot \bar{B} \cdot \bar{C} \cdots$$

1.3.2 常用公式

在逻辑代数中经常使用一些常用公式，这些常用公式可以利用上述基本公式进行证明。

$$(1) A + A \cdot B = A$$

证明： $A + A \cdot B = A (1 + B) = A$

$$(2) A (A + B) = A$$

证明： $A (A + B) = A + A \cdot B = A$

$$(3) A + \bar{A} \cdot B = A + B$$

证明: $A + B = (A + B)(A + \bar{A})$
 $= A + A \cdot B + \bar{A} \cdot B$
 $= A + \bar{A} \cdot B$

$$(4) A \cdot B + \bar{A} \cdot C + BC = A \cdot B + \bar{A}C$$

证明: $AB + \bar{A} \cdot C + BC = A \cdot B + \bar{A} \cdot C + (A + \bar{A}) \cdot BC$
 $= AB + \bar{A}C + ABC + \bar{A}BC$
 $= (AB + ABC) + (\bar{A}C + \bar{A}CB)$
 $= AB + \bar{A}C$

同理可以证明:

$$(4)' AB + \bar{A}C + BCD = AB + \bar{A}C$$

$$(5) AB + A\bar{B} = A$$

证明: $AB + A\bar{B} = A(B + \bar{B}) = A$

$$(6) (A + B)(A + \bar{B}) = A$$

证明: $(A + B) \cdot (A + \bar{B}) = A + A\bar{B} + AB + 0$
 $= A(1 + \bar{B} + B) = A$

$$(7) \overline{A \oplus B} = A \odot B$$

证明: $\overline{A \oplus B} = \overline{\bar{A}B + A\bar{B}} = \overline{\bar{A}B} \cdot \overline{A\bar{B}}$
 $= (A + \bar{B}) \cdot (\bar{A} + B) = 0 + AB + \bar{A}\bar{B} + 0$
 $= A \odot B$

利用基本公式可推导出更多的常用公式。

1.4 逻辑代数的三条基本规则

1. 代入规则

任意一个逻辑等式, 如果将等式中所有出现某一变量的位置都用同一个逻辑函数式去代换此逻辑变量, 则等式仍然成立。

例如: 有等式 $\overline{A \cdot B} = \bar{A} + \bar{B}$, 若用 $F = C + D$ 去置换等式中的 B , 则等式左边 $\overline{A \cdot (C + D)} = \bar{A} + \bar{C} \cdot \bar{D}$; 式右边 $\bar{A} + \overline{C + D} = \bar{A} + \bar{C} \cdot \bar{D}$, 可见等式仍然成立。

应用代入规则可从基本公式导出更多的公式。

2. 反演规则

对于任意一个函数式 F , 如果将 F 中所有的“·”换成“+”, “+”换成“·”; “0”换成“1”, “1”换成“0”; 原变量换成反变量, 反变量换成原变量, 则得到的是原函数 F 的反函数 \bar{F} 。显然, 利用反演规则可方便地求出任一逻辑函数的反函数。例如:

若 $F = A \cdot \bar{B} + \bar{A} \cdot B + 0$, 则 $\bar{F} = (\bar{A} + B) \cdot (A + \bar{B}) \cdot 1$

运用反演规则时, 不是一个变量上的非号应保持不变。例如:

若 $F = D \cdot \overline{A + \bar{B}} + C$, 则 $\bar{F} = \bar{D} + \overline{\bar{A} \cdot B \cdot \bar{C}}$

3. 对偶规则