

大学双学位教材系列

计算机类

电子设计自动化

庄镇泉 胡庆生 编著



华航Z0195107



科学出版社

大学双学位教材系列·计算机类

电 子 设 计 自 动 化

庄镇泉 胡庆生 编著

科 学 出 版 社

2 0 0 0

内 容 简 介

本书主要介绍电子设计自动化(EDA)的基本理论和方法。全书共分8章。第一章绪论,介绍电子设计自动化的发展动态和EDA新技术;第二章介绍集成电路版图设计基础;第三章介绍VHDL语言及其应用;第四章介绍数字系统综合技术;第五章介绍专用集成电路设计;第六章介绍印制电路板设计;第七章介绍电子系统设计方法;第八章介绍EDA的验证与测试技术。

本书可作为高等院校电子工程、计算机、自动化及微电子等有关专业的本科生和双学位学生的教材和参考书,也可供从事有关信息系统、计算机、ASIC以及数字系统设计和应用的工程技术人员学习参考。

科 学 出 版 社 出 版

北京东黄城根北街16号
邮政编码:100717

北 京 双 青 印 刷 厂 印 刷

科学出版社发行 各地新华书店经销

*

2000年10月第 一 版 开本: 787×1092 1/16

2000年10月第一次印刷 印张: 15 3/4

印数: 1—4 000 字数: 354 000

ISBN 7-03-007395-9/TP·1094

定价: 19.00 元

(如有印装质量问题,我社负责调换〈环伟〉)

中国科学技术大学计算机类教材 编委会成员名单

主 任

陈国良 教授 计算机科学与技术系

委 员

赵振西	教授	计算机科学与技术系
赵保华	教授	计算机科学与技术系
周学海	讲师	计算机科学与技术系
庄镇泉	教授	电子科学与技术系
王仁华	教授	电子工程与信息科学系
李津生	教授	电子工程与信息科学系
王砚方	教授	近代物理系
刘振安	教授	自动化系

秘 书

李 蓓

序 言

当今科学技术发展的高度综合和相互交融、交叉,要求有更多的人掌握跨学科的知识,兼具承担数种性质、特征差异较大的工作的能力。为此,美国等国家的著名大学通过设立跨学科的专业,开设辅修、双学士学位和第二学士学位等途径培养跨学科的复合型人才。

早在 20 世纪 80 年代中后期,我国一些院校就试点开设辅修专业,学生可在攻读本专业的同时,再修读另一个专业指定课程一定数量的学分,从而获得辅修专业证书。同时,一些院校开始面向社会招收第二学士学位,大学本科毕业或工作一段时间后的工作人员,可以报考第二学士学位。90 年代中期,一些重点院校试点开设双学士学位,学生在学习本专业的同时,利用双休日可以再修读另一个专业学士学位的主要专业基础课程和专业主干课程,从而在大学毕业时可同时获得两个学士学位。从效果来看,尽管这些学生几乎放弃了两年的双休日,但社会人才市场却十分需要这种具有两个学科知识和能力的人才。

今天,计算机几乎应用于每个学科领域,许多学科因计算机的引入而开辟了新的领域。社会越来越多地需要既掌握一门专业知识,又熟悉计算机的人才。因此,无论是学校开设计算机辅修专业,还是计算机双学士学位或第二学士学位,都是学生攻读最多的专业。

随着理工科学生的公共基础课程越来越趋于相同,加上理工科院校都十分重视计算机技术基础知识的教学,这为攻读计算机辅修或双学士学位的学生提供了基础。中国科学技术大学正在进行教学改革,以拓宽本科生的基础知识。我们考虑到学时的限制,将计算机辅修或双学士学位的教学主干课程进行压缩,更加强调计算机科学技术的基础和应用。在此思想指导下,我们针对这些学生的特点,并充分考虑双学士学位的教学目标和模式而编写了本系列教材,希望这套教材在全国高校的双学士学位教学中能发挥其应有的作用。

中国科学技术大学
计算机类教材编委会
2000 年 8 月

前 言

电子设计自动化(EDA)是研究数字集成电路以及由它所构成的数字系统的自动设计理论和设计方法。EDA 技术从 20 世纪 70 年代的电子电路 CAD,发展到 90 年代的新一代 EDA 技术。这个领域一直处于飞速发展之中,并已深入应用到信息系统、通信系统、计算机应用系统等设计领域。当前的数字系统设计,从高层综合到印制电路板的板级系统设计,都将采用计算机进行自动设计。特别是高级硬件描述语言 VHDL 于 1987 年被 IEEE 定为国际标准,标志着一个新的 EDA 发展阶段的到来。目前 VHDL 硬件描述语言已为各国广泛应用。Mentor, Viewlogic 和 Cadence 等各大软件公司都相继开发出基于高级硬件描述语言的 EDA 设计工具。近年来,包括 VHDL 硬件描述语言,自顶向下设计方法,高层综合技术,硬件/软件协同设计,以及 EDA 的验证和测试技术等都是 EDA 领域的关键技术和热门研究课题。本书将反映 EDA 在这些方面的最新进展。

作为高等学校计算机、电子工程等有关专业学生和双学位学生的教科书,全书力求做到深入浅出,联系实际。书中大部分内容曾在中国科学技术大学试用过。

全书共分 8 章:第一章绪论,介绍电子设计自动化的发展动态和 EDA 的新技术。第二章介绍集成电路版图设计基础。第三章介绍 VHDL 语言及其应用。第四章介绍数字系统综合技术。第五章介绍专用集成电路设计。第六章介绍印制电路板设计。第七章介绍电子系统设计方法。第八章介绍 EDA 的验证与测试技术。

本书由庄镇泉教授和胡庆生副教授合作编写。胡庆生负责编写第二、三、四、五、八章。其他各章由庄镇泉编写。全书由庄镇泉统稿。中国科技大学计算机科学与技术系陈国良教授在百忙中审阅了全书,提出了许多宝贵意见。王睿斌、解光军、顾理帮助计算部分例题和整理书稿,付出了辛勤的劳动。在此表示衷心感谢。

由于编者学识水平和实际经验的限制,书中错误和不当之处在所难免。我们殷切希望读者给予批评指正。

编著者

2000 年 3 月

目 录

序 言

前 言

第一章 绪 论	(1)
1.1 电子设计自动化	(1)
1.1.1 电子设计自动化的发展概况	(1)
1.1.2 新一代的 EDA 技术	(3)
1.2 大规模集成电路设计	(4)
1.2.1 硬件描述语言	(5)
1.2.2 大规模集成电路的设计技术	(6)
1.3 印制电路板设计	(11)
1.3.1 印制电路板的 EDA 技术	(11)
1.3.2 高速、高密度 PCB 的设计技术	(12)
1.4 面向系统 LSI 的 EDA 新技术	(13)
1.4.1 系统 LSI 的设计问题	(13)
1.4.2 硬件/软件的协同设计	(15)
1.4.3 IP 可重用设计技术	(17)
习题与思考题	(20)
第二章 集成电路版图设计基础	(21)
2.1 版图设计基础	(21)
2.1.1 MOS 晶体管版图	(21)
2.1.2 CMOS 门电路	(22)
2.1.3 版图设计规则	(25)
2.2 电路特性与性能估算	(28)
2.2.1 薄层电阻	(28)
2.2.2 非矩形区域电阻	(29)
2.2.3 导电层的电容	(30)
2.2.4 延迟	(35)
2.2.5 功耗	(41)
习题与思考题	(44)
第三章 VHDL 语言及其应用	(45)
3.1 HDL 与 VHDL	(45)
3.2 VHDL 基础知识	(45)
3.2.1 VHDL 的词法单元	(47)
3.2.2 数据对象和类型	(48)

3.2.3	VHDL 的表达式与运算符	(49)
3.3	进程语句和块语句	(51)
3.4	顺序语句	(54)
3.4.1	变量赋值语句和信号赋值语句	(54)
3.4.2	IF 语句和 CASE 语句	(55)
3.4.3	LOOP 语句及 NEXT, EXIT 语句	(56)
3.4.4	VHDL 的子程序	(58)
3.4.5	断言语句	(60)
3.5	并行语句	(60)
3.5.1	并行信号赋值语句	(60)
3.5.2	元件说明和元件例化语句	(62)
3.5.3	生成语句	(63)
3.5.4	并行过程调用语句	(64)
3.6	VHDL 的设计库	(65)
3.6.1	VHDL 常用的资源库和程序包	(65)
3.6.2	VHDL 中库资源的使用与 USE 子句	(66)
3.6.3	配置 - 实现模板元件到实体的指定	(67)
3.7	设计举例	(68)
3.7.1	组合逻辑模型	(69)
3.7.2	时序电路模型	(72)
3.8	VHDL 设计流程	(76)
	习题与思考题	(78)
第四章	数字系统综合技术	(79)
4.1	数字系统综合概述	(79)
4.2	逻辑综合	(80)
4.2.1	布尔函数的立方体表示	(80)
4.2.2	布尔函数的覆盖	(82)
4.2.3	两级逻辑网络的综合	(83)
4.2.4	单输出函数的最小化覆盖算法	(84)
4.2.5	工艺相关的逻辑优化	(85)
4.2.6	时序电路的综合	(88)
4.3	数字系统的高层综合	(91)
4.3.1	高层综合的主要内容	(92)
4.3.2	调度技术	(95)
4.3.3	分配算法	(101)
4.4	数字系统的版图综合	(103)
4.4.1	集成电路布局设计方法	(104)
4.4.2	布线区域的划分与通道定义	(107)
4.4.3	总体布线算法	(108)

4.4.4 详细布线算法	(111)
习题与思考题	(114)
第五章 专用集成电路设计	(116)
5.1 专用集成电路设计	(116)
5.2 门阵列设计	(118)
5.2.1 门阵列母片结构	(119)
5.2.2 门阵列设计流程	(121)
5.3 标准单元设计	(122)
5.3.1 标准单元库	(122)
5.3.2 标准单元设计流程	(124)
5.4 FPGA 设计	(124)
5.4.1 FPGA 结构和工作原理	(124)
5.4.2 FPGA 的设计流程	(133)
5.4.3 FPGA 的工作模式	(135)
习题与思考题	(137)
第六章 印制电路板设计	(138)
6.1 自动布局算法	(138)
6.1.1 布局的目标函数	(138)
6.1.2 初始布局	(139)
6.1.3 改善布局	(144)
6.2 自动布线算法	(152)
6.2.1 李氏算法	(153)
6.2.2 线探法	(156)
6.2.3 线网定序	(157)
6.2.4 导孔最小化	(157)
6.3 印制电路板设计	(161)
6.3.1 印制电路板的设计流程	(162)
6.3.2 印制电路板的设计方法	(165)
6.4 印制电路板的设计实例	(170)
6.4.1 PCB 设计的常用软件	(170)
6.4.2 印制电路版设计实例	(171)
习题与思考题	(174)
第七章 电子系统设计方法	(175)
7.1 设计领域与设计层次	(176)
7.2 结构化设计方法	(178)
7.2.1 设计的层次性	(179)
7.2.2 规则性	(180)
7.2.3 模块性	(180)
7.2.4 局部性	(181)

7.3 EDA 的设计输入与输出	(182)
7.3.1 原理图输入法	(182)
7.3.2 输入工具的发展趋势	(186)
7.3.3 EDA 的设计输出	(186)
7.4 电子系统软/硬件协同设计	(188)
7.4.1 嵌入式系统设计概述	(188)
7.4.2 嵌入式系统设计流程	(191)
7.4.3 性能分析	(191)
7.4.4 硬件引擎与软件进程的设计	(195)
习题与思考题	(200)
第八章 EDA 的验证与测试技术	(201)
8.1 版图验证技术	(201)
8.1.1 版图验证系统结构	(201)
8.1.2 几何图形运算(GOA)	(203)
8.1.3 设计规则检查(DRC)	(204)
8.1.4 电路网表提取(NPE)	(206)
8.1.5 版图参数提取方法	(208)
8.1.6 电学规则检查(ERC)	(213)
8.1.7 版图与原理图一致性检查(LVS)	(213)
8.1.8 逻辑提取	(215)
8.1.9 深亚微米板图的物理验证	(217)
8.2 测试技术	(218)
8.2.1 测试的重要性和基本方法	(218)
8.2.2 逻辑电路的自动测试生成	(220)
8.2.3 时序电路的测试生成	(227)
8.2.4 逻辑电路的故障模拟	(228)
8.2.5 可测试性设计	(231)
习题与思考题	(236)
参考文献	(237)

第一章 绪 论

1.1 电子设计自动化

1.1.1 电子设计自动化的发展概况

随着电子技术、微电子技术和计算机技术的进步、电子设计自动化(Electronic Design Automation; EDA)在最近十多年来,有了很大的发展。今天的电子系统设计、逻辑设计、电路设计、参数设计直到最后的印制电路板(Print Circuit Board: PCB)设计,以及功能仿真、时序分析、自动测试等,都可以采用 EDA 进行自动设计。特别是高级硬件描述语言 VHDL 被 IEEE 批准为国际标准并得到广泛应用,标志着一个新的 EDA 发展阶段的到来,用计算机对电子产品的硬件系统进行自动设计即将成为现实。推动这一进程的主要原因是电子系统设计本身发展的需要。

1. 电子系统设计自动化是必然趋势。

(1) 电子产品的功能越来越复杂,对设计的要求却越来越精细。

电子系统(包括计算机本身的设计)的计算机辅助设计(Computer Aided Design: CAD)开始于 20 世纪 70 年代,当时电子 CAD 主要应用于印制电路板的设计。80 年代以后,大规模集成电路 CAD 有了很大的发展。随着集成度的提高,集成电路中单管的面积、线宽不断减小,晶体管的数目不断增加;例如,主频 500M 的微处理器芯片,采用 $0.25\mu\text{m}$ CMOS 技术,芯片上集成有 3000 万个晶体管。元件之间的连接,版图的布局、布线、元件的电气性能以及半导体的工艺技术,其难度和复杂度绝非人工设计可以胜任。

(2) 电子产品的设计复杂、容易出错,必须在设计的各个阶段,例如功能级、逻辑级、电路级和版图级都分别进行验证、仿真和分析计算,及时发现设计中的错误和缺陷,并在样品制成后进行各种测试。仿真和测试工作及相应软件工具的研制对整个设计过程十分重要。

(3) 电子产品市场竞争激烈,产品的设计周期要求越来越短,要求设计工程师将精力集中在产品独特的设计思想、功能和算法等高层设计方面,缩短设计周期,加快更新换代已成为产品占领市场的决定因素,设计自动化将成为必不可少的设计工具。

2. EDA 的发展概况

EDA 是计算机应用领域中的一个难度极大的课题,涉及计算机科学的众多最新研究成果。例如计算机图形学、计算机仿真、算法分析、高级描述语言的设计和编译、数据的变换、存贮和压缩、NP 完全问题的近似算法、几何拓扑和人工智能等等。它要求以高性能的计算机作为平台,并随着计算机科学和微电子技术的进步而不断发展。自 70 年代开始,EDA 的发展大致经过三个阶段,即 70 年代的 ECAD,80 年代的初级 EDA 和 90 年代的高级 EDA。

早期的电子 CAD(ECAD)软件,功能十分简单,还涉及不到自动化和智能化。电子设计工程师利用图形界面和相应的电路模型,用 CAD 软件设计印制电路板(PCB)和集成电路版图,其设计可达到几百个门的程度。

70 年代,EDA 开发人员着重于研究 EDA 软件的算法,开发了逻辑图输入、电路模拟、逻辑模拟、布局布线等软件,初步实现了电子系统的 CAD 设计。

此时的 ECAD 属于电子设计自动化的低级阶段,其主要特征是采用计算机的图形编辑功能。除了利用某些通用图形软件工具之外,还采用一些专用的 CAD 软件,主要应用于中、小规模电路系统设计。

由于 ECAD 技术的广泛应用,大大推动了电子技术、微电子技术的发展和进步。同时,由于计算机硬件、软件技术的进步,以及产品市场竞争的需求,又反过来促进了 ECAD 的不断创新和完善。80 年代前期,Daisy 公司推出了一个通过绘制逻辑电路图,并进行自动布局、布线完成电子产品设计的软件包,使 EDA 软件开始具有设计自动化的初步功能。其主要特征是自动布局、布线和电路的计算机仿真和分析。布局布线是设计过程中工作量最大的部份,布局布线设计的自动化,使得计算机不但能代替工程师的手工劳动,还可代替人进行某种思维和设计。

80 年代是超大规模集成电路(VLSI)高速发展的时期,VLSI 和多层 PCB 的设计需求,使得自动布局布线成为不可缺少的设计工具,由于目前集成电路和电子系统的规模和集成度还在不断提高,自动布局布线仍是今后算法研究领域的热门课题。

电子系统的仿真与分析工具也是 EDA 的主要功能之一,它代替传统的实验方法,并使得设计工程师在设计过程的早期阶段就可预知产品的功能和各种性能,减少返工,大大缩短设计周期,而且有利于提高产品的性能指标。

总之,在 80 年代,由于图形工作站的问世和 PC 机的飞速发展,为 EDA 软件的发展提供了良好的环境,图形界面和交互功能也得到迅速发展,使初期的 EDA 软件逐步形成工具化。同时,由于 UNIX 操作系统和数据库管理系统的普及,EDA 软件开始逐渐向集成化发展,并开发出许多商品化的 EDA 系统。

EDA 在 80 年代虽然有了很大发展,但仍然存在不少问题,满足不了飞速发展的电子系统的设计要求。EDA 软件对操作系统的依赖性太强,数据共享性差。例如,设计一个印制电路板,需要经过电路设计、网表生成,布局布线,以及以后的光绘、PCB 制作等各项工序,需要选择不同的软件工具,其间的衔接必须依靠各种格式的数据输入和输出来实现,缺乏统一的描述和数据的共享。另外,自动化和智能化还不够,也是当时 EDA 存在的问题,例如,对一块密度较高的 PCB 板,自动布线的布通率仅能达到 90%左右,而剩下的 10%还必须依靠人工交互完成,需要耗费几十倍,甚至上百倍于自动布线的布通率的时间。

特别是 90 年代以来,对电子产品的设计有很多新的要求。例如,混合电路(Hybrid Circuit),现场可编程门阵列(FPGA),表面安装技术等新技术、新工艺不断涌现,印制电路版图也向着超高密度发展,高速高频电路设计和产品可靠性要求不断提高,使 EDA 系统的研制面临新的挑战。促使 EDA 技术开始向着全面设计自动化的方向发展,被称为第三代 EDA 技术。其主要特征是以高级语言对系统进行描述,并在高性能计算机平台上实现系统级仿真和逻辑综合(Logic Synthesis)。使得工程师能从大量的设计细节中解放出来,将精力集中于提高电子产品的性能,并可大大缩短设计周期,减少人为错误出现的可能。

性,提高设计效率,降低新产品的开发成本。

1.1.2 新一代的 EDA 技术

新一代的 EDA 技术具有如下特点:

1. 基于 VHDL 的 EDA 设计工具

在进行数字系统设计时,传统的设计方法是采用自底向上(Bottom-up)的设计方法,从电路级开始设计。这种方法对整个系统结构的概念不强,较难发现由于系统结构设计所引起的错误。随着数字电路的规模越来越大,复杂程度越来越高,出现了一种自顶向下的设计方法。

为了适应自顶向下的设计方法,必须提供良好的自顶向下设计环境,例如,硬件描述语言,丰富的库支持和与工艺无关的设计输入方式等,其中,硬件描述语言一直是 EDA 的关键问题之一。

近年来,虽然各大计算机公司和研究机构推出的硬件描述语言种类繁多,但目前普遍受到欢迎,并为 IEEE 定为标准的是被称为 VHDL(VHSIC Hardware Description Language)的硬件描述语言。

VHDL 作为硬件描述语言,有如下一些优点:

- (1)能形式化地抽象表示电路的结构和行为,支持逻辑设计中层次与领域的描述。
- (2)具有电路仿真与验证功能,保证设计的正确性。
- (3)支持电路描述由高层到低层的综合和转换,便于文档管理,易于理解 and 设计重用。

由于硬件描述语言能精确而且简明地描述数字电子系统,可用于从系统级直到门级的描述,特别是能以非常抽象的形式反映出系统最本质的性能。可为系统级模拟提供方便的手段,使得在系统实现之前就可以评价系统的性能。同时,由于硬件描述语言能为系统描述、系统模拟和高层综合提供方便,并为整个设计过程的自动化提供手段,在设计自动化过程中,起着重要的作用。

2. 高难度的技术开发

新一代的 EDA 系统是一个大规模、高难度的软件系统,它的开发和完善吸收了计算机科学和软件工程的许多最新成果,具有丰富的功能:

(1) 综合设计

高级的 EDA 系统一般称为综合系统,它的任务是将所设计的数字系统从高级硬件描述语言 VHDL 的描述最终变为可直接用于芯片生产的版图文件。因此,有的 EDA 综合系统又称硅编译器(silicon compiler),中间需要经过寄存器传输级、逻辑级和电路级等多层次的变换。整个综合过程规模大、复杂程度高、中间还涉及多种优化算法。

(2) 硬件仿真

如今集成电路器件的规模已经达到百万门以上,设计过程中仿真技术就显得十分重要。较好的 EDA 系统包含三级仿真器,即功能级仿真、逻辑级仿真和线路级仿真、功能级仿真帮助设计者对系统的总体行为进行检验和分析、逻辑级仿真直接从版图文件抽取系统的逻辑性能形成仿真文件。按照仿真程序规定的时序模拟系统运行,并以图形的形式

给出在运行的每一时刻所有指定点的波形和状态。

线路级仿真常用 PSPICE 电路仿真软件,但对规模较大的电路,仿真计算工作量很大。

目前,越来越多的数字设备中嵌有软件,这就要求在硬件设计时要兼顾到软件的设计。例如,对于嵌入式设计,以前是将软件设计和硬件设计分开,当硬件样机生产出来后,再装入软件进行联合调试,这时如果发现硬件不合理,还得修改硬件设计。最近的 EDA 系统采用软、硬件共同仿真技术可解决嵌入式设计中存在的问题。

(3) 自动布局布线

由于 VLSI 技术工艺条件的限制,芯片的面积、线宽,布线层数以及引出线压焊块的大小和位置等有一定标准和要求。因此,如何合理安排元器件在芯片上的位置(布局算法),以及它们之间连接线的正确连接(布线算法),使得占用的面积尽可能小,芯片内部数据和控制信号的传输线路尽可能缩短等等,都是一个难度极大的算法设计问题,这不仅因为它涉及数以万计的接点和连线的定位,而且还由于它的目标是最小面积,最短总路径长度这样一种组合优化问题,属于 NP 完全问题,需要很长的运算时间。对于高速 PCB 设计,存在问题更多。因此,布局布线软件的运行速度和优化程度也是衡量 EDA 软件水平的重要标准。高性能的布局布线算法和工具仍然是目前热门的研究课题。

3. 高性能计算机系统的支持

EDA 设计任务的复杂性要求计算机硬件系统具有较高的性能。首先,EDA 系统要处理的数据量极大,例如,作为系统输出的版图文件需要包括所设计芯片的全部物理和几何特征数据,而在设计和仿真过程中所要生成的中间程序和标准单元库同样需要较大的存储空间。数据量的庞大除了对存储空间,同时还将对计算机的处理速度提出较高的要求。

EDA 系统不仅仅要处理大量的数据,而且在设计过程中如布局布线、仿真、高级语言编译等阶段,所运行的算法大都十分复杂,有些甚至属于计算机难解的 NP 完全问题,因此,也需要计算机有快速的运算速度。

另外,EDA 设计过程中的人机对话,一般都采用图形界面,一个方便的图形编辑器,不仅要求大的存贮空间和高的运算速度。同时还需要一种大屏幕和高分辨率的显示器,以便为用户提供一个实现多任务运行的图形用户接口。

根据上述 EDA 对计算机的计算速度,大容量存贮器和大屏幕、高分辨率显示的要求,选择高性能的工作站作为 EDA 的硬件平台是一种合适的选择。

1.2 大规模集成电路设计

大规模集成电路(LSI)要求在单片硅片上制作多达几百万个甚至更多晶体管在内的电路。设计工作量和每个设计阶段的设计数据量十分庞大。由于这些原因,大规模集成电路设计必须采用 EDA 技术。

采用 EDA 技术,用计算机进行设计、验证、布图、制造和测试,这不但能大大减轻人工劳动,而且能缩短设计周期,提高设计的可靠性和产品的质量。

1.2.1 硬件描述语言

大规模集成电路设计的第一步,首先必须将设计工程师的设计方案和参数输入计算机。目前最常用的输入方法有两种:一种是原理图输入法,另一种是硬件描述语言输入法。

原理图输入法是通过调用基本单元库中的元、器件,经编辑后画出想要设计的电路原理图,并输入计算机。基本单元库中事先存有设计好的各种元器件,包括电阻、电容、晶体管、门电路、触发器,甚至还有 CPU、存贮器、运算器等功能单元,可供各种层次设计时调用。原理图输入方法直观、明了,适合交互设计,是以往设计人员习惯采用的一种输入方法。

而基于文字的硬件描述语言输入法,是通过硬件描述语言,对设计对象进行描述。例如在系统设计时,通过硬件描述语言对系统的功能、行为进行描述和数据流的描述,然后经过计算机编译器,将设计输入信息输入计算机。

在 EDA 设计过程中,硬件描述语言的功能主要体现在如下几个方面:

- (1)作为 EDA 工具的设计输入手段。
- (2)在电子系统的行为级以及各个层次上进行精确而简练的描述。
- (3)作为设计的描述文件用于仿真和验证。
- (4)实现硬件和软件的联合设计,同时易于进行必要的设计修改。

目前,硬件描述语言还成功应用于模拟验证和设计综合等各个设计环节。硬件描述语言由于在硬件描述范围、设计管理、时序描述、结构化设计、设计环境和语言的可扩展性等方面的优点,已成为 EDA 设计工具的关键技术之一。

目前,在硬件描述语言方面,广泛被采用并已成为工业标准的是 VHDL 语言。在 VHDL 之前曾有多种 HDL(硬件描述语言),但都不是一种工业标准。

VHDL 和一般的 HDL 相比,具有如下几个显著的优点:

- (1)由于 VHDL 是一个 IEEE 标准,所以在集成电路的设计中已被普遍应用。
- (2)VHDL 是高度抽象化语言,具有与工艺过程无关的独立性。
- (3)VHDL 描述范围大,所支持数字系统从系统级到门一级的多层次描述。
- (4)设计交换性好,具有很好的可移植性。

VHDL 的基础是建立在三个相互独立的模型上,即描述数字器件功能的行为模型(behavioral model)、描述激励/响应情况的时间模型(timing model)和结构模型(structural model)。用 VHDL 具体对硬件进行描述时,包括行为描述(behavior description)数据流描述和结构描述(structural description)等部分。行为描述侧重于功能和算法方面的描述,主要以进程的形式表示。数据流描述主要从设计的数据流向进行描述,侧重于数据从输入到输出的传输,并以并行语句表示。结构描述则侧重于电路中的元件及元件的互连进行描述。

硬件描述语言与具体工艺、设计方法无关,也不局限于某一特定的仿真工具和制造部门。设计工程师可在此语言的范围内自由选择工艺和设计方法。

硬件描述语言输入法特别适合于从较高的设计层次上进行设计,具有条理清晰,保存、修改方便的特点,目前已广泛被采用。

1.2.2 大规模集成电路的设计技术

1. LSI 的分层设计

为了适应设计对象越来越复杂,规模越来越大的要求,目前大规模集成电路的设计往往把设计分成若干设计层次。例如,系统级、寄存器级、门级、电路级和版图设计等几个阶层,有时在系统级和寄存器级之间还加上一个算法级。如图 1.1 所示。每一层次都有相应的描述、综合设计和模拟。越往上层抽象级别越高,越往下层越接近物理实现。

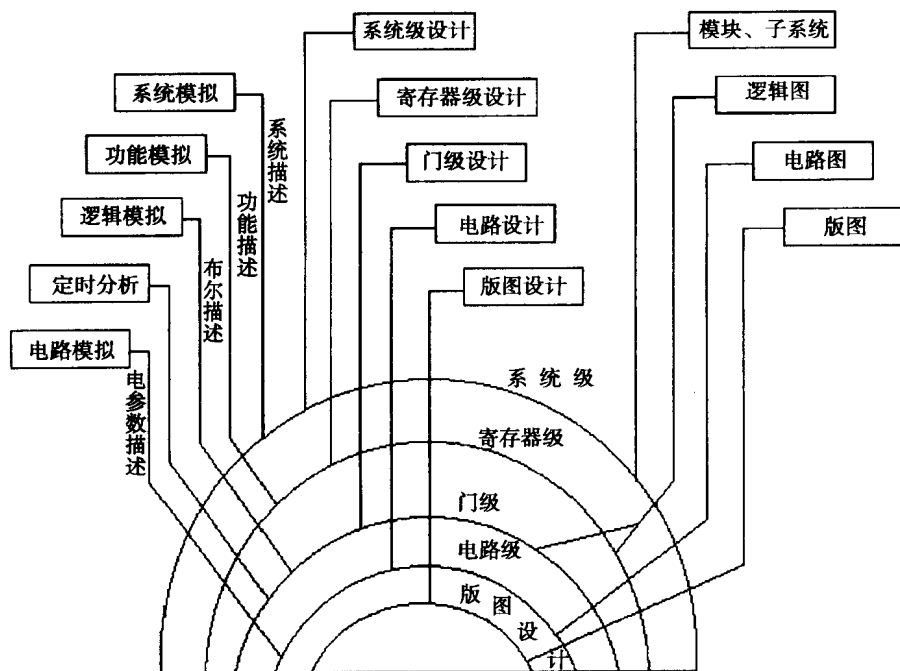


图 1.1 LSI 的分层设计

LSI 的设计可采用自顶向下(top-down)设计和自底向上(down-top)实现的方法进行,在不同的设计阶段,选择相应的设计层次进行描述和设计。

自顶向下的设计从高层次的描述和综合开始,通过自顶向下的逐级分解,采用 EDA 工具逐步实现芯片的版图设计。

自底向上的实现方法,是指设计者事先将各种基本单元,例如门电路和加法器、计数器等宏单元进行电路和版图设计,并将其存入基本单位库。当设计时只需调用这些已有的基本单元和宏单元,即可逐级组合和设计出新的电路或系统。

2. 逻辑设计和逻辑模拟

大规模集成电路的逻辑设计可以采用 EDA 工具自动生成,称为综合。例如高层综合,逻辑综合等。

以其中高层综合为例,就是实现从系统级的行为描述到寄存器传输级的结构描述

的综合。综合的输入和综合的结果都可用 VHDL 硬件描述语言来进行描述和说明。能够实现整个设计过程的自动文档化。

逻辑综合和版图综合发展较早,但近年来高层综合发展也很快。通过自顶向下的逐级分解,并采用 EDA 工具可自动进行 LSI 的设计过程。

经过逻辑设计后的系统和电路都必须进行逻辑模拟。对于电子系统的设计,模拟是一个十分重要的环节。这是由于目前的电子系统设计都十分复杂,制造成本高,在设计过程中,从最初的电路功能和行为的描述,例如 VHDL 描述。到各个层次的设计结果,都需将全部设计逐一检查无误。

所谓模拟,就是将外部激励信号或数据施加于待测模块,通过观察该模块在外部激励信号作用下的响应判断该模块是否达到设计所预期的功能。

模拟器的原理框图如图 1.2 所示。模拟器中包含有激励模块和输出模块,激励模块负责向待测模块提供激励信号,经过模拟器模拟后再由输出模块输出模拟结果供分析之用。

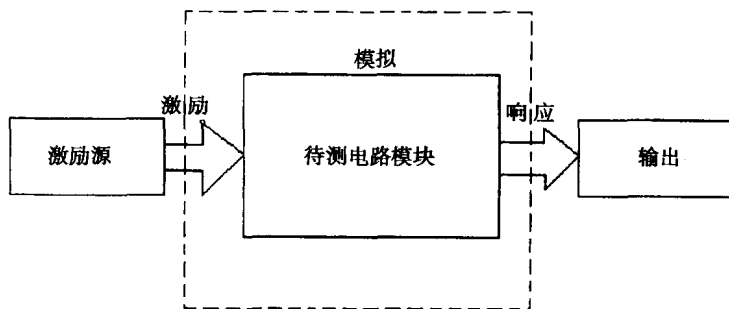


图 1.2 模拟器原理框图

对于各个不同的设计层次,有不同级别的模拟器。例如,门级模拟,开关级模拟,寄存器级模拟和高层次模拟等。

(1) 门级模拟

门级模拟是对由与、或、非等基本门电路和触发器等逻辑元件所连接成的逻辑电路进行逻辑模拟。其主要目的是利用计算机模拟电路的逻辑功能,以保证逻辑设计的正确性。通过逻辑模拟可以检查由于线路连接不当所产生的逻辑设计错误,还可检查由于门延迟所产生的竞争、冒险现象。

对于门级模拟,目前国内、外都开发了许多逻辑模拟程序。这些程序由于模拟对象、指标要求和所用机器不同,在模拟模型、程序的适用范围、可分析电路的规模、信号值的种类以及元件延迟的描述方法等方面都不尽相同。例如,信号的逻辑值有三值、四值、五值、六值、七值和八值等;延迟模型除考虑单位延迟外,还考虑上升、下降延迟以及最大的、最小延迟等。

目前一般的逻辑电路,都是以 1 和 0 两个状态进行工作的,称为二值逻辑。但在逻辑模拟的过程中,为了更有效地模拟电路的逻辑动作,常采用三值逻辑。三值逻辑是在 0,1 两个逻辑值的基础上,为了表示信号由 0 跳变到 1 和由 1 跳变到 0 的过渡过程,引入“不