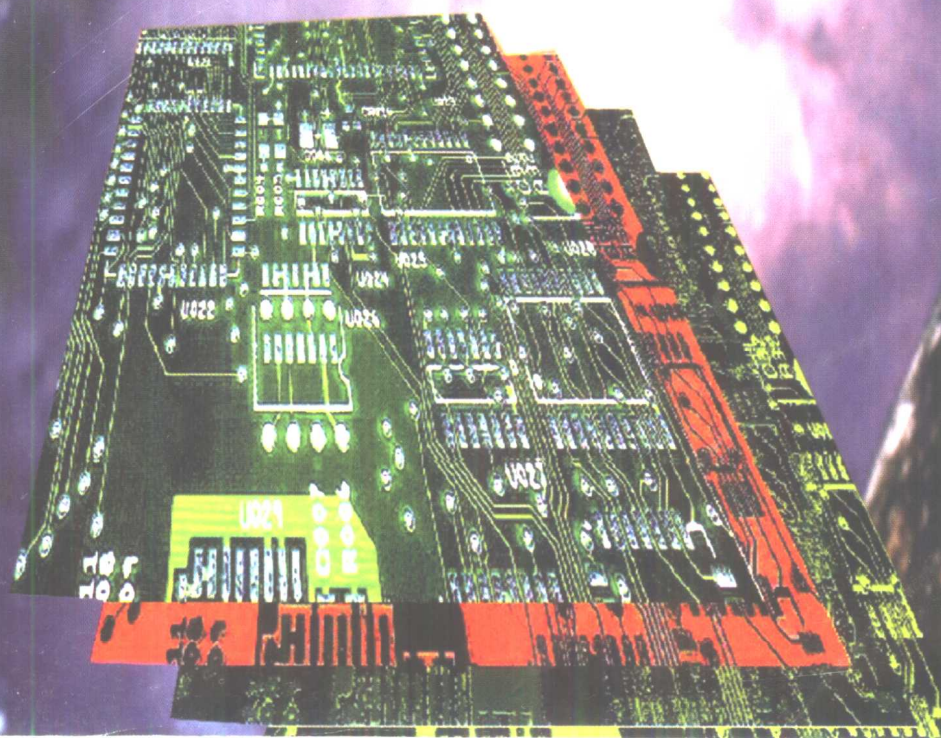


数字电路学习与实验指导

余志新 徐娟 编

华南理工大学

96



内 容 简 介

本书是根据广东省高等教育自学考试委员会编发的《“脉冲与数字电路”考试大纲(1998年10月)》的要求和相应的主教材《数字电路》一书编写的配套用书,主要内容包括各章的学习目的和教学要求,重点、难点的分析与小结,列举了典型例题并提出解题思路和方法,给出了各章习题及解题步骤、答案,应开实验的目的、仪器、任务和实验报告的要求。

本书适合于相应专业的自考考生、专科生及教师,也适合于相关行业的工程技术人员。

图书在版编目(CIP)数据

数字电路学习与实验指导/余志新,徐娟编. —广州:华南理工大学出版社,1999.9

ISBN 7-5623-1435-7

I. 数…

I. ①余…②徐…

Ⅱ. 数字电路-实验

Ⅳ. TN711.5⑦;TN79⑦;N33

华南理工大学出版社出版发行

(广州五山 邮编 510640)

责任编辑 詹志青

各地新华书店经销

广州市新光明印刷厂印装

*

1999年9月第1版 1999年9月第1次印刷

开本:787×1092 1/16 印张:11.375 字数:273千

印数:1—5000册

定价:17.00元

前 言

本书是根据广东省高等教育自学考试委员会编发的《“脉冲与数字电路”考试大纲(1998年10月)》的要求和相应的主教材《数字电路》一书编写的学习与实验指导书,供各院校师生及自学者在学习本课程时参考。

本书按照主教材的章节内容顺序介绍了各章的学习目的和教学要求;对各章的重点、难点进行了分析和小结;并有针对性地举出各重要知识点的典型例题,提出了各类题型的解题思路和方法。各章后半部分是主教材中全部习题并附有较详细的解题步骤和答案,以便自我检测之用。

由于各学校的设备情况和实验条件不同,本书在实验部分只列出必做实验的内容及各个实验的目的、仪器、任务和实验报告的要求,各学校和教学点可根据自身的条件安排具体的实验内容。

本书在编写中力求做到在教学内容、教学要求上与省编自学考试大纲的难度和广度相一致,书后附有近三年广东省高等教育自学考试“脉冲与数字电路”课程的试卷、答案及评分标准,供读者参考。

本书由余志新执笔,徐娟负责第6~8章的习题及题解。在本书编写过程中,华南理工大学数字电路教研室的同仁提供了资料和帮助,编者在此对他们表示诚挚的谢意。

编 者

1999年4月于广州

目 录

1 数字电路基础	1
1.1 学习目的	1
1.2 教学要求	1
1.3 重点和难点的分析与小结	1
1.4 习题参考答案	11
2 逻辑门电路	23
2.1 学习目的	23
2.2 教学要求	23
2.3 重点和难点的分析与小结	23
2.4 习题参考答案	33
3 组合逻辑电路	43
3.1 学习目的	43
3.2 教学要求	43
3.3 重点和难点的分析与小结	43
3.4 习题参考答案	52
4 集成触发器	66
4.1 学习目的	66
4.2 教学要求	66
4.3 重点和难点的分析与小结	66
4.4 习题参考答案	72
5 时序逻辑电路	81
5.1 学习目的	81
5.2 教学要求	81
5.3 重点和难点的分析与小结	81
5.4 习题参考答案	92
6 脉冲波形的产生和整形	107
6.1 学习目的	107
6.2 教学要求	107
6.3 重点和难点的分析与小结	107
6.4 习题参考答案	114
7 大规模集成电路	125
7.1 学习目的	125
7.2 教学要求	125

7.3 重点和难点的分析与小结	125
7.4 习题参考答案	131
8 数/模和模/数转换	136
8.1 学习目的	136
8.2 教学要求	136
8.3 重点和难点的分析与小结	136
8.4 习题参考答案	141
9 数字电路实验指导	146
9.1 实验的目的	146
9.2 实验内容	146
9.3 实验要求	146
实验一 脉冲示波器及逻辑电路实验器的应用	146
实验二 门电路逻辑功能及参数的测试	147
实验三 用集成逻辑门设计组合逻辑电路	147
实验四 用中规模组合功能组件实现组合电路	148
实验五 触发器逻辑功能的测试	148
实验六 时序逻辑电路的设计与功能的测试	148
实验七 中规模集成计数器的应用	149
实验八 555 定时器的应用	149
10 试题·参考答案·评分标准	
1996 年下半年广东省高等教育自学考试“脉冲与数字电路”试题	151
1996 年下半年广东省高等教育自学考试“脉冲与数字电路”试题参考答案·评分标准	157
1997 年下半年广东省高等教育自学考试“脉冲与数字电路”试题	159
1997 年下半年广东省高等教育自学考试“脉冲与数字电路”试题参考答案·评分标准	164
1998 年下半年广东省高等教育自学考试“脉冲与数字电路”试题	166
1998 年下半年广东省高等教育自学考试“脉冲与数字电路”试题参考答案·评分标准	171
主教材勘误表	174

1 数字电路基础

1.1 学习目的

通过本章的学习,了解数字电路的特点,掌握常用数制间的相互转换,了解不同的编码方法,熟悉逻辑代数的基本公式和运算法则,掌握逻辑函数的化简方法,掌握三种基本逻辑运算的逻辑功能及其表示方法。

1.2 教学要求

1.2.1 重点掌握的内容(应用)

对这部分内容的学习要求是:能够正确熟练地应用所学的知识,在理解的基础上用所学的知识分析解决实际问题。

- (1)与、或、非三种基本逻辑运算的真值表、逻辑式、逻辑符号、时序波形图表示法。
- (2)逻辑函数的化简方法:公式化简法,卡诺图化简法。
- (3)无关项的概念及其在逻辑函数化简中的应用。

1.2.2 一般掌握的内容(领会)

对这部分内容的学习要求是:在正确理解的基础上能够深入全面地把握基本概念、基本原理,使所学的知识融汇贯通,能够正确地运用。

- (1)十进制、二进制、八进制和十六进制及其相互转换。
- (2)8421BCD 码的编码特点,8421 码与十进制数、二进制数的相互转换。
- (3)复合逻辑运算:与非、或非、同或、异或的真值表、逻辑式、逻辑符号和时序波形图表示法。
- (4)逻辑代数的基本公式与常用公式。
- (5)代人、反演、对偶三种运算规则。

1.2.3 一般了解的内容(识记)

对这部分内容的学习要求是:能够对有关名词、概念作出正确的解释,并能记住和正确地表示出来。

- (1)数制的基本概念。
- (2)正逻辑与负逻辑的概念。
- (3)最小项的概念、卡诺图的画法。

1.3 重点和难点的分析与小结

1.3.1 数字电路的特点

我们把工作数字信号下的电路叫做数字电路,所谓数字信号是一种在时间和数量上不连续的信号,其中最常见的例子就是电子表的秒指示。数字电路的特点是:

- (1)用 0 和 1 两个基本数字符号分别表示数字信号的两个对立的离散状态,反映电路上

的高电平和低电平。由于只有 0 和 1 两个数字符号,故又称之为二值信息。

(2)数字电路中的二极管以导通和截止两种对立工作状态工作;三极管以饱和和截止两种对立的状态工作。它们都工作在开关工作状态,分别以 0 和 1 来表示接通和断开的情况。

(3)在数字电路中,以逻辑代数作为数学工具,采用逻辑分析和设计的方法来研究电路输入状态和输出状态之间的逻辑关系,而不必关心具体数值的大小。

1.3.2 不同进制间相互转换的方法

1.3.2.1 二、八、十六进制数转换成十进制数

二、八、十六进制数转换成十进制数的一般方法是“按权展开,将各位数相加”,所求之和便是相应的十进制数。

例 1.1 将下列各数转换成十进制数。

$(1101.10)_2, (32.7)_8, (ED.3)_{16}$

解 因为二进制数的位权为 2^i ,八进制数的位权为 8^i ,十六进制数的位权为 16^i ,所以按权展开可得:

$$(1101.10)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} = (13.5)_{10}$$

$$(32.7)_8 = 3 \times 8^1 + 2 \times 8^0 + 7 \times 8^{-1} = (26.875)_{10}$$

$$(ED.3)_{16} = 14 \times 16^1 + 13 \times 16^0 + 3 \times 16^{-1} = (237.1875)_{10}$$

1.3.2.2 十进制数转换成二进制数

十进制整数转换成二进制整数一般采用“除 2 取余法”。而十进制小数转换成二进制小数则采用“乘 2 取整法”。

例 1.2 将十进制数 $(55.6)_{10}$ 转换为二进制数。

解 整数部分

小数部分 ↓ 取整

取余数 → $1 \overline{) 55}$

$1 \overline{) 27}$

$1 \overline{) 13}$

$0 \overline{) 6}$

$1 \overline{) 3}$

最高位 → 1

$$0.6 \times 2 = 1.2$$

$$0.2 \times 2 = 0.4$$

$$0.4 \times 2 = 0.8$$

$$0.8 \times 2 = 1.6$$

$$0.6 \times 2 = 1.2$$

最后得到 $(55.6)_{10} = (110111.10011)_2$ 。由于小数部分取整后的余数 0.2 小于 $1/2$,故转换误差小于最低位转换值的 $1/2$ 。若取整后的余数大于 $1/2$,则可以采用在最低位加 1 的办法减少误差。

1.3.2.3 八、十六进制数与二进制数间的相互转换

因为 8 和 16 都是 2 的整次幂, $8 = 2^3, 16 = 2^4$,所以将八进制数或十六进制数转换成二进制数时,只要将每一位数用 3 位或 4 位二进制数表示即可。反之二进制数转换成八或十六进制数时,也只要每 3 位或 4 位为一组,分别用八或十六进制数表示。

例 1.3 将下列各数按从大到小的顺序依次排列。

$(246)_8, (10100111)_2, (A4)_{16}$

解 $(246)_8 = (010100110)_2 = (10100110)_2$

$$(A4)_{16} = (10100100)_2$$

所以

$$(10100111)_2 > (246)_8 > (A4)_{16}$$

1.3.3 三种基本逻辑运算及其表示方法

反映事物逻辑关系的变量称为逻辑变量,通常用0和1表示变量的两个状态,称为二值变量。若变量Y的状态由变量A,B,C…的状态决定,则称Y是A,B,C…的逻辑函数。A,B,C…称为输入变量,Y称为输出变量。

逻辑“与”、“或”、“非”是三种最基本的逻辑关系。

1.3.3.1 逻辑“与”

逻辑“与”又称为逻辑乘,它可以用逻辑函数的不同的表示方法来表示。

(1)逻辑函数式: $Y = A \cdot B$ (以下将“ $\cdot$ ”省略,即 $Y = AB$)。

(2)逻辑真值表:如表1.1所示。

(3)逻辑符号:如图1-1a所示。

(4)时序波形图:如图1-1b所示。

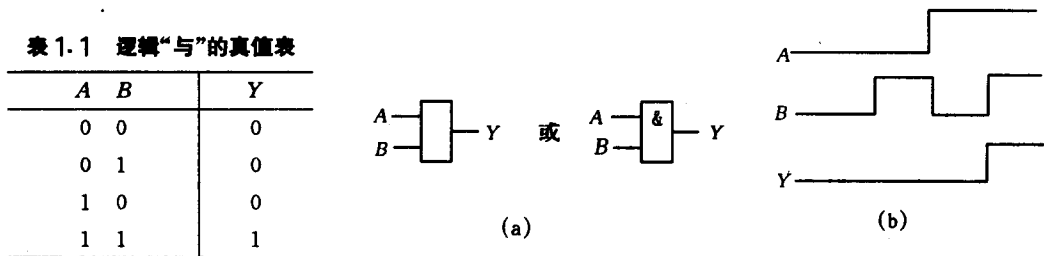


图 1-1 逻辑“与”的符号和时序波形图

(a)逻辑符号;(b)时序波形图

从逻辑功能上来说,“与”逻辑是:只有当决定事物结果的若干条件全部满足时,结果才会发生。这种关系在逻辑代数中称为与运算。

1.3.3.2 逻辑“或”

逻辑“或”又称为逻辑加,它的几种表示方法如下:

(1)逻辑函数式: $Y = A + B$ 。

(2)逻辑真值表:如表1.2所示。

(3)逻辑符号:如图1-2a所示。

(4)时序波形图:如图1-2b所示。

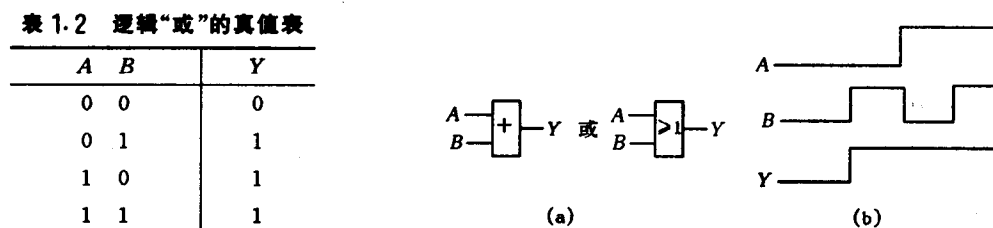


图 1-2 逻辑“或”的符号与时序波形图

(a)逻辑符号;(b)时序波形图

从逻辑功能上来说,“或”逻辑是:决定事物结果的若干条件中,只要有一个或一个以上的条件满足时,结果就会发生。在逻辑代数中这种逻辑关系称为或运算。

1.3.3.3 逻辑“非”

逻辑“非”也可称为逻辑“反”,它的几种表示方法如下:

(1)逻辑函数式: $Y=\bar{A}$;读作“Y 等于 A 反”或“Y 等于 A 非”。

(2)逻辑真值表:如表 1.3 所示。

(3)逻辑符号:如图 1-3a 所示。

(4)时序波形图:如图 1-3b 所示。

表 1.3 逻辑“非”的真值表

A	Y
0	1
1	0

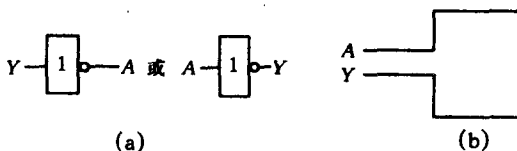


图 1-3 逻辑“非”的符号与时序波形图

(a)逻辑符号;(b)时序波形图

逻辑“非”的逻辑功能是:输出状态与输入状态相反。

1.3.4 常用的复合逻辑运算及其表示方法

常用的复合逻辑运算有与非、或非、同或和异或等,表 1.4 总结了这几种逻辑运算逻辑功能的几种常用的表示方法。

表 1.4 几种复合逻辑门

函数名称 逻辑符号 输出变量函数式 输入变量 A B	与 非	或 非	异 或	同 或
	$Y=\overline{AB}$	$Y=\overline{A+B}$	$Y=A\oplus B$	$Y=A\odot B$
0 0	1	1	0	1
0 1	1	0	1	0
1 0	1	0	1	0
1 1	0	0	0	1

1.3.5 逻辑函数各种表示方法间的相互转换

一个逻辑函数可以有 5 种不同的表示方法。即:逻辑函数式、逻辑真值表、逻辑图、时序波形图和卡诺图。给出逻辑函数的一种表示形式,就可以求出其它的表示形式。下面简单介绍前 4 种表示方法间的转换方法。

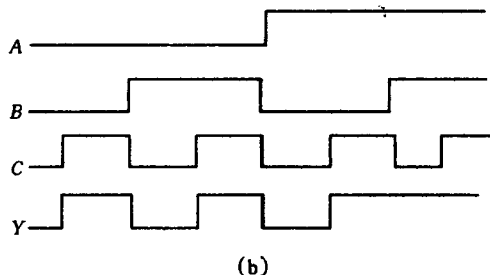
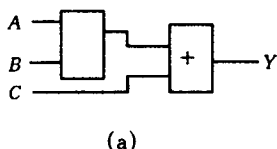
1.3.5.1 由函数式求真值表

只要将变量可能出现的各种组合代入函数式中,并将所得的结果填入表中即可。

如已知 $Y=AB+C$, 输入变量有 3 个, 它们的全部组合有 8 个 (2^3), 将与之对应的输出变量的函数值列于表 1.5 中。

表 1.5 $Y=AB+C$ 的真值表

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

图 1-4 $Y=AB+C$

(a) 逻辑图; (b) 时序波形图

1.3.5.2 由函数式求逻辑图

用相应于逻辑式中的逻辑符号表示逻辑函数,便可得到逻辑图。 $Y=AB+C$ 的逻辑图表示在图 1-4a 中。

1.3.5.3 由真值表或函数式求时序波形图

已知输入变量 A、B 和 C 的波形,根据真值表(表 1.5)和函数式,可画出对应的 Y 的波形如图 1-4b 所示。

1.3.5.4 由逻辑图求函数式

逐级写出各逻辑符号输出端表达式即可得到。

1.3.5.5 由真值表求函数式

由表 1.5 的真值表转换成逻辑式要分以下几个步骤进行:

(1) 找出真值表中函数值为 1 的变量取值组合。在表 1.5 中共有 5 项 Y 的值为 1。

(2) 将这些变量组合分别写成乘积项。乘积项中,凡变量取值为 1 的因子写成原变量,为 0 的因子写成反变量。如表中的第 2 行, A 为 0 写成 $\bar{A}$, B 为 0 写成 $\bar{B}$, C 为 1 写成 C, 乘积项为 $\bar{A}\bar{B}C$ 。用同样的办法写出其余 4 个 Y 为 1 的乘积项分别为 $\bar{A}BC$, $A\bar{B}C$, $AB\bar{C}$ 和 ABC 。

(3) 将上述乘积项相加后便得到该函数的函数式为

$$Y = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

经化简可得最简与或式为

$$Y = AB + C$$

1.3.6 逻辑代数的公式、定律和规则

1.3.6.1 逻辑代数的公式、定律

逻辑代数的基本公式有 17 条,列于表 1.6 中。

在基本公式和定理的基础上,导出了 5 个常用公式,这些公式在用公式法化简时经常用到。

$$\textcircled{1} AB + A\bar{B} = A$$

表 1.6 逻辑代数的基本公式

范围说明	名 称	逻辑与 (非)	逻辑或
变量与常量的关系	0 1 律	① $A \cdot 1 = A$ ③ $A \cdot 0 = 0$	② $A + 0 = A$ ④ $A + 1 = 1$
和普通代数相似的定律	交换律 结合律 分配律	⑤ $A \cdot B = B \cdot A$ ⑦ $A \cdot (B \cdot C) = (A \cdot B) \cdot C$ ⑨ $A \cdot (B + C) = AB + AC$	⑥ $A + B = B + A$ ⑧ $A + (B + C) = (A + B) + C$ ⑩ $A + (B \cdot C) = (A + B) \cdot (A + C)$
逻辑代数特殊规律	互补律 重叠律 反演律 (德·摩根定理) 对合律	⑪ $A \cdot \bar{A} = 0$ ⑬ $A \cdot A = A$ ⑮ $\overline{A \cdot B} = \bar{A} + \bar{B}$ ⑰ $\bar{\bar{A}} = A$	⑫ $A + \bar{A} = 1$ ⑭ $A + A = A$ ⑯ $\overline{A + B} = \bar{A} \cdot \bar{B}$

$$\textcircled{2} A + AB = A$$

$$\textcircled{3} A + \bar{A}B = A + B$$

$$\textcircled{4} AB + \bar{A}C + BC = AB + \bar{A}C$$

$$\textcircled{5} \overline{AB + A\bar{B}} = \bar{A}\bar{B} + AB \text{ 或写为 } \overline{A \oplus B} = A \odot B$$

1.3.6.2 逻辑代数的规则

逻辑代数的基本规则有以下 3 条:

(1) 代入规则

在任何一个逻辑等式中,如果将等式两边出现的所有同一个变量都用一个函数式代替,那么等式仍然成立。

(2) 反演规则

对于任意一个函数式 Y ,如果将式中所有的“ $\cdot$ ”(可略,下同)换成“ $+$ ”,“ $+$ ”换成“ $\cdot$ ”;“1”换成“0”,“0”换成“1”;“原变量”换成“反变量”,“反变量”换成“原变量”;那么所得到的表达式就是 Y 的反函数式 $\bar{Y}$ 。

在利用反演规则时,需注意以下两点:

① 2 个或 2 个以上变量上的求反符号应保持不变。

② 变换后仍应保持原来的运算顺序。

(3) 对偶规则

若两个逻辑式相等,则它们的对偶式也相等。

一个函数式 Y 的对偶式 Y' 是将原式中的“ $\cdot$ ”换成“ $+$ ”,“ $+$ ”换成“ $\cdot$ ”;“0”换成“1”,“1”换成“0”。

例 1.4 用代入规则证明 $\overline{A+B+C} = \bar{A} \cdot \bar{B} \cdot \bar{C}$ 。

解 根据基本公式⑩可知

$$\overline{A+B} = \bar{A} \cdot \bar{B}, \text{ 以 } (B+C) \text{ 代替等式两边的 } B, \text{ 则}$$

$$\overline{A+B+C} = \bar{A} \cdot \overline{B+C} = \bar{A} \cdot \bar{B} \cdot \bar{C}$$

用同样的方法可以将反演律中的变量推广到 n 个。

例 1.5 已知 $Y = \overline{A\bar{B} + C\bar{A}}$, 求 $\bar{Y}$ 的表达式和对偶式 Y' 。

解 根据反演规则:

$$\overline{Y} = \overline{A+B} \cdot (C+A) = A \overline{B} C + A \overline{B} = A \overline{B}$$

$$\begin{aligned} Y' &= A + \overline{B} \cdot (\overline{C} + \overline{A}) \\ &= \overline{A} B (\overline{C} + \overline{A}) = \overline{A} B \overline{C} + \overline{A} B = \overline{A} B \end{aligned}$$

1.3.7 逻辑函数的公式化简法

1.3.7.1 逻辑函数的最简形式及变换

一个逻辑函数有多种最简形式,最常用的有最简与或式和最简与非式等。无论哪种最简形式都要求画成逻辑图后包含的单元门的个数最少,每个门的输入端个数也尽可能少,有时还要求用同一类型的逻辑门。这些要求都是和工程实际结合的,目的是为了降低成本和便于制作及维修。

例如,前面提到过的 $Y = \overline{A} \overline{B} C + \overline{A} B C + A \overline{B} C + A B \overline{C} + A B C$ 的最简与或式是 $Y = AB + C$ 。该式中所包含的乘积项已最少(仅2个),同时每个乘积项中所含的变量数也最少,就保证了该电路所用的逻辑门最少,每个门的输入端个数也最少。但实现该电路的逻辑功能还需2种逻辑门:1个与门和1个或门,为了便于维修,可将上式变换为 $Y = \overline{AB} \cdot \overline{C}$,这样只需用2个二输入的与非门就可以实现了,如图1-5所示。

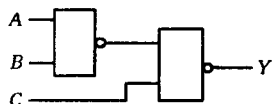


图 1-5 $Y = AB + C$ 的逻辑图

1.3.7.2 逻辑函数的公式化简法

逻辑函数的公式化简法,实际上就是利用基本公式和常用公式对逻辑函数进行反复运算,求得最简表达式的过程。

在化简过程中要注意以下几点:

- (1) 如果给定的逻辑表达式不是与或形式的,应先将其转换成与或式再进行化简。
- (2) 化简后的最简与或表达式不是唯一的。
- (3) 在化简中有时可根据需要加上多余项,但必须保证函数的值不变,最后化简的结果必须是最简的。

例 1.6 化简下列各式:

$$Y_1 = (A+B+C)(\overline{A} + \overline{B} + \overline{C})$$

$$Y_2 = A \overline{B} + A \overline{C} + C \overline{D} + AD$$

解

$$Y_1 = (A+B+C)(\overline{A} + \overline{B} + \overline{C})$$

$$= A \overline{B} + A \overline{C} + \overline{A} B + B \overline{C} + \overline{A} C + \overline{B} C$$

利用配项法可得

$$Y_1 = A \overline{B} + B \overline{C} + \overline{A} C$$

或

$$Y_1 = A \overline{C} + \overline{A} B + \overline{B} C$$

上述两式都是该函数的最简与或式,只是表达形式有所不同。

$Y_2 = A \overline{B} + A \overline{C} + C \overline{D} + AD$, 加上 $C \overline{D} + AD$ 的多余项 AC 可得:

$$Y_2 = A \overline{B} + A \overline{C} + C \overline{D} + AD + AC$$

$$= A(\overline{C} + C) + A \overline{B} + C \overline{D} + AD$$

$$= A + A \overline{B} + AD + C \overline{D}$$

$$= A + C \overline{D}$$

总之,公式化简法没有统一的模式,需要多做练习才能对基本公式和常用公式比较熟悉,从而可以掌握一定的技巧。

1.3.8 逻辑函数的卡诺图化简法

1.3.8.1 最小项的概念

在 n 个变量的逻辑函数中,如果一个乘积项包含 n 个因子,而且 n 个变量以原变量或反变量的形式仅在此乘积项中出现 1 次,就称这个乘积项为最小项。根据这一原则, n 变量的最小项数目应为 2^n 个。

例如,有 3 个变量 A 、 B 、 C ,其最小项数应为 2^3 即 8 个,它们是 $\overline{A}\overline{B}\overline{C}$ 、 $\overline{A}\overline{B}C$ 、 $\overline{A}B\overline{C}$ 、 $\overline{A}BC$ 、 $A\overline{B}\overline{C}$ 、 $A\overline{B}C$ 、 $AB\overline{C}$ 和 ABC 。

1.3.8.2 用卡诺图表示逻辑函数

卡诺图是最小项的一种方格图,每一个最小项对应一个小方格, n 变量卡诺图的方格数为 2^n 个。用卡诺图表示最小项的原则是:“在卡诺图中几何位置相邻的最小项也是逻辑相邻的。”所谓逻辑相邻的最小项是指在乘积项中只有一个变量的取值不同。例如, $\overline{A}\overline{B}C$ 和 $A\overline{B}C$,仅 A 的取值不同; $\overline{A}BCD$ 和 $\overline{A}\overline{B}CD$,仅 B 的取值不同,这些都是逻辑相邻项。

由于任何逻辑函数都可以表示为最小项之和的形式,因此可以用卡诺图表示逻辑函数。方法是:将函数的最小项表达式中含有的最小项在卡诺图对应的方格中填 1,没有的最小项在对应的方格中填 0 或不填。

例 1.7 用卡诺图表示下列逻辑函数:

$$Y = \overline{A}\overline{B}\overline{C}D + \overline{A}B\overline{C}D + A\overline{B}C\overline{D} + A\overline{B}C\overline{D}$$

解 首先将 Y 化为最小项之和的形式:

$$\begin{aligned} Y &= \overline{A}\overline{B}\overline{C}D + \overline{A}B(C + \overline{C})\overline{D} + A(B + \overline{B})C\overline{D} + A\overline{B}(C + \overline{C})(D + \overline{D}) \\ &= \overline{A}\overline{B}\overline{C}D + \overline{A}BC\overline{D} + \overline{A}B\overline{C}\overline{D} + ABCD + A\overline{B}CD + A\overline{B}C\overline{D} + A\overline{B}\overline{C}D + A\overline{B}\overline{C}\overline{D} \\ &= m_1 + m_4 + m_6 + m_8 + m_9 + m_{10} + m_{11} + m_{15} \end{aligned}$$

画出四变量的卡诺图,在对应于函数式中各最小项的位置上填 1,其余不填,就得到图 1-6 所示的 Y 的卡诺图。

A \ B \ C \ D	CD			
	00	01	11	10
00		1		
01	1			1
11			1	
10	1	1	1	1

图 1-6 例 1.7 的卡诺图

A \ B \ C	BC			
	00	01	11	10
0	1		1	
1	1			1

图 1-7 例 1.8 的卡诺图

例 1.8 已知逻辑函数的卡诺图如图 1-7 所示,写出该函数的逻辑式。

解 因为函数 Y 等于卡诺图中填入 1 的那些最小项之和,所以有:

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC$$

1.3.8.3 用卡诺图化简逻辑函数

我们在画卡诺图时已遵循了“在图中的最小项几何位置相邻时其逻辑也是相邻的”的原则,所以对于几何相邻的最小项可以用 $AB + A\bar{B} = A$ 这个公式进行合并,消去两项中不同的因子而保留两项中相同的因子,从而化简了函数。在卡诺图中可以很直观地找到逻辑相邻的最小项,将它们圈出,写出一个简化的乘积项。把所有简化的乘积项相加,就得到了简化的逻辑函数式。

用卡诺图化简逻辑函数的步骤是:

(1) 根据变量的个数画出变量的卡诺图。

(2) 在函数包含的最小项方格中填 1,其余方格不填(或填 0),作出函数的卡诺图。

(3) 合并相邻项,将能合并的最小项方格圈出。在画圈时要特别注意以下几点:

① 所圈的方格数目一定是 2 的整次幂,即 2, 4, 8...要合并的方格必须在图中排成矩形或正方形。

② 每个圈要尽可能大,使化简后乘积项所含因子最少。因为 2 个最小项合并后可舍去 1 个因子,4 个最小项合并后可舍去 2 个因子,8 个最小项合并后可舍去 3 个因子。

③ 卡诺图中所有为 1 的方格必须都被圈过,不能产生漏项。圈的数目要尽量少,可以使乘积项最少。

④ 每个圈中至少有 1 个最小项仅被圈过 1 次,以免出现多余项。

圈最小项的顺序是:首先用最大的圈圈函数的最小项,再用尽可能大的圈圈剩余的最小项,最后圈不能合并的孤立的最小项。圈完之后,须检查一下每一个圈中是否有一个最小项是仅被圈过 1 次的,以保证不出现多余项。

例 1.9 用卡诺图化简下列逻辑函数:

$$Y_1 = \bar{A}CD + \bar{A}B\bar{D} + ABD + ABC + A\bar{B}C\bar{D}$$

$$Y_2(A, B, C) = \sum m(0, 2, 3, 4, 5, 7)$$

$$Y_3 = \overline{A\bar{C} + \bar{A}D + CD}$$

$$Y_4 = AC + BD + \bar{C} + \bar{A}\bar{B}C + \bar{A}BC$$

解 ① 画出 Y_1 的卡诺图如图 1-8a 所示,先圈最大圈,然后依次用尽可能大的圈圈出其它最小项,可见最大圈中的 4 个最小项没有一个是仅被圈过 1 次的,所以合并后所得的 BC 为多余项,应舍去,得到最后的化简结果

$$Y_1 = \bar{A}CD + \bar{A}B\bar{D} + ABD + AC\bar{D}$$

② 因 Y_2 用最小项之和的形式给出,故只要在相应的方格内填 1 即可,但 Y_2 化简后的最简与或式不是唯一的,分别如图 1-8b 和 c 所示。分别可得

$$Y_2 = \bar{B}\bar{C} + AC + \bar{A}B \text{ 和 } Y_2 = A\bar{B} + \bar{A}\bar{C} + BC$$

当然,上述两式在逻辑功能上是完全等效的。

③ 函数 $\bar{Y}_3$ 的卡诺图见图 1-8d,因为

$$Y_3 = \overline{A\bar{C} + \bar{A}D + CD}$$

则 $\bar{Y}_3 = A\bar{C} + \bar{A}D + CD$,又因 $\bar{Y} + Y = 1$,所以在图中直接填出 0(即式中没有的最小项),用圈 0 法可直接得出 Y_3 的最简与或式为

$$Y_3 = \bar{A}\bar{D} + C\bar{D}$$

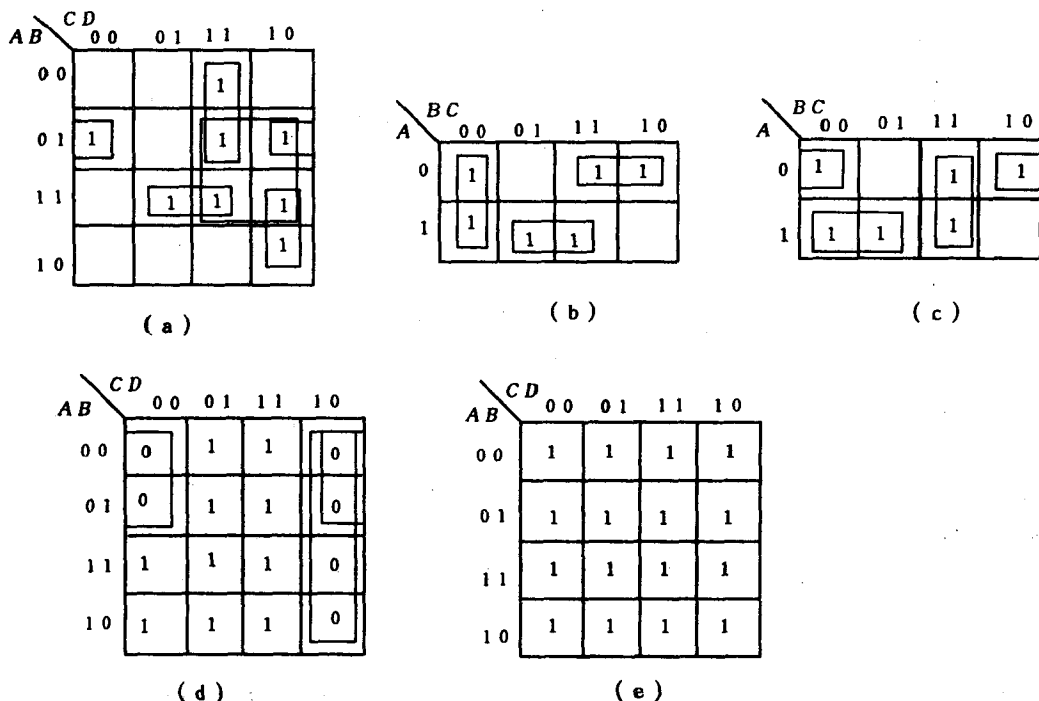


图 1-8 例 1.9 的卡诺图

④ Y_4 的卡诺图如图 1-8e 所示,由于全部最小项之和恒为 1,所以可得

$$Y_4 = 1$$

1.3.9 具有无关项的逻辑函数及其化简方法

1.3.9.1 无关项的概念

无关项包括约束项和任意项两种:约束项是指在某一个具体的逻辑问题中不允许或不可能出现的一些变量取值,它们所对应的最小项恒等于 0;任意项是指在输入变量的某些取值下,函数值是 1 还是 0 皆可,并不影响逻辑功能。无论是约束项还是任意项,它们对电路的输出逻辑函数都无影响,也就是说输出函数与这些最小项无关。

1.3.9.2 具有无关项的逻辑函数的化简

因为无关项对逻辑函数的输出无影响,所以在输出函数的与或表达式中,写入或不写入无关项都不影响函数值,在卡诺图中通常以填入“×”表示无关项。利用无关项可以使函数式更加简化。

例 1.10 某电路的输入为 8421BCD 码,输出函数 $Y = \sum m(2,3,4,5,6,7)$,求 Y 的最简与或表达式。

解 因为输入变量为 8421BCD 码,有 6 种取值 1010~1111 不会出现,可以作为约束项。画出函数 Y 的卡诺图如图 1-9 所示。该函数若不用约束项则化简的结果为

$$Y = \overline{A}B + \overline{A}C$$

利用约束项后可化简为

$$Y = B + C$$

可见,利用约束项可以使函数更加简化。

需要说明的是该例中的约束项可以表示为: $AB+AC=0$
或 $\sum d(10,11,12,13,14,15)$,则化简后的函数式可写为:

$$\begin{cases} Y=B+C \\ AB+AC=0 \end{cases}$$

或

$$Y = \sum m(2,3,4,5,6,7) + \sum d(10,11,12,13,14,15)$$

C D \ A B	00		01		11		10	
	00	01	11	10	00	01	11	10
00			1	1				
01	1	1	1	1				
11	x	x	x	x				
10			x	x				

图 1-9 例 1.10 的卡诺图

1.4 习题参考答案

1-1 将下列两组数中的最大数和最小数分别用二进制数表示出来。

① $(39)_{10}, (101101)_2, (2E)_{16}, (46)_8$; ② $(AF)_{16}, (101111000)_{BCD}, (254)_8$ 。

解 ① $(39)_{10} = (100111)_2$, $(2E)_{16} = (101110)_2$, $(46)_8 = (100110)_2$
经比较得: $(2E)_{16}$ 最大, $(46)_8$ 最小。

② $(AF)_{16} = (10101111)_2$, $(254)_8 = (10101100)_2$, $(101111000)_{BCD} = (178)_{10} = (10110010)_2$

经比较得: $(101111000)_{BCD}$ 最大, $(254)_8$ 最小。

1-2 用真值表证明下列等式:

① $A(A+B)=A$

② $A(\bar{A}+B)=AB$

③ $AB+A\bar{B}+\bar{A}\bar{B}=A+\bar{B}$

④ $A\oplus B\oplus C=A\odot B\odot C$

解 ① 题 1-2 表(a)

A	B	$A(A+B)$	A
0	0	0	0
0	1	0	0
1	0	1	1
1	1	1	1

可证得: $A(A+B)=A$

② 题 1-2 表(b)

A	B	$A(\bar{A}+B)$	AB
0	0	0	0
0	1	0	0
1	0	0	0
1	1	1	1

可证得: $A(\bar{A}+B)=AB$

③ 题 1-2 表(c)

A	B	$AB+A\bar{B}+\bar{A}\bar{B}$	$A+\bar{B}$
0	0	1	1
0	1	0	0
1	0	1	1
1	1	1	1

可证得: $AB+A\bar{B}+\bar{A}\bar{B}=A+\bar{B}$

④ 题 1-2 表(d)

A	B	C	$A\oplus B\oplus C$	$A\odot B\odot C$
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

可证得: $A\oplus B\oplus C=A\odot B\odot C$

1-3 ①在函数 $Y=AB+CD$ 的真值表中, $Y=1$ 的状态有多少个?

②已知 $Y=\overline{ABC}+\overline{CD}$, 选出下列肯定可以使 $Y=0$ 的情况。

③a) $A=0, BC=1$ b) $B=1, C=1$ c) $C=1, D=0$ d) $BC=1, C=1$ e) $AB=1, CD=0$

解 ①见题 1-3 表 a, 由真值表可得知 $Y=1$ 的状态共有 7 个。

题 1-3 表(a)

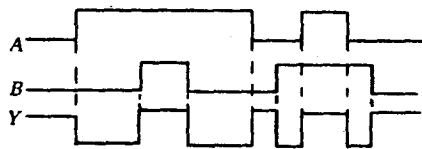
A	B	C	D	$Y=AB+CD$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

②因为在或非逻辑中, 只要输入有一个为 1, 则输出必为 0。在 5 种情况中, 仅有④符合肯定可以使 $Y=0$ 的要求, 因为在④中, $BC=1$, 则必有 $B=C=1$; 又因 $D=1$, 故 $CD=1$, 从而可推出 $Y=\overline{ABC}+\overline{CD}=0$

1-4 连续异或 985 个 1 的结果是什么?

解 若偶数个 1 相异或, 则结果必为 0; 而奇数个 1 相异或, 结果必为 1。985 是奇数, 所以异或的结果为 1。

1-5 已知二变量输入逻辑门的输入 A、B 和输出 Y 的波形如题 1-5 图所示, 试判断它们是哪种基本逻辑门的波形。



题 1-5 图

题 1-5 表

A	B	Y
0	0	1
1	0	0
1	1	1
0	1	0

解 该电路的真值表如题 1-5 表所示。由真值表可得:

$$Y=\overline{A}\overline{B}+AB=A\odot B$$

故是一个同或门。

1-6 写出对应于题 1-6 图所示波形的真值表及逻辑表达式, 说明其逻辑功能。

解 该电路的真值表如题 1-6 表所示, 由真值表可得: