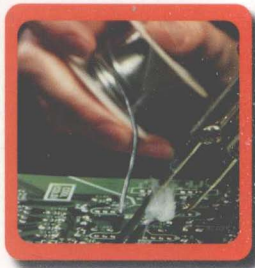
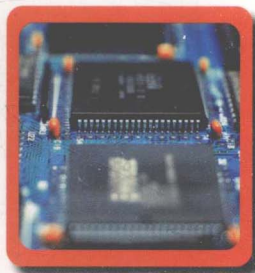




全国高等院校仪器仪表及自动化类“十三五”规划教材

可编程逻辑器件 与VHDL设计

◎ 靳 鸿 主编 ◎ 郭华玲 沈大伟 副主编



采用先建立知识框架再进行内容填充的介绍方式
以功能为牵引，分析不同风格和语句实现的区别
内容实践性强，知识点与实际科研项目相结合



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

第 1 章 绪 论

系统是由若干相互作用和相互依赖的事物组合而成的，具有特定功能的整体。其中，通常将由电子元器件或部件组成的能够产生、传输、采集或处理电信号及信息的客观实体称为电子系统。

电子系统设计的发展是与两个因素的产生、发展密切相关的，这两个因素的每一次飞跃都会影响系统设计的革命性变革。它们就是集成技术和电子设计自动化（Electronic Design Automation, EDA）技术。

1.1 集成技术与可编程逻辑器件

集成技术的发展包括模拟集成、数字集成和混合集成技术的发展。其中数字技术的发展比较成熟，成为集成技术的主流。

1.1.1 可编程逻辑器件

随着微电子技术与发展，数字集成电路由早期的电子管、晶体管经历了小规模集成电路、中规模集成电路、大规模集成电路、超大规模集成电路、具有特定功能的专用集成电路 ASIC（Application Specific Integrated Circuit），到现在出现了片上系统 SoC（System on Chip），集成度和功能不断增大和增强。在 20 世纪 80 年代初，随着微电子技术的高速发展，特别是 ASIC 的市场需求，出现了可编程逻辑器件 PLD（Programmable Logic Device），其中应用最广泛的是现场可编程门阵列 FPGA（Field Programmable Gate Array）和复杂可编程逻辑器件 CPLD（Complex Programmable Logic Device），目前已广泛应用于通信、电子、电力、军事、仪器仪表、影视等各个高科技研发领域和领域中。

20 世纪 80 年代中期 Altera 公司推出了一种新型的可擦除、可编程逻辑器件 EPLD（Erasable Programmable Logic Device），它采用 CMOS 和 UVEPROM 工艺制作，集成度比 PAL 和 GAL 高得多，设计也更加灵活，但内部互连能力比较弱。20 世纪 80 年代末 Lattice 公司提出了在系统可编程技术以后，相继出现了一系列具备在系统可编程能力的复杂可编程逻辑器件 CPLD。CPLD 是在 EPLD 的基础上发展起来的，它采用 E²CMOS 工艺制作，增加了内部连线，改进了内部结构体系，因而比 EPLD 性能更好，设计更加灵活，其发展也非常迅速。1985 年 Xilinx 公司首家推出了 FPGA 器件，它是一种新型的高密度 PLD，采用 CMOS-SRAM 工艺制

作, 其结构和阵列型 PLD 不同, 内部由许多独立的可编程逻辑模块组成, 逻辑块之间可以灵活地相互连接, 具有密度高、编程速度快、设计灵活和可再配置设计能力等许多优点。FPGA 出现后立即受到世界范围内电子设计工程师的普遍欢迎, 并得到迅速发展。

1.1.2 CPLD 和 FPGA

CPLD 和 FPGA 都是可编程逻辑器件, 它们是在 PAL、GAL 等逻辑器件的基础上发展起来的。同以往的 PAL、GAL 等比较, CPLD 和 FPGA 的规模更大, 可以替代几十甚至几千块通用 IC 芯片。这样的 CPLD 和 FPGA 实际上就是一个子系统部件, 因此受到了世界范围内电子工程设计人员的广泛关注和普遍欢迎。

1. CPLD

CPLD 器件的结构是一种与阵列可编程、或阵列固定的与或阵列形式。PAL、GAL 都采用这种形式, 但 CPLD 同它们相比, 增加了内部连线, 对逻辑宏单元和 I/O 单元也有重大改进。一般情况下, CPLD 器件中包含三种结构: 可编程逻辑宏单元、可编程 I/O 单元、可编程内部连线。部分 CPLD 器件内还集成了 RAM、FIFO 或双口 RAM 等存储器, 以适应 DSP 应用设计的要求。

CPLD 器件具有同 FPGA 器件相似的集成度和易用性, 在速度上还有一定的优势, 因此, 在可编程逻辑器件技术的竞争中它与 FPGA 并驾齐驱, 成为两支领导可编程器件技术发展的力量。

2. FPGA

FPGA 是新一代面向用户的可编程逻辑器件, 它的功能密度远远超过其他 PLD 器件, 一块 FPGA 可以替代 100~200 片标准器件或者 20~40 片 GAL 器件, 其 I/O 引脚数多达 100 余条。所以一片 FPGA 芯片可以替代多个逻辑功能复杂的逻辑部件, 或者一个小型数字系统。自 FPGA 问世以来, 它已在许多领域获得了广泛的应用。

逻辑单元型结构 LCA (Logic Cell Array) 的 FPGA 由三部分组成, 即逻辑单元阵列 CLB (Configurable Logic Block)、I/O 单元、互联资源。这种类型结构的特点是通过 CLB 编程实现逻辑功能; 通过对 I/O 单元编程确定输入或输出结构; 通过对互联资源编程实现 CLB 之间、CLB 与 I/O 单元之间、I/O 单元之间的互联关系, 从而实现用户所需要的逻辑功能。PAL 结构扩展型 FPGA 则是在 PLA 基础上加以改进和扩展, 大幅度增加了寄存器数量和 I/O 引脚数, 增设了可编程互联资源, 改善了互联模式, 改进了阵列结构, 使得芯片的利用率大大提高。

3. 两者的区别

CPLD 与 FPGA 在价格、性能、逻辑规模和封装 (包括 EDA 软件性能) 等方面各有千秋, 面对不同的开发项目, 使用者应该作出最佳的选择, 表 1-1 是对 CPLD/FPGA 在各个方面的比较。

随着电子技术的高速发展, 今天的 CPLD 和 FPGA 器件在集成度、功能和性能 (速度及可靠性) 方面已经能够满足大多数场合的使用要求。用 CPLD、FPGA 等大规模可编程逻辑器件取代传统的标准集成电路、接口电路和专用集成电路已成为技术发展的必然趋势。

表 1-1 CPLD 与 FPGA 的比较

比较点	器件	FPGA	CPLD
结构工艺		SRAM	E ² PROM 或 Flash
基本结构		LUT 查找表	乘积项
Pin-pin 时延		不定	确定
配置存储器		需外挂 ROM	不需
保密性能		无保密性	可加密
工作电压		3.3V 或 2.5V	5V
编程工艺		通过 PC 并行口或专用编程器或单片机进行配置	ISP 在线编程
应用		主要针对要求不是很高，设计编辑较复杂的系统，适合于完成时序较多的逻辑电路	主要针对速度要求高，但设计逻辑又不是很复杂的系统，适合于完成各类算数和组合逻辑

1.2 电子系统设计与 VHDL

如今，现场可编程器件 FPGA 和复杂可编程逻辑器件 CPLD 已广泛应用于通信、工业自动化、智能仪表、图像处理、计算机领域，大有取代中、小规模集成电路之趋势，成为电子系统设计（本文简称为“系统设计”）的主流。

1.2.1 传统系统的设计方法

以标准集成电路为对象的传统系统设计方法一般按照以下步骤进行：

- (1) 根据系统对硬件的要求，详细编制技术规格书，并画出系统控制流图。
- (2) 根据技术规格书和系统控制流图，对系统的功能进行分化，合理地划分功能模块，并画出系统功能框图。
- (3) 进行各功能模块的细化和电路设计。
- (4) 电路版图 PCB（Printed Circuit Board）设计。
- (5) 各个模块的功能调试。
- (6) 各个模块的硬件电路连接并调试。
- (7) 整个系统的硬件电路调试。

若其中某个步骤出现问题，可能需要重新进行 PCB 板的设计，并重新进行电路板的焊接和调试步骤，如此反复，直到整个系统完成为止。这种方法也称为“自底向上” (Bottom-Up) 的系统设计方法。

传统的电路设计方法，系统仿真和调试要在系统的硬件完成后才能进行，因此存在的问题只有在后期才能发现，一旦考虑不周，就要重新设计，使得设计的费用和周期增大。另外，由于设计文件是电原理图，如果设计的系统比较复杂，那么其原理图就要成千上万张，给存档、阅读和修改都带来了不便。

除此之外，这种设计方法在进行底层设计时，缺乏对整个系统总体性能的把握、效率低，

如果在整个系统完成后发现性能还需改进,修改起来就比较困难,不能适应系统规模与复杂度提高的发展趋势。

1.2.2 VHDL 与“自顶向下”的设计方法

以若干张原理图构成设计文件的传统电路设计方法随着电路系统的复杂性、智能性的发展,所需的系统也逐渐庞大,所需的图纸成千上万,这么多的原理图不仅在设计上存在不便,在归档、阅读、修改等方面也有许多问题。于是人们寻求一种新的设计方法用于解决这样的问题。

1. 硬件描述语言

借鉴软件编程的思想,人们希望把复杂的电子电路用文字文件方式描述并保存下来,方便他人了解电路内容,就诞生了最初的硬件描述语言。

从 20 世纪 60 年代开始,为了解决大规模复杂集成电路的设计问题,许多 EDA 厂商和科研机构就建立和使用着自己的电路硬件描述语言,如 Data I/O 公司的 ABEL-HDL、Altera 公司的 AHDL、Microsim 公司的 DSL,等等。这些硬件描述语言各具特色,普遍收到了优于传统方法的实际效果,语言本身也在应用中不断地发展和完善,逐步成为描述硬件电路的重要手段。

2. VHDL

20 世纪 80 年代初美国国防部为其超高速集成电路计划(VHSIC)提出了硬件描述语言 VHDL (Very-High-Speed Integrated Circuit Hardware Description Language),作为该计划的标准 HDL 格式。VHDL 主要用于描述数字系统的结构、行为、功能和接口,在使用中,很好地体现了标准化的威力,因而逐步得到推广。目前在硬件描述语言中,较为常用的除 VHDL 外还有起源于集成电路的设计 Verilog HDL。

VHDL 具有强大的功能、覆盖面广、描述能力强,可用于从门级、电路级直至系统级的描述、仿真和综合。具有丰富的仿真语句和库函数,随时可对系统进行仿真模拟;与原理图设计相比 VHDL 有良好的可读性,容易被读者理解,易于文件的归档;VHDL 支持对大规模设计的分解和已有设计的再利用,可由多人、多项目组来共同承担和完成,标准化的规则和风格,为设计的再利用提供了有力的支持。

3. “自顶向下”的设计方法

随着硬件描述语言 HDL 和 EDA 工具的发展出现了一种(Top-Down)的全新设计方法,就是设计者以系统功能和性能为出发点,接着对系统进行功能划分,形成若干子系统,由子系统再细化为不同的功能模块,再向下到单元电路、元器件。

采用这种方法进行系统设计是从系统顶层开始的,利用仿真等手段,在设计初期就掌握所实现系统的性能状况,并可以做相应的设计方案调整。方案没有问题可向下继续进行,并随时可以根据需要加以调整,直到设计完成,这种设计方法是在上一级方案满足设计要求的前提下往下进行的,有力地保证了设计结果的正确性,缩短了设计周期,提高了设计的一次成功率。设计规模越大,这种设计方法的优势越明显。

这种设计方法的主要设计文件使用 HDL 语言编写源程序,用 HDL 语言编写的源程序作为归档文件有很多好处:一是资料量小,便于保存;二是可继承性好;三是阅读方便。可编程

逻辑器件的设计流程一般包括设计准备、设计输入、功能仿真、设计处理、时序仿真和器件编程和测试七个步骤。

1.3 EDA、VHDL 及其应用

可编程逻辑器件是逻辑器件家族中发展最快的一类器件,可编程逻辑器件的出现及其所具有的 VHDL 的设计方法使得其产品开发周期缩短、现场灵活性好、开发风险变小。随着工艺、技术及市场的不断发展,PLD 产品的价格将越来越便宜、集成度越来越高、速度越来越快,再加上其设计开发采用符合国际标准的、功能强大的通用性 EDA 工具,可编程逻辑器件的应用前景将愈来愈广阔,FPGA、CPLD 以其不可替代的地位,将越来越受到业内人士的关注。

1.3.1 EDA

随着可编程逻辑器件规模的不断扩大,对芯片功能的二次开发就越来越依赖于专用的手段和工具才能完成,EDA 顺应了这种需求,是人们利用集计算机图形学、拓扑逻辑学、计算数学、人工智能等多种计算机应用学科的最新成果开发而成的一整套软件工具,可进行芯片逻辑功能的设计、仿真、时序分析、逻辑综合等,极大地改善了开发环境。应用这种软件工具及其支持的硬件描述语言从事电子系统的设计,打破了软硬件之间最后的屏障,使软硬件工程师们有了真正的共同语言。

在 EDA 的设计过程中,除了硬件的行为和功能描述外,其他设计过程都可以用计算机来自动完成。它可以大大节省人力和物力,缩短研制周期,从而增强了设计的实时性,因而 EDA 设计方法得到了广泛的应用。

20 世纪 80 年代末至 90 年代初,EDA 技术发展的主要特点是采用自顶向下的设计方法,以最终实现可靠的硬件系统为目标,因而配备了系统设计自动化的全部工具。比如硬件描述语言平台 VHDL、Verilog HDL、ABEL - HDL 等各种软件工具提供了各种输入方法,主要有硬件描述语言文本输入法、原理图输入法和波形输入法等(见图 1.1 和图 1.2);以并行设计工程(CE)方式和系统级目标设计方法作为支持,并提供高性能的逻辑综合、优化和仿真模拟工具。

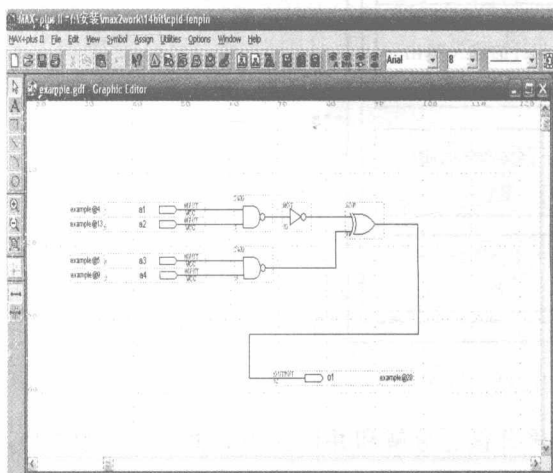


图 1.1 MAX+PLUS II 原理图输入界面

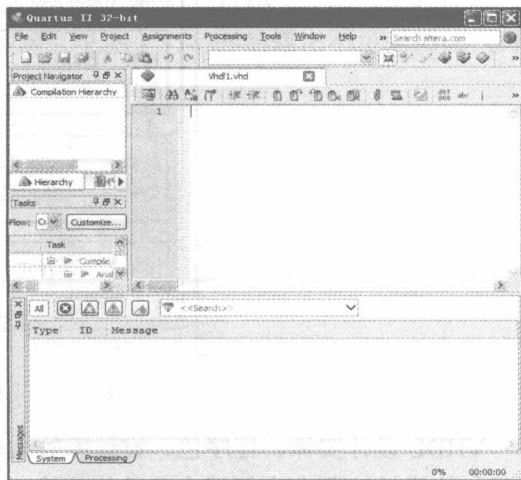


图 1.2 Quartus II VHDL 设计界面

硬件电路设计的软件化是电路设计的发展趋势，VHDL 是实现硬件电路设计软件化的重要语言工具，它实现了将数字系统的设计直接面向用户，根据系统的行为和功能要求，自上而下地完成相应的描述、综合、优化、仿真和验证，直到生成器件。

1.3.2 VHDL 特点

自 1962 年 Iverson 提出硬件描述语言 (HDL) 以来，出现了很多种硬件描述语言，但由于这些语言与硬件产品密切相关且语法不统一，造成了信息交流和设备维护的困难。VHDL 也是其中的一种硬件描述语言，原先由美国国防部制定，作为各合同商之间提交复杂电路设计文档的一种标准方案，1987 年被采纳为 IEEE1076 标准，并于 1993 年更新为 IEEE1164 标准。VHDL 用于描述、组织电路的结构行为，它克服了原理图输入在设计门级电路方面的局限性（一般认为瓶颈为 1 万左右，门级电路再增加，则测试和修改便难以进行）。

VHDL 语言具有很强的行为描述能力，可以实现各种级别（系统级、算法级、寄存器级、逻辑级、门级）的逻辑设计、仿真验证、时序分析、逻辑综合等。它所具有的丰富的仿真语句和库函数，使得在任何大系统的设计早期，就能检查设计系统功能的可行性，随时对设计进行仿真模拟。VHDL 采用基于库 (Library) 的设计方法。在设计过程中，可以建立各种可再次利用的模块，一个大规模的硬件电路设计往往不可能从门级电路开始一步步地进行设计，而是一些模块的累加。这些模块可以是一些标准库，也可以是预先设计或以前设计的模块，将这些模块存于库中，就可以在以后的设计中反复使用。这种设计方法可以大大地减少设计工作量，降低设计周期。

一个相对完整的 VHDL 设计由以下几个部分组成：库、程序包、实体、结构体、配置，如图 1.3 所示。

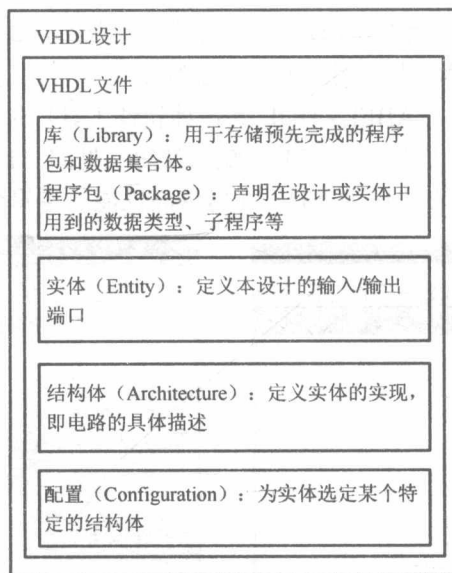


图 1.3 VHDL 程序结构框图

VHDL 设计实体、程序包、设计库等结构为设计任务分解和并行工作提供了有利的支持，便于加快设计流程和方便组合各功能模块，加快开发周期，降低开发成本。VHDL 具有相对

独立性,设计者没有必要熟悉硬件的结构,也不必了解最终设计实现的目标器件是什么,即可进行独立的设计,它良好的可移植性可兼容许多 EDA 软件平台和逻辑仿真与综合工具。

1.3.3 VHDL 设计流程及应用

VHDL 是用来描述从抽象到具体硬件级别的工业标准语言,并已成为一种通用的硬件设计交换媒介。计算机辅助工程软件的供应商已把 VHDL 作为其 CAD 或 EDA 软件输入与输出的标准,例如 SYNOPSYS、ALTERA、CA-DENCE、VIEWLOGIC 等 EDA 厂商均提供了 VHDL 的编译器,并在其仿真工具、综合工具和布图工具中提供了对 VHDL 的支持。VHDL 的设计流程如图 1.4 所示。

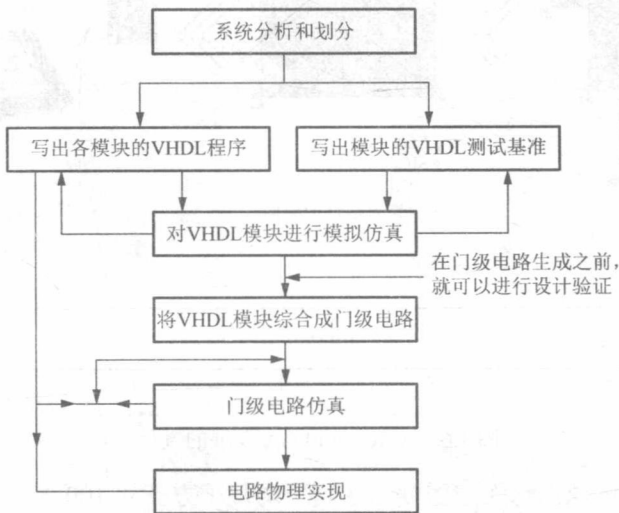


图 1.4 VHDL 的设计流程

在过去的半个世纪里,集成电路技术的进步不断刷新全球电子信息产业的形态,五光十色的新产品、新应用也改变了人类的生活方式。市场的需求使得电子产品的市场寿命周期日益缩短,与此同时,工艺技术的升级也让产品的开发成本呈几何级数上升。市场急需一种能够降低研发成本、缩短开发周期并具有设计灵活性的产品。在此背景下,FPGA(现场可编程门阵列)产业逐渐壮大,广泛应用在通信、工业、航空等领域(见图 1.5),并显露出不可阻挡的气势。

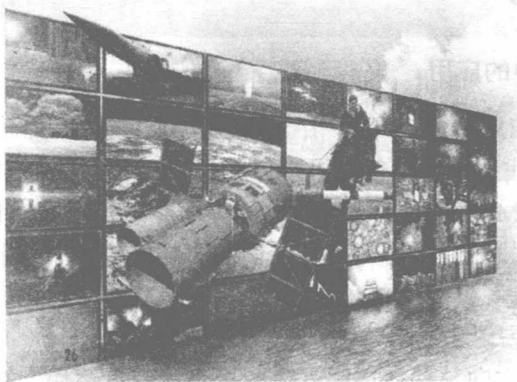


图 1.5 FPGA 在通信、工业、航空等领域应用

1. 在 ASIC 设计中的应用

可编程逻辑器件是在专用型集成电路（Application Specific Integrated Circuit, ASIC）设计的基础上发展起来的，在 ASIC 设计方法中，通常采用全定制和半定制电路设计方法，设计完成后，如果不能满足要求，就得重新设计再进行验证。这样就使得设计开发周期变长，产品上市时间难以保证，大大增加了产品的开发费用。而 FPGA/CPLD 芯片是特殊的 ASIC 芯片，它们除具有 ASIC 的特点之外，还具有自身的优势。ASIC 向 FPGA 发展的过程如图 1.6 所示。

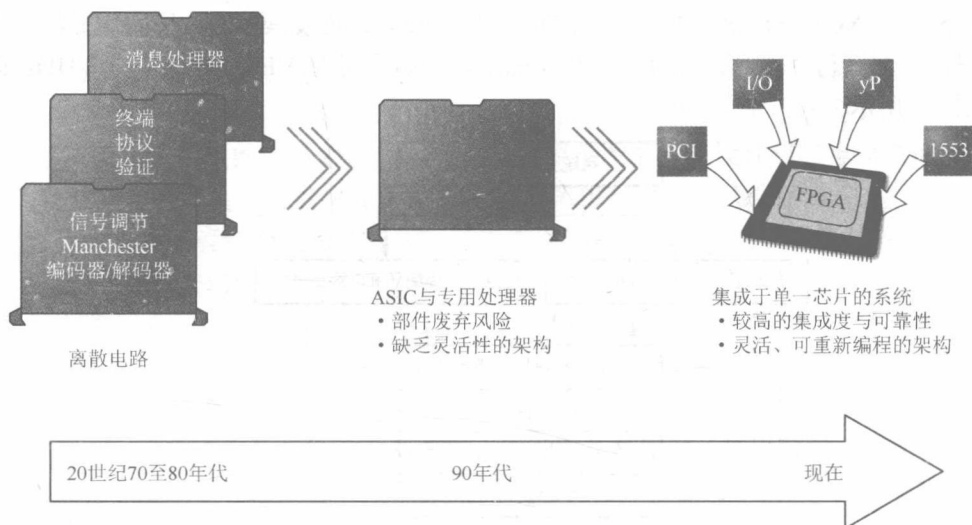


图 1.6 ASIC 向 FPGA 发展的过程

目前，ASIC 的容量越来越大，密度已达到平均每平方英寸 100 万个门电路。但随着密度的不断提高，芯片则受到引脚的限制，片上芯片虽然很多，但接入内核的引脚数目却是有限的。而选用 FPGA/CPLD 则不存在这样的限制，因为现在可达到的金属层数目增强了产品的优势，FPGA/CPLD 芯片的规模越来越大，其单片逻辑门数已达到上百万门，实现的功能也越来越强，同时可以实现系统集成。

另外，与 ASIC 相比，可编程逻辑器件研制周期较短，先期开发费用较低，也没有最少订购数量的限制，所有这一切简化了库存管理。随着每个门电路成本的降低和每个器件中门电路数量的增加，可编程逻辑器件正在大举打入传统的门阵列领域，并已有少量的打入了标准单元 ASIC 的领域。

2. 在电子技术领域中的应用

1) 在微机系统中的应用

FPGA/CPLD 可以取代现有的全部微机接口芯片，实现微机系统中的地址译码、总线控制、中断及 DMA 控制、DRAM 管理和 I/O 接口电路等功能。利用 CPLD 和 FPGA 可以把多个微机系统的功能集成在同一块芯片中，即进行所谓的“功能集成”。图 1.7 为基于 FPGA 的微机接口及应用综合实验平台。

2) 在通信领域中的应用

现代通信系统的发展方向是功能更强、体积更小、速度更快、功耗更低。FPGA/CPLD 在集成度、功能和速度上的优势正好满足通信系统的这些要求。所以现在无论是民用的移动电话、

程控交换机、集群电台、广播发射机和调制解调器，还是军用的雷达设备、图像处理设计、遥控遥测设备、加密通信机都已广泛地使用大规模可编程逻辑器件。图 1.8 为 Google 手机操作系统及其开发板，这些 FPGA/CPLD 随着产品复杂性提升更加依赖硬件描述语言的支持。

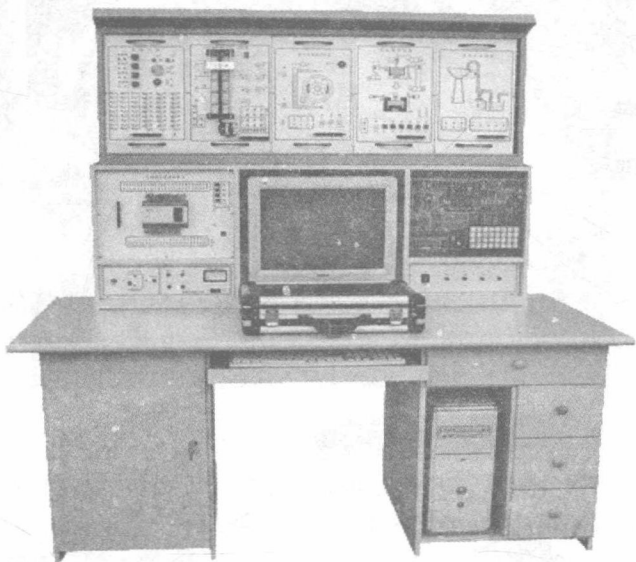


图 1.7 FPGA 的微机接口及应用综合实验平台

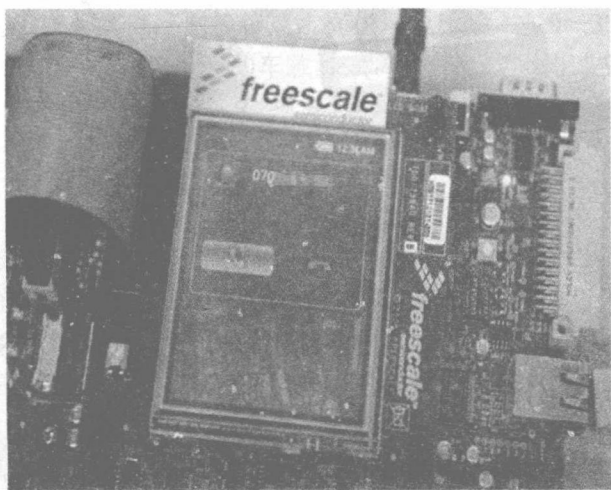


图 1.8 Google 手机操作系统及其开发板

3) 在数字信号处理技术 (DSP) 领域中的应用

DSP 在很多领域内具有广泛的用途，如雷达、图像处理、数据压缩、数字电视和数字通信机等。随着 DSP 系统复杂程度和功能要求的提高，用 DSP 解决方案出现其缺陷性：实时性不强、灵活性太差，不适合在实验室或技术开发等场合使用等。现在，FPGA/CPLD 为 DSP 提供了解决问题的方案，FPGA/CPLD 和 DSP 的技术结合，能够在集成度、速度（实时性）和系统功能方面满足 DSP 的需要。应用 FPGA/CPLD 设计 DSP 系统可以减少系统体积，提高系统的工作速度。

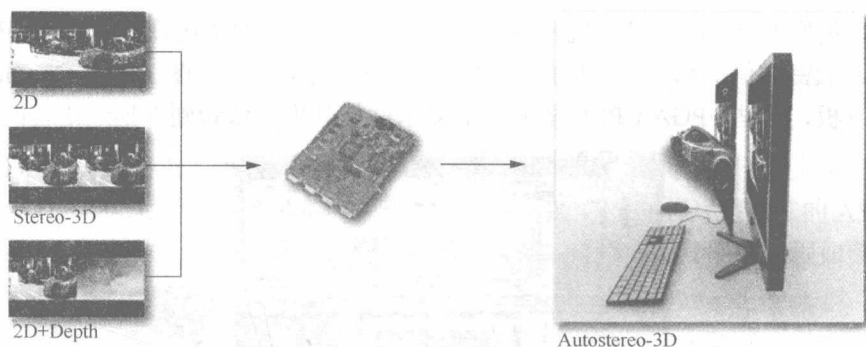


图 1.9 3D 数字视频

VHDL 的快速处理能力使得其在数据处理方面比单片机具有更好的优势。图 1.9 为基于 FPGA/CPLD 和 DSP 的 3D 数字视频的应用，图 1.10 为基于 FPGA 生产的各种电子产品。

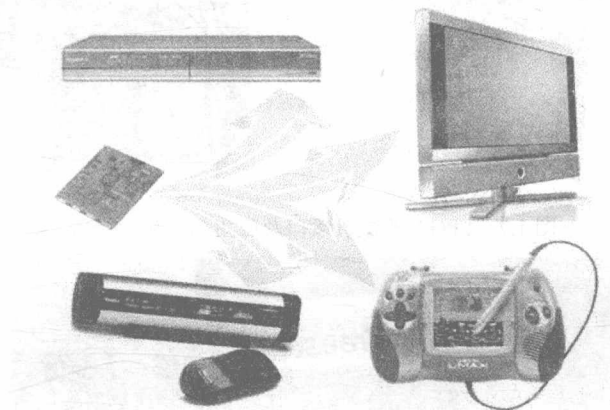


图 1.10 基于 FPGA 的各种电子产品

4) 在大型控制系统中的应用

为了提供满足航天设计人员需求的创新硅解决方案，Actel 公司宣布推出业界首个面向太空飞行应用——以 Flash 为基础，耐辐射的 FPGA 器件。全新的低功耗 RT ProASIC3 器件具有可重编程功能，可简化原型构建和硬件时序确认，同时提供至关重要的辐射引发配置翻转的免疫能力。这款新产品结合同步发布的全新 RTAX-DSP 解决方案，扩展了 Actel 业界领先的航天产品系列，为设计人员提供了设计下一代太空飞行系统所需的可靠及灵活的解决方案，如图 1.11 所示。

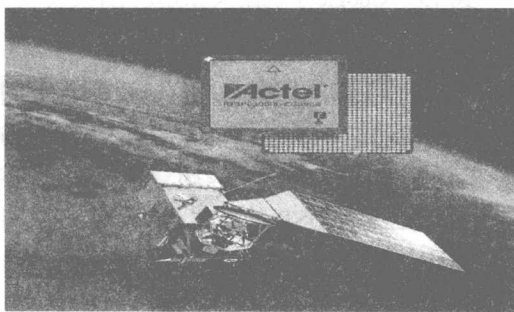


图 1.11 低功耗、可重编程的 RT ProASIC3 器件

军用产品级 VIRTEX®-5Q 系列提供了最广泛的可重编程器件选择, 面向执行关键任务的航空航天和军事应用, 如图 1.12 所示。



图 1.12 军用产品级 VIRTEX-5Q FPGA

Compact RIO 硬件平台是一个基于 FPGA 技术的嵌入式系统。FPGA 芯片是 Compact RIO 体系结构的核心, 直接和相应的车载模块相连。车载模块可直接和车用传感器、执行器和网络相连, 并提供信号调理、隔离和汽车总线。该平台包含一个嵌入式实时处理器, 可用于独立工作、确定性控制、车载数据记录和分析等。Compact RIO 具有小型、坚固的机械封装, 可承受 50g 冲击和 -40°C 到 70°C 工作温度范围等特点, 提供双电压输入 ($9\sim 35\text{V}$), 可直接从车上电池取电。这些都使 CARLOS 适用于复杂的车载测试环境和有限的测试空间, 如图 1.13 所示。

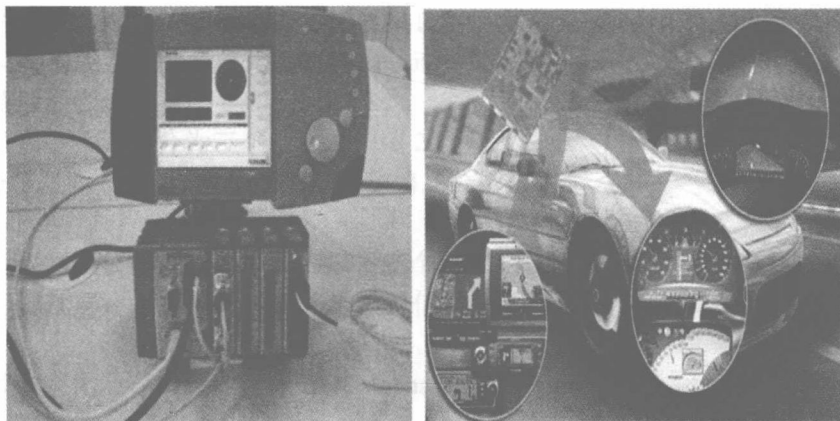


图 1.13 Goepel CARLOS 车载数据采集系统

无人机的飞行控制和机载电子设备的控制指令主要通过地面控制计算机中的软件或者无人控制器产生, 这两种相互独立的控制方式互为备份。而无人控制器主要由硬件电路和嵌入式软件设计实现, 不依赖于计算机, 因此具有可靠性高、稳定性好等优点, 是实现无人机远程遥控的主要方式之一。采用基于 FPGA 设计的无人控制器, 充分利用了 FPGA 并行数据处理能力和同步设计优势, 将键盘扫描、指令编码与显示、指令异步串行发送等功能模块都集成在 FPGA 内部, 硬件结构简单, 扩展性强, 遥控指令的触发到输出的指令数据群延时小于 80 ms, 能够满足各种类型无人机的实时远程控制要求, 如图 1.14 所示。

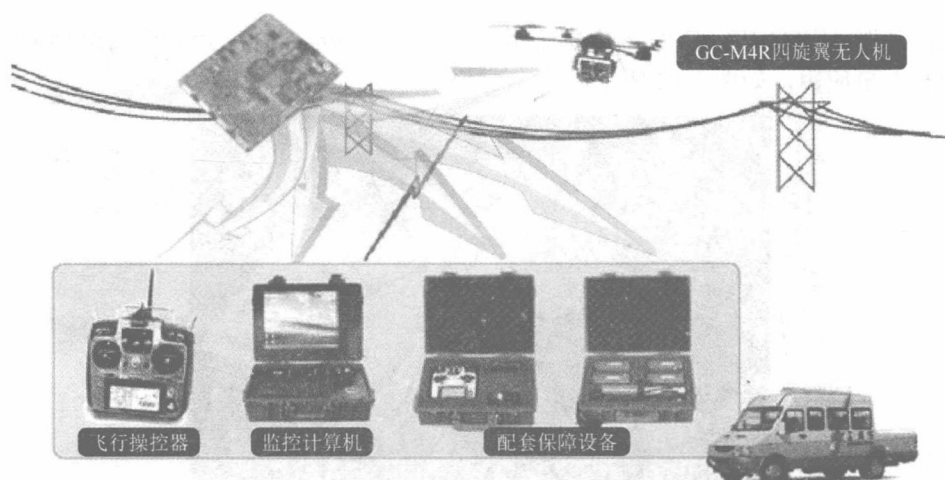


图 1.14 基于 FPGA 的无人机控制系统

随着电子技术的高速发展，今天的 CPLD 和 FPGA 器件在集成度、功能和性能（速度及可靠性）方面已经能够满足大多数场合的使用要求。硬件描述语言是进行可编程逻辑器件设计的主要工具，随着系统复杂性和智能化的不断提高，VHDL 也成为不可替代的语言工具，将在通信、工业、航空等领域担负重任。

第 2 章 测试系统构成及控制模块主要功能

目前，动态测试在现代测量技术中占有主导地位，而存储测试因其具有抗恶劣环境、微型化、智能化等优点，在兵器、航天、航空等领域广泛应用。存储测试主要特点为置入式测试、信号事后显示等。本书所介绍的测试系统为存储测试系统，这种系统一般以传感器作为信息获取的主要部件，在基本功能和组成等方面具有一致性。

2.1 测试系统的基本组成

测试系统主要完成信息的采集、处理、传输等任务，由多个不同的功能模块组成，其中控制模块是完成系统协调各模块工作状态、工作模式、确定各模块工作参数等工作的重要环节。

2.1.1 系统模型

建立系统模型是对系统进行分析的重要和必要手段，通过建模可以反映构成系统的各单元之间结构、连接关系及各单元对系统特性的影响。

测试系统模型大致可分为三个层次（如图 2.1 所示）：信息获取层（传感器）、信息处理层（测试仪）和信息分析层（虚拟仪器）。

根据分析，测试仪模型也可以分为以下三个层次。

- （1）信号调理层：包括对传感器输出模拟信号的放大、滤波。
- （2）信号数字化及存储层：包括 ADC（Analog to Digital Converter）及存储器。
- （3）信号控制层：包括各种控制模块及信息传输模块。

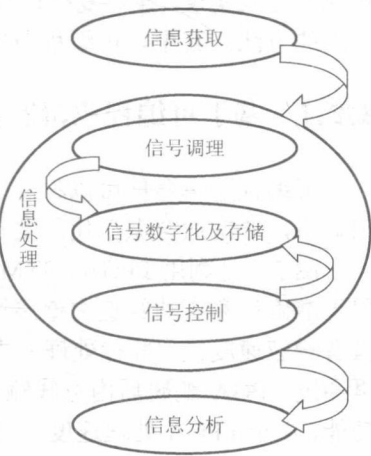


图 2.1 测试系统结构模型

2.1.2 系统基本组成

测试系统的结构如图 2.2 所示，测试信号由传感器进行信息采集，之后输入测试仪进行处理，最终在虚拟面板进行信号的显示和处理。

测试仪主要包括信号调理、ADC、存储器、控制器、接口等部分。信号调理主要将传感器输出的信号进行处理，滤除噪声，并将其幅度范围转换为 ADC 可以转换的正常范围；ADC 将经过处理的模拟信号转换为数字信号，便于存储、显示和处理，并同时提高信号的抗干扰能

力；存储器是存储测试的关键，将处理后信号进行实时存储，确保信号的完整、有效；接口是数据传输的通道；控制模块在测试工作过程中起着管理的功能，是测试仪工作正常的保障。

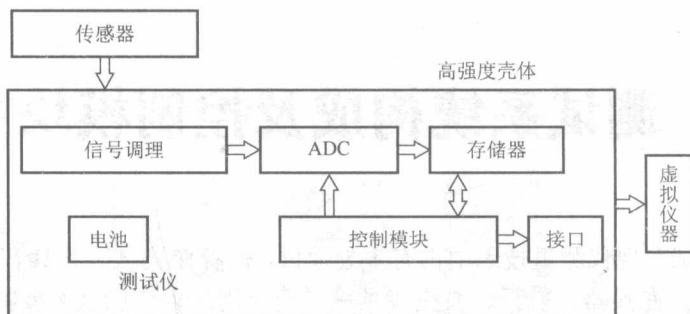


图 2.2 测试系统结构框图

2.2 控制模块的实现形式

控制模块是测试系统的关键部件，测试仪的工作模式等都由控制模块控制实现。随着系统智能性的提高，其控制模块日趋复杂，所需器件数量和类型也随之增加，但是，根据存储测试置入式的要求，控制模块的体积还要达到微型化、可放入的标准。因此，此模块一般采取高度集成的方式实现，兼顾复杂性和微型化。选用高集成度的芯片完成控制模块的设计是目前普遍采用的方法。其中，可编程逻辑器件和单片机是选用最多的集成芯片之一。

2.2.1 基于可编程逻辑器件的设计与实现

可编程逻辑器件可以将复杂的控制模块分立器件进行集成，在智能性提高的同时可以将体积减小，非常适合微型化的要求。

图 2.3 是利用 FPGA、STM32 等设计的一种双通道同步高速采集系统的采集模块框图，适用于准确计算石油管道内壁腐蚀速度的仪器。这个系统中采用的 FPGA 为 EP4CEI5F17CSN，具有响应速度快、并行处理能力强等的优点。被测参数经信号调理电路后，输入至高速 ADC，再通过 FPGA 编码后由总线输出。这个系统的 FPGA 直接与被测信号连接，实现总线转换的功能，由于 FPGA 处理速度高（Speedster 的 SPD60 速度可达 1.5GHz）所以在总线转换过程中，能够满足实时处理的要求。

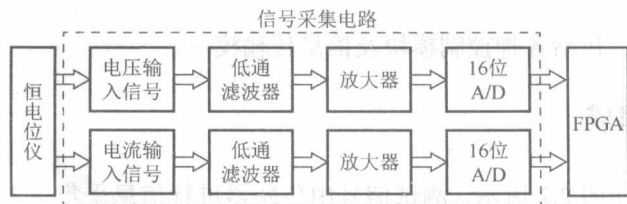


图 2.3 信号处理模块框图

1. FPGA 与 DSP

FPGA 主要实现控制逻辑，当系统需要进行数据处理时，可以与 DSP 同时使用。图 2.4

是以 FPGA 和 DSP 为核心器件设计的实现超声信号的高速数据采集和复杂的信号处理算法的系统。

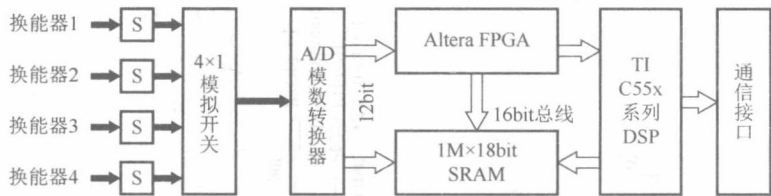


图 2.4 数字采集处理系统框图

FPGA 具有丰富的逻辑和 I/O 资源，编程灵活，非常适合在数字风速仪中作为超声发射的控制、回波信号采集控制以及信号的预处理单元，可以实现高度集成化设计。系统设计的 FPGA 采用 ALTERA M 公司的低功耗、低成本 Cyclone II 系列，图 2.5 和图 2.6 是 FPGA 部分控制信号的仿真波形。

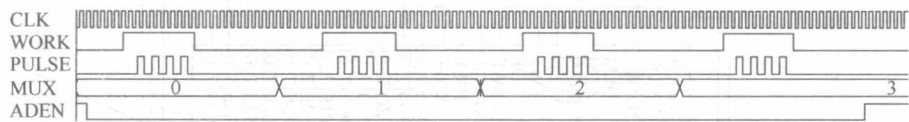


图 2.5 FPGA 发射控制逻辑时序

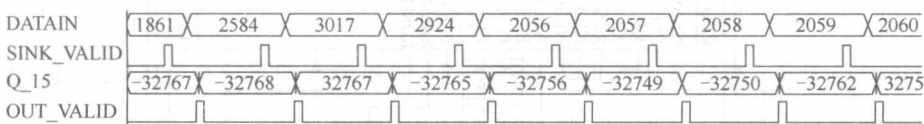


图 2.6 FPGA FIR 滤波处理逻辑时序

DSP 最大特点是内部有专用的硬件乘法器和哈佛总线结构，对大量的数字信号处理速度快，其实时运行速度可达每秒数以千万条复杂指令程序，远远超过通用微处理器。而 FPGA 能完成任何数字器件的功能，上至高性能 CPU，下至简单的 74 电路，都可以用 FPGA 来实现。两者相比，DSP 是通用的信号处理器，用软件实现数据处理；FPGA 用硬件实现数据处理。DSP 成本低，算法灵活，功能性强；而 FPGA 的实时性好，成本较高，FPGA 适合于控制功能算法简单且含有大量重复计算的工程使用，DSP 适合于控制功能复杂且含有大量计算任务的工程应用。

2. SoPC (System-on-a-Programmable-Chip)

图 2.7 是以 FPGA 为整个系统核心设计的 χ - γ 剂量仪。FPGA 主要完成对数据的读取、运算以及输入/输出的控制。FPGA 采用美国 ALTEAR 公司生产的 Cyclone 系列 EP1C6Q240C8N，这款芯片采用 SoPC 技术内嵌多种类型模块。系统基于 FPGA 芯片、内嵌等精度测频模块 (EPM)、MC8051 软核等，实现对剂量数据的读取、运算和显示。

可编程片上系统 SoPC 是一种特殊的嵌入式系统。首先，它是片上系统 SoC，即由单个芯片完成整个系统的主要逻辑功能。其次，它是可编程系统，具有灵活的设计方式，可裁减、可扩充、可升级，并具备软硬件在系统可编程的功能。

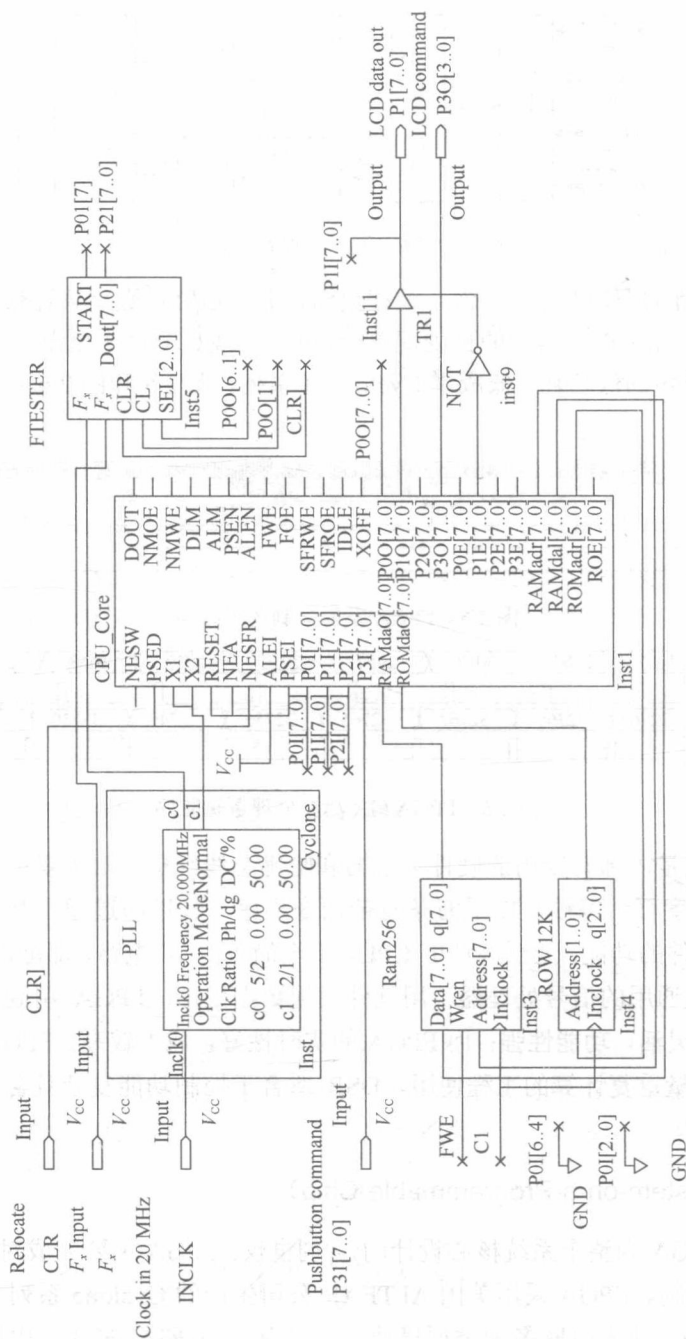


图 2.7 基于 FPGA 的系统结构框图