



国际信息工程先进技术译丛

 Springer

# 低功率、高分辨率的 A-D转换器

Low-Power High-Resolution Analog to Digital  
Converters: Design, Test and Calibration

[荷]

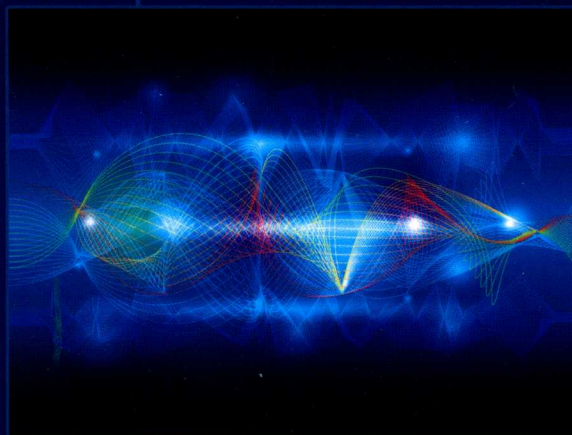
阿米尔·齐亚约 (Amir Zjajo)

著

何塞·皮内达·德杰韦兹 (José Pineda de Gyvez)

宋婷婷 李祎斐 等译

 机械工业出版社  
CHINA MACHINE PRESS



国际信息工程先进技术译丛

# 低功率、高分辨率 的 A - D 转换器

[荷] 阿米尔·齐亚约 (Amir Zjajo) 著  
何塞·皮内达·德杰韦兹 (José Pineda de Gyvez)

宋婷婷 李祎斐 等译



机械工业出版社

Translation from English language edition;  
Low - Power High - Resolution Analog to Digital Converters; Design, Test  
and Calibration

by Amir Zjajo and José Pineda de Gyvez

Copyright©2011 Springer Netherlands

Springer Netherlands is a part of Springer Science + Business Media

All Rights Reserved

This title is published in China by China Machine Press with license from Springer. This edition is authorized for sale in China only, excluding Hong Kong SAR, Macao SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书由 Springer 出版社授权机械工业出版社在中华人民共和国境内地区（不包括香港、澳门特别行政区及台湾地区）出版与发行。未经许可之出口，视为违反著作权法，将受法律之制裁。

北京市版权局著作权合同登记 图字：01 - 2012 - 3117 号。

## 图书在版编目（CIP）数据

低功率、高分辨率的 A - D 转换器 / （荷）阿米尔·齐亚约，（荷）何塞·皮内达·德杰韦兹著；宋婷婷等译。—北京：机械工业出版社，2018.1  
（国际信息工程先进技术译丛）

书名原文：Low - Power High - Resolution Analog to Digital Converters; Design, Test and Calibration

ISBN 978-7-111-58903-7

I. ①低… II. ①阿…②何…③宋… III. ①模 - 数转换器 IV. ①TP335

中国版本图书馆 CIP 数据核字（2018）第 003269 号

机械工业出版社（北京市百万庄大街 22 号 邮政编码 100037）

策划编辑：顾 谦 责任编辑：顾 谦

责任校对：樊钟英 封面设计：马精明

责任印制：孙 炜

保定市 中画美凯印刷有限公司印刷

2018 年 2 月第 1 版第 1 次印刷

169mm × 239mm · 15.5 印张 · 302 千字

0 001—2 800 册

标准书号：ISBN 978-7-111-58903-7

定价：79.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

网络服务

服务咨询热线：010 - 88361066

机工官网：www.cmpbook.com

读者购书热线：010 - 68326294

机工官博：weibo.com/cmp1952

010 - 88379203

金书网：www.golden-book.com

封面无防伪标均为盗版

教育服务网：www.cmpedu.com

在本书中，作者概述了这些创新的有价值的例子，并给人们机会看到它们在应用于高分辨率模-数（A-D）转换器（ADC）开发时的优势。更具体地，读者可以发现本书的主要贡献在于：使用时间交织的信号处理和校准的多步 A-D 转换器的设计、用于这些转换器的完全可观测性和可控性的 DfT（可测性设计）技术的提出和实现、可以识别过程参数变化的传感器网络的方法与设计、使用小型样本来估计过程变化的算法的建议以及用于晶片级测试的测试模式生成器的开发。

本书适合高等院校电子、硬件电路设计及自动化技术相关专业师生以及相关技术的设计和研发人员参考阅读。

## 译者序

A-D转换器是硬件电路设计常用的器件，了解和正确使用A-D转换器对科研技术人员非常重要。本书介绍了低功率、高分辨率的A-D转换器的系统结构，多步A-D转换器的设计、测试和调试。对设计和应用A-D转换芯片提供了理论和方法。

本书主要包括如下内容：A-D转换系统的介绍、多步A-D转换器的设计、多步A-D转换器测试、多步A-D转换器的调试。同时，作者还给出了非常重要的未来研究方向和应用前景，附录部分给出了本书中涉及的重要概念和公式，供读者更好地理解书中内容。

全书主要由宋婷婷和李祎斐翻译，马辰智、张俊红、边晓婕、陈道雨、张茹敏、韩凝、张瑀彤、喻一伟、何淇彰、曹可凡、张通、张鑫以及吕晓薇参与了本书部分内容的翻译。

由于译者的水平有限，书中不当或错误之处恳请各位业内专家学者和广大读者不吝赐教。

译者

## 原 书 序

在深亚微米 CMOS（互补金属氧化物半导体）技术中探索低电源电压下的功率效率是混合信号 IC（集成电路）研究人员面临的主要挑战。乍一看低电压和参数变异似乎与高性能和鲁棒的模拟组件相矛盾。此外，由于工艺参量更难控制并且故障机制变得更加复杂，因此测试和调试问题变得困难。幸运的是，已经有了创新措施可以应对这些挑战，并且提供了低功率电路和校准技术、新的混合信号测试范例、错误检测以及隔离过程和工具。

在本书中，作者概述了这些创新的有价值的例子，并给人们机会看到它们在应用于高分辨率模 - 数（A - D）转换器（ADC）开发时的优势。更具体地，读者可以发现本书的主要贡献在于：使用时间交织的信号处理和校准的多步 A - D 转换器的设计、用于这些转换器的完全可观测性和可控性的 DfT（可测性设计）技术的提出和实现、可以识别过程参数变化的传感器网络的方法与设计、使用小型样本来估计过程变化的算法的建议以及用于晶片级测试的测试模式生成器的开发。

在本书的价值的背后是作者们的工业专业知识和学术知识。他们都是就职于飞利浦研究实验室以及恩智浦半导体公司研究所或大学机构的在低功耗设计和测试领域的知名研究人员。他们的书和期刊出版物目前是深亚微米技术领域理解、设计、测试和调试不可或缺的参考。我希望读者会像我一样喜欢本书。

**Adoración Rueda**

塞维利亚大学教授和 IMSE - CNM 研究员

## 缩略语表

A - D	Analog to Digital	模 - 数
ADC	Analog to Digital Converter	模 - 数转换器
ADSL	Asynchronous DSL	非对称 DSL
ATE	Automatic Test Equipment	自动测试设备
ATPG	Automatic Test Pattern Generator	自动测试矢量生成
BIST	Built - In Self - Test	内建自测
CAD	Computer Aided Design	计算机辅助设计
CDMA	Code Division Multiple Access	码分多址
CMFB	Common - Mode Feedback	共模反馈
CMOS	Complementary MOS	互补 MOS
CMRR	Common - Mode Rejection Ratio	共模抑制比
CPU	Central Processing Unit	中央处理单元
D - A	Digital to Analog	数 - 模转换
DAC	Digital to Analog Converter	数 - 模转换器
DAE	Differential Algebraic Equations	微分代数方程
DEM	Dynamic Element Matching	动态元件匹配
DFT	Discrete Fourier Transform	离散傅里叶变换
DfT	Design for Testability	可测性设计
DIBL	Drain - Induced Barrier Lowering	漏致势垒降低
DLPM	Die - Level Process Monitor	晶片级过程监控
DMT	Discrete Multi Tone	离散多音 (调制)
DNL	Differential Non - Linearity	差分非线性
DR	Dynamic Range	动态范围
DSL	Digital Subscriber Line	数字用户线
DSP	Digital Signal Processor	数字信号处理器
DTFT	Discrete Time Fourier Transform	离散时间傅里叶变换
DUT	Device Under Test	被测设备
EM	Expectation - Maximization	期望 - 最大化
ENOB	Effective Number of Bits	有效位数
ERBW	Effective Resolution Bandwidth	有效输入带宽

ESSCIRC	European Solid - State Circuit Conference	欧洲固态电路会议
FFT	Fast Fourier Transform	快速傅里叶变换
FoM	Figure of Merit	品质因数
FPGA	Field Programmable Gate Array	现场可编程门阵列
GBW	Gain - Bandwidth Product	增益带宽
GSM	Global System for Mobile Communication	全球移动通信系统
IC	Integrated Circuit	集成电路
IF	Intermediate Frequency	中频
INL	Integral Non - Linearity	积分非线性
IP	Intellectual Property	知识产权
ISDN	Integrated Services Digital Network	综合业务数字网
ISSCC	International Solid - State Circuit Conference	国际固态电路会议
ITDFT	Inverse Time Discrete Fourier Transform	反时离散傅里叶变换
KCL	Kirchhoff' Current Law	基尔霍夫电流定律
LMS	Least Mean Square	最小均方
LSB	Least Significant Bit	最低有效位
ML	Maximum Likelihood	最大似然
MNA	Modified Nodal Analysis	改进的节点分析
MOS	Metal Oxide Semiconductor	金属氧化物半导体
MOSFET	Metal Oxide Semiconductor Field Emitter Transistor	金属氧化物半导体场发射极晶体管
MSE	Mean Square Error	均方误差
MSB	Most Significant Bit	最高有效位
NMOS	Negative doped MOS	负掺杂 MOS
OFDM	Orthogonal Frequency Division Multiplex	正交频分复用
OTA	Operational Transconductance Amplifier	运算跨导放大器
PCB	Printed Circuit Board	印制电路板
PCM	Process Control Monitoring	过程控制监视



PDF	Probability Density Function	概率密度函数
PGA	Programmable Gain Amplifier	可编程增益放大器
PLL	Phase Locked Loop	锁相环
PMOS	Positive Doped MOS	正掺杂 MOS
PSK	Phase Shift Keying	相移键控
PSRR	Power Supply Rejection Ration	电源抑制比
PTAT	Proportional to Absolute Temperature	与绝对温度成正比
RF	Radio Frequency	射频
RSD	Redundant Sign Digit	数字冗余符号
S/H	Sample and Hold	采样和保持
SDM	Steepest Descent Method	最速下降法
SC	Switched Capacitor	开关电容器
SEIR	Stimulus Error Identification and Removal	信号源误差识别和减小
SFDR	Spurious Free Dynamic Range	无杂散动态范围
SINAD	Signal to Noise and Distortion	信纳比
SNR	Signal to Noise Ratio	信噪比
SNDR	Signal to Noise plus Distortion Ratio	信号噪声加失真比
SoC	System on Chip	片上系统
SR	Slew Rate	压摆率
SVM	Support Vector Machine	支持向量机
THD	Total Harmonic Distortion	总谐波失真
UMTS	Universal Mobile Telecommunication System	通用移动通信系统
VGA	Variable Gain Amplifier	可变增益放大器
VLSI	Very Large - Scale Integrated Circuit	超大规模集成电路
WCDMA	Wideband Code Division Multiple Access	宽带码分多址
WLAN	Wireless Local Area Network	无线局域网
xDSL	HDSL、ADSL、VDSL、……	

## 物理量符号

$a$	关联矩阵 $A$ 的元素
$A$	振幅、面积、放大器电压增益、关联矩阵
$A_f$	反馈放大器的电压增益
$A_0$	开环直流增益
$b$	电路分支数
$B_i$	输出代码数
$B$	有效阶段分辨率
$B_n$	噪声带宽
$c_i$	从输入矢量属于数据 $x_i$ 的类
$c_{xy}$	过程校正因数取决于过程成熟度
$c_{h(i)}$	实现最高标准化故障覆盖率
$C^*$	Neyman - Pearson 关键区
$C$	电容, 协方差矩阵
$C_C$	补偿电容, 累积覆盖
$C_{\text{eff}}$	有效电容
$C_F$	反馈电容
$C_G$	栅极电容, 运算放大器的输入电容
$C_{GS}$	栅极 - 源极电容
$C_H$	保持电容
$C_{\text{in}}$	输入电容
$C_L$	负载电容
$C_{\text{out}}$	寄生输出电容
$C_{\text{ox}}$	栅极氧化物电容
$C_{\text{par}}$	寄生电容
$C_{\text{tot}}$	总负载电容
$C_Q$	确定性初始解的函数
$C_{\Xi\Xi}$	自相关矩阵
$C$	对称协方差矩阵
$\text{CH}[\ ]$	累积直方图
$d_i$	晶体管 $i$ 在裸片上相对于原点的位置

$D_i$	参考电压的倍数
$D_{\text{out}}$	数字输出
$D_T$	设备总数
$e$	晶体管电流的噪声、误差、缩放参数
$e_q$	量化误差
$e^2$	噪声功率
$E_{\text{conv}}$	每个转换步骤的能量
$f_{\text{clk}}$	时钟频率
$f_{\text{in}}$	输入频率
$f_{p,n}(d_i)$	协方差矩阵的本征函数
$f_s$	采样频率
$f_{\text{sig}}$	信号频率
$f_{\text{spur}}$	杂散频率
$f_T$	特征频率
$F_F$	折叠因数
$F_Q$	确定性初始解的函数
$g$	电导
$G_i$	级间增益
$G_k$	增益失配傅里叶级数系数
$g_m$	跨导
$i$	指数、电路节点、在裸片上的晶体管
$I$	电流
$I_{\text{amp}}$	总放大器电流消耗
$I_D$	漏极电流
$I_{DD}$	电源电流
$I_{\text{ref}}$	参考电流
$j$	指数, 电流分支
$J_0$	在 $p_i$ 处估计的初始数据 $z_0$ 的雅可比矩阵
$k$	波兹曼系数、误差校正系数、指数
$K$	放大器电流增益、增益误差校正系数
$l()$	似然函数
$L$	通道长度
$L_R$	测量记录的长度
$L(\theta   T_x)$	参数 $\theta$ 相对于输入集合 $T_x$ 的对数似然
$m$	不同级分辨率的数目、指数

$M$	项数
$n$	指数、电路节点数、列表中的故障数
$N$	位数、并行通道数、噪声功率
$N_{\text{aperture}}$	孔径抖动限制分辨率
$P$	功率
$p$	过程参数
$p(d_i, \theta)$	对应于过程参数 $p$ 的随机过程
$p_{x/\theta}(x/\theta)$	高斯混合模型
$p^*$	过程参数偏离其相应的标称值
$p_1$	放大器的主极点
$p_2$	放大器的非主极点
$q$	通道电荷、电路节点、指数
$Q$	品质因数
$Q_i$	量化步长数、累积概率
$Q(x)$	正态累积概率函数
$Q(\theta   \theta_{(i)})$	EM 算法中的辅助函数
$r$	分辨率、电阻、电路节点
$R$	电阻
$r_{\text{ds}}$	晶体管的输出电阻
$R_{\text{eff}}$	有效热阻
$R_{\text{on}}$	开关导通电阻
$R_{\text{out}}$	放大器输出电阻
$R_{\text{ref}}$	参考值 (电流或电压)
$s$	晶体管尺寸的参数, 观察到的转换器级
$t$	时间
$T$	绝对温度、采样周期、转置、测试、测试刺激
$t_{\text{ox}}$	氧化物厚度
$t_s$	采样时间
$v_f$	模拟输入信号的小数部分
$UB_i$	第 $i$ 级的上限
$V$	电压
$V_{\text{DD}}$	正电源电压
$V_{\text{DS}}$	漏极 - 源极电压
$V_{\text{DS,SAT}}$	漏极 - 源极饱和电压
$V_{\text{FS}}$	满量程电压

$V_{GS}$	栅极 - 源极电压
$V_{be}$	基极 - 发射极电压
$V_{in}$	输入电压
$V_{[k]}$	偏移失配的傅里叶级数系数
$V_{LSB}$	对应于最低有效位的电压
$V_{margin}$	漏极 - 源极饱和电压的安全裕度
$V_{off}$	失调电压
$V_{ped}$	基座电压
$V_{res}$	残余电压
$V_T$	阈值电压
$w$	垂直于超平面的法向矢量、权重
$w_i$	应用测试刺激数字 $i$ 进行测试的成本
$W$	通道宽度、参数矢量、损耗函数
$W^*, L^*$	由于制造变化引起的几何变形
$x_i$	观察的矢量
$x(t)$	模拟输入信号
$X$	输入
$y_0$	电路的任意初始状态
$y[k]$	输出数字信号
$Y$	输出, 产量
$z_0$	额定电压和电流
$z_{(1-\alpha)}$	标准正态分布 $Z$ 的 $(1 - \alpha)$ 分位数
$z[k]$	重构输出信号
$\alpha$	Neyman - Pearson 显著性水平、训练集的权重矢量
$\beta$	反馈系数、晶体管电流增益
$\gamma$	噪声过量因数、测量校正因数、参考误差
$\delta$	相对不匹配
$\delta_{ramp}$	给定满量程范围 $V_{FS}$ 的斜坡信号的斜坡
$\varepsilon$	误差
$\zeta$	每个代码的样本、遗忘因子
$\eta$	基于距离的权重项、级增益误差
$\theta$	裸片、未知参数矢量
$p, n$	协方差矩阵的特征值
$\kappa$	转换器转换代码
$\lambda$	显著性水平 $\alpha$ 的阈值、决策阶段偏移误差

$\lambda_{\kappa}$	过渡带的中心值
$\mu$	载流子迁移率、均值、迭代步长
$\nu$	从所提取的数据估计的拟合参数
$\xi_i$	测量数据 $x_i$ 的错误分类的程度
$\xi_n(\theta)$	零均值不相关高斯随机变量矢量
$\rho$	反映聚类空间规模的相关参数
$p$	考虑设备容差的随机矢量
$\sigma$	标准偏差
$\sigma_a$	增益不匹配标准偏差
$\sigma_b$	带宽失配标准偏差
$\sigma_d$	偏移不匹配标准偏差
$\sigma_r$	时间不匹配标准偏差
$\tau$	时间常数
$\Phi$	存储在电感器中的磁通
$\phi$	时钟相位
$\chi$	电路相关比例因数
$\omega_s$	主导极频率、角采样频率
$\omega_{CBW}$	角增益带宽频率
$r_f[\cdot]$	概率函数
$\Delta$	相对偏差
$\Delta_{bi}$	第 $i$ 个信道中的带宽误差参数
$\Delta_{gi}$	第 $i$ 个通道中的增益误差参数
$\Delta_{oi}$	第 $i$ 个通道中的偏移误差参数
$\Delta_{ti}$	第 $i$ 个通道中的时间误差参数
$\Lambda$	斜坡的线性度
$\Xi$	准静态故障模型
$\Xi_r$	准静态节点电压的边界
$\Omega$	测试统计信息的样本空间

# 目 录

译者序	电路	39
原书序	3.3.1 时间交错架构	40
缩略语表	3.3.2 S/H单元的匹配	44
物理量符号	3.3.3 电路设计	49
<b>第1章 绪论</b>	<b>3.4 多步 A-D 转换器级设计</b>	<b>53</b>
1.1 A-D 转换系统	3.4.1 粗略量化	53
1.2 浅谈当前的设计与调试实践分析	3.4.2 精细量化	58
1.3 动机	<b>3.5 中间级设计和校准</b>	<b>67</b>
1.4 本书内容组成	3.5.1 子 D-A 转换器设计	67
<b>第2章 A-D 转换</b>	3.5.2 残差放大器	69
2.1 高速、高分辨率 A-D 转换器架构选择	<b>3.6 实验结果</b>	<b>76</b>
2.1.1 多步 A-D 转换器	3.7 小结	80
2.1.2 管线 A-D 转换器	<b>第4章 多步 A-D 转换器的测试</b>	<b>82</b>
2.1.3 并行管线 A-D 转换器	4.1 准静态结构试验的模拟 ATPG	82
2.1.4 A-D 转换器实现比较	4.1.1 测试策略定义	83
2.2 低压 A-D 转换器设计注释	4.1.2 基于准静态节点电压法的线性故障模型	84
2.3 A-D 转换器模块	4.1.3 决策标准和测试刺激优化	92
2.3.1 S/H	<b>4.2 可测性概念的设计</b>	<b>98</b>
2.3.2 运算放大器	4.2.1 功率扫描链 DFT	100
2.3.3 锁存比较器	4.2.2 应用实例	105
2.4 A-D 转换器: 总结	<b>4.3 用于 BIST 的片上激励的产生</b>	<b>113</b>
<b>第3章 多步 A-D 转换器的设计</b>	4.3.1 连续和离散时间电路拓扑	114
3.1 多步 A-D 转换器架构	4.3.2 连续和离散时间波形发生器	
3.2 非理想多步 A-D 转换器的设计注意事项		
3.3 时间交错的前端 S/H		

的设计 .....	123	5.4.1 测试控制块 .....	177
4.4 内置自测概念的注释 .....	131	5.4.2 模拟测试控制块 .....	178
4.5 深亚微米 CMOS 工艺的随		5.5 时间交织系统的调试 .....	180
机分析可靠电路设计 .....	136	5.6 前景校准 .....	184
4.5.1 用于过程变异性分析的随机		5.7 实验结果 .....	187
MNA .....	136	5.7.1 A-D 测试窗口生成/更新的	
4.5.2 噪声分析的随机 MNA .....	138	结果应用 .....	191
4.5.3 应用示例 .....	140	5.7.2 A-D 转换器调试和校准的	
4.6 小结 .....	144	结果应用 .....	195
<b>第 5 章 多步 A-D 转换器</b>		5.8 小结 .....	202
<b>的调试</b> .....	146	<b>第 6 章 结论和建议</b> .....	203
5.1 传感器网络概念 .....	146	6.1 结果概述 .....	203
5.1.1 观察策略 .....	147	6.2 推荐和未来研究 .....	204
5.1.2 集成传感器 .....	149	<b>附录</b> .....	205
5.1.3 决策窗口和应用限制 .....	152	附录 A .....	205
5.1.4 DLPM 电路设计 .....	155	A.1 时间不匹配 .....	205
5.1.5 温度传感器 .....	160	A.2 偏移不匹配 .....	206
5.2 模板级过程变化的估计 .....	163	A.3 增益不匹配 .....	207
5.2.1 预期最大化算法 .....	163	A.4 带宽不匹配 .....	207
5.2.2 向量机限制估计器 .....	166	A.5 一般表达式 .....	208
5.3 多步 A-D 转换器级的		附录 B .....	208
调试 .....	168	B.1 使用正弦波的 A-D 转换器非	
5.3.1 质量标准 .....	168	线性的直方图测量 .....	208
5.3.2 估算方法 .....	169	B.2 均方误差 .....	210
5.4 DfT 用于多步转换器的完		B.3 测量不确定性 .....	211
全可访问性 .....	173	<b>参考文献</b> .....	213



# 第 1 章 绪 论

## 1.1 A - D 转换系统

模 - 数 (A - D) 转换与数 - 模 (D - A) 转换是大多数现代信号处理系统的关键部分, 其中数字电路承担了大量复杂的信号处理工作。随着数字信号处理 (DSP) 集成电路越来越精密、处理速度越来越快, 更多的处理功能在数字领域得以实现。在 DSP 电路能力强化的推动下, 模 - 数转换器 (ADC) 必须以前所未有的频率工作, 而且还要维持以前只在中等速度下达到的准确率。这一趋势有着若干动因, 并对模拟电路设计产生了重要影响。以数字方式来处理大多数信号的动因是多方面的: 数字电路在设计、测试和制造方面要比模拟电路便宜得多; 以数字方式执行很多信号处理操作更简便; 通过编程使得数字实现更灵活; 而且数字电路的动态范围出众, 从而具有更好的信号保真度。鉴于 DSP 的上述优点, 采用模拟解决方案的操作越来越少。由于与 D - A 转换相比, A - D 转换通常需要更大功率和更高电路复杂度来达到给定的速度和分辨率, 所以 A - D 转换往往是信号处理系统中的性能瓶颈。这一事实强调了在模拟电路设计中增强数字信号处理性能的第二个重要性。也就是说, 由于 A - D 转换限制了整个系统的性能, 所以在可预见的未来, 改进的 A - D 转换算法和电路将会代表一个极其重要的研究领域。

因为推动了有巨大风险和获得了前所未有的成功的数字技术, 过去几十年中 CMOS (互补金属氧化物半导体) 技术已经出现并主导了主流硅 IC (集成电路) 产业。随着光刻技术的改进, MOS 组件在过去 40 年中已经降低了其最小特征尺寸, 并且极大地影响了数字集成电路的性能。在追求更高水平的系统集成性和更低成本的过程中, 经济因素已经推动技术寻求在单个裸片上使用相同或兼容的制造工艺集成模拟和数字功能的解决方案。随着 MOS 晶体管必然的缩放和时间的推移, 通过特征频率  $f_T$  指数的增加测量出来的原始器件的速度实现了巨大的跨越, 这个频率是晶体管仍然会产生的统一的电流增益的频率。技术的进步最终导致了 CMOS 模拟电路性能的明显改进, 开辟了使用纯 CMOS 技术实现系统集成的途径。性能的增强, 例如三阱的选择, 甚至有助于减少噪声串扰问题: 与嘈杂的数字逻辑门共享精密模拟电路的基板的主要实际限制之一。随着 CMOS 集成电路正在进入前所未有的工作频率和到达从未接触过的集成水平 (见图 1.1); 随着技术进入深亚微米范围, 与器件缩放相关的潜在问题——短沟道效应也越来越大。此外, 添加复杂