

162

TP364.7
254

奔騰系列微型计算机原理 及接口技术

谢瑞和 编著



A1004304

清华大学出版社

(京)新登字 158 号

内 容 提 要

本书系统描述了奔腾至奔腾 4 微处理器的结构特点及奔腾系列 PC 的组成原理,包括奔腾系列微处理器的结构原理、超标量流水线与动态执行技术、Cache 的内部结构与 MESI 协议、主存储器结构、中断与异常处理、保护模式与实模式及虚拟 8086 模式、段页式管理功能、系统管理模式与节能特性、外部总线结构及访问周期、CPU 自动识别、芯片 BIOS 更新、指令增强、MMX 指令集与 SSE 技术、芯片组与主板结构及新技术、PCI 扩展总线协议及接口技术、奔腾系列各类 CPU 的特点与增强点等,反映了微型计算机技术发展的最新技术与水平,其中有很多内容在中文书刊中都是首次与读者见面。

本书可作为计算机和电子信息类学科高年级本科生或研究生的教材与自学用书,对相关领域中的科技人员以及对计算机技术感兴趣的广大读者来说,也是一本盼望已久的关于计算机硬件技术的必备参考书。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

奔腾系列微型计算机原理及接口技术/谢瑞和 编著.北京:清华大学出版社,2002

ISBN 7-302-05689-7

I.奔... II.谢... III.①个人计算机-原理-高等学校-教材 ②个人计算机-接口设备-高等学校-教材 IV.TP368.3

中国版本图书馆 CIP 数据核字(2002)第 050075 号

书 名:奔腾系列微型计算机原理及接口技术

作 者:谢瑞和 编著

出 版 者:清华大学出版社(北京清华大学学研大厦,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

责任编辑:陈仕云

印 刷 者:北京市清华园胶印厂

发 行 者:新华书店总店北京发行所

开 本:787×1092 1/16 印张:15.75 字数:355 千字

版 次:2002 年 7 月第 1 版 2002 年 7 月第 1 次印刷

书 号:ISBN 7-302-05689-7/TP·3351

印 数:0001~5000

定 价:24.00 元

前 言

众所周知, Intel 80X86 系列计算机已经淘汰了多年, 奔腾系列早就成为全球 PC 的主流机, 但国内各高等院校的计算机原理课程却仍停留在 8086/8088 上。另外一个反差现象是, 目前书店里的计算机图书可谓铺天盖地, 然而在如此庞大的书市上却几乎找不到一本真正全面介绍奔腾系列原理的图书, 有的图书书名虽挂上了“奔腾”, 但实际上仍然是写 80X86 系列, 只是涉及了一点奔腾的基本知识而已。

出现这些反差现象的主要原因是, 有关奔腾系列原理的技术资料实在太少, 在人们所获取的有关计算机的新知识中, 其中大量仅来自于广告渠道的表层信息。况且近几年又出现了一种重软件轻硬件的倾向, 使得不少人忽视了对微型计算机基础技术知识的投入与钻研。

作者从 20 世纪 70 年代末开始从事微型计算机技术的教学与科研, 积累了 20 多年的 PC 知识, 1994 年开始接触奔腾, 从 1997 年开始为研究生开设了奔腾系列计算机原理的课程, 几年来精心收集与消化了国内外有关奔腾系列的技术资料, 逐年充实了讲授的内容, 并于 1999 年 1 月出版了全面介绍奔腾 PC 的普及版图书“奔腾多媒体电脑有问必答”。所有这些前期工作都为本书的写作与出版打下了良好的基础。

本书力求系统地描述奔腾系列微处理器的结构原理、超标量流水线、动态执行技术及分支预测、Cache 的内部结构与 MESI 协议及读/写策略、主存储器结构、中断与异常处理、保护模式与实模式及虚拟 8086 模式、段页式管理功能、系统管理模式与节能特性、外部总线结构及访问周期、I/O 空间的保护、CPU 故障测试与硬件调试、CPU 自动识别、芯片 BIOS 更新、指令增强、单指令多数据处理 MMX 指令集与 SSE 技术、芯片组与主板结构及新技术、PCI 扩展总线协议及信号定义、PCI 总线配置空间与接口芯片以及奔腾系列 CPU 的特点与增强点等。

考虑到国内各高等院校有关计算机课程的设置与教学现状, 相关专业的学生都学习了 8086/8088 微型计算机的课程, 他们急需的是对当代计算机知识的增强与扩展, 所以本书没有重复介绍微型计算机中所涉及的许多基础知识。

本书可作为计算机和电子信息类学科高年级本科生或研究生的教材与自学用书, 对相关领域中的科技人员以及对计算机感兴趣的广大读者来说, 相信也是一本颇有价值的计算机硬件技术参考书。

由于可供参考的技术资料十分有限, 以及本人的水平所限, 书中可能会有不少错误或不妥之处, 此外还有不少专业术语更待商榷, 诚心地期待读者批评赐教, 以便再版时修改。

本书的出版得到了清华大学出版社编辑与领导的全力支持, 华中科技大学研究生院对本书的写作给予了宝贵的帮助, 杨明同志认真仔细地通读了全部书稿, 提出了许多宝贵的意见, 魏久明同志绘制了部分插图, 美国 Texas A&M University 电子工程系谢勇哲博士、Knowledge Based System, Inc. 强蓝工程师提供了宝贵的资料, 在此一并表示衷心的感谢。

作 者

2002 年 1 月

目 录

第 1 章 奔腾结构概述	1
1.1 初识奔腾.....	1
1.2 奔腾内部结构概述.....	4
1.3 奔腾的寄存器.....	5
1.3.1 通用寄存器.....	7
1.3.2 段寄存器.....	9
1.3.3 标志寄存器.....	10
1.3.4 控制寄存器.....	11
1.3.5 其他寄存器.....	12
思考与习题.....	14
第 2 章 超标量流水线	15
2.1 整型流水线.....	15
2.1.1 奔腾的流水线.....	15
2.1.2 指令配对.....	17
2.2 浮点流水线.....	20
2.3 动态执行技术.....	22
2.3.1 奔腾 2 的流水线结构.....	22
2.3.2 动态执行过程.....	22
2.4 分支预测.....	25
思考与习题.....	26
第 3 章 高速缓冲存储器	27
3.1 Cache 的作用.....	27
3.2 Cache 的读/写策略.....	28
3.2.1 读策略.....	28
3.2.2 替换策略.....	29
3.2.3 写策略.....	29
3.3 Cache 的实施方案.....	31
3.3.1 直接映像.....	31
3.3.2 全相联.....	33
3.3.3 组相联.....	33

3.3.4 扇区映像	35
3.4 Cache 的 MESI 协议	35
3.5 奔腾的片内 Cache 结构	38
3.6 高能奔腾以后的 Cache 结构	39
3.6.1 高能奔腾的 Cache 结构	40
3.6.2 奔腾 2/奔腾 3 的 Cache 结构	42
3.7 主存储器	43
3.7.1 SIMM 内存与 DIMM 内存	43
3.7.2 DDR SDRAM 内存	44
3.7.3 RAMBUS DRAM 内存	45
3.8 数据存放方式	46
思考与习题	47
第 4 章 操作模式	48
4.1 奔腾系列的实模式	48
4.2 中断与异常	49
4.2.1 硬件中断	49
4.2.2 异常中断	52
4.2.3 软件中断	55
4.2.4 中断向量	56
4.3 奔腾系列的保护模式	57
4.3.1 虚拟存储器	57
4.3.2 描述表寄存器与描述表	58
4.3.3 段选择器、段描述符和特权级	59
4.3.4 全局与局部描述表	62
4.3.5 段描述符 Cache 寄存器	64
4.3.6 切换到保护模式	65
4.3.7 保护模式下的存储器寻址	65
4.3.8 段和访问的类型	66
4.3.9 控制转移与调用门	69
4.3.10 中断描述表	71
4.4 多任务系统	72
4.4.1 任务状态段及任务门	73
4.4.2 任务切换	75
4.5 I/O 地址空间的保护	76
4.5.1 I/O 特权级的保护	76
4.5.2 I/O 许可位图的保护	77
4.6 保护模式异常与保护机制要点	78

4.6.1	保护模式的异常中断	78
4.6.2	保护机制的要点	79
4.7	奔腾系列的虚拟 8086 模式	79
4.7.1	控制与状态标志寄存器	80
4.7.2	兼容 80386/80486 的虚拟 8086 模式	80
	思考与习题	84
第 5 章	分页管理	85
5.1	分页功能	85
5.1.1	为什么要进行分页管理	85
5.1.2	逻辑、线性、物理地址及段页式管理	85
5.1.3	4KB 分页功能	86
5.1.4	线性地址转换全过程	88
5.2	奔腾的页功能	90
5.2.1	4KB 页与 4MB 页	90
5.2.2	控制寄存器的页属性	92
5.3	奔腾后系列的页功能增强	92
5.3.1	页面尺寸扩展特性	93
5.3.2	物理地址扩展特性	94
5.3.3	物理地址扩展与页面尺寸扩展	96
	思考与习题	98
第 6 章	系统管理模式与节能状态	99
6.1	通过中断 SMI 进入 SMM	99
6.2	SMM RAM 的结构	100
6.3	SMM 程序的执行与返回	103
6.4	节能状态	104
6.4.1	概述	105
6.4.2	奔腾系列的 6 种操作状态	105
	思考与习题	108
第 7 章	外部总线及总线周期	109
7.1	存储器与 I/O 子系统概述	109
7.2	CPU 和存储器之间的信号通道	109
7.3	CPU 与存储器之间访问的总线周期	111
7.3.1	单次传送周期	112
7.3.2	等待状态	114
7.3.3	4 字边界	115
7.3.4	突发周期	116

7.4	流水线访问.....	118
7.5	其他周期.....	120
7.6	I/O 空间的访问.....	121
	思考与习题.....	122
第 8 章	奔腾的新特性.....	123
8.1	奔腾的复位、初始化与自检.....	123
8.2	JTAG 边界扫描测试.....	125
8.3	故障测试功能.....	127
8.3.1	内部错误检测.....	128
8.3.2	总线接口故障的检测.....	128
8.3.3	其他检测功能.....	129
8.4	执行跟踪.....	130
8.5	硬件调试支持与探针模式.....	131
8.6	机器检测异常.....	132
8.7	CPU 识别.....	132
8.8	多处理器系统.....	134
	思考与习题.....	135
第 9 章	高能奔腾的增强.....	136
9.1	高能奔腾的特色.....	136
9.2	双重独立总线.....	138
9.3	增强的指令集.....	139
9.3.1	增强的 CPUID 指令.....	139
9.3.2	CPUID 的串行指令特殊功能.....	141
9.3.3	条件传送指令 CMOV/FCMOV.....	142
9.3.4	读性能监视计数器 RDPIC.....	143
9.3.5	读时间标志计数器 RDTSC.....	144
9.3.6	UD2 指令与访问 MSRs.....	144
9.4	BIOS 升级特性.....	145
9.4.1	BIOS 升级映像.....	145
9.4.2	BIOS 升级装载机.....	146
9.4.3	应用.....	147
	思考与习题.....	148
第 10 章	多能奔腾与 MMX.....	149
10.1	多能奔腾特色点.....	149
10.2	MMX 的寄存器.....	150
10.3	单指令多数据处理.....	152

10.4	MMX 指令集.....	155
10.4.1	指令解说.....	155
10.4.2	MMX 指令集表.....	158
	思考与习题.....	161
第 11 章	奔腾 2 的增强.....	162
11.1	奔腾 2 的特色点.....	162
11.2	单边卡盒结构.....	164
11.3	执行 CPUID 指令.....	166
11.4	与高能奔腾之间信号定义的差别.....	167
11.5	电压识别.....	169
11.6	其他信息.....	169
11.6.1	未用引脚的处理.....	170
11.6.2	测试访问端口.....	170
11.6.3	16 位代码的优化.....	170
11.6.4	Slot 2.....	171
	思考与习题.....	171
第 12 章	奔腾 3/奔腾 4 的增强.....	172
12.1	奔腾 3 的增强点.....	172
12.1.1	奔腾 3 的类型.....	172
12.1.2	奔腾 3 的主要特性.....	173
12.1.3	奔腾 3 至强处理器.....	175
12.1.4	赛扬处理器.....	175
12.1.5	便携式处理器.....	176
12.2	SSE 技术简介.....	177
12.3	奔腾 4 的增强点.....	178
12.4	奔腾系列微处理器总览.....	180
	思考与习题.....	182
第 13 章	芯片组与主板.....	183
13.1	北桥南桥芯片组.....	183
13.2	Intel 810 芯片组.....	185
13.3	Intel 815 芯片组.....	186
13.4	Intel 850/845 芯片组.....	187
13.5	主板结构.....	188
13.6	主板新技术.....	191
13.7	系统 BIOS ROM 与 CMOS RAM.....	193

13.7.1	BIOS ROM	193
13.7.2	CMOS RAM	194
	思考与习题	195
第 14 章	PCI 扩展总线	196
14.1	扩展总线	196
14.2	PCI 总线	197
14.2.1	PCI 系统框图	197
14.2.2	PCI 总线信号	197
14.3	PCI 信号的定义	200
14.3.1	系统信号	200
14.3.2	地址和数据信号	201
14.3.3	接口控制信号 $\overline{\text{FRAME}}$	202
14.3.4	其他控制或状态信号	203
14.3.5	64 位扩展信号	204
14.4	PCI 总线协议	204
14.4.1	传输控制	205
14.4.2	地址空间	205
14.4.3	字节对准	206
14.4.4	总线的驱动	207
14.5	数据传输过程	207
14.5.1	读操作	207
14.5.2	写操作	208
14.5.3	总线的仲裁	209
14.6	配置空间	210
14.6.1	配置空间的结构	210
14.6.2	设备的识别寄存器	211
14.6.3	设备的控制寄存器	212
14.6.4	设备的状态寄存器	212
14.6.5	其他寄存器	214
14.7	上电自测试与设备驱动	217
14.8	PCI 总线开发与通用接口芯片	218
14.8.1	PCI 9050-1	218
14.8.2	PCI 9030	220
14.8.3	PCI 9060 系列/PCI 9080	221
14.9	PCI 专用接口芯片	222
	思考与习题	224

第 15 章 奔腾系列指令集	225
15.1 整型基本指令	225
15.2 浮点部件指令	231
15.3 MMX 指令	233
思考与习题	234
参考文献	235

第 1 章 奔腾结构概述

Intel 公司 1993 年推出的 Pentium 处理器主要是针对个人计算机、工作站以及服务器而设计的，它兼容了此前的 80X86 系列微处理器，适用于 DOS、Windows、OS/2 和 UNIX 等操作系统。Intel 公司专为 Pentium 取了个中文名字“奔腾”。与 80486 相比，奔腾具有很多特色与增强点，它的超标量结构使得在每个时钟周期内可以同时执行两条整型数指令，它将芯片内的数据 Cache 与代码 Cache 分开，以及分支预测和流水线浮点单元等的设计都大大提高了系统性能，从而使全球的微处理器技术步入了一个崭新的“奔腾”时代。奔腾还支持双处理器系统，其芯片中具有本地多处理器中断控制器以及电源管理特性等。继奔腾之后推出的高能奔腾/多能奔腾/奔腾 2/奔腾 3/奔腾 4 等，都是以奔腾为基础开发出来的。

1.1 初识奔腾

从外观上看，奔腾是一块封装成约 5cm 宽的正方形扁平集成电路，其背面平坦，便于贴附散热器，散热器上往往还带有一个 12V 直流电压驱动的小风扇。奔腾的正面则是整齐分布的呈网格形状的镀金引脚（PGA 封装），一共有 321 个，如图 1.1 所示。首款奔腾芯片内集成了 310 万只晶体管，其电源电压为 5V，有 60MHz 和 66MHz 两种时钟频率。而真正形成全球奔腾热门的是随后推出的改进型，即 P54C 系列。它采用 BiCMOS 硅片技术，集成了 330 万只晶体管，电源电压下降至 3.3V，功耗也明显降低，在 100MHz 工作频率下的电流消耗大约为 3A。表 1.1 中综合列举了这一代奔腾处理器的各种不同工作频率的芯片产品。

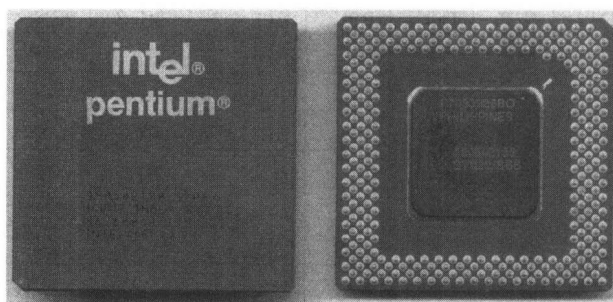


图 1.1 奔腾的背面与正面外形

奔腾各引脚的命名如表 1.2 所示，表中各引脚的位置由字母和数字组成，字母表示该引脚在栅格阵列中的列位置，数字则表示行位置。奔腾有数据线 D63~D0 共 64 根，数据奇

偶校验线 DP7~DP0 共 8 根, 字节使能线 BE7~BE0 共 8 根, 地址线 A31~A3 共 29 根, 此外还有大量的控制线。这些信号在后面的有关章节中将会详细介绍, 在此不再赘述。

表 1.1 奔腾的几种不同工作频率的产品

CPU 型号	内部频率	倍频比	外部频率	CPU 型号	内部频率	倍频比	外部频率
奔腾 75	75MHz	1.5	50MHz	奔腾 133	133MHz	2.0	66MHz
奔腾 90	90MHz	1.5	60MHz	奔腾 150	150MHz	2.5	60MHz
奔腾 100	100MHz	1.5	66MHz	奔腾 166	166MHz	2.5	66MHz
奔腾 120	120MHz	2.0	60MHz	奔腾 200	200MHz	3.0	66MHz

表 1.2 奔腾的地址、数据与控制信号引脚定义

地址引脚		数据引脚				控制及其他引脚					
引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义
无	A0	K18	D0	D10	D32	U4	$\overline{BE0}$	H4	DP0	T8	BT0
无	A1	E3	D1	C17	D33	Q4	$\overline{BE1}$	C5	DP1	W21	BT1
无	A2	E4	D2	C19	D34	U6	$\overline{BE2}$	A9	DP2	T7	BT2
T17	A3	F3	D3	D17	D35	V1	$\overline{BE3}$	D8	DP3	W20	BT3
W19	A4	C4	D4	C18	D36	T6	$\overline{BE4}$	D18	DP4	N18	INTR
U18	A5	G3	D5	D16	D37	S4	$\overline{BE5}$	A19	DP5	N19	NMI
U17	A6	B4	D6	D19	D38	U7	$\overline{BE6}$	E19	DP6	V3	\overline{LOCK}
T16	A7	G4	D7	D15	D39	W1	$\overline{BE7}$	E21	DP7	C2	\overline{IERR}
U16	A8	F4	D8	D14	D40	U5	$\overline{A20M}$	H3	\overline{PCHK}	S20	\overline{IGNNE}
T15	A9	C12	D9	B19	D41	P4	\overline{ADS}	N3	W/R	T20	INIT
U15	A10	C13	D10	D20	D42	L2	AHOLD	A2	M/IO	L18	RESET
T14	A11	E5	D11	A20	D43	P3	AP	J3	\overline{KEN}	A1	INV
U14	A12	C14	D12	D21	D44	W3	\overline{APCHK}	K3	\overline{NA}	J2	IU
T13	A13	D4	D13	A21	D45	K4	\overline{BOFF}	W4	PCD	B1	IV
U13	A14	D13	D14	E18	D46	B2	BP2	M18	\overline{PEN}	D2	PM0/BP0
T12	A15	D5	D15	B20	D47	B3	BP3	U3	PRDY	C3	PM1/BP1
U12	A16	D6	D16	B21	D48	L4	\overline{BRDY}	B18	R/S	S3	PWT
I1	A17	B9	D17	F19	D49	V2	BREQ	B4	SCYC	T4	TCK
U11	A18	C6	D18	C20	D50	T3	\overline{BUSCHK}	P18	\overline{SMI}	T21	TDI
T10	A19	C15	D19	F18	D51	J4	CACHE	T5	\overline{SMIACT}	S21	TDO
U10	A20	D7	D20	C21	D52	K18	CLK	S18	\overline{TRST}	P19	TMS
U21	A21	C16	D21	G18	D53	V4	D/C	N3	WB/WT		GND
U9	A22	C7	D22	E20	D54	M3	\overline{EADS}		VCC		GND
U20	A23	A10	D23	G19	D55	A3	\overline{EWBE}		VCC		GND
U8	A24	B10	D24	H21	D56	H3	\overline{FERR}		VCC		GND
U19	A25	C8	D25	F20	D57	U2	\overline{FLUSH}		VCC		GND
T9	A26	C11	D26	J18	D58	M19	\overline{FRMC}		VCC		GND

续表

地址引脚		数据引脚				控制及其他引脚					
引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义	引脚位置	信号定义
V21	A27	D9	D27	H19	D59	W2	$\overline{\text{HIT}}$		VCC		GND
V6	A28	D11	D28	L19	D60	M4	$\overline{\text{HITM}}$		VCC		GND
V20	A29	C9	D29	K19	D61	T19	IBT		VCC		GND
W5	A30	D12	D30	J19	D62	Q3	HLDA		VCC		GND
V19	A31	C10	D31	H18	D63	V5	HOLD		VCC		GND

细心的读者可能会发现，表 1.2 中无论如何也不到 321 个引脚。其原因是除了数据线、地址线与控制线之外，奔腾还各有约 50 个相同电位的地线引脚 GND 和电源引脚 VCC，它们分布在各个不同的位置，通过这些引脚为芯片内部供电，而且还起到另外一个非常重要的作用——散热作用。因为这类 CPU 芯片的功耗已在 10W 以上，其中绝大部分的能源都转换成热能，芯片每单元面积中所产生的热量已大大高于室内的空调热辐射器。

众所周知，早期的微机主板与 CPU 是配套生产的，例如 PC/XT/AT/80386 的 CPU 大多是直接焊接在主板上，但从 80486 开始一般都是在主板上只焊装 CPU 插座，不再直接安装 CPU，用户可以根据自己的需要选择安装 CPU。由于 CPU 的引脚多达数百个，安装时各引脚与插孔必须一一对应，因此非常费时费力，稍不注意就会折断引脚而损坏芯片。据此，Intel 公司专门开发了一种 ZIF 插座，即零插拔力插座，顾名思义，就是说这种插座毫不费力，轻而易举就能安装上 CPU，如图 1.2 所示。插座的侧面有一个带卡的开启手柄，使用时只要将手柄移至垂直位置即可开启插座，此时数百个插孔张开，只要调整 CPU 的定位方向，注意插座左上角缺一个插孔，而图 1.1 中 CPU 正面右上角也缺一个引脚，使两者的位置完全对应后再轻轻插入 CPU 芯片，然后按下开启手柄并靠里边轻轻用力卡紧即可，这样就关闭了插座上各个张开的插孔而使其紧紧地抱住 CPU 芯片的各个引脚。

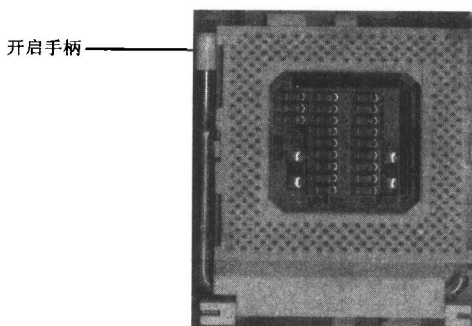


图 1.2 安装在主板上的 7 号 ZIF CPU 插座

为了适应各种不同的 CPU 产品，ZIF 插座也有多种型号，首代原型奔腾使用 273 个引脚的插座，奔腾 P54C 改用 320 个引脚的 5 号插座，P55 系列多能奔腾则使用 321 个引脚的 7 号插座，且兼容了 5 号插座。

1.2 奔腾内部结构概述

图 1.3 描绘了奔腾微处理器的内部结构，图中各个模块的功能与作用将在后续的章节中详细讨论。如同 80386/80486 CPU 一样，奔腾也是 32 位微处理器。但与 80486 相比，奔腾的性能指数提高了两倍以上。其最突出的增强特点是：

- 80486 只有一条流水线，而奔腾具有 U、V 两条流水线，能够同时执行 2 条整型指令，是超标量（Superscalar）为 2 的首款 Intel 微处理器。可以说，这是奔腾处理器新技术的核心。U 与 V 各有 5 级流水岗。指令预取缓冲存储器（Prefetch Buffer）从指令代码 Cache 中预取指令，经译码后按类别输入 U 与 V 两条流水线中。U 流水线可以执行全部指令，V 流水线则只能执行简单指令，同一时刻两者可以并行操作。

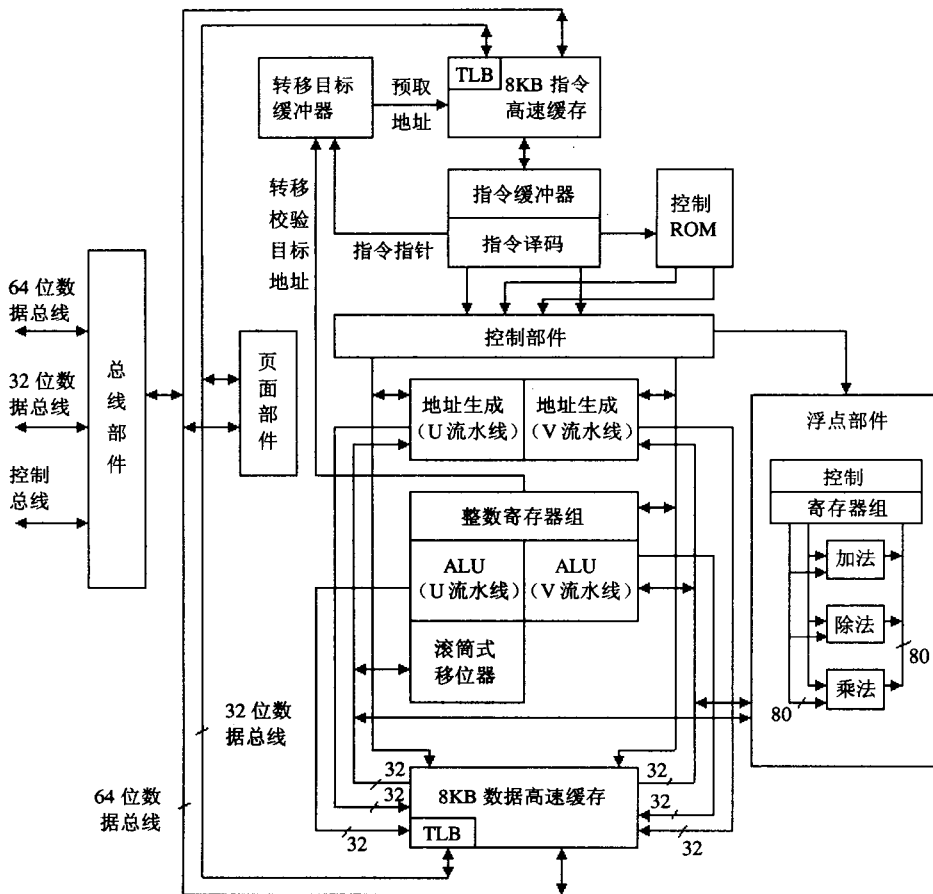


图 1.3 奔腾内部结构框图

- 80486 片内只有 8KB Cache，奔腾则有 16KB，且将指令 Cache 与数据 Cache 完全分开，各为 8KB，这样就完全避免了指令预取与数据操作两者之间的冲突。而且每组 Cache 都有各自的转换旁视缓冲器（Translation Look-Aside Buffers, TLB），因而存储器管理部件（Memory Management Unit, MMU）的分页部件就能够迅速地将代码或数据的线性地址转换成物理地址。
- 浮点部件相对于 80486 有了彻底的改进，它具有 8 级流水岗，前面 5 级与 U 流水线交迭共享，后面 3 级则有自己独立的浮点流水线。每个时钟可执行一条指令，个别浮点指令还可以实现两条指令同时操作。
- 奔腾借助转移目标缓冲器等逻辑部件实现了分支转移的动态预测、分支预测逻辑能够存储转移指令中分支的目标地址与当前分支转移的次数等统计信息，即分支转移是如何执行的或者没有执行转移等。这样，分支预测逻辑就能够较可靠地预测分支走向，指令预取队列就可以预取较多的指令，使得流水线管道不会空闲，从而大大加速了程序的执行。
- 80486 的外部数据总线只有 32 位，奔腾的外部数据总线经总线接口部件扩展到 64 位宽。该接口电路与内部高速缓冲存储器，亦即 Cache 连接，因而外部数据与指令的传输速率很高，能有效地克服外部总线上的瓶颈效应。
- 控制部件是奔腾的指挥中心，主要控制整型运算的 U 与 V 两条流水线和浮点处理流水线。由于奔腾兼容了 80X86 处理器，因而自然支持 80386 与 80387 处理器的全部微代码（Micro Code）指令。可以设想，采用硬件控制单元来实现这些指令是不可取的，尤其是保护模式下的复杂指令与功能、任务切换以及浮点部件的复杂处理等则几乎是不可能实现的。据此，奔腾只能通过微代码来支持这些复杂的功能。另一方面，一些简单的功能，诸如全部的累加器 ALU 功能等，则是根据 RISC 原理由硬件逻辑来实现的。

奔腾的流水线操作自然离不开寄存器，它将频繁地从寄存器中读取数据或写入结果。下面将专门介绍奔腾的各类寄存器。

1.3 奔腾的寄存器

奔腾的寄存器包括整数部件中的通用寄存器、段寄存器、状态寄存器与控制寄存器以及浮点部件的各个寄存器。除了控制寄存器 CR4 与测试寄存器 TR12 之外，其他所有的寄存器在 80386/80486 处理器中就已经有了，但在奔腾寄存器中增加了一些新的功能位。图 1.4 中列举了奔腾整数部件的全部寄存器，注意其中的存储器管理寄存器与控制寄存器 CR0~CR4 仅用于保护模式。

32 位寄存器是在原 16 位寄存器标识符上加前缀 E（Extended）以示“扩展”。奔腾有 EAX~ESP 共 8 个通用寄存器、CS~GS 共 6 个段寄存器、一个指令指针寄存器 EIP 和一个标志寄存器 Eflag。其中，通用寄存器、指令指针寄存器和标志寄存器都是 32 位宽，段寄

寄存器则只有 16 位。32 位即意味着偏移量的大小为 0~4GB。所有的 32 位寄存器都可以用最低的两个字节作为 16 位寄存器独立操作，并仍然用 AX~SP 通用寄存器、IP 指令指针寄存器与 Flag 标志寄存器来标识。而 AX~DX 这 4 个通用寄存器则还可以进一步分解成两个独立的字节寄存器，例如 AX 寄存器可分成 AH 与 AL 两个 8 位寄存器。这样，奔腾就兼容了 80X86 系列的 16 位处理器。



图 1.4 奔腾的整数部件寄存器

指令指针寄存器 EIP 中总是保存着当前代码段中下一条将要执行的指令的偏移量，这个寄存器一般不直接提供给程序员使用，因此不做专题讨论。