



中华人民共和国国家标准

GB/T 16816—1997
eqv ITU-T V.38:1993

点对点数字租用电路使用的 48/56/64 kbit/s 数据 电路终接设备技术要求

A 48/56/64 kbit/s data circuit terminating
equipment standardized for use on
digital point-to-point leased circuits



C9802281

1997-05-28 发布

1998-02-01 实施

国家技术监督局 发布

3

中 华 人 民 共 和 国
国 家 标 准
点对点数字租用电路上使用的
48/56/64 kbit/s 数据
电路终接设备技术要求

GB/T 16816—1997

*

中国标准出版社出版
北京复兴门外三里河北街16号
邮政编码:100045

电 话:68522112

中国标准出版社秦皇岛印刷厂印刷
新华书店北京发行所发行 各地新华书店经售
版权专有 不得翻印

*

开本 380×1230 1/16 印张 1 字数 21 千字
1997年11月第一版 1997年11月第一次印刷
印数 1—600

*

书号: 155066·1-14218 定价 10.00 元

*

标 目 321—61

前 言

本标准根据国内通信行业急需制定。本标准等效采用国际电信联盟电信标准化部门 ITU-T 建议 V.38:1993。ITU-T 建议 V.38 仅规定了点对点国际数字租用电路上使用的数据电路终接设备的技术要求,本标准除遵循该建议外,还对国内点对点数字租用电路上使用的数据电路终接设备的技术要求作了规定。

本标准的附录 A、附录 B 和附录 C 均为提示的附录。

本标准由中华人民共和国邮电部提出。

本标准由邮电部电信科学研究规划院归口。

本标准起草单位:邮电部电信传输研究所。

本标准起草人:吴亨伟、聂秀英。

本标准委托邮电部电信传输研究所负责解释。

ITU-T 前言

ITU 电信标准化部门(ITU-T)是国际电信联盟的一个常设机构。ITU-T 负责研究技术的、操作的和资费的问题,并且为了实现全世界电信标准化,对上述问题发布建议。

每 4 年召开一次的世界电信标准化会议(WTSC)确定 ITU-T 研究组研究的课题,ITU-T 研究组就这些课题提出建议。

ITU-T 建议 V. 38 由 ITU-T 第 VII 研究组提出(1988~1993),并由 WTSC(赫尔辛基,1993 年 3 月 1 日至 12 日)批准。

注

1 作为国际电信联盟(ITU)中改革过程的一项结果,CCITT 自 1993 年 2 月 28 日后不复存在。ITU 电信标准化部门(ITU-T)从 1993 年 3 月 1 日起建立以取代 CCITT。类似地,在这个改革过程中,CCIR 和 IFRB 已由无线通信部门取代。

为了不延迟本建议的出版,在文本中对于包括简称“CCITT、CCIR 或 IFRB”或是它们的相关实体,例如全体大会、秘书处等的引用没有做任何修改。本建议的未来版本将包括与新的 ITU 结构相关的适当术语。

2 在本建议中,“主管部门”一词是指电信主管部门和经认可的运营机构两者的简称。

目 次

前言	Ⅲ
ITU-T 前言	Ⅳ
1 范围	1
2 引用标准	1
3 信号速率	2
4 用户和网络数据信号之间的区分	2
5 接口	3
6 速率适配	5
7 测试设施	5
8 复用	6
附录 A(提示的附录) 功能框图	7
附录 B(提示的附录) 连接示意图	8
附录 C(提示的附录) 数据信号速率低于 48 kbit/s 的速率适配	8

中华人民共和国国家标准

点对点数字租用电路上使用的 48/56/64 kbit/s 数据 电路终接设备技术要求

GB/T 16816—1997
eqv ITU-T V. 38:1993

A 48/56/64 kbit/s data circuit terminating
equipment standardized for use on
digital point-to-point leased circuits

1 范围

本标准规定用于非 ISDN 的 56 kbit/s 和 64 kbit/s 点对点数字租用电路上数据电路终接设备 (DCE) 的技术要求。本标准规定了 DTE 到 DCE 接口以及速率适配、端到端信号、测试和复用设备等的性能。

DCE 的主要特性如下:

- a) 在数字租用电路上进行全双工方式的操作。
- b) 总比特率至少为 56 kbit/s。
- c) 信号速率高达 56/64 kbit/s。
- d) 按照 CCITT V. 110 规定的方案将 48 kbit/s 和 56 kbit/s 速率适配成 64 kbit/s。
- e) 包括两种不同类型的 DTE-DCE 功能接口。
- f) 包括测试实施。
- g) 按选用方式提供区分用户和网络数据的手段。
- h) 按选用方式包括一个复用器。

2 引用标准

下列标准所包含的条文,通过在本标准中的引用而构成为本标准的条文。本标准出版时,所示版本均为有效。所有标准都会被修订,使用本标准的各方应探讨使用下列标准最新版本的可能性。

- CCITT 0.153:1988 比特率低于一次群速率的差错性能测量的基本参数
- CCITT V. 10:1988 在数据通信领域中通常同集成电路设备一起使用的非平衡双流接口电路的电气特性
- CCITT V. 11:1988 在数据通信领域中通常同集成电路设备一起使用的平衡双流接口电路的电气特性
- CCITT V. 13:1988 模拟的载频控制
- CCITT V. 24:1988 数据终端设备 (DTE) 和数据电路终接设备 (DCE) 之间的接口电路定义表
- CCITT V. 28:1988 非平衡双流接口电路的电气特性
- CCITT V. 54:1988 调制解调器用的环路测试设备
- CCITT V. 110:1993 综合业务数字网对具有 V 系列接口的数据终端设备的支持

- CCITT X.24:1988 公用数据网上数据终端设备(DTE)与数据电路终接设备(DCE)间的互换电路定义表
- CCITT X.50_Z:1988 同步数据网之间国际接口使用的 48 kbit/s 用户数据信号速率传输方案的基本参数
- CCITT X.150:1988 公用数据网使用数据终端设备(DTE)与数据电路终接设备(DCE)测试回路进行维护测试的原则
- ISO 2110:1980 数据通信 25 芯 DTE/DCE 接口接线器和引线分配
- ISO 2593:1973 数据通信 34 插针 DTE/DCE 接口连接器和插针分配
- ISO 4902:1980 数据通信 37 插针及 9 插针 DTE/DCE 接口连接器和插针分配
- ISO 4903:1980 数据通信 15 插针 DTE/DCE 接口连接器和插针分配
- YD/T 852—1996 64 kbit/s 基带调制解调器技术要求及检验方法

3 信号速率

3.1 数据信号速率

本标准规定的数据信号速率(用户速率)为同步的 48 kbit/s、56 kbit/s 和 64 kbit/s。在国内或在已达成双边协议的电信主管部门之间也可以使用低于 48 kbit/s 的其他数据信号速率(见附录 C)。

3.2 线路信号速率

在数据信号速率为 48 kbit/s 或 56 kbit/s 的情况下,当连接到国际 64 kbit/s 承载电路上时,应按第 6 章中的规定将速率适配到 64 kbit/s。进行速率适配的确切位置可根据实际情况设在用户处、电信局内,也可以在国际网关处实现符合本标准规定的速率适配。

注:应注意在一些网络中,当从 56 kbit/s 的速率传输变换到 64 kbit/s 的速率传输时,可能需要提供八位组定时信号,这可能与所用的线路信号传输设备有关,具体细节本标准不作规定。图 B1 描述了可能的示意图。

4 用户和网络数据信号之间的区分

在某些情况下(例如故障检测),当用户数据信号速率为 64 kbit/s 时,可能希望提供区分用户和网络数据的方法。为区分该两类数据下面提供了选用的扰码器。

注:在 DCE 的传输单元内是否提供扰码器/解扰器(见图 A1),本标准不作规定。

4.1 扰码器(仅用于 64 kbit/s)

在已达成双边协议的有关电信主管部门之间和选用的情况下,DCE 的发送器中可包含具有 $1 + X^{-18} + X^{-23}$ 生成多项式的自同步扰码器。

加到扰码器的信息数据序列应能被生成多项式整除,按降幂排列的该除式的商的系数形成扰码器输出端出现的数据序列。扰码器输出端的数据序列应为:

$$D_s = D_i \oplus D_s \cdot X^{-18} \oplus D_s \cdot X^{-23}$$

式中: D_s ——扰码器输出端的数据序列;

D_i ——加到扰码器的数据序列;

$\oplus$ 表示模 2 相加;

$\cdot$ 表示二进制乘。

图 1 表示可适用的执行过程。

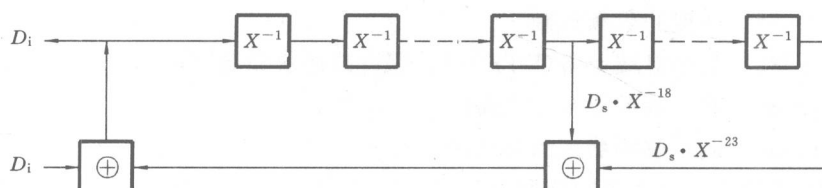


图 1 扰码器

4.2 解扰器(仅用于 64 kbit/s)

在提供 4.1 规定的选用扰码器的场合, DCE 内的接收器也应提供具有 $1+X^{-18}+X^{-23}$ 生成多项式的自同步解扰器。传输单元中的接收器输出的信息数据序列(见图 A1)与 $1+X^{-18}+X^{-23}$ 生成多项式相乘以形成解扰器信息。按降幂排列的恢复信息序列的系数形成输出数据序列, 此输出数据序列 D_o 。由下式给出:

$$D_o = D_s(1 \oplus X^{-18} \oplus X^{-23})$$

此处除 D_o 外, 所用其他符号的含义与 4.1 的定义相同。

图 2 表示可适用的执行过程。

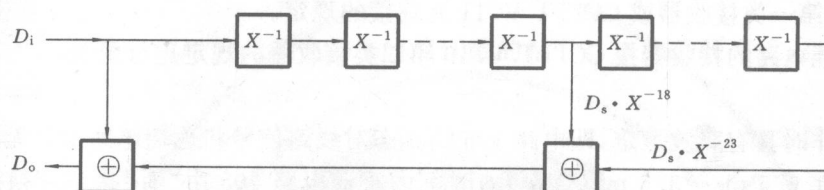


图 2 解扰器

5 接口

DCE 中应提供下面规定的一种或两种类型的功能接口。符合本标准的具有对应类型接口的两个 DCE 应能互操作。

5.1 V.24 型接口

5.1.1 互换电路一览表

接口的互换电路如表 1 所示。

表 1 V.24 型接口

互 换 电 路		注
102	信号地或公共回线	
102a	DTE 公共回线	见注 1
102b	DCE 公共回线	见注 1
103	发送数据	
104	接收数据	
105	请求发送	
106	准备发送	见注 2
107	数据设备做好准备	
108/2	数据终端做好准备	见注 3
109	数据信道接收线路信号检测器	
113	发送器信号码元定时(DTE 源)	见注 4
114	发送器信号码元定时(DCE 源)	
115	接收器信号码元定时(DCE 源)	
140	环回/维护测试	
141	本地环回	
142	测试指示器	
注		
1 在使用建议 V.10 中规定的电气特性处需要互换电路 102a 和 102b。		
2 在 DCE 中该电路可以处于恒定的“通”状态。		
3 选用的。		
4 由于电路 113 的应用受网络同步类别的限制, 该电路的使用视实际情况而定。		

5.1.2 电气特性

按如下规定,使用符合 CCITT V. 10 和/或 CCITT V. 11 的电气特性和 ISO 4902 或 ISO 2110 AM1 规定的连接器和插针分配方案。

注: 应注意 ISO 正在对具有较小体积的屏蔽连接器进行标准化工作,其结果可能替代 ISO 2110。

a) 对于电路 103、104、113、114 和 115,发生器和接收器均应符合建议 V. 11 的规定。

注: 在接口的两侧均使用 CCITT V. 11 电路的某些情况下,为确保互换电路的正常工作,可能有必要增加 CCITT V. 11 中规定的串联阻抗匹配电阻或并联电缆终接电阻。

b) 对于电路 105、106、107、108/2 和 109 的发生器应符合 CCITT V. 10 或 CCITT V. 11,接收器应符合 CCITT V. 10 第一类接收器或 CCITT V. 11 无终接的规定。

c) 所有的其他电路的接收器按 CCITT V. 10 第二类接收器的规定进行配置。

5.1.3 操作要求

DCE 正常工作时具有载波恒定,即电路 105 的状态对线路信号和远端电路 109 无影响。

电路 106 应在 0.5 ms~3.5 ms(暂定)的时间内跟随电路 105 由“断”状态变换到“通”状态或由“通”状态变换到“断”状态。该时间是从对电路 105 施以“通”或“断”状态开始的。

作为选用方式,DCE 可以提供本地电路 105 至远端电路 109 的端到端信号。所使用的方法在 CCITT V. 13 中规定。

在根据数据信号速率和线路信号速率使用第 6 章中规定的速率适配方法进行速率适配时,一旦帧同步丢失,远端电路 106 和本端电路 109 均应保持在“断”状态。

在提供第 4 章中规定的选用扰码器/解扰器功能的场合,当接收到连续的 256 个二进制 1 后,电路 109 应转换到“断”状态。

当检测到业务中止代码或接收信号丢失时,109 应处于“断”状态;当远端电路 105 为“断”状态时,109 应为“断”状态。

5.2 X. 24 型接口

5.2.1 互换电路一览表

接口的互换电路如表 2 所示。

表 2 X. 24 型接口

互 换 电 路		注
G	信号地或公共回线	见注 1
Ga	DTE 公共回线	
T	发送	
R	接收	
C	控制	
I	指示	见注 2
S	信号码元定时	
X	DTE 信号码元定时	见注 3
B	字节定时	见注 4、5、6
注 1 该导体可用以降低接口处环境信号的干扰。对于屏蔽互连电缆,建议 X. 24 和 ISO 4903 中考虑了附加连接。 2 应提供连续等时的数据传输的定时。 3 DCE 使用或终止该电路受网络的同步类别的限制。 4 该互换电路为选用的。 5 应当指出,该电路在 ISO 4903 规定的连接器中所分配的插针位置与电路 X 相同。 6 提供字节定时信息的手段本标准不作规定。		

5.2.2 电气特性

按如下规定,使用符合 CCITT V. 10 和/或 CCITT V. 11 的电气特性和符合 ISO 4903 规定的连接器和插针分配方案:

a) 关于电路 R、S、T 和 X,发生器和接收器均应符合 CCITT V. 11 的规定。

注:在接口两侧均使用 CCITT V. 11 电路的一些情况下,为确保互换电路的正常工作,有必要增加 CCITT V. 11 中规定的串联阻抗匹配电阻或并联电缆终接电阻。

b) 电路 C 和 I 的发生器应符合 CCITT V. 10 或 CCITT V. 11,电路 C 和 I 的接收器应符合 CCITT V. 10 第一类接收器或 CCITT V. 11 无终接的规定。

5.2.3 操作要求

对该类 DCE 不提供从电路 C 到远端电路 I 的端到端的信号。作为替代方式,当本地电路 C 处于“断”状态时,本地电路 I 应处于“断”状态。

在下列的情况下,接口处应输出 DCE 未准备好信号($r=0$, i ="断", r 和 i 为电路 R 和 I 上信号状态。):

——在根据数据信号速率及线路信号速率使用第 6 章中规定的速率适配方法进行速率适配时,一旦帧同步丢失的场合;

——在提供第 4 章中规定的选用扰码器/解码器功能时,一旦接收到连续的 256 个二进制 1 的场合。

在(i ="通")领先于该 DCE 未准备好信号时,DTE 应准备在电路 R 上接收杂乱信号或连续的二进制“1”。

6 速率适配

按 CCITT V. 110 中表 7a 的规定对 48 kbit/s 进行比特速率适配。跨越国际边界时,采用八位组定位。对于国内连接,按照 CCITT X. 50₂ 的速率适配作为替代方法可继续使用。

按 CCITT V. 110 中表 7b 的规定对 56 kbit/s 进行比特速率适配。对于国内连接,按照 CCITT V. 110 中表 7c 规定的速率适配作为替代方法可继续使用。

进行速率适配的位置可根据实际情况设在用户处、电信局内,也可以在国际网关处实现符合本标准规定的速率适配。在一些国内网络中,传送到国际网关的速率为 56 kbit/s 或其他线路信号速率,可使用不同的适配方案,可以在国际网关处实现符合上述规定的方案的速率适配。

当线路信号速率为 56 kbit/s 时,不提供数据信号速率为 48 kbit/s 的适配。

7 测试设施

如同 CCITT V. 54 一样,DCE s 用来表示下文中的 DCE A 和 DCE B。

当认可网络提供者通过在线监视来实现数字设施上的故障检测/查找的主要手段时,规定下列测试实施以使用户欲起始故障查找时使用。

7.1 测试环路

对 V. 24 型接口应提供测试环路 2,对 X. 24 型接口应提供测试环路 2b。对 V. 24 型接口应提供测试环路 3,对 X. 24 型接口应提供测试环路 3a 和 3b 两者之一。

这些测试环路的定义分别在 CCITT V. 54 和 CCITT X. 150 中规定。在 DCE A 和 DCE B 的 DTE-DCE 接口处的操作和信号应分别与 CCITT V. 54 和 CCITT X. 150 中的规定相一致。

7.1.1 远端环路 2/2b 的启动

对环路 2(2b 分别)的控制应利用 CCITT V. 54 中规定的准备和终止阶段。

注:在 CCITT V. 54 的第 5、6 和 7 章中描述了使用同步 DCE s 对简单的多点电路、点对点双工电路和直通连接电路的自动控制。当 DCE 中使用 X. 24 型接口时,仅可用于点对点双工电路。

DCE(DCE A)启动远端环路 2/2b 的指令可以是手动的或自动的。在自动情况下,一旦远端 DCE 识别出电路 140 从“断”状态变换到“通”状态(当使用 V. 24 型接口时)或一旦识别出发送环路 2 命令(状态 L21,c=“断”,t=001a)(当使用 X. 24 型接口时),便自动建立环路。

无论使用何种类型的接口,利用 $1+X^{-4}+X^{-7}$ 生成多项式对二进制 0 进行扰码并传送扰码后的信号,如同该信号分别通过电路 103 或电路 T 传送到 DCE 一样。

7.1.2 环路 3 的启动

DCE 启动环路 3 的指令可以是手动的或自动的。在识别出电路 141 从“断”状态变换到“通”状态(当使用 V. 24 型接口时)或在识别出发送环路 3 命令(当使用 X. 24 型接口时,状态 L31,c=“断”,t=0000111a)后,便自动发送指令。

7.2 自测

此处规定的自测功能为选用的。

此后所描述的测试(7.2.1 和 7.2.2 中),使用由 DCE 的内部生成的数据码型(典型的开关控制的)。可以在 DCE 连接到 DTE 或未连接到 DTE 的情况下进行这些测试。

在激活自测的情况下,内部生成的数据码型按所选择的用户信号速率进行传送,如同这些数据分别是通过电路 103 或电路 T 传送到 DCE 的一样(见图 A1)。应将具有识别测试码型中差错能力的差错检测器连到接收的数据通路中。如何表示所出现的差错超出本标准的范围。

注:一端送出的测试码型与对端没有关系,本标准对其不做规定。测试码型可为交替的二进制的 1 和 0(或相反)或符合建议 0.153 的 511 比特测试码型。

在任何自测中,DCE 对 V. 24 型接口的互换电路 103、105 和 108/2 或 X. 24 型接口的互换电路 T 和 C 不予理采。

对于 V. 24 型接口,除了互换电路 114(如果使用的)、115 和 142 之外的所有生成型互换电路均应嵌位在二进制 1 或“断”状态。如果使用电路 113,DCE 应不考虑该互换电路并应使用其内部时钟。

对于 X. 24 型接口,DCE 应向 DTE 提供 DCE 未准备好($r=0$, i =“断”)。如果使用电路 X,DCE 应不考虑该互换电路并应使用其内部时钟。

7.2.1 具有环路 3 的自测

应在 DCE 中激活环路 3,环路 3 的定义在建议 V. 54 和 X. 150 中规定。应激活自测功能,且 DCE 的操作应按 7.2 中的规定进行。

7.2.2 具有远端环路 2/2b 的自测

远端 DCE 按 7.1.1 中的规定有条件地启动环路 2/2b。应激活自测功能,且 DCE 应按照 7.2 中的规定进行。

8 复用

为将几个子信道合并为传输的单一集合比特流,可包含选用的多路复用设备。

附录 A
(提示的附录)
功能框图

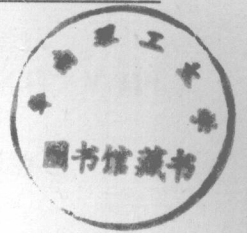
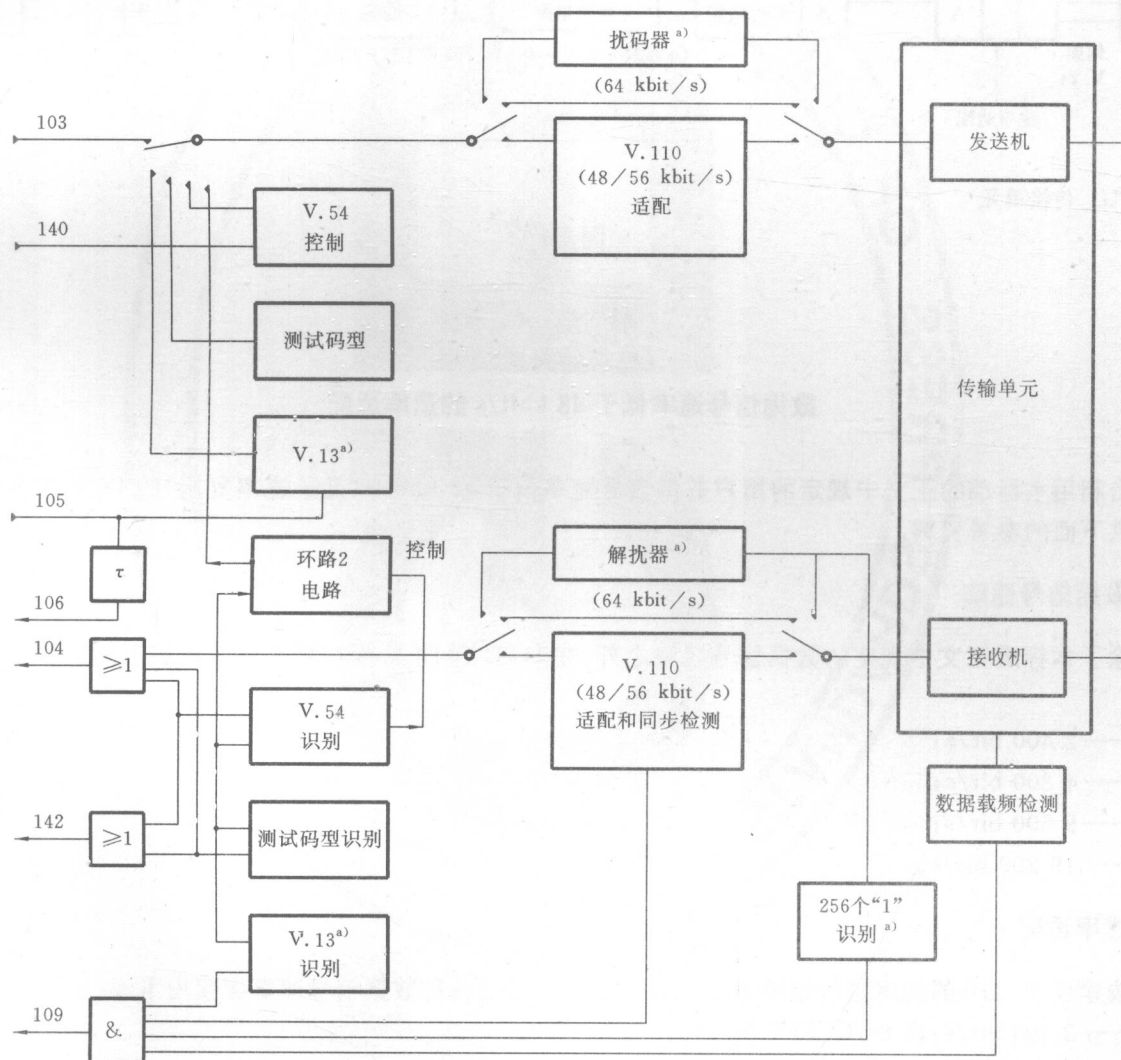


图 A1 给出了符合本标准 DCE 的简要功能框图的一个例子,此框图中包含了本标准主要部分中规定的所有功能模块。此例中假定 DCE 能够以 64 kbit/s 的速率传输并能将 48 kbit/s 和 56 kbit/s 的用户数据速率变换到 64 kbit/s 数据信号速率。

传输单元包含发送器(典型的基带宽度)和接收器的全部功能,这些功能是将 DCE 连接到相关国家网络的电缆线路设备(cable plant)上所必需的。详细规定见 YD/T 852。在此例中假定传输单元在 DCE 中且与安装在本地环路的另一端的传输单元相互配合工作(见附录 B)。



a) 选用的。

图 A1 简化的功能框图

附录 B

(提示的附录)

连接示意图

图 B1 给出了两个国家间的 56 kbit/s 数字租用电路的一个例子,在此例中分别使用了 56 kbit/s 和 64 kbit/s 的用户信号速率。

DCE B 没有遵守本标准的规定。

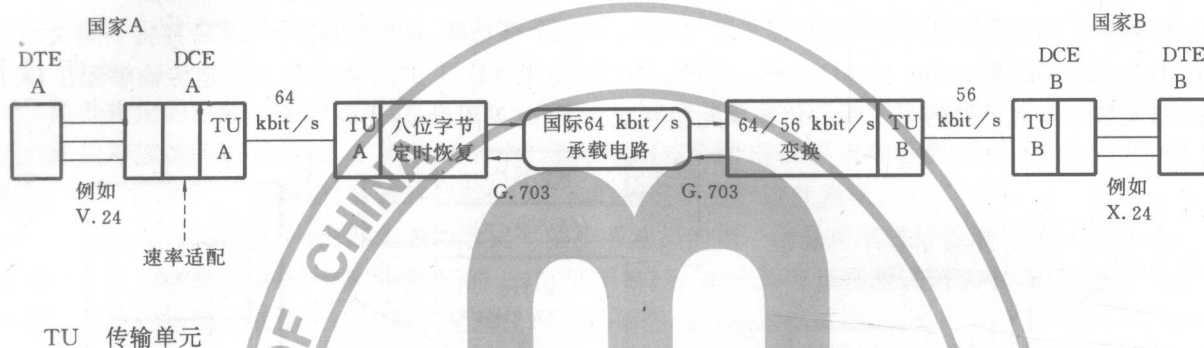


图 B1

附录 C

(提示的附录)

数据信号速率低于 48 kbit/s 的速率适配

当利用本标准的正文中规定的用户数据信号速率低于 48 kbit/s (无子速率复用) 的 DCE 作为例子时提供下面的参考资料。

C1 数据信号速率

除了本标准正文中规定的数据信号速率之外,在 DTE 到 DCE 接口处还可以提供下列数据信号速率:

- 2 400 bit/s;
- 4 800 bit/s;
- 9 600 bit/s;
- 19 200 bit/s。

C2 速率适配

按建议 V.110 的规定进行速率适配。对于输入信号的各种数据信号速率应使用下表:

- 2 400 bit/s: 表 6c/CCITT V.110;
- 4 800 bit/s: 表 6e/CCITT V.110;
- 9 600 bit/s: 表 6e/CCITT V.110;
- 19 200 bit/s: 表 6e/CCITT V.110。

C3 接口

C3.1 互换电路

DCE 中应提供 V.24/V.28 型接口。互换电路应按表 1 的规定。

C3.2 操作要求

作为选用方式,DCE 可以提供从本地电路 105 到远端电路 109 的端到端的信号。用 CCITT V. 110 中 2.1.2.3 规定的 S 比特的 SB 组来传送电路 105/109 的状态。

作为选用方式,DCE 可以提供从本地电路 108/2 到远端电路 107 的端到端的信号。用 CCITT V. 110 中 2.1.2.3 规定的 S 比特的 SI 组来传送电路 108/2 到电路 107 的状态。

在帧同步丢失的情况下,电路 106 和 109 应保持在“断”状态。不使用 CCITT V. 110 中 4.1.5e)规定的要求。

C3.3 测试设施

环路 2 的启动:

使用 CCITT V. 110 中 2.1.2.3 规定的 E4 比特传送电路 140 的状态。识别了状态比特 E4 后,远端 DCE 将建立环路 2 并将传送帧中的状态比特 E5 转换到“通”状态(二进制“0”)。识别了处于“通”状态的状态比特 E5 后,本地 DCE 将开启可视指示器。

电路 107 和 142 的控制应如 CCITT V. 54 的表 2 所述。
