

# 现代数字集成电路设计

鞠家欣 编



化学工业出版社  
工业装备与信息工程出版中心

# 现代数字集成电路设计

▼ 鞠家欣 编



化学工业出版社  
工业装备与信息工程出版中心

· 北京 ·

全书主要介绍了三部分内容。第一部分主要叙述芯片设计所必需的基础知识、电路与布图的预备知识、几何规则、电气规则与布图风格。第二部分主要讨论逻辑与系统级的逻辑风格，同步系统与自定时系统。第三部分把 VHDL 描述与逻辑、电路和物理实现联系在一起，分析一些实例，并加入 EDA 工具设计范例，将整个设计过程连贯地串接起来。

本书适合于半导体器件专业人员和电路系统设计人员阅读，也可供微电子学、计算机科学、电气工程等专业的技术人员参考。

### 图书在版编目 (CIP) 数据

现代数字集成电路设计/鞠家欣编. —北京: 化学工业出版社, 2006. 6  
ISBN 7-5025-8987-2

I. 现… II. 鞠… III. 数字集成电路-电路设计  
IV. TN431.2

中国版本图书馆 CIP 数据核字 (2006) 第 071066 号

---

## 现代数字集成电路设计

鞠家欣 编

责任编辑: 刘 哲 宋 辉

文字编辑: 徐卿华

责任校对: 王素芹

封面设计: 韩 飞

\*

化学工业出版社 出版发行  
工业装备与信息工程出版中心  
(北京市朝阳区惠新里 3 号 邮政编码 100029)

购书咨询: (010)64982530

(010)64918013

购书传真: (010)64982630

<http://www.cip.com.cn>

\*

新华书店北京发行所经销

北京市彩桥印刷有限责任公司印装

开本 787mm×1092mm 1/16 印张 11¼ 字数 286 千字

2006 年 8 月第 1 版 2006 年 8 月北京第 1 次印刷

ISBN 7-5025-8987-2

定 价: 35.00 元

---

版权所有 违者必究

该书如有缺页、倒页、脱页者, 本社发行部负责退换

# 前 言

VLSI (超大规模集成电路) 的迅猛发展是 20 世纪 60 年代以来人类科学发展史上的一个飞跃。它是计算机和通信领域的基础, 并且成为其他学科和工程技术发展的推动力。现在 VLSI 的设计和应用已渗透到各个工程领域, 几乎每个工程学科的工程技术人员都需要了解一些 VLSI 方面的知识。因此, 对于 VLSI 电路与系统设计方面基本常识的掌握是电子、通信和计算机领域工程师必备的技能。

本书的目的是为了使硬件或软件系统设计师能够对 CMOS 工艺、电路设计、版图设计和系统设计有足够的了解, 以便使他们对这种工艺的优点有更深刻的认识。本书按照从器件、逻辑、电路到系统的顺序展开论述, 提供了设计数字大规模集成电路的一般流程, 以帮助设计人员利用各种成熟的电子自动设计软件系统, 在很短的时间里准确地构建功能复杂的逻辑模块或规模较大的数字芯片。

全书主要介绍了三部分内容。第一部分主要叙述芯片设计所必需的基础知识, 说明设计级的适当抽象是能够忽略器件与工艺的技术细节, 而用概念式的方法对系统进行描述, 强调了系统设计者将数字系统变成芯片版图时所用的分层、自动的设计方法学以及功能域、结构域与几何域的各种设计表示方法。其次讨论器件与电路的基础知识、几何规则和电气规则。在基础知识中通过 MOS 管的讨论给出器件模型的一般抽象描述。在几何设计规则的讨论中将明确一些基本的设计规则关系以及设计规则的参数化表示方法。在电气规则的讨论中, 说明电路级是以晶体管、电阻、电容与连接线等形式相联系的, 它与工艺规则密切相关, 并使用连续的电流与电压信号来计算电路的速度与功耗, 以此作为衡量芯片性价比的指标。在第二部分中主要讨论逻辑与系统级的逻辑风格, 同步系统与自定时系统。在逻辑级上讨论逻辑风格的简洁性与易控制性, 以及隐藏延迟与时间的离散的逻辑信号如何在给定的时序控制下保证电路逻辑操作的正确性。第三部分主要介绍通用的硬件描述语言 VHDL。系统通过更高的抽象层次的 HDL 描述, 可以对芯片功能进行更加简明扼要的说明。从这个角度出发分析一些实例, 可以看出超大规模集成系统的设计方法学通过层次的抽象打破了芯片设计的复杂性; 而芯片设计的普及和水平提高必须借助自动化设计工具消除它的繁琐性。没有功能强大的电子自动化设计工具, 集成电路设计的流程和方法的改进是不可能实现的, 本书在编写过程中, 适当加入一些 EDA 工具设计范例, 将整个设计过程连贯地串接起来, 以期给读者一个清晰明了的印象。

本书适合微电子学、计算机科学、通信工程等专业的阅读, 也可供半导体器

件专业人员和电路系统设计人员参考。

在本书的编写过程中，得到了很多老师和朋友的帮助。电子科技大学谢孟贤教授详细地审阅了本书的初稿，提出了许多宝贵的意见。姜岩峰教授对本书的编写提供了宝贵的参考资料，并对修改稿进行了详细的审阅，使书稿得到进一步的完善。本书图表的校对和参考资料的校对由计明月、李敬和张恒月同学共同完成，张恒月同学最后对本书中的插图进行了部分修改工作。总之，本书是在大家的热情帮助与鼓励下完成的，在此表示衷心的感谢！

限于编者的水平，书中纰漏之处，敬请读者不吝批评指正。

**鞠家欣**  
**2006年4月于北京**

# 目 录

<b>第 1 章 集成电路设计概述</b> .....	1
<b>第 2 章 VLSI 系统设计策略</b> .....	5
2.1 设计策略 .....	6
2.1.1 层次设计 .....	7
2.1.2 自动设计 .....	8
2.2 设计表示 .....	10
2.2.1 功能表示 .....	10
2.2.2 结构表示 .....	11
2.2.3 几何表示 .....	14
<b>第 3 章 器件设计技术</b> .....	17
3.1 p-n 结与半导体器件 .....	17
3.2 MOS 晶体管及其特性 .....	19
3.2.1 MOS 器件的设计方程 .....	23
3.2.2 MOS 管的 $U-I$ 特性 .....	25
3.3 双极晶体管及其特性 .....	26
3.3.1 工作特性 .....	27
3.3.2 双极晶体管特性 .....	28
3.4 CMOS 晶体管 .....	31
<b>第 4 章 一般逻辑电路设计</b> .....	38
4.1 伪 nMOS 逻辑 .....	38
4.2 传输管逻辑 .....	40
4.3 CMOS 逻辑门 .....	42
<b>第 5 章 动态逻辑电路设计</b> .....	50
5.1 基本动态 CMOS 逻辑 .....	50
5.2 CMOS 多米诺逻辑 .....	53
<b>第 6 章 时钟策略和 I/O 电路</b> .....	55
6.1 单相时钟 .....	55
6.1.1 外部时钟 .....	55
6.1.2 内部时钟 .....	55
6.2 双相时钟 .....	57
6.2.1 产生方法 .....	58
6.2.2 设计方法 .....	59
6.3 四相时钟 .....	62

6.4	自定时系统	63
6.4.1	电路的延迟	63
6.4.2	自定时时钟	65
6.5	I/O 电路	72
<b>第7章</b>	<b>子系统设计</b>	<b>76</b>
7.1	加法器	76
7.2	比较器	86
7.3	二进制计数器	86
7.3.1	异步计数器	87
7.3.2	同步计数器	87
7.4	乘法器	89
7.5	随机存储器	94
7.6	译码器	100
7.7	读/写电路	104
7.8	数据通道	107
7.9	可编程逻辑阵列	108
<b>第8章</b>	<b>系统结构化设计与实现方法</b>	<b>115</b>
8.1	结构化设计方法	116
8.2	门阵列设计	118
8.3	标准单元设计	121
8.4	自动综合	122
8.5	设计工具	125
8.6	集成电路测试	127
<b>第9章</b>	<b>数字系统设计自动化</b>	<b>134</b>
9.1	VHDL 语言程序的基本结构	134
9.2	VHDL 构造体的描述方式	136
9.3	VHDL 中的对象和数据类型	139
9.4	VHDL 语言的主要描述语句	142
9.4.1	描述信号变化的语句	142
9.4.2	描述结构的语句	151
9.4.3	描述行为和描述结构语句的混合描述	154
9.5	VHDL 的设计共享	155
9.6	基本逻辑电路设计	160
9.6.1	组合逻辑电路设计	160
9.6.2	时序电路设计	167
9.7	VHDL 仿真	174
9.8	VHDL 语言的综合	176
<b>参考文献</b>		<b>178</b>

# 第1章

## 集成电路设计概述

VLSI (very large scale integration) 是超大规模集成电路的英文缩写。它的复杂性在于设计、制造、测试、封装等道工序涉及了材料、电子、计算机和通信等许多领域。一般 VLSI 是指含有大约 10 万~1000 万个开关器件或逻辑门的芯片。21 世纪初, 在一块功能较为复杂的 VLSI 成品中, 面积约  $1\text{cm}^2$  的芯片上晶体管的数目已经超过 1 亿个。

本书介绍数字 VLSI 芯片设计的一般流程。从器件、逻辑、电路、系统的逐步论述中, 讲述如何从客户的需求到设计出符合要求的芯片。尽管设计一块芯片牵扯到许多技术上的细节, 但恰当的设计方法和设计流程以及合理的任务分工, 可以将技术上的难度和复杂性降到工程允许的范围。本书正是在这种思路的引导下, 将一块芯片的设计步骤展现在读者面前, 以消除集成电路设计的复杂性。以下介绍芯片设计的方法学。

工程上实现一个 VLSI 芯片是有一定难度的任务, 其复杂程度远远超出一般人的想象。图 1.1 所示 VLSI 设计概念可以帮助学习集成电路设计的入门者对 VLSI 有一个浅显的认识。它显示这样一个过程: 市场的客户提供基本的需求信息, 例如芯片需求的品种和数量, 以及具体的技术指标 (性能和功能) 与成本核算等, 芯片设计公司 (Fabless) 在综合考虑各种约束条件下, 通过安排合理的人员配置和时间进度, 设计出符合经济、技术要求的版图文件, 再将这个设计文件送到芯片代工厂 (Foundry) 生产出实际的芯片。总之, 一块芯片从设计到生产包含了技术、经济、人力资源、市场等综合因素, 是“集成”概念内涵的一种延伸。

一个 VLSI 芯片由上百万个晶体管构成一个大系统是很普通的, 但系统所包含的模块设计和大量信息处理的复杂性远远超出单个人的智力水平。所以, 组建一支专业的设计队伍是完成一个 VLSI 项目的具体实现方法, 因为这可以使每个人只需研究整个系统的一小部分。在一个规模比较大的设计项目中, 可能会有许多从事不同专业的资深工程师和科学家相互配合, 在设计中完成不同部分的工作。由于整个团队的共同目标是完成一个项目, 因此对于它的每个成员来说, 明白自己的工作职能对于明确完成目标很有必要, 通过设计分级分层来合理安排设计人员, 使每一个设计人员的效率达到最高。即芯片被看作有许多不同的“层次”, 从抽象到物理实现, 每个层次都是重要的, 每个层次又有数个分支, 每个分支都由分工精细的专业化人员来完成。

VLSI 这个领域从技术角度来说是一个跨越多学科、多专业的边缘知识集合, 需要许多不同专业背景的工程师和科学家共同工作才能完成专业化的正确设计。一般的人力资源配合如下: 计算机体系结构设计人员必须与程序员及逻辑设计人员交流合作, 以完成系统的功能结构设计和硬件描述, 他们还必须理解电路设计及硅片加工的某些超出自身专业范



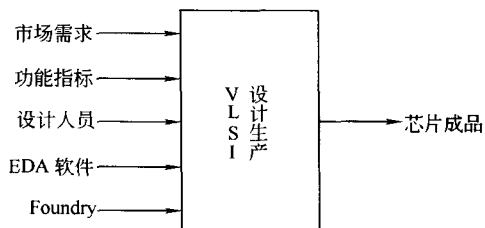


图 1.1 VLSI 设计概念

围问题，使得芯片的系统结构为后续的设计工作确立正确的方向；电子工程专业人员在考虑电路设计的同时，更深一步从晶体管级入手研究逻辑门的行为是如何影响系统的。与此同时，设计小组中每个人都需要依靠计算机辅助设计工具和大型的 EDA 软件，在全体设计人员的相互配合下完成最终的设计任务。

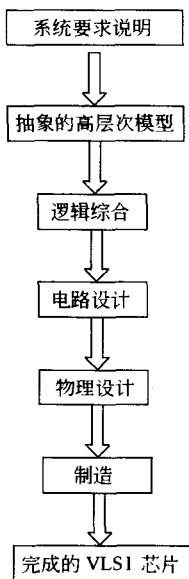


图 1.2 层次化设计的一般框图

上面对 VLSI 所涉及的范围作了一些说明，以下进一步来描述它的层次化设计过程。图 1.2 显示的是设计流程及在设计流程中的各个主要步骤。VLSI 的设计过程一般是从分析系统需求开始的。将用户需求转化为由功能描述和技术指标表示的系统规范化说明，即提出整个项目的设计目标，如系统功能、性能、物理尺寸、设计模式、设计周期、设计费用、制造工艺等。系统规范化说明用来建立抽象的高层次模型。抽象模型包含系统中每个模块的功能及各个模块间相互作用的信息。一般来说，数字型芯片设计通常基于某种硬件描述语言（HDL），它可以最高层次建立操作的抽象模型，通过逻辑仿真尽早地排除设计结构中存在的问题。VHDL 和 Verilog 是工程中使用最为广泛的硬件描述语言，VHDL 在全定制大项目中使用较多，而 Verilog 的使用范围更为灵活一些。

设计过程的下一个步骤叫做逻辑综合，即系统从较高级别的描述自动地转换到较低级别的描述自动化方法，说明构成系统每个模块所需要的基本门和单元，这是将设计转入电路设计层的基础。再向下一层就进入到组成电路的器件级（物理层）。在这一层，利用成熟的 EDA 技术将电路的逻辑结构转换成晶体管级的自动布局布线。设计完成的最终结果是生成电路的版图数据文件，将这个版图文件送到芯片代工厂，一个完整的 VLSI 芯片就此诞生。

层次式设计是 VLSI 设计中使用最广泛的方法，它可以简化 VLSI 设计的复杂性。层次式设计方法分为自顶向下（top-down）和自底向上（bottom-up）两种方法。

如果首先定义顶层功能块，进而分析需要哪些构成顶层模块的必要子模块，然后进一步对各个子模块进行分解，直到无法进一步分解的底层功能块为止的设计过程是自顶向下的方法。这种方法首先从系统设计入手，在顶层进行功能的划分和结构设计，并用硬件描述语言对顶层的系统行为进行描述，然后使用综合优化工具生成具体门电路的网表，其对应的物理实现级就是所设计的集成电路。这种方法可以在设计的早期发现结构设计的错误，减少返工所带来的时间浪费，提高设计的一次成功率。

而自底向上的方法起始于硅片和电路阶段，从建立最基本的单元，如逻辑门、加法器、寄存器等逻辑模块，然后使用这些模块来搭建规模更大一些的功能块，如此继续直至

顶层模块。这一自底向上的方法用于小规模集成电路非常适合，对复杂的 VLSI 设计就不切实际了。在典型的设计中，这两种方法是混合使用的。设计人员首先根据电路的体系结构定义顶层模块。逻辑设计者确定如何根据功能将整个设计划分为子模块；与此同时，电路设计者对底层功能块电路进行优化设计，并进一步使用这些底层模块来搭建其高层模块。两者的工作流程按相反的方向独立地进行，直至在某一中间点会合。这时，电路设计者已经建立了一个底层功能块库，而逻辑设计者也通过自顶向下的方法将整个设计分解为由库单元构成的结构描述。

**(1) 设计流程** 作为一个层次化设计的例子，首先举例说明一个基本的微处理器是如何成功设计的。首先对系统功能作出描述：它运行一系列的指令，并使用指令集和部件相互配合来实现一定的目标。一条指令是所设计的微处理器能够执行的一个基本操作（让两个二进制数相加）。指令集则是一个具体处理器的全部指令集合。部件是提供某个指定功能（如加法）的数字逻辑单元。图 1.3 为这一系统的基本设计流程。指令集和部件组可以用来建造一个高层次的结构模型。这个层次只是抽象地描述系统的行为，而不考虑在实际构成电路时需要的低层次细节，行为描述一般使用硬件描述语言来编写。例如，可以定义一个加法运算为

$$\text{Register\_X} \leftarrow A + B$$

意味着将 A 和 B 的和传递到一个名为 Register\_X（寄存器 X）的存储器中。这种高层次的抽象可以用来定义处理器的体系结构，通常称为寄存器传输级（RTL）描述。由行为级描述向 RTL 级描述的转换由设计者手工完成，在这个过程中需要对实现电路功能的数据流进行详细描述，即只描述系统如何操作，不考虑具体的电路实现逻辑部件。在整个设计流程中，设计的重点在于对 RTL 级描述的优化。在 RTL 级描述完成之后，设计者就可以在 EDA 工具的辅助下完成后续的设计过程。

RTL 级描述通过综合可以转化为一个包含更多的有关功能和行为部件细节的等效描述。利用自动综合工具，将 RTL 级描述转换成门级网表。门级网表从逻辑门及其相互连接关系的角度来描述电路的结构，它必须满足时序、面积以及功耗的要求。这一阶段的设计过程是将系统的功能块转化为以布尔方程和逻辑门为基础的逻辑模型。这一阶段可以通过两种途径完成：逻辑电路的自动设计或手工定制设计。自动设计以一系列在高性能工作站运行的 EDA（电子设计自动化设计）工具为基础。一个综合工具通常可以接受 HDL 代码，按照一组预先确定的规则产生相应的逻辑电路。编写恰当的 HDL 代码能够很快地产生逻辑设计，所以自动综合用于所有非关键部分。当约束条件不满足或综合的结果与实际要求不匹配时，就要采用手工定制设计，进行各种逻辑电路的设计和测试。

逻辑模型产生功能部件，部件再细化为晶体管级电路。在这一设计过程中，硅片电路的特性对于具体的逻辑实现显得至关重要。对于一个复杂的功能模块，通常可以找到许多等效的逻辑表达式可以描述，它们传递相同的输出，却可以使用各种不同的方程和逻辑门来达到这个目的。硅片 VLSI 之所以复杂是因为它的每类逻辑门或电路都具有各自不同的电学特性，设计人员必须在各种逻辑和电路实现之间不断地作折中考虑，以求整个系统的性能达到最优。

逻辑和电路设计完毕后，使用这些信息进行综合以产生符合芯片代工厂（foundry）工艺要求的电路版图文件，由工厂根据自己的工艺条件和版图库生产出符合客户要求的芯片成品。整个设计过程的技术细节远比简单流程图所画的要复杂得多，但它还是说明了自顶向下设计流程最基本的内容。对于理解芯片设计如何从一个概念到生产出可以使用的合

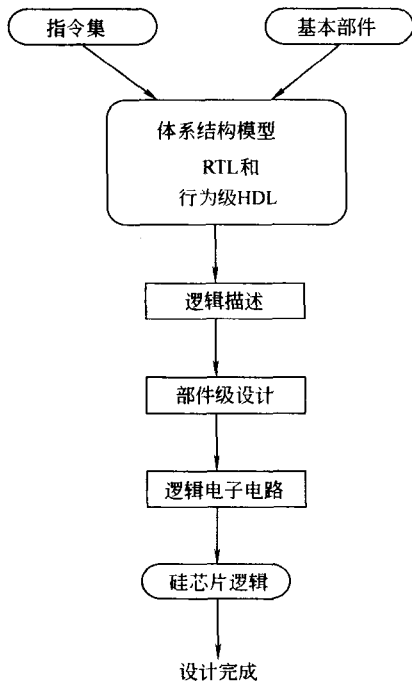


图 1.3 一个微处理器的基本设计流程

设计者在芯片设计时直接调用即可。版图的尺寸高度相等，而不同的元件具有不同的宽度。设计者利用 EDA 工具绘制电路原理图，依靠原理图中的单元逻辑电路符号与单元电路版图的对应关系，自动布局布线，生成所设计芯片的版图。

门阵列设计法是在一个芯片上把逻辑门排列成阵列形式，每个门具有相同形状的版图，门与门之间暂不连接，因此构成一个未确定电路功能的逻辑阵列，即门阵列把单元（含有若干元器件）排列成阵列形式，通过设计，使单元内的器件有了不同的连接，这些单元就赋予了不同的电路功能。各单元之间通过 EDA 工具设计编程连接，使得整个门阵列芯片具有系统电路的功能。

通过以上对 VLSI 简单的介绍，可以看出一个 VLSI 设计的任务就是将系统功能的具体实现形式细化为电路的逻辑形式，然后通过光学手段将电路基本组成元器件映射到一片细小硅片上制造一个复杂的大系统。从功能分析和逻辑设计直到制作上百万个晶体管的芯片，设计人员在各个层次上都面临着各种约束，但随着人类科技、经济水平的不断发展，各种新方法、新工具不断涌现出来，解决目前设计中所遇到的难题，VLSI 设计必将在未来迸发出勃勃生机！

格产品有着清晰的指导作用。

(2) 芯片设计方法 从工程实现的角度来说，数字 VLSI 芯片可以按其实现和构成电路时所采用的方法分为两类：全定制方法和半定制方法。

全定制设计方法是利用 EDA 工具由版图设计人员从每个半导体器件的图形、尺寸开始设计，然后进行整个版图的布局布线。它针对每个组件进行电路参数、版图参数的优化，采用自由格式的版图设计规则进行设计，并由设计者不断完善版图设计，使每个元件及连接布局、布线最紧凑、最合适，这样的设计结果可以得到最佳的性能（高速度、低功耗）和最小的芯片尺寸，有利于提高集成度和降低生产成本。它适用于要求最高速度、最低功耗、最省面积的设计。全定制设计方法要求设计者具有较深的微电子技术、工艺理论功底，并拥有实际的设计经验。这种方法的缺点是设计周期长，查错困难大，设计费用高。

半定制方法适用于设计专用集成电路（ASIC），它具体可分为标准单元设计法和门阵列设计法两种。

标准单元设计法中，基本电路单元（子模块）的版图已经设计完成，放在 EDA 工具的版图库中，

# 第2章

## VLSI 系统设计策略

在过去的 20 年中，半导体技术的进步已经克服了电子技术普及应用中所遇到的价格、可靠性与复杂性三个障碍，使计算机的普及应用焕然一新。为了进一步普及电子技术，剩下的最后一个主要障碍就是专业知识。现在，超大规模集成电路提供了研制信号处理计算机与智能计算机的物质基础，人们将会以语音和图像同计算机通信，在克服专业知识的障碍上取得新的突破。

虽然集成电路是晶体管与集成两个概念的产物，但随着集成度的不断提高，不仅使电路具有更高的嵌入性，能用于更多的领域，而且也使电路的使用与设计逐渐产生了根本的变化。中小规模集成电路具有结构元（architecture component）的特点，使用它们能做成不同字长、速度与指令集合的计算机，将这些结构元在芯片上进一步集成，则能设计出大规模集成（large scale integration，简称 LSI）电路。但是，由于封装引出头数目的限制，LSI 电路很少具有结构元的特点。一般既不能用一般 8 位微处理器组件去构成 16 位或 32 位的微处理器，也很难将一些 LSI 电路的掩膜版图进一步集成为超大规模集成（very large scale integration，简称 VLSI）电路。而且，从一些 VLSI 电路的实际设计中发现，在为非常快速算法设计的芯片中，差不多所有的芯片面积是由导线占用的。因此，在超大规模集成电路的设计中，处理单元之间的内部通信量这个因素是必须考虑的，从而对芯片的体系结构带来了五个方面的影响。

**(1) 设计复杂性问题** 这是一个很重要的问题，因为芯片集成度是逐步提高的，LSI 与 VLSI 之间的界线也是任意的。但是，什么是 VLSI 电路？有两点显著的要求是公认的：一是线条特征值小于  $2\mu\text{m}$ ，这标志着要求有更新的制造设备；二是复杂性成为主要问题（一般指 10 万个晶体管以上的芯片），这使得 VLSI 电路的设计与测试需要特别小心。所以，简单性、规则性与重复性的设计原则是合适的。

**(2) 在电路中导线占用大部分空间** 由于单元之间用来传送数据与控制信号的导线占用大部分芯片的空间，所以，在设计中单元与导线必须给予同样的关注。单元可以由一个局部而规则的互联网来连接，以避免或减小长距离的或不规则的通信。规则的互联意味着设计必须做成模块，而且是可以扩展的。

**(3) 通信问题会降低运算速度** 因为通信使芯片面积、信号能量与传播时间的开销很大。在 VLSI 中通信具有越来越强的主导与限制作用，所以，主张设计具有局部通信的电路是有说服力的。理想化的设计是没有整体通信，只有相邻单元与芯片之间的通信。

**(4) 要用并发操作提高性能** 集成电路的使用依赖于它的时延与集成度的乘积指标。

对于用许多处理机构成的系统，性能是靠并发操作得到的。并发的实现可以由多级流水线操作或并发多处理独立计算得到。

(5) 输入输出必须与内部计算平衡 为了使输入输出带宽与内部计算平衡，需要使输入数据能够多次使用。这可以通过将输入数据传送到许多单元，或者使数据经过一个规则的单元结构来得到。

由上述这些影响不难看出，这些问题都是因为集成度提高后芯片上包含越来越多的计算机系统与应用的内容带来的。更确切地说，超大规模集成电路，不仅是电路问题，更多的是系统问题。所以，人们建议称作超大规模集成系统。它的设计也主要是系统上的设计。但是，由于这个设计是在芯片上实现的，为了使计算机科学家与工程师能参加超大规模集成系统的设计，就需要使他们了解有关芯片设计的基础知识，提供必要的自动化设计工具，按超大规模集成技术的特点选择芯片的体系结构。

## 2.1 设计策略

VLSI 系统的设计策略较明显地体现在层次设计与自动设计的方法上。尽管集成电路 (integration circuit) 已有 40 多年历史，但设计的过程改变甚少，仍然是通过层次方法将设计细化，使设计容易掌握。设计层次一般分五级：系统级、寄存器级、门级、电路级与器件级。如图 2.1 所示。

从图 2.1 中清楚地看出，通常是采用自顶向下的设计过程，即从一个行为概念开始，建立越来越多的层次结构，直至得到一个充分低的级，它能直接变换成物理实现。最后，物理实现自底向上地完成。

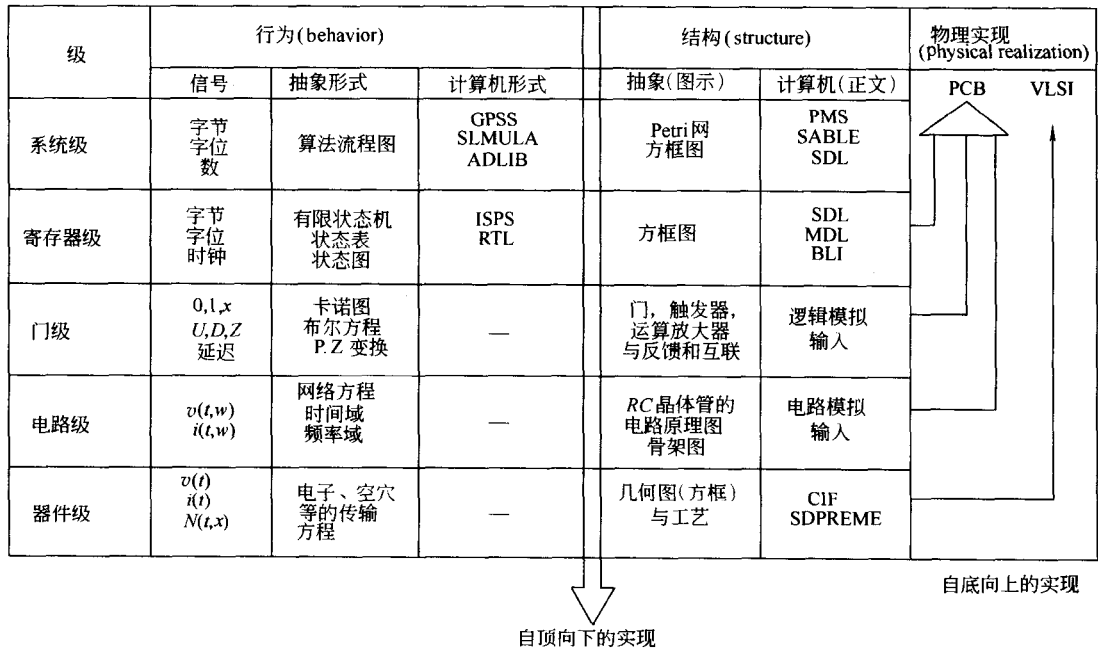


图 2.1 IC 的设计层次

### 2.1.1 层次设计

层次设计对于印制电路板 PCB (printed circuit board) 设计是很合适的, 因为大多数功能结构块直接就能转换成相应的物理实体: 组件, 即 RAM、ROM、处理器等。它们在电气上、功能上都是有明确定义的。设计就是这些组件在 PCB 上的划分、布局与布线。

层次设计对于中规模集成 (middle scale integration, 简称 MSI) 也是合适的, 如图 2.2 所示, 可以自顶向下直到用晶体管原理图结构来表示。然后, 由作图员将电路原理图转换成拓扑几何图, 最后数字化。

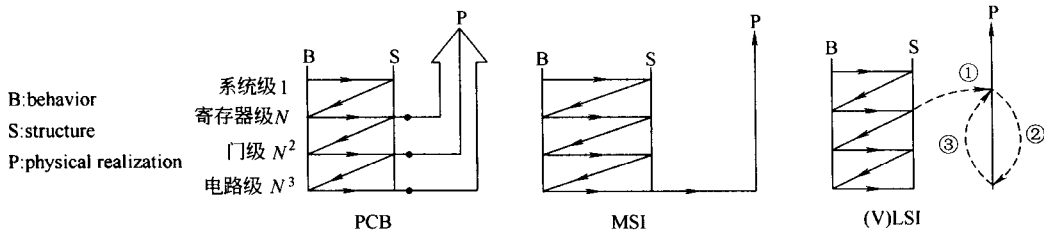


图 2.2 PCB MSI 与 VLSI 的设计特点

但是对于 VLSI 电路, 由于集成度更高, 不宜直接细分到电路级; 此外, 在寄存器级, 如图 2.2 中虚线①所示, 只有尺寸的估计与互联关系是已知的。直到晶体管级, 即虚线②实现之后, 它的几何与行为特征才是知道的, 这样才完成了虚线③的功能。可见, VLSI 系统设计与 PCB 系统设计不同, 芯片中整体结果非常强烈地依赖于局部信息, 而且整体性能非常密切地联系到局部设计。所以, VLSI 芯片设计本质是迭代的, 要求频繁地调整。为此, 人们正在探索面向对象的方法来解决这种复杂性。

VLSI 电路一定是集成系统。除了存储器芯片外, 这种集成系统主要为在同一芯片上可能带少量模拟接口的数字系统。这种集成系统是需要同步工作的, 以便能做到 100% 的可测试性。MOS 中的模拟电路, 如 A/D、D/A 转换器及滤波器是做采样工作的, 结构上可与数字电路中的同步性相对应。由上所述, VLSI 电路是由不重叠多相时钟进行时间分块的。因此, 可以按寄存器传输那样描述, 这种时间分块, 可以做到能检验与模拟层次性。

如果 VLSI 电路是完全随机的逻辑电路, 那将是很难测试的, 而且不灵活, 对于小生产量, 设计费用很高。所以, 大多数 VLSI 电路是可编程的计算机式的体系结构, 必然包含许多存储器, 并带有嵌入逻辑。它们是并行或串行的信号处理器件, 例如语言、音乐、视频处理器或者是数据处理芯片。无论哪种情形, 它们将必须对 8~60 位宽的数据进行操作, 因而是面向总线的。这种结构自动地引申出在空间上非常重复的结构, 即 VLSI 系统是空间分块 (重复) 结构, 是存储器密集的, 甚至 LSI 模拟电路也是非常重复的结构, 例如梯形滤波器, 它的每段都是类似的, 只有电容值不同。为了匹配的目的, 它们是以单位电容的重复来构造的。这个特点可以大大简化从结构到物理表示的 VLSI 设计的变化过程, 而且已开始反映到设计自动化技术中, 叫做以单元为基础的层次技术。

层次设计的具体实现是与设计者的方法选择有关的。在系统级时, 设计者要考查系统对外部的输入与输出, 并定义系统要完成的功能及一般限制条件, 比如速度、面积、功耗、价格、驱动能力以及位宽等, 针对目标工艺研究设计的可行性。

然后, 设计者将系统划分为单独设计的更小部件, 划分时一般都强调部件之间的连接

要最少，但方法并不一定相同，可以把相同类型的功能部件划分在一起，也可以按通信总线来划分，还可以按并行或串行部件来分组。

划分成单独设计的更小部件之后，将根据困难或限制的程度，把部件由难到易排一个次序。一般都是从最难的部件开始设计，最难的问题解决之后，设计其余部分将是容易的。如何设计部件，则可以按输入输出关系，从左到右或从上到下地进行，也可以对部件进一步选择规则的结构。

当选择好一个划分之后，又可以有并行和串行两种初始设计风格。并行设计风格着眼于使控制逻辑更简单，而串行设计风格则为了使设计面积最小。并行设计时要检查芯片面积是否超过了限制，要不要使某个部分串行化；串行设计时要检查芯片速度是否满足限制要求，要不要使某个部分并行化。

在一个划分之内，设计者要安排时钟相位、寄存器、数据路径与控制逻辑。安排的先后次序是有影响的，因为寄存器与数据路径安排之后，它们是不变的，而控制则随数据路径变化，因为它依赖于数据路径的固定结构。对于寄存器与时钟相位的安排，可把寄存器看作时钟相位之间存放数值的门锁器，因而在时钟相位之前安排，而控制器最后安排是比较合适的。

设计者把 VLSI 系统设计的迭代过程，看作是为满足设计限制而进行的逐步细化。为了不改变已有设计，可以找满足限制的工艺，比如取更小的特征值，也可以放弃一定的功能以满足限制，但对于开发自动化设计工具来说，局部迭代与改善是很有益的，因为这样可以减少回溯处理。

设计者自顶向下地开始设计，然后自底向上地实现已满足限制的划分。何时从自顶向下转换到自底向上为好？从图 2.2 中可以看出，从系统划分之后就可以进行，甚至迭代可以在自顶向下与自底向上的变化中进行。特别是利用自动化设计工具，这样做是可行而有益的。

## 2.1.2 自动设计

芯片的设计过程，可以用 D. D. Gajski 于 1983 年提出的 Y 图表示，如图 2.3 所示。图中的每一个轴表示一种设计的描述域：功能域、结构域与几何域。每个域中有多个抽象的级，而且离中心越远，抽象程度越高。功能域指明系统的行为；结构域指明系统的结构

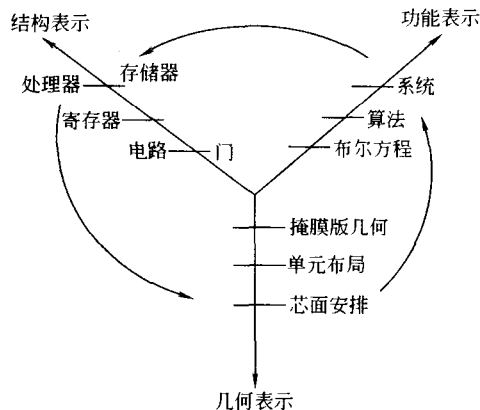


图 2.3 芯片设计的 Y 图表示

元及其相互联系；几何域指明系统的物理性质，例如，系统的芯片面积安排，单元的布局以及掩膜版布图。设计过程是沿每个轴的增长步骤的一个系列，从功能到结构到几何的迭代，然后回到功能。随着设计进行，迭代的螺旋线指向 Y 图的中心，得到最后的掩膜版设计。

VLSI 系统设计的复杂性，除了使设计周期变长以外，还造成了设计人员的缺乏。因为芯片功能复杂性的上升，要求设计者不仅是一位电路设计者，而且要成为逻辑设计、计算机体系结构与应用软件的专家。为了解决 VLSI 芯片设计危机，需要有新的设计自动化工具，目前基本上有三种方法在发展之中。

(1) 辅助的方法 第一种也是最早的一种途径，就是一般的 CAD 技术。这种途径的基本思想是，所有的设计决定由设计者作出，设计危机可以通过提高设计者的工作效率来解决。于是，给设计者提供的工作站具有一套“安全”的实施验证与评价设计的工具。这个途径是改良性的，因为它企图适应设计者目前的工作风格。它倾向于自底向上的设计，因为每个设计者倾向于先设计出自己的单元，然后用它们作元件来实现更高级的结构。得到的设计质量好，但费时间且容易出错。所以，为了克服设计复杂性，这种 CAD 途径带来了新的工作站环境复杂性。在此环境中，要把在不同的时间为不同的设计级开发的、而且是采用不同的输入语言与不同的设计方法学的一套性质各异的工具，集成为一个容易操作和灵活的系统，并以熟悉的格式与设计者交互工作。

图 2.4 是母片法的一般 CAD 方法学的三叉图表示。综合的工具在图中用弧线表示，弧线可以从一种表示的级到另外一种表示的级。例如，从电路到掩膜版几何表示的弧线，表示产生电路几何表示的一个综合工具；而相反的弧线对应于一个分析工具，比如说一个电路抽取器。在电路级的循环弧线，表示一个分析工具，比如说一个电路模拟器；而在掩膜版几何级上的一个类似的循环弧线，表示一个设计规则检查器。重点是从单元与宏单元的结构描述，产生掩膜版数据。单元与宏单元是从一个单元库中取得的。有些宏单元，比如说 PLA，是从功能描述编译的。

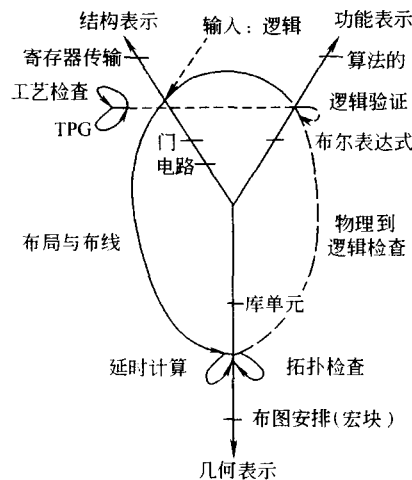


图 2.4 母片法的一般 CAD 方法学的三叉图表示

(2) 编译的方法 第二种解决 VLSI 芯片设计危机的途径是硅编译技术。这种途径认为知识是算法的，而且可以写出转换程序，它从问题的高级描述自动地产生或综合它的或某些部分的解。这种转换程序的例子有布局与布线产生器、PLA 产生器以及硅编译器等。



这些工具假设一定类型的解或目标体系结构，倾向于限制它们的可应用性。但是，它们在一般机器上能很快地执行。这种自顶向下的方法是革命性的方法，因为它是代替设计人员，而不只是在设计周期中帮助他们。所以，这种方法与一般的 CAD 方法是完全对立的。硅编译器的一种可能的系统如图 2.5 所示。它将设计的一个功能描述，自动地翻译成以语言描述的集成电路，再翻译成掩膜版的布图。

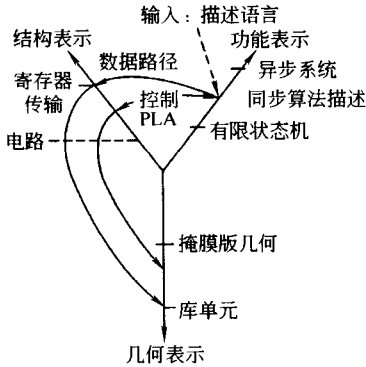


图 2.5 一种可能的硅编译器方法学

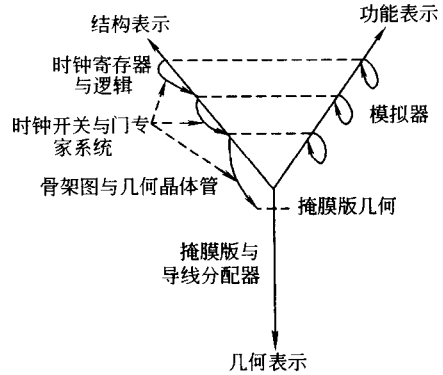


图 2.6 一种可能的专家系统方法学

(3) 智能的方法 第三种途径是 VLSI 专家系统。这种途径认为，人的知识是能够掌握与存储到一个专家系统的知识库中的。知识库中的知识，基本上可以分为三类：第一类是概念，包括问题域（VLSI 设计）中的基本术语，通常可以从教科书中得到；第二类是规则，它描述特定的情景与希望完成的动作，这种知识是以经验为基础，是从专家那里得到的；第三类是策略，它是一些过程，辅助引导搜索知识库，而且当有几个同等合理的规则可用时，帮助解决选择的矛盾。专家系统的另外两个成分和工作存储器与推理机。专家系统不同于其他设计自动化工具的特点是，它能够解释与验证设计决定；它的推理过程接近专业人员使用的推理过程；它能够处理不确定与不完全的设计信息；它用符号表示知识，而不用形式的或数学的表示；随着新的方法学与设计风格的发现，通过把新的知识片段加到知识库，它能逐渐丰富。一般来说，专家系统是用于知识精深的问题，依靠多年积累的经验，产生好的性能。这样的问题具有大量特殊信息的事实结构，通常是没有已知的算法，而且问题是难以形式化的。图 2.6 是专家系统用于 VLSI 设计的一种可能的表示，它代表了第三种途径，系统中的设计级可以由用户定义。尽管各级之间的翻译主要是设计人员的责任，但专家系统可以用来帮助翻译，以及使一个级内的设计细化。

## 2.2 设计表示

设计一般可以看作是从行为描述到物理描述的一个变换。对于 VLSI 这样复杂的系统，它是通过将行为的层次分解成作为中间形式的结构来实现的，即行为设计、结构与物理设计三种设计过程都要用到。这样一来，在同一设计中便引进了三种不同的表示：行为（功能）表示、结构（逻辑）表示以及物理（几何）表示。

### 2.2.1 功能表示

这里把功能表示看作是行为表示的同义词，又可以叫做行为描述。在早期的设计中，