

试用讲义

电子计算机磁心存贮器

(下)

长沙工学院研究所 编

上海自动化仪表二厂情报资料室 翻印

电子计算机磁心存贮器

(下)

长沙工学院研究所编
上海自动化仪表二厂情报资料室翻印

毛主席语录

教育必須为无产阶级政治服务，必須同生产劳动相结合。

我们的实践证明：感觉到了的东西，我们不能立刻理解它，只有理解了的东西才更深刻地感觉它。感觉只解决现象问题，理论才解决本质问题。这些问题的解决，一点也不能离开实践。

世界上总是这样以新的代替旧的，总是这样新陈代谢、除旧布新或推陈出新的。

电子计算机磁心存储器

下 册 目 录

第五章	读出系统	5—1
第一节	读出系统概述	5—1
第二节	用于读出放大器的一些典型环节	5—16
第三节	读出放大器的设计与应用	5—65
第六章	151 机主存储器	6—1
第一节	概 述	6—1
第二节	译码驱动与读出系统	6—2
第三节	主要几种控制电路	6—23
第四节	总框图简要说明	6—39

第五章 读出系统

第一节 读出系统概述

磁心存储器读出线上的磁心，经电流驱动后从读出线上感应出信号。这些信号很小（一般只有几十毫伏），必须经过放大，然后才送给专门接收这些信号的数码寄存器。由读出线、读出放大器构成了磁心存储器的读出系统。

在读出系统中，读出线上信号是由许多部分组成的。其中除了有磁心输出的有用信号之外，还夹杂着由于驱动电流的感应和半选磁心在读出线上产生的各种形式的干扰。这些干扰处理得不好，就会淹没信号，所以必须设计一套电路，稳定而快速地把读出线上的信号与杂音区别开来，把小信号放大到逻辑电路可以接收的逻辑电平。因此，读出放大器是读出系统的核心。它的性能的好坏，对整个存储器系统有着极为重大的影响。

要设计一个好的读出放大器，首先对读出线上的信号特性必须有较全面的了解。其中包括各种信号杂音的来源及其在读出线上传输的性质。其次才研究如何鉴别这些信号和杂音的手段和方法。

对不同的取数方式（如：二度、三度、二度半），在读出线上的信号特性是有区别的。我们将说明它们的主要区别。然而，读出线上同时存在着信号与杂音，需要鉴别与放大这是共同的。

一、系统概貌：

图 5-1 是二度半存储器读出系统的示意图。在水平方向是字电流驱动，垂直方向是位电流驱动。图 5-2 是二度半存储器读出系统的波形图。现在来说明系统的工作过程。

当系统工作时，字向驱动器和位向驱动器各有一路有读写电流波输出（例如是 Z_1 和 W_1 ），字线和位线交叉的一个磁心 q 就

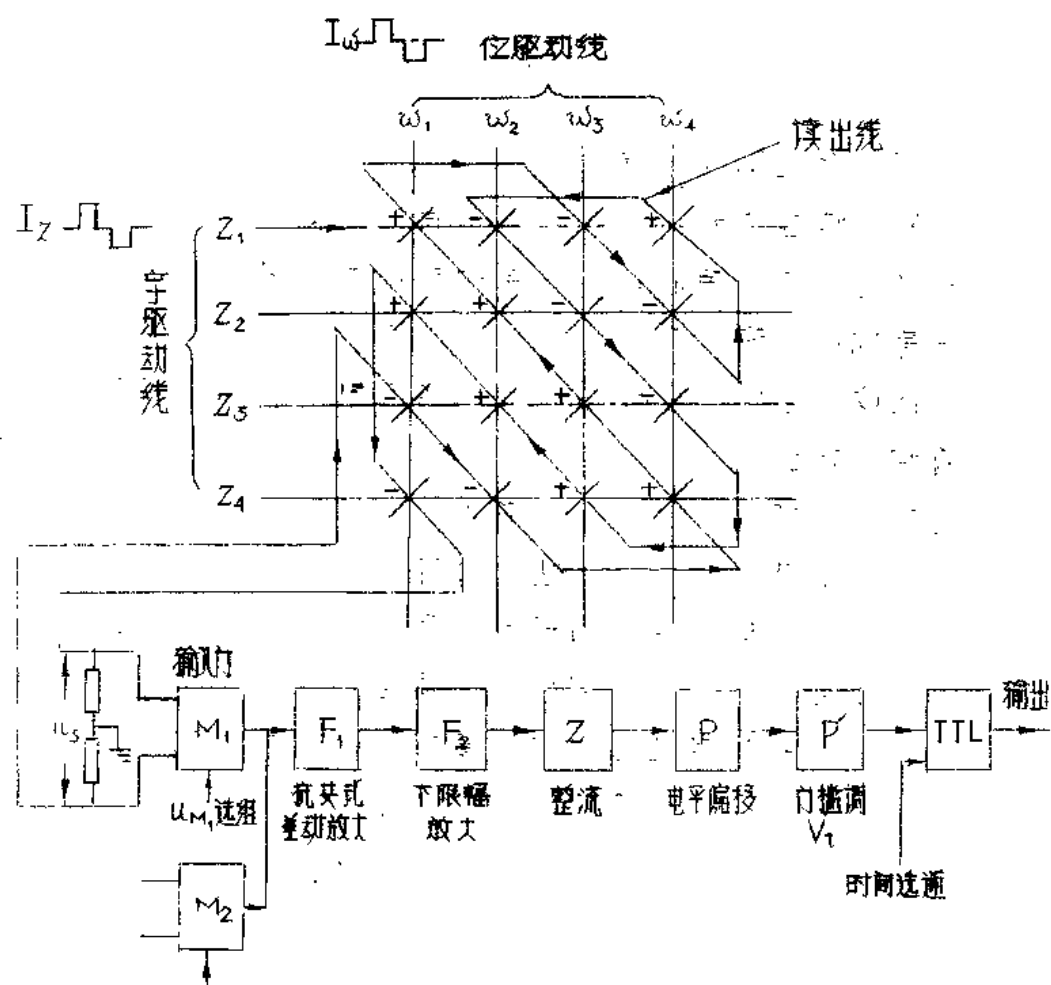


图 5-1 二度半读出系统示意图

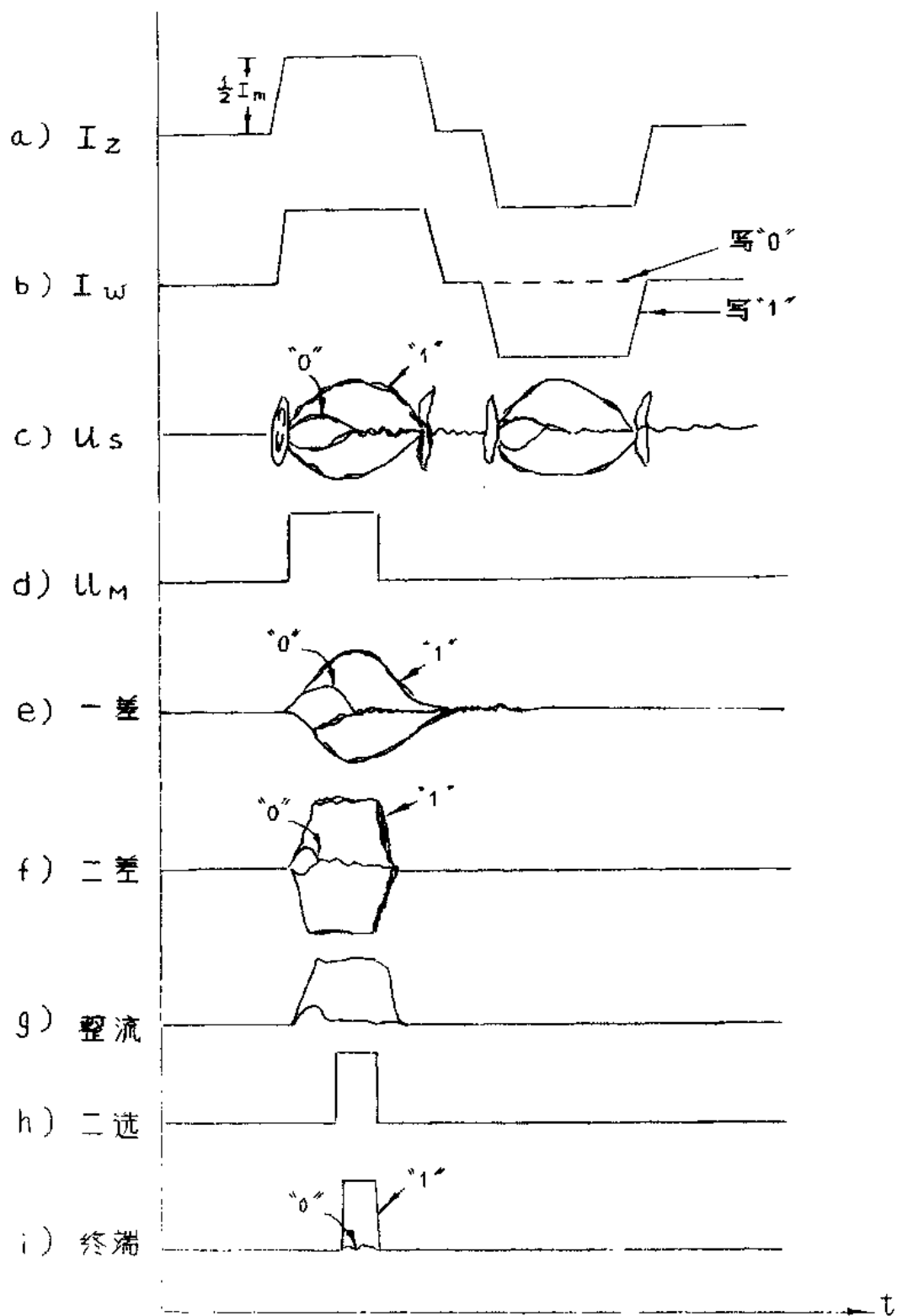


图 5-2 二度半存贮器读出系统波形图

被选中了。这个磁心就翻转输出。按电磁感应定律，我们把这个磁心感应出的信号定义为“+”的。另外由于读出线上穿线方法使其它各磁心所感应的电动势的“+”“-”方向都写在图中，由此可见读出信号是正负双极性的。如果被选磁心 ϕ 所存的内容是“1”，则受驱动电流驱动后磁心翻转，在读出线上感应出一个大信号（如 40 mV ）；如果存的内容是“0”，则磁心不翻转，而在读出线上感应出一个半选干扰电压（如 15 mV ），这些信号与干扰（图 5-2 c 的 U_s ）从读出线送到读出放大器的输入门 M_1 上，如果，这时在输入门 M_1 上加上一个由地址码控制的选组信号 U_M （图 5-2 d），和 U_M 时间上相重合的这部分就通过 M_1 进入第一级差动放大器 F_1 。由图形可见，从读出线送来的信号 U_s 除有用的“1”信号以外，还有半选“0”干扰，读写电流波前后沿引起的尖峰干扰，写电流波在读出线上感应的磁心写回时的翻转信号。除“1”信号需要放大输出外，其他这些东西都是无用的。让它们进入放大器，只有干扰放大器的正常工作，所以必须对它们进行限制。因此，选组门 M 有两个任务：第一：在一个较大容量的存储器中，同一位里不只有—根读出线，可能有两根，以较多根读出线（最常见的是 4096 只磁心，穿制一根读出线，如容量为 8192，就得穿两根读出线；容量为 16384 就得穿四根；容量为 32768 就得穿 8 根读出线），必须按地址来选译某一组（一根）读出线工作，其它读出线输出的信号都是无用的，不让它们进入_或放大器。所以未被选的门 M 就不来开门信号 U_M ，使其它门都关闭。实际上如果未被选的读出线所对应的门不关闭，其输出端呈现低阻抗，易于成为有用信号的读出线负载，将损失有用信号，这是不希望有的。第二是在写电流工作的时间有很大干扰。特别是线选法存储器（二序）中，其读出线和位电流线平行，感应的干扰最大尖峰达几伏之巨。选组脉冲 U_M 就可以把它排除在外，不使它进入读出放大器，以免放大器在这

样大的干扰信号下引起饱和或截止（即脱离线性区），使下一周期的信号到来时，其出的放大器还没有恢复到正常状态。（这种现象叫做放大器的阻塞），不能及时进行放大，从而影响工作速度。

经过选组门M以后的信号进入一次差动放大，这个放大器是线性放大，也就是按比例地，如实的放大从输入门所送来的信号和干扰。其波形示于图5—2e。由图可知，经过选组门的一次放大以后输出信号的信噪率比已经有所提高。这是因为选组门已经滤除了电流波前后沿所引起的干扰和出现在信号前沿的一部分非半选“0”干扰。一次差放还抵制了由读出线和选组门M所引起的尖峰干扰，这点将在以后详细说明。

经一次差动放大以后的信号电压还不够大，还不足以推动逻辑电路，信号杂音比还不够好，所以又进行第二次放大，第二级放大器 F_2 设计成这样，对于小信号来讲具有较大的放大量，对大信号来讲具有较小的放大量。这样，对于干扰就进行了有效的限制。通过这次放大，不但放大了信号的幅度，还提高了信号杂音比。这样的放大器称之为下限幅放大器。它对不大于某一电压 V_t 的小信号加以限制，而对大于 V_t 的信号加以放大。经过 F_2 以后的波形示于图5—2f。这个信号还是具有正、负的双极性电压，用整流级Z进行整流成全部都是正信号。如图5—2g。所得的信号幅度已达3—4伏。但是，经过两次放大之后，直流电平下面的逻辑电路已经不匹配了，所以下面使用一级电路P来进行直流电平偏移，最后又设置一个门槛，用以削弱从整流以后还漏到末级的干扰。这个门槛电压设计得可以从电路外部进行调节。另外，从波形图可知，干扰均靠前沿，而信号峰值靠后，所以可以通过时间鉴别的方法来进一步提高信号杂音比。因而，在本级把整形后的信号送到TTL门电路，用一窄脉冲（宽度80—100 μs ）来进行选通。这样从读出线送来的信号和杂音，经过限幅对信号的干扰重重限制，在输出终端把信号送给逻辑

电路——数码寄存器，而干扰完全被限制。

以上是一个读出系统典型的工作过程。

为了对读出系统进行研究和设计，下面我们将进一步分析读出线上位号的特性，对读出放大器的要求，设计这个系统和电路的基本知识和具体的设计方法及举例。以固体电路的读出放大器为主。

二、读出线及位号特性：

由以上对读出系统的简单描述，我们可以总结读出线上的位号有如下一些重要特性：

1. 读出线的内阻抗：

读出线要穿过同一位的许多磁心。由于位号杂音比的限制，一根读出线穿过磁心的数目被限制在 4096 或更少些。由于穿过这样多的磁心，线就比较长，使用的磁心较小，所以读出线的直径也较小。例如 4096 只磁心，磁心的外径和内径为 $0.8 \times 0.5 \text{ mm}$ ，磁心排列成 64×64 的方阵，排列的间距为 1 mm 。使用直径为 0.08 毫米的高强度漆包线，并且长度为 6 米，直流电阻为 20.5Ω （实际测得的），读出线内阻抗的第二分量是导线的自感和穿过 4096 只磁心的电感；第三个分量是每个磁心处驱动线相交有一个小电容。因此，读出线具有电阻，电感和电容网络构成的分布型复杂阻抗。这个阻抗值的准确测定是困难的，但由于这个阻抗的准确测定是困难的，但由于这个阻抗的存在，使位号在读出线上传输，将产生延迟，衰减，畸变及振荡等复杂现象。为了使位号传输失真小，就要求读出线的输出端要进行适当的匹配，也就是对读出放大器的输入端提出了其输入阻抗与读出线的输出阻抗相匹配的问题。

2. 读出线上共式干扰：

以上所述，驱动电流线和读出线都在每个磁心的地方有一个交叉点，这个交叉点虽小，但数量很多，而且十分接近，线间仅有两层很薄的绝缘漆隔离。因此，这些交叉点就形成了驱动线对读出线的电容耦合，如图 5-3 所示。在脉冲电流驱动磁心时，驱动线上有几伏甚至十几伏的电压跳变，这个电压跳变就通过杂散电容耦合到读出线上，尤其是脉冲的前、后沿是高频分量，干扰读出线尤为严重，有可能在读出线上产生几伏的电压跳变，这个跳变大大超过有用信号幅度。然而，如果这种分布型的干扰对读出线来说是对称的话，在读出线两端出现的是极性相同，大小相等的电压跳变，那读出线的两个端接点 a 、 b 上的电压跳变是同时跳高或跳低，这种干扰我们称它为共式干扰。这种共式干扰虽然很大，但是它和磁心在读出线上的信号有本质差别。因为磁心的读出信号在 a 、 b 两端电压是此低彼高或相反，即在 a 、 b 两点有电位差。我们称这种信号为差式信号。根据该读出线上这种信号和杂音的特点，就可以设计出一种电路，这种电路对于共式信号不能放大，甚至抑制和缩小，而对差式信号加以放大输出。这种电路叫做“差动放大器”，顾名思义，即输入电压两端有电压差才动。抑制共式干扰也还有别的方法，差动放大器也还有别的重要功能，留待以后详述。

这里还要指出的是，驱动线对读出线的电容性耦合所产生的干扰，除了重要部分是共式干扰之外，也还有差式的一部分。这部分虽然小，但是其干扰可能比共式干

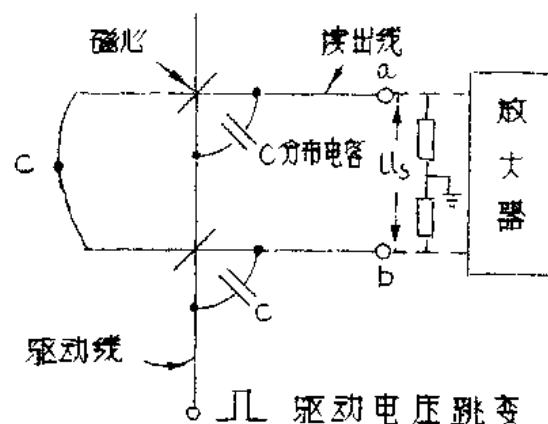


图 5-3 驱动线对读出线引起共式干扰的示意图

扰大得多，因为它和读出信号一样是差式的，不易区分。所以读出线的耦合，都是对称的。怎么样才能使其耦合都是对称的呢？把整条读出线折成两半，其中点为C，（图5-5）线长 aC ， bC 相等。如果读出线穿制得当，可以使各根驱动线分别工作时，在 aC 和 bC 线上的磁化数目相等，而且这些磁化各了相对应的，即各对磁化距离C点都相等的话，就达到对称的目的了。图5-1的读出线穿制是近似达到这个目的的。这样使驱动线对读出线的干扰都近似是差式的。其实，尽管穿线方法上给予保证对称，各了线交叉点处的耦合紧密程度不一样，产生容性差式干扰也不可能完全避免。因此，在读出放大器上要采取其它的一些办法来消除这种杂音。

3. 电流边沿在读出线上引起的差式干扰：

在磁心板中间，驱动线上的大电流和快速上升的电流脉冲边沿，将在其周围产生脉动磁场。与驱动线相靠近的读出线在脉动磁场之中将在其上产生感生电动势，这就是脉冲电流在读出线上产生差式干扰的来源。读出线与驱动线靠得越近，平行得越好，受到的干扰就越大。因此，读出线受到干扰的程度与读出线的穿法有密切关系。

读出线的穿法很多，但从其受驱动线干扰的情况可分为两类：一种是和驱动线斜 45° 穿线（图5-1），另一种是和驱动线平行的。显然，斜 45° 穿线所受到的干扰小，而平行穿线受到的干扰大，但平行穿线的读出线短，采用了相互抵消的平行穿线法，还是广泛使用的。

另外，值得注意的是靠矩阵边沿上的地址，由于读出线在边上可能和驱动线平行，如果不在边上采取抵消的方法，将会在矩阵的边缘地址上产生较大干扰。

4. 磁心的半透干扰：

由于磁心的特性并不是理想的矩形，因此，在叠层再驱动时，

有受到干扰的磁心。这些磁心将产生干扰。这些干扰在不利的情况下，可能与被选地址的“0”相加和“1”相减。这些干扰的峰值一般出现在信号峰值的 $\frac{1}{2}$ 处。所以，排除这些干扰的方法，可以用限制外信号的大小和时间选通鉴别的方法等。

三、对读出放大器的要求

读出放大器的任务是把从读出线送来的有用小信号，放大到和逻辑电路相适应的电压，而对各种干扰电压加以扼制。它是鉴别磁心信号是“0”还是“1”的关键。原则上，要求读出线上在某一特定时间内，信号和噪音是可以区别的，读出放大器就应当迅速而准确的加以鉴别，并把鉴别的结果送给数码寄存器以供使用。

如上所述，读出线上的信号和噪音的特性是复杂的，要迅速而准确的鉴别信号和噪音，必须从各方面努力才能得到。这也就相应地提出对放大器的各种要求：

1. 输入阻抗：

读出线具有复杂的内阻抗。读出线与读出放大器的输入端相连，这就提出放大器与读出线之间相匹配问题。尽管读出线的内阻是复杂的，但是可以用等效发电机原理把读出线当作一个具有信号源为 U_s 和内阻抗为 Z_0 的串联来处理。（图5—4）放大器具

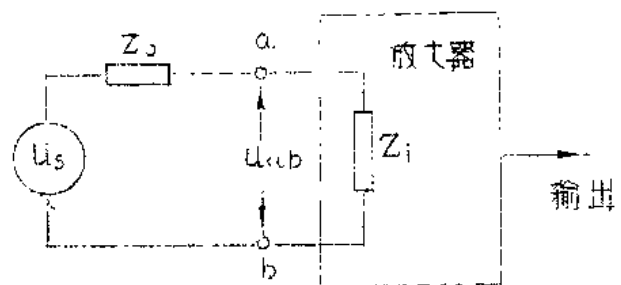


图5—4 放大器输入阻抗
等效电路

有输入阻抗 Z_i 。这样，送到摆出放大器的信号为 U_{ab} ，可用下式表示：

$$U_{ab} = U_s \left[\frac{Z_i}{Z_i + Z_o} \right] \quad (5-1)$$

由 (5-1) 式可知：由于 Z_o 的存在，送到放大器的信号 U_{ab} 将衰减，当 $Z_o = 0$ 时， $U_{ab} = U_s$ 。但是 Z_o 是客观存在的。为了使信号少衰减，希望 Z_i 尽可能大。采用晶体管放大器，其输入阻抗不可能很高，在高频时分布参数的影响，输入阻抗比低频时可能显著减小，而我们希望高低频阻抗一致。除了读出信号衰减的考虑以外，我们更希望衰减是线性的，不希望信号引起畸变，使信号和杂音混淆。只要对干扰和信号的衰减是线性的即按比例的，且不产生相移，信号有衰减是可以放大的。所以 Z_i 的取值应和读出线特征阻抗相匹配，这样才不至于引起读出线上信号的反射与振荡。

由于读出线的内阻抗准确测量是复杂的，所以实际上往往采用实验的方法来选择 Z_i 。在固体电路放大器中，除了放大器本身固有的基极输入电阻之外，可以在外部配接电阻，一般说来，对 4096 双端输出的读出线，输入阻抗选择在 $200 \sim 500 \Omega$ 之间。

2. 抗干扰问题

读出放大器必须排除读出线上的共模干扰，而放大有用信号。共模干扰的最大值记作 V_{gmax} ，它有可能大到几伏，而最小信号可能只有几十毫伏。读出放大器对 V_{gmax} 不但不能放大，而且要加以缩小，抑制；对 U_{smin} 要加以放大，这就向读出放大器提出了一个问题，就是把 V_{gmax} 抑制到什么程度才可以了呢？这就从实际需要出发，规定了一个指标。我们希望通过读出放大器之后 V_{gmax} 在读出终端的幅度为 U_{smin} 在读出终端的幅度的 $\gamma\%$ 那末，这就要求放大器对于差模信号的放大量比起对共模信号的放大量大 C 倍， C 由下式表示：

$$C = \frac{V_{gmax}}{U_{smin}} \cdot \frac{100}{\gamma} \quad (5-2)$$

参数 C 就叫共模扼制比或共模排除比。 C 也可以用放大器的差式放大量 $K_{\mu差}$ 和共式放大量 $K_{\mu共}$ 来表示：即

$$C = \frac{K_{\mu差}}{K_{\mu共}} \quad (5-3)$$

式中 $K_{\mu差}$ 在几十到几百范围；

而 $K_{\mu共}$ 是小于 1，几十分之一或几百分之一；

在固体电路放大器中，共模扼制比 C 还通常用分贝表示，即

$$C = 10 \log \frac{K_{\mu差}}{K_{\mu共}} \quad (dB)$$

固体电路可以把 C 值做到几十分贝 (dB)。

3. 放大量与鉴别力：

读出放大器对于信号和杂音的鉴别能力是一极关重要的指标，这就是信号和杂音相差到什么程度，放大器才能稳定可靠的鉴别。

从读出线输出有如图 5-5 所示的最小信号 U_{1min} 和最大干扰 U_{0max} 。我们要求在某一特定时间 $U_{1min} >$

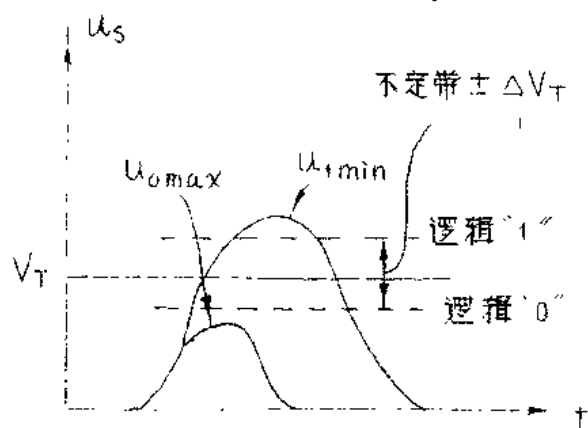


图 5-5 鉴别力示意图

U_{omax} ，度放就应当能鉴别。因此我们为放大器规定一个门槛电压 V_T ， V_T 值介于 V_{imin} 和 U_{omax} 之间，希望大于 V_T 的电压，放大器输出为“1”，小于 V_T 者，输出为“0”。但最实际的物理器件不可能完全做到这一点。在晶体管线路中，能用来做鉴别门槛的，最常见的是硅二极管或三极管的 $P-N$ 结，加到 $P-N$ 结上的电压大于某一值即通导，小于某一电压值就不通。例如用三极管倒相器电路来鉴别。（图 5—6），基射结电压大于 0.7 伏，即通导进入饱和，小于 0.5 伏三极管即截止。我们这里定义：通导饱和为“1”，截止时为“0”。

由图 5—6 的输出特性可知，当 U_b 由 0.5 V 变到 0.7 V 的期间，三极管在线性区，输出既不是高电位也不是低电位，既不是“1”，又不是“0”。这个带叫做不定带，或者叫做模糊带。实际上，由于温度变化对硅 $P-N$ 结的影响，当温度升高时三极管结压降 V_{be} 减小，而温

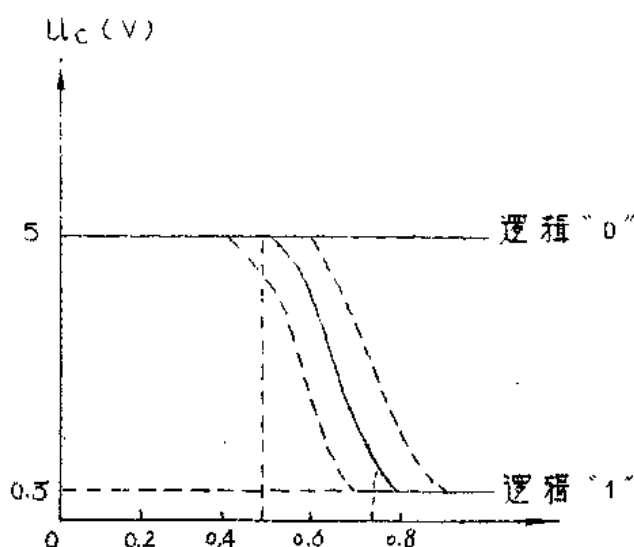
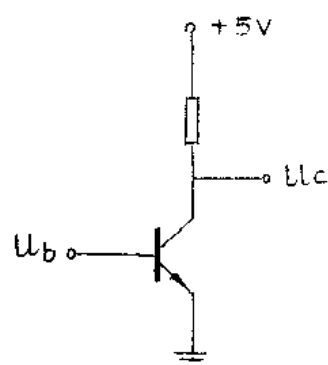


图 5—6 倒相器的输入输出特性

度降低时，结压降 V_{be} 加大，所以要适应较宽温度范围 ($-45^{\circ}\text{C} \sim +125^{\circ}\text{C}$)，基射结的压降不肯定带在 $0.4\text{V} \sim 0.8\text{V}$ ，也就是说，放大后送到三极管基极来进行鉴别的最大的“0”干扰不能超过 0.4V ，否则三极管就有通导，从而造成误动作的可能。另一方面，最小的“1”信号送到三极管基极来鉴别的电压不能小于 0.8V ，否则三极管有可能不通导。

考虑到以上这样一种实际情况之后，我们再回到图 5—5 来研究鉴别力的问题。为了弄清楚鉴别力和放大量的关系问题，还是举一组具体的数字来说明。例如 $U_{1\min} = 35\text{mV}$ ， $U_{0\max} = 15\text{mV}$ ，我们取小信号门槛

$$V_T = \frac{U_{1\min} + U_{0\max}}{2}$$

$$= 25\text{mV}$$

为了可靠鉴别信号和杂音，我们把 V_T 以不定域定在

$$V_T \pm \Delta V_T \quad \Delta V_T = 2\text{mV}$$

这就要求大于 27mV 的信号，可靠的输出“1”，而小于 23mV 的信号可靠地输出“0”。从 $23\text{mV} \sim 27\text{mV}$ 对应终端门槛 $+0.4\text{V} \sim 0.8\text{V}$ 的不定带。这个不定带用 $\Delta V_{T'}$ 表示，此即

$$\Delta V_T = 2\text{mV}$$

$$\Delta V_{T'} = \frac{0.8\text{V} - 0.4\text{V}}{2} = 200\text{mV}$$

为了达到这目的，在信号送到终端进行鉴别以前，必须经过放大，其放大量是 K_t

$$K_t = \frac{\Delta V_{T'}}{\Delta V_T} = \frac{200\text{mV}}{2\text{mV}} = 100$$