

5184
PLS

7 008218

M-3

小型电子计算机

B. B. 培雷斯基等著

M-3小型电子计算机

B. B. 培雷斯基等著

中国科学院
计算技术研究所译

科学出版社

1959

В. В. Бельский и др.

МАЛОГАБАРИТНАЯ ЭЛЕКТРОННАЯ ВЫЧИСЛИТЕЛЬНАЯ МАШИНА М-3

Филiaal Весоюзного института
научной и технической информации
Москва 1957

內 容 簡 介

本書詳細介紹苏联 M-3 小型通用电子数字计算机的线路、元件、特性、技术指标及使用方法等。本書共分十章 第一、二章先对 M-3 计算机的全貌及各部件之間的联系作了簡要的闡述,并系統地介紹了該机的算术运算和邏輯运算的基本原理及完成的方法。第三章介紹元件和电路,对触发器、單稳多諧振荡器、門、二极管邏輯电路等基本元件的原理、技术要求、参数作了具体的說明与分析,并用脈冲時間图說明計数器、移位寄存器的邏輯性能。第四、五、六章分別介紹 M-3 的运算器、程序发送器及存貯器,各章都附有詳細的邏輯电路及脈冲時間图,对运算器、程序发送器及存貯器的工作原理、在完成指令时各个部件的作用与动作情况作了全面的敘述。第七、八、九三章分別介紹 M-3 的輸入輸出设备、电源及外形結構。最后第十章說明 M-3 的指令系統、程序設計、维护及校驗方法。

此書可供各地仿造 M-3 小型计算机及研制其它小型计算机的工程技术人員参考之用,并可供高等院校计算机及計算数学專業师生参考之用。

M-3 小型电子计算机

В. В. 培雷斯基等著

中国科学院

計算技术研究所譯

科学出版社出版 (北京東黃門大街 117 号)

北京市書刊出版業登記證出字第 061 号

中国科学院印刷厂印刷 新华书店总經售

1959 年 5 月第一版

1959 年 5 月第一次印刷

印数: 00001-16,000

書号: 1747 字数: 61,000

开本: 860×1168 1/32

印张: 3 1/4 插页: 5

定价: (9) 0.50 元

譯 序

本書介紹的 M-3 計算機是蘇聯科學院控制機和控制系统實驗室積累多年的研究成果和製造經驗所創造的一種小型電子數字計算機。這機的性能優良，工作可靠，使用方便，在蘇聯認為值得向國內外推薦的小型計算機。

本書譯成中文後，原作為仿制和學習蘇聯先進經驗的資料。大躍進中各地學校和研究機構紛紛來信索取，因當時譯印數量有限，不能滿足各地要求。現已征得蘇聯全蘇科學技術情報研究所的同意，經複校後交出版社印行，以應各地關心計算技術發展和熱心學習蘇聯先進經驗者的需要。

本書的緒論以及第一章和第九章介紹 M-3 計算機的總體結構、各組成部分的布置和相互聯系；第二章簡述 M-3 計算機做算術和邏輯操作時的數理；第三章至第八章詳述各組成部分的工作原理；第十章敘述使用步驟並舉例說明解題程序。全書內容精詳完整，淺顯易懂，初學者只需略具無線電基本知識即能領會。

原書完成於 1957 年；年來蘇聯在 M-3 計算機上又作了很多研究與改進，如加添快速存貯器等，但主體和重要原理方面並沒有多大出入，故仍按原文譯印。

本書是中國科學院計算技術研究所編譯室全體同志突击翻譯出來的，雖經所內許多同志的校對，但錯誤仍在所不免，希望讀者隨時指正。

莫 根 生

1959 年 3 月

目 錄

緒論	1
第一章 在各种工作情况下, 计算机各部分間的相互关系	4
§1. 原始数据的輸入和存貯器的工作	4
§2. 程序发送器和存貯器的自动执行程序	5
§3. 运算器內进行的操作	6
第二章 算术操作和邏輯操作	9
§1. 原碼、反碼和补碼	9
§2. 加法	10
§3. 二数绝对值的比較	12
§4. 減法	12
§5. 乘法	14
§6. 除法	16
§7. 邏輯乘法	19
§8. 变形的加法和減法 对符号的操作	19
第三章 电路和部件的元件	21
§1. 触发器	21
§2. 單穩多諧振盪器	23
§3. 整形器	23
§4. 門	24
§5. 二极管邏輯电路	25
§6. 阴极跟随器	27
§7. 方框图和时间图的表示方法	27
§8. 脈冲計数器	29
§9. 触发器間傳送信息的方法	31
第四章 运算器	34
§1. 一般特性	34
§2. 执行基本操作时运算器的工作情况	35
第五章 程序发送器	41
§1. 程序发送器的功用和組成	41
§2. 局部程序发送器	41
§3. 操作器	44
§4. 起動寄存器和選擇寄存器	45

§5. 脈冲分配器	47
第六章 存貯器	48
§1. 一般特性	48
§2. 存貯器寫數和讀數的工作情況	48
§3. 磁鼓	49
§4. 寫讀放大器	51
§5. 標誌脈冲和零脈冲 選擇地址的方法	52
§6. 存貯控制器	54
第七章 輸入和輸出數據的設備	55
§1. 代碼的輸入 帶的齒孔	55
§2. 發送器	59
§3. 輸入時各部件的工作情況	59
§4. 代碼的輸出	61
§5. 輸出時電傳打字機的工作情況	64
§6. 輸出時各部件的工作情況	67
§7. 輸入輸出計數器	68
§8. 電子輸出器	68
第八章 M-3 計算機的電源	71
§1. 電源系統	71
§2. 發電機組	72
§3. 電源櫃	73
§4. 整流器	73
§5. 穩壓器	74
§6. 保護电路	75
§7. 电压指示器	75
第九章 M-3 計算機的結構	77
§1. 結構和布置	77
§2. 控制器件	79
第十章 M-3 計算機的使用	83
§1. 編碼方式和程序的組成	83
§2. 簡易例題的程序設計	86
§3. 數據的準備和紙帶齒孔	88
§4. 電源的接通與切斷	88
§5. 程序和原始數據的輸入	90
§6. 執行計算和輸出結果	91
§7. 工作中檢查	91
附录 I 主要技術特性	94
附录 II M-3 計算機的操作碼	96

緒 論

求解科學和技術問題而進行大量計算時，計算過程的自動化有重要的意義。為此，現今有效地運用工作效率比人工要高出幾千幾萬倍的電子數字計算機。

大型電子計算機（如“箭牌”計算機）需要很大的維護費用和特殊的運轉條件（大房間、特殊電源和冷卻設備等）。小型計算機的工作效率雖然比較低，但是沒有上述缺點，因此它們也被廣泛採用。

M-3 計算機是蘇聯科學院控制機和控制系統實驗室（ЛТУМС АН СССР）和蘇聯國家計委會電氣工業科學研究所合作研製的成果。它的設計方案是由蘇聯科學院控制機和控制系統實驗室提出，再與蘇聯國家計委會電氣工業科學研究所共同完成；後由蘇聯國家計委會電氣工業科學研究所按設計製成¹⁾。

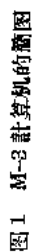
M-3 計算機是通用小型電子計算機，按其使用特性可供科學研究所與設計局應用；能解綫性或非綫性的常微分方程和偏微分方程；含有多個未知數的綫性方程組；代數方程和超越方程等等題目。

當存貯器里放不下問題的全部數據時，只要降低工作的速度，計算機就可解任何複雜問題。

在 M-3 計算機里廣泛的使用了半導體元件。機器主要的邏

1) 制定綫路、設計與各個階段的調整工作的參加者有：普爾日也夫斯基（Ю. В. Приземский），道洛賓娃（Н. А. Дорохова），扎爾金（А. В. Залкина），達涅托夫（Г. И. Данетов），奧符察里柯（В. Н. Овчаренко），雅柯夫萊夫（А. Я. Яковлев），梅里克-沙赫那扎羅夫（Б. Б. Мелик-Шахназаров），托爾馬索夫（А. П. Толмасов），巴塔里凱也夫（А. Н. Патрикеев），莫洛佐夫（В. А. Морозов），莫洛佐夫（А. П. Морозов），斯克里普金（П. А. Скрипкин），皮皮諾夫（А. В. Пилинов），謝苗諾娃（В. Н. Семенова）。

整個工作是在蘇聯科學院通訊院士布魯克（И. С. Брук）總的領導下進行的。



輯元件是半导体二极管做成的非符合譯碼器,很多計算和控制綫路都用到了它。專为这个計算机研制了小型的写数磁头和經濟的写数和讀数脈冲电路。这計算机由几个不同的柜子所組成,每个柜子是自成一体的大部件,既便于改进机中某些部分,又便于运输和分裝在不同的房間。机内具有自給的电源。

机器由四个主要部分組成:运算器 AY , 程序发送器 $ΠΔ$, 存貯器 $3Y$ 和輸入輸出設備 YBB (見图 1)。

計算机工作时运算器 AY 是用来对数进行算术和邏輯操作。

在存貯器 $3Y$ 里存有計算时所必需的原始数据,并有中間和最后計算結果;此外,在存貯器 $3Y$ 里还存有解題的程序,也就是确定对数进行基本操作(如加、减等等)的順序的一組指令。

輸入輸出設備 YBB 是用在解題开始前和計算过程中向机器輸入原始数据,程序指令,以及用来輸出(打印)最后結果。

控制器(程序发送器 $ΠΔ$)是用来控制其它部分。程序发送器 $ΠΔ$ 按順次指令中的命令向存貯器 $3Y$ 里找出所需要的数,确定对该数进行什么操作,控制运算器进行預定的操作,送計算結果到存貯器 $3Y$,必要时送到輸出設備。

在程序发送器 $ΠΔ$ 和运算器 AY 的所有寄存器中都是用触发器来存貯二进位的信息。

寄存器的每一个二进制位是由存貯二进位数的触发器和接收信息到触发器的門所組成的。

第一章

在各种工作情况下,计算机 各部分間的相互关系

§ 1. 原始数据的輸入和存貯器的工作

編成数碼形式的数据和解題程序(依据第十章 M-3 计算机的使用所指出的規則),用凿孔机打在紙帶上,輸送到运算器的 C 寄存器內。在向 C 寄存器輸入每个数的同时,把这数的地址(貯存該数的存貯器單元的号碼)輸送到选择寄存器 CP 內;或者利用程序自动把这数的地址送到选择寄存器 CP 內。这两个寄存器都和存貯器 3Y 相連: C 寄存器与存貯器 3Y 的写讀放大器相連;选择寄存器 CP 与存貯器 3Y 的比較电路 PC 相連。

在标志磁头 MT 下面沿磁鼓的一周,共記錄 2,048 个脈冲。于是,磁鼓的一周就被标志磁头分为 2,048 个單元。标志脈冲計数器 CMI 数着来自标志磁头 MT 的脈冲,找出存貯器 3Y 中所需要的單元。

在最后一个标志脈冲和第一个标志脈冲之間,由零磁头 HT 送出的特殊脈冲(“零”脈冲)清除标志脈冲計数器 CMI。

沿着磁鼓的磁道,設置了一組 31 个写讀磁头(按位数的数目)来写或讀存貯器單元的数。每一磁头都有一个写讀放大器 Y39,这个放大器是与 C 寄存器的相应位相接的。

每一瞬間处在磁头下面的存貯器單元的号碼,就是地址,被送到标志脈冲計数器 CMI 去。当选择寄存器 CP 內的地址与标志脈冲計数器 CMI 內当时的地址符合时,比較电路 PC 就給出脈冲;这个脈冲送入第 1 到第 31 号磁头的写讀放大器中。依照 C 寄存器相应位內的二进位数(0 或 1),放大器把正电流或負电流送入各

自的磁头内,这电流就把磁头下面的磁鼓表面,部分磁化到正方向或反方向。

这样一来,如果从输入输出设备 YBB 输入的数已放在 C 寄存器内,而且它的地址已放置在选择寄存器 CP 内,只要向存貯控制器 YMI 送入写数命令,则这数就被写到磁鼓的相应单元中。写数命令的输入是以特殊代码的形式凿在穿孔带上,当纸带通过发送器或光电输入器时,这些数据就自动传送到存貯器 3Y 所需的单元内。

从存貯器 3Y 选取数是以下列形式进行的:把需要读出的数的地址记在选择寄存器 CP 内,送读数命令到存貯控制器 YMI 内。与写数时一样,当选择寄存器 CP 和标志脉冲计数器 CMI 中的地址相符合时,比较电路 PC 就给出脉冲,送到读数放大器去。

依照各磁头读出的信号的极性,符合脉冲通过或者是不通过放大器门的输出线路,而达到 C 寄存器相应位的触发器,并将它建立成需要的状态。这样一来,从存貯器 3Y 中读出的数,就表示在 C 寄存器内。

§ 2. 程序发送器和存貯器的自动执行程序

在解题过程中,程序发送器 ПЛ 向存貯器 3Y 提取指令,译出代码 操纵机器。因此,程序发送器 ПЛ 决定:送到运算器的数应从哪里选取,对数进行哪种操作,计算结果从运算器 AY 传送到哪里去,下一个指令保存在存貯器 3Y 的哪一个地址。

把程序的第一个指令的地址放置于起动寄存器 ПР 后,以后的计算就自动进行。在程序发送器 ПЛ 内的每一个指令都分成八个节拍来实施的。每一节拍中,脉冲分配器 ПИ 先送出适当的命令脉冲到机器的有关部分,再从这些部分接收做完这些命令的回答脉冲。仅在收到回答脉冲后才继续做下一节拍。

第一拍时,从起动寄存器 ПР 传送指令地址到选择寄存器 CP,脉冲分配器 ПИ 把读数命令送到存貯控制器 YMI。

第二拍时,从存貯器 3Y 中取出的指令放到 C 寄存器。

第三拍时,把起动寄存器 ПР 内的指令地址加上 1。通常指令都是依次提取的,只有转移指令才能改变这个顺序。此外,在第三拍时,送指令的操作码到操作器 БО,同时送指令的第一地址(第一个数的地址)到选择寄存器 СР;脉冲分配器 ПИ 再一次把读数命令送到 УМП。

第四拍时,脉冲分配器 ПИ 把指令的第二地址(第二个数的地址)从 С 寄存器送到选择寄存器 СР,此后,第一个数就被送到 С 寄存器。

第五拍时,脉冲分配器 ПИ 把第一数从 С 寄存器传送到 А 寄存器,并送出读数命令。

第六拍时,从存储器 ЗУ 取出第二数并送到 С 寄存器。

第七拍时,脉冲分配器 ПИ 把第二数从 С 寄存器送到 В 寄存器,并送出操作命令。

操作器 БО 接受脉冲分配器 ПИ 所发出的操作命令,在紧跟着的第零拍中,推动局部程序发送器 МИД 送出一连串脉冲到运算器 АУ 的控制线路去执行某一项预定的操作(例如加、乘等)。完成操作后,局部程序发生器 МИД 发写数命令,把保存在 С 寄存器的运算结果,按选择寄存器 СР 内所记的指令第二地址,送到存储器 ЗУ 去。在这以后,脉冲分配器 ПИ 就转去执行下一指令。

上面所述顺序是相当于执行操作码为 00, 01, 02, 03, C6 的指令(即加、减、除、乘和逻辑乘)。做其它操作码的运算时可能不读第二数,不写数等等,也可以用另外的形式来执行数的传送、条件转移和无条件转移的指令。

§ 3. 运算器内进行的操作

运算器 АУ 内完成的基本操作是两数的相加。有了改变 А 和 В 寄存器中的数为补数的设备,使得运算器 АУ 也能做减法。В 和 С 寄存器能向左右两面移位,使运算器 АУ 可做乘法和除法。

加法时,А 和 В 寄存器中的数相加,相加的结果送到原来放被加数的 В 寄存器。

加法器A的触发寄存器是为形成进位用的。加法是并联完成的；每一位皆有相同的邏輯綫路，这些邏輯綫路按二进位加法的規則把A、B和A寄存器中各位的数字的組合进行譯碼，然后把它們的和数送到B寄存器中的各位。

減法时，B寄存器內放被減数及形成的差数。A寄存器內保存減数，这減数需在这寄存器內轉变成补碼。

乘法时，B寄存器內累加乘积。被乘数放在A寄存器內，乘数則放在C寄存器內，由向右移位的乘数位来控制B寄存器內的部分乘积的累加。

除法时，B寄存器內放被除数，A寄存器放除数，并在这寄存器內轉变成补碼，除法是以連續的試探和減法来完成的。所得的商数在C寄存器中移位。最后在B寄存器內形成的数是乘以 2^{30} 的余数。

邏輯乘法(由数中抽出一組数位)按下列形式进行：在A寄存器內放“分出数”(这数中有“1”的数位决定抽取另一数的相应位的数字)。在A寄存器的位数上有“1”时，C寄存器相应位上的数字就保持不变。在A寄存器的位数上有“0”时，那么C寄存器相应位就要置于“0”状态。

上述的各算术和邏輯操作，可以一直到按已經操作过的第二个数的地址写入結果后才結束。

此外，每次操作的結果在B寄存器中能一直保存到接收新数为止。第一，这样就不必把中間結果送入存貯器3V，可利用B寄存器来作存貯中間結果的補助存貯單元(当上次运算結果在下次运算时要应用时)。因此，能減少向存貯器存貯的次数，从而提高計算机的工作速度。这种操作称作“累加操作”，可以用适当的形式来編碼。

第二，必要时，可不按照第二个数的地址，而是按另外的某一个地址来写入結果。根据任意地址来写入結果是由无条件轉移操作来进行的，同时它能轉移执行不按地址排列順序的下一道指令。

无条件轉移操作也象条件轉移和数的傳送操作一样，不在运

算器AY中执行任何运算。做无条件轉移时,上次运算的結果从B寄存器送到C寄存器,并按照所需的地址写入。从一个單元向另一單元做数的傳送时,从存貯器3Y讀出的数保存在C寄存器內一直到按新地址向存貯器3Y写数时为止。做条件轉移时,根据B寄存器內所保留的上次操作的数的符号,向起动寄存器ΠΠ或者送当前指令的第一地址,或者送第二地址。

把命令送往輸入輸出設備,从而执行輸入或輸出操作。当运算的結果記入存貯器3Y时,利用C寄存器連續向高位方向移位的办法,一位接一位地用电傳打字机印出結果。每一个輸入操作,可使发送器或光电輸入器把紙帶上的一个数輸进計算机的存貯器3Y。

第 二 章

算术操作和邏輯操作

M-3 计算机采用定点的二进位記数制。在机器內进行操作的所有数值的绝对值应小于 1, 或者說, 在机器內按單位模数进行計算, 即加上任一整数后, 原数不变。举例來說, 設 a 是机器內表示的数, 則 $|a| + m = |a|$, 其中 m 是任意整数。一旦中間計算結果等于或大于 1 时, 就自动中断計算而停机。

在运算器和控制器中采用触发单元和寄存器来存放数和表示代数符号。

在这一章里敘述 M-3 计算机所采用的在并联运算器內执行算术操作和邏輯操作的一种方法。

§ 1. 原碼、反碼和补碼

所有的数都可以用原碼、反碼和补碼来表示。原碼是表示数的原来形式, 在 M-3 计算机中作为基本数碼。反碼对二进制而言是把原碼所有的 1 代以 0, 0 代以 1。要得到按模数小于 1 表示的数的补碼, 需要从 1 减去用原碼表示的数。例如原碼表示为:

$$a_{mp} = 01101;$$

这数的反碼表示为:

$$a_{oep} = 10010;$$

这数的补碼表示为:

$$a_{zon} = 10011.$$

由此可見, 要得到补碼, 必須在表示为反碼的数的最后一位加上 1。

因此

$$|a_{zon}| = 1 - |a_{mp}|, \quad |a_{zon}| = |a_{oep}| + 2^{-n},$$

其中 n 是采用的位数。

在 M-3 计算机的运算器中, 可以把放在 A 或 B 寄存器内的数改成补码, 最后位的加 1, 是把 $\bar{A}$ 寄存器的最后一位触发器置于“1”状态。

§ 2. 加 法

加法是运算器的基本操作。实际上, 其它的算术运算都可归结为加法。

最好通过一个例子来导出加法规则。把两个五位的二进制数相加:

$$\begin{array}{r} 0.0110 \\ + 0.0111 \\ \hline 0.1101 \end{array}$$

在进行按位相加时, 要考虑两个相加数的对应位, 同时也要考虑来自前一低位的进位; 并且, 进位数应当在相应位进行求和之前形成。

在运算器内, 两个相加的数放在 A 和 B 寄存器中, 二进位的进位数在 $\bar{A}$ 寄存器中形成, 用改变 B 寄存器中所放的被加数的方法求得和数。

因而, 在做加法时各寄存器内的数分配如下:

加数 0.0110 — A 寄存器

进位数 0.1100 — $\bar{A}$ 寄存器

被加数 0.0111 — B 寄存器

和数 0.1101 — B 寄存器

我们现在来讨论三个寄存器中同一数位的各种可能的组合状态(见表 1)。

根据这表, 可以得出下列二条在运算器内做加法的逻辑规则:

1. 求和时, 如果 A 和 $\bar{A}$ 寄存器的同一位触发器处于不同状态, 则必须改变 B 寄存器内这一位触发器的状态; 如果 A 和 $\bar{A}$ 寄存器的触发器处于同一状态, 则 B 寄存器内这一位触发器的状态无须

改变。

表 1

A 寄 存 器 加 数	A 寄 存 器 来自低位的 进 位 数	B 寄 存 器 被 加 数	B 寄 存 器 和 数	A 寄 存 器 向下一高位的 进 位 数
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

2. 形成进位数时,如果 A, B 和 A 寄存器的同一位触发器中有两个处于“1”状态,则必须把 A 寄存器的下一高位触发器置于“1”的状态;如果 A, B 和 A 寄存器的同一位触发器中有两个或三个处于“0”状态,则下一高位触发器也应置于“0”状态。

做加法时,可能得到等于或大于 1 的和。

例如:

A 寄存器	0	1	0	1	0
A 寄存器	1	0	1	0	0
B 寄存器	0	1	0	1	1
B 寄存器	1	0	1	0	1

和数超过 1。

形成和数前,根据寄存器 A 的最高一位触发器是否有进位,就可以知道和数等于或大于 1。这个触发器称为 A 寄存器的零位触发器 T-0-A,如果存放在 A 和 B 寄存器中的两数之和等于或大于 1,则它处于“1”状态;反之,则处于“0”状态。因此,在做加法时触发器 T-0-A 出现“1”,就应当停止计算。

在做加法时可能发生这种情况,即最低一位形成的进位会一直进到最高位。例如: