

CMOS IC 數字電路手冊

施 敏 編譯

萬里書店出版

C MOS IC 數字電路手冊

施 敏編譯

香港萬里書店出版

C MOS IC 數字電路手冊

· 施 敏 編 譯 ·

出 版 者：萬 里 書 店 有 限 公 司

香港北角英皇道486號三樓

電話：5-632411 & 5-632412

承 印 者：嶺 南 印 刷 公 司

香港德輔道西西安里13號

定 價：港 幣 二 十 四 元

版權所有 * 不准翻印

(一九八二年一月版)

目 次

第 1 章 使用 C MOS 的基礎知識	1
1.1 MOS IC 的特性比較	1
1.1.1 雙極晶體管和 FET 的比較	1
1.1.2 結型 FET 和 MOS FET	1
1.1.3 MOS IC 的品種和特性	4
1.2 C MOS 電氣特性的概要	6
1.2.1 C MOS 的靜態特性	6
1.2.2 C MOS 的動態特性	7
1.2.3 C MOS 的抗擾度	10
1.3 C MOS 的輸入和輸出保護電路	11
1.4 C MOS 的規格和特性	12
1.4.1 極限參數	12
1.4.2 輸入輸出電氣特性	14
1.4.3 動態特性的進一步說明	16
1.5 C MOS 使用時應注意的要點	18
1.5.1 不使用的輸入的處理法	19
1.5.2 C MOS 使用時的反常現象	19
1.5.3 C MOS 的安裝方法	21
1.5.4 C MOS 電路中的電容器	22
1.6 C MOS 的製造廠和品種	22
1.7 C MOS 的封裝	25
第 2 章 C MOS 的品種和功能	27

2.1	C MOS 的製造廠及其他品種的特徵	27
2.2	RCA 的 C MOS 的品種和功能	27
2.3	Motorola 的 C MOS 的品種和功能	31
2.4	NSC 的 C MOS 的品種和功能	34
2.5	各廠的 C MOS 的等級分別	37
第3章	C MOS 閘門組成的基本邏輯電路	39
3.1	C MOS 閘門的特長和要點	39
3.2	C MOS 的基本閘門	40
3.2.1	倒相器	40
3.2.2	緩衝器	42
3.2.3	正邏輯 NAND	42
3.2.4	正邏輯 NOR	43
3.2.5	正邏輯 AND	45
3.2.6	正邏輯 OR	45
3.2.7	Ex-OR/Ix-NOR	46
3.2.8	Ix-OR/Ex-NOR	46
3.2.9	混合閘門	47
3.3	C MOS 的複合閘門	48
3.4	特殊的閘門	50
3.4.1	能够觸發的倒相器	50
3.4.2	多功能閘門	51
3.4.3	擇多邏輯門	52
3.4.4	施密特電路	52
3.4.5	簡易輸入數擴大方法	53
第4章	C MOS 雙穩態電路的品種和動作	55
4.1	C MOS 雙穩態電路的形式和分類	55
4.2	C MOS F. F. 的品種	55
4.3	C MOS F. F. 的動作	59
第5章	C MOS 編碼器/解碼器及多路調制器/多路解調器	62

5.1	C MOS 組成的編碼器	62
5.1.1	C MOS MSI 編碼器的品種和動作	62
5.1.2	閘門組成的編碼器	63
5.1.3	C MOS 和晶體管組成的鍵盤解碼器	63
5.1.4	無接點鍵盤編碼器	64
5.1.5	動態編碼器	64
5.2	C MOS MSI 解碼器的品種和動作	69
5.3	C MOS 多路調制器的品種和動作	72
5.4	C MOS 多路解調器的結構和動作	75
第6章	C MOS 計數器/除法器的品種及其應用電路	77
6.1	C MOS 計數器/除法器的電路及其特徵	77
6.1.1	C MOS 計數器/除法器的特徵及注意要點	77
6.1.2	C MOS 計數器/除法器的電路分類	77
6.2	C MOS 計數器的種類和實用電路	79
6.2.1	C MOS MSI 計數器的品種	79
6.2.2	使用 C MOS 計數器的實用電路	82
6.2.3	C MOS LSI 計數器的品種	85
6.2.4	C MOS LSI 計數器組成的實用電路	89
6.3	C MOS 除法器的種類和實用電路	93
6.3.1	C MOS 除法器的品種	93
6.3.2	C MOS 除法器的實用電路	97
6.4	C MOS 比率乘法器的種類及其應用電路	98
6.4.1	C MOS 比率乘法器的品種及功能	98
6.4.2	C MOS 比率乘法器的應用電路	98
6.5	“莫秀羅”N 進計數器和“莫秀羅”1/N 除法器的接法及實用電路	101
6.5.1	非同步重置方式“莫秀羅”N 進計數器	101
6.5.2	同步重置方式“莫秀羅”N 進計數器	103
6.5.3	閘門方式“莫秀羅”N 進計數器	104
6.5.4	“莫秀羅”1/N 除法器	105

6.6	程控式計數器和程控式除法器	107
6.6.1	程控式計數器	107
6.6.2	程控式除法器	108
6.7	C MOS 計數器的應用電路	110
6.7.1	定時脈衝產生器	110
6.7.2	C MOS 波形產生器	110
6.7.3	程控式 N 脈衝產生器	112
第 7 章	C MOS 移位寄存器及其應用電路	116
7.1	C MOS 移位寄存器的品種和動作	116
7.1.1	C MOS 移位寄存器的品種和功能	116
7.1.2	C MOS 移位寄存器的動作	121
7.2	C MOS 移位寄存器的實用電路	125
7.2.1	串聯輸入串聯輸出移位寄存器	125
7.2.2	串聯輸入並聯輸出移位寄存器	125
7.2.3	並聯輸入並聯輸出移位寄存器	126
7.2.4	並聯輸入串聯輸出移位寄存器	126
7.3	C MOS 移位寄存器的應用電路	128
7.3.1	定時脈衝產生器	128
7.3.2	並聯、串聯變換器	129
7.3.3	串聯、並聯變換器	129
7.3.4	模擬隨機編碼脈衝產生器	129
第 8 章	C MOS 及 P/N 通道 MOS 組成的存儲電路	131
8.1	C MOS 存儲器的特長	131
8.2	MOS RAM 的品種和動作	132
8.2.1	MOS RAM 的品種和特性	132
8.2.2	C MOS RAM 的動作	136
8.2.3	P/N 通道 RAM 的動作	138
8.3	MOS RAM 的實用電路	140
8.3.1	C MOS RAM 的實用電路	140
8.3.2	N 通道 RAM 的實用電路	140

8.4	MOS ROM 的品種和動作	143
8.5	MOS ROM 的實用電路	148
第9章	運算電路	150
9.1	數的大小比較	150
9.1.1	一致/不一致檢查電路	150
9.1.2	大小比較電路	150
9.2	奇偶校驗器/產生器	153
9.3	2進加減法運算電路	155
9.3.1	C MOS 加法器的品種和功能	155
9.3.2	使用 C MOS 的減法器	156
9.3.3	C MOS 加減法器的品種和功能	158
9.4	BCD 加減法運算電路	161
9.4.1	串-並聯方式的 BCD 加減法運算電路	161
9.4.2	串-串聯方式 BCD 加減法運算電路	161
9.5	2進 $\rightarrow$ BCD, BCD $\rightarrow$ 2 進變換	164
9.5.1	使用 C MOS 的 2進 $\rightarrow$ BCD 變換法	164
9.5.2	串聯移位 3 加法運算方式 2進-BCD 變換器	165
9.5.3	並聯 3 加法運算方式 2進-BCD 變換器	166
9.5.4	使用 C MOS 的 BCD $\rightarrow$ 2 進變換法	168
9.5.5	串聯移位 3 減法運算方式 BCD $\rightarrow$ 2 進變換器	168
9.5.6	並聯 3 減法運算方式 BCD $\rightarrow$ 2 進變換器	169
第10章	顯示電路的應用	172
10.1	C MOS 和顯示電路	172
10.2	C MOS 解碼器/推動器的品種和功能	174
10.3	靜態數字顯示的實用電路	179
10.3.1	使用顯示放電管的電路	179
10.3.2	使用熒光顯示管的電路	180
10.3.3	使用 LED 顯示器的電路	181
10.3.4	使用液晶顯示器的電路	184

10.4	動態數字顯示的實用電路	184
10.4.1	使用單位顯示放電管的動態顯示電路	184
10.4.2	使用多位熒光顯示管的動態顯示電路	185
10.4.3	使用多位 LED 顯示器的動態顯示電路	188
10.5	字符顯示	188
10.5.1	16進顯示電路	188
10.6	7 節顯示器用的16進解碼器	196
第 11 章	接口電路的應用	198
11.1	接口電路的功能	198
11.1.1	接口電路的種類和作用	198
11.1.2	接口電路要求的附加特性	199
11.2	分立元件及模擬電路用的接口電路	200
11.2.1	推動晶體管電路用的接口電路	200
11.2.2	從晶體管電路至 C MOS 的接口電路	200
11.2.3	模擬電路及其周邊電路	201
11.3	C MOS 之外的 IC 的接口電路	202
11.3.1	P 通道 MOS IC 的接口電路	204
11.3.2	N 通道 MOS IC 的接口電路	206
11.4	高電壓及大電流零件的接口電路	207
11.4.1	各種燈泡推動電路	207
11.4.2	電磁元件推動器	209
11.5	傳輸綫、數據傳輸系統	210
11.5.1	傳輸綫的種類	210
11.5.2	C MOS 綫推動器/接收器	211
11.5.3	傳輸綫用的 TTL 綫推動器	213
11.5.4	傳輸用的 TTL 綫接收器	214
11.5.5	利用光敏隔離器的接地分離	215
11.6	接點輸出及其接口電路	217
第 12 章	漣波綫系統和三態 C MOS	219
12.1	漣波綫系統	219

12.2	三態 C MOS 的電路和動作	220
12.3	使用三態 C MOS 的匯流綫系統	221
12.4	微處理器顯示用的門鎖電路	224
第 13 章	使用 C MOS 的脈衝電路	226
13.1	C MOS 組成的自激多諧振盪器	226
13.2	C MOS 組成的石英晶體振盪電路	232
13.3	C MOS 組成的單穩態多諧振盪電路	232
13.4	消除接點振盪的電路	237
13.5	脈衝寬度監別電路	238
13.6	電源接通時的重置電路	239
13.7	關於 C MOS PLL	240
第 14 章	C MOS 模擬開關	241
14.1	C MOS 模擬開關的特長	241
14.2	C MOS 模擬開關的品種	242
14.3	C MOS 模擬開關的動作特性	244
附錄：各廠 C MOS 的型號一覽表及插腳接綫圖		247
■	各廠 C MOS 的型號一覽表	247
■	TI 的 C MOS 一覽表	247
■	Solitron 廠的 C MOS 一覽表	249
■	Solid State Scientific 廠的 C MOS 一覽表	251
■	Teledyne Semiconductor 廠的 C MOS 一覽表	253
■	Harris Semiconductor 廠的 C MOS 一覽表	254
■	Fairchild 廠的 C MOS 一覽表	256
■	東芝廠的 C MOS 一覽表	259
■	日電廠的 C MOS 一覽表	261
■	沖電氣廠的 C MOS 一覽表	262
■	CD4000 系列的插腳接綫圖	265
■	MC14500 系列的插腳接綫圖	278
■	MM74C00 系列的插腳接綫圖	289

第1章

使用 CMOS 的基礎知識

1.1 MOS IC 的特性比較

1.1.1 雙極晶體管和 FET 的特性比較

TTL 及 ECL 等雙極 (Bipolar) IC, 都是由雙極晶體管 (以下簡稱晶體管) 構成的, 因此, 它的特性基本上受晶體管的基本特性所支配; 同樣地, MOS IC 也是由 MOS FET 構成的, 其特性則受 MOS FET 的基本特性支配。因此, 要理解 MOS IC, 一定要理解 MOS FET。

晶體管和 FET (Field Effect Transistor, 即場效應晶體管) 的基本不同之處是: 晶體管的輸出電流是由輸入電流所控制的, 而 FET 的輸出電流則由輸入電壓控制。所以我們說, 晶體管是一種電流控制元件, 而 FET 則和電子管一樣, 是一種電壓控制元件。

1.1.2 結型 FET 和 MOS FET

FET 有結型 FET (Junction FET, 以上簡稱 J-FET) 和 MOS FET (Metal-Oxide Semiconductor FET, 即金屬氧化物半導體 FET) 之分。

J-FET 使用圖 1.1 所示的符號, 洩極 (Drain) D 和源極 (Source) S 之間是輸出電流通道 (Channel), 柵極 (Gate) G 和通道之間是 PN 接合。

相對於源極的柵極電壓 V_{GS} 和從洩極至源極流動的電流 I_D 的特性如圖 1.2 所示, 由於柵極是 PN 接合的, 所以 N 通道時是作為負柵極電壓、P 通道時是作為正柵極電壓使用。

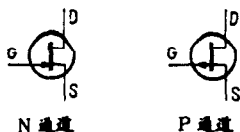


圖 1.1 J-FET 的符號

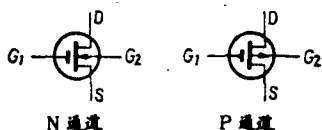


圖 1.3 MOS FET 的符號

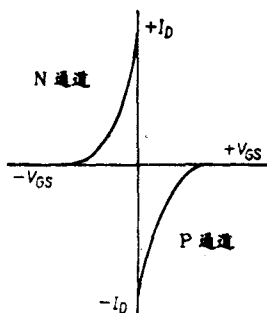


圖 1.2 J-FET 的特性

雖然，J-FET 的柵極破壞比 MOS FET 少，但是如上述所講，由於洩極電源和柵極電源的極性相反，所以不能夠用於數字電路中。

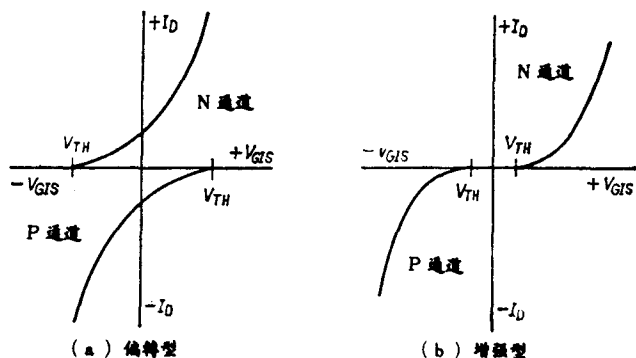
MOS FET 的符號如圖 1.3 所示，和 J-FET 一樣，除了接合柵極 G_2 之外，介於通道和柵極氧化膜之間的還有一個絕緣柵極 G_1 ，這是它的特徵。

這個 G_1 是由柵極氧化物和通道絕緣的，所以通道的阻值非常高，因而正負雙方的電壓都能夠施加。

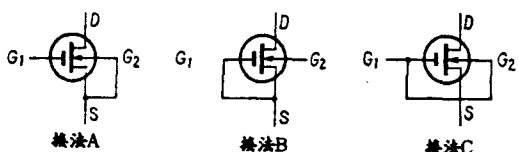
G_1 和源極間的電壓 V_{GS} 及洩極電流 I_D 的關係如圖 1.4 所示，和 J-FET 一樣， G_1 若不加上反向偏壓， I_D 不截止 (Cut off) 的叫做偏轉型 (Deflection type, 或譯作耗盡型)；而 G_1 若不和接近 0V 的洩極電源相接，沒有 I_D 流出的形式則叫做增強型 (Enhancement type)。

I_D 是 0 時的 V_G 叫做門限電壓 (Threshold voltage) V_{TH} ，不過實際上 $I_D=0$ 的話測量時是不方便的，一般仍有微小的 I_D 值，然後在該 I_D 值下測量 V_{TH} 。

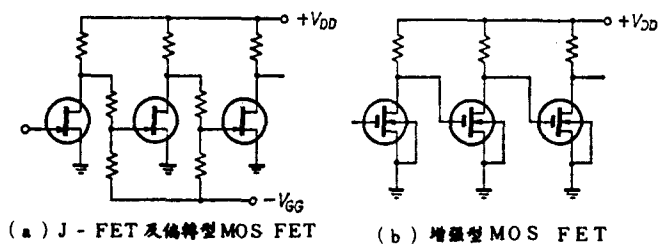
使用 MOS FET 時 G_1 和 G_2 的接法，有圖 1.5 所示的三種，除了模擬開關之外，MOS IC 大部份採用接法 A。



■ 1.4 MOS FET 的特性



■ 1.5 MOS FET 的接法



■ 1.6 使用 FET 的直接交連數字電路的構成方法

FET 用於直接交連的數字電路時的級間交連方法如圖1.6所示，J-FET 及偏轉型 MOS FET 和增強型 MOS FET 有很大的差別。增強 MOS 方面，由於不用電平轉移 (Level shift) 電阻及偏壓電源，因而不但電路變得簡單，而且電源電壓的容許範圍亦寬，這一點比

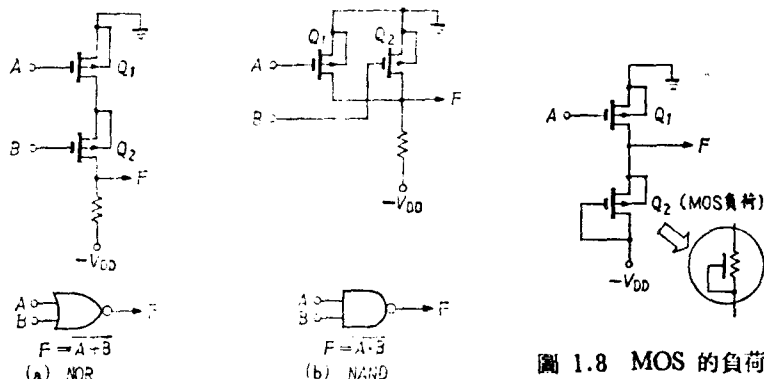


圖 1.7 P-MOS 的基本邏輯電路

較有利。

1.1.3 MOS IC 的品種和特性

MOS IC 之中最早實用化的，是使用 P 通道 MOS FET 的 P-MOS IC。P-MOS IC 的內部邏輯結構，是將 FET 採用不同的接法而組成近似的邏輯電路。

圖 1.7 是 P-MOS 的基本邏輯電路例，無論是 NAND (“與非”門)或 NOR (“或非”門)，使用的元件數目都一樣。由於 MOS FET 的輸入阻抗高，基本上不必使用輸出緩衝器 (Buffer)，這是造成 MOS IC 的電路結構簡單的理由之一。

在圖 1.7 中，為便於解釋它的原理， Q_1 和 Q_2 的負荷都用電阻表示，其實在 IC 中，電阻所佔的面積比較大，這將會降低集成度，所以在實際的電路中是利用 MOS FET 的恆流特性，如圖 1.8 所示，用 MOS FET 做負荷。

我們把這個作為負荷的 Q_2 ，叫做 MOS 負荷。為了明確這枚管子是作為負荷使用的，一般使用圖 1.8 右下角圓圈內的符號表示。

這種 MOS 負荷的缺點是，由於 Q_1 及 Q_2 同是增強型的，輸出 V_{OL} 變高。為了降低 V_{OL} ，可以像圖 1.9 所示那樣，從 $-V_{DD}$ 取

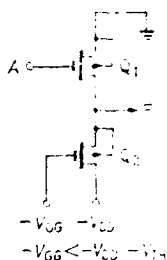
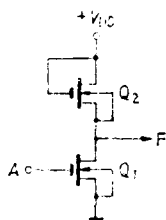
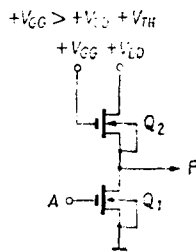


圖 1.9 由 $-V_{GG}$ 將 V_{OL} 降低



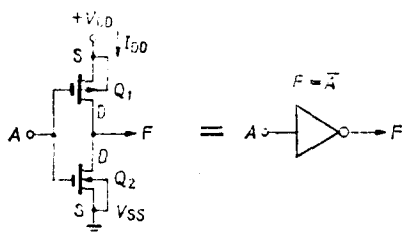
(a) 1 電源



(b) 2 電源

圖 1.10 N 通道 MOS IC 的基本構成

圖 1.11 C MOS 的基本電路



$-Q_2$ 的 V_{TH} 以上的負的 $-V_{GG}$ 加於 Q_2 的柵極。

N-MOS 的電路結構如圖 1.10, 除了電源的正負相反之外, 接法和 P-MOS 幾乎完全相同。不過邏輯電路的結構, 和圖 1.7 的 P-MOS 的 NAND 和 NOR 的串並聯接法剛剛相反。

在圖 1.8~圖 1.10 的 P/N-MOS IC 的電路中, 倒相器 (Inverter) FET Q_1 OFF 時, 幾乎沒有電流流動, 但 ON 時 Q_2 則有穩定的電流流動。

這裏, 如果不只用 Q_2 作為 MOS 負荷, 將 Q_1 改用相反通道的 MOS FET 的話, 則無論輸出是 H 或 L, 哪一個管子 OFF, 都有電源電流流動——這便是 C MOS 的基本構想, 由此而組成的電路如圖 1.11 所示, 這只不過是將圖 1.10 的 MOS 負荷 Q_2 改用 P 通道 MOS FET 倒相器而組成的電路。

C MOS 的全名是互補金屬氧化物半導體, 這是因為如圖 1.11 所示, FET 是採用互補 (Complementary) 接法的。

1.2 C MOS 電氣特性的概要

1.2.1 C MOS 的靜態特性

圖 1.11 的 C MOS 基本電路中，如果 Q_1 和 Q_2 是完全對稱的話，則兩者的輸入電壓和輸出電流特性如圖 1.12 所示。

輸入電壓 V_I 是 0 的話， Q_2 ON、 Q_1 OFF；若 $V_I = V_{DD}$ 的話， Q_1 ON、 Q_2 OFF，在這兩個狀態電流 I_{DD} 為 0。因而，只考慮 $V_I = 0$ 、 $V_I = V_{DD}$ 這兩個狀態的話，便可以組成圖 1.13 所示的 C MOS 倒相器的等效電路。

C MOS 倒相器的輸入輸出特性如圖 1.14 所示，該圖是以 CD 4000AE 的倒相器部份作為例子。

輸入電壓 V_I 分為 I~V 五個區域。這樣 Q_1 的 V_{TH1} 和 Q_2 的 V_{TH2} 便存在相當大的差別，所以輸出反轉範圍相當廣。

此外，圖 1.14 相當重要的一點是，在 I、V 區域， I_{DD} 才開始流動。

如圖 1.15 所示，C MOS 的門限電壓 (Threshold voltage) 的公稱值是 $V_{DD}/2$ ，實際上寬別還要大。C MOS 的輸入輸出特性的溫度變化非常少，相對於溫度變化來講，C MOS 的工作是穩定的。

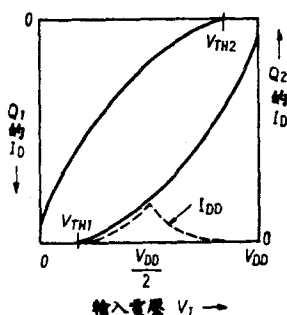


圖 1.12 <圖 1.11> 的 Q_1 和 Q_2 的特性

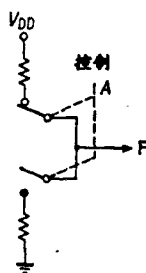


圖 1.13 C MOS 倒相器的等效電路

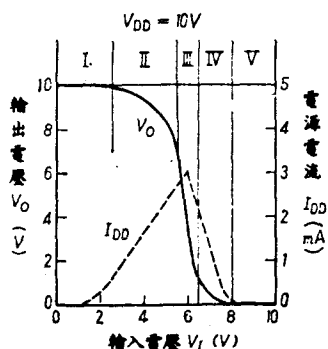
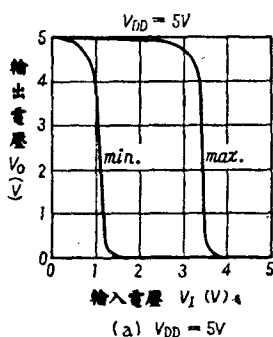
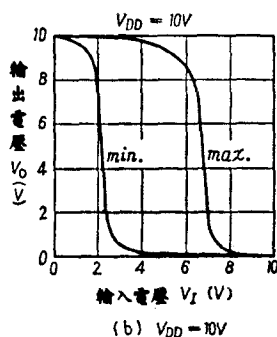


圖 1.14 C MOS 倒相器 (CD 4000 AE 的倒相器部份) 的輸入輸出特性



(a) $V_{DD} = 5V$



(b) $V_{DD} = 10V$

圖 1.15 C MOS 倒相器 CD 4049 AE 的輸入輸出特性的元件誤差

C MOS 的負荷電阻變化時輸出電壓-電流特性是，輸出 L 時是 N 通道 FET 單獨的 $V_{GS} = V_{DD}$ 的 $V_{DS} - I_D$ 特性，輸出 H 時是 P 通道單獨的 $V_{GS} = -V_{DD}$ 的 $V_{GS} - I_D$ 特性，輸出電壓超過 $V_{DD}/2$ 的恆流特性。

1.2.2 C MOS 的動態特性

相對於 C MOS 脈衝輸入的輸入輸出特性的定義如圖 1.16 所示，和其他數字式 IC 大致相同，設門限電壓 V_{TH} 是 $V_{DD}/2$ ，輸出上升時間是 t_r 或 t_{TLH} ，輸出下降時間是 t_f 或 t_{THL} ，輸出上升時的傳輸延遲時間叫做 $t_{p dA}$ 或 t_{PLH} ，下降延遲時間叫做 $t_{p dL}$ 或 t_{PHL} 。