



“十二五”普通高等教育本科国家级规划教材



工程教育系列教材

教育部CDIO工程教育试点教材

# 数字逻辑设计基础

第二版

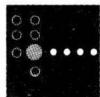
■ 主 编 何建新

■ 副主编 曾祥萍

高等教育出版社



“十二五”普通高等教育本科国家级规划教材



## 工程教育系列教材

教育部CDIO工程教育试点教材

# 数字逻辑设计基础

第二版

■ 主 编 何建新  
■ 副主编 曾祥萍  
■ 参 编 邓 娜 龚一光 黄 金  
李运洪 彭 烨 宋 婷 许诚昕

高等教育出版社·北京

## 内容简介

本书为“十二五”普通高等教育本科国家级规划教材，系统介绍了数字逻辑电路的基本概念和基本原理，介绍了传统数字电路的分析、设计方法和现代数字系统设计方法，介绍了硬件描述语言 VHDL 及 EDA 软件在数字逻辑电路设计和数字系统设计方面的应用。书中给出了大量典型的例题和工程应用实例。全书共 13 章，内容主要包括：数制和码制、逻辑代数基础、VHDL、逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、脉冲产生与整形电路、半导体存储器、数模和模数转换器、可编程逻辑器件及其应用和数字系统设计基础等。

本书可作为电子类、自动化类、计算机类等有关专业的本科生教材或教学参考书，也可供有关专业的工程技术人员参考。

## 图书在版编目(CIP)数据

数字逻辑设计基础 / 何建新主编. -- 2 版. -- 北京：  
高等教育出版社，2019.4

ISBN 978-7-04-051252-6

I. ①数… II. ①何… III. ①数字逻辑—逻辑设计—  
高等学校—教材 IV. ①TP302.2

中国版本图书馆 CIP 数据核字(2019)第 011338 号

策划编辑 欧阳舟 责任编辑 欧阳舟 封面设计 李卫青 版式设计 杜微言  
插图绘制 于博 责任校对 陈杨 责任印制 田甜

**EID**  
出版发行 高等教育出版社  
社址 北京市西城区德外大街 4 号  
邮政编码 100120  
印 刷 人卫印务(北京)有限公司  
开 本 787 mm×1092 mm 1/16  
印 张 24.75  
字 数 570 千字  
购书热线 010-58581118  
咨询电话 400-810-0598

网 址 <http://www.hep.edu.cn>  
<http://www.hep.com.cn>  
网上订购 <http://www.hepmall.com.cn>  
<http://www.hepmall.com>  
<http://www.hepmall.cn>  
版 次 2012 年 2 月第 1 版  
2019 年 4 月第 2 版  
印 次 2019 年 4 月第 1 次印刷  
定 价 49.00 元

本书如有缺页、倒页、脱页等质量问题，请到所购图书销售部门联系调换

版权所有 侵权必究

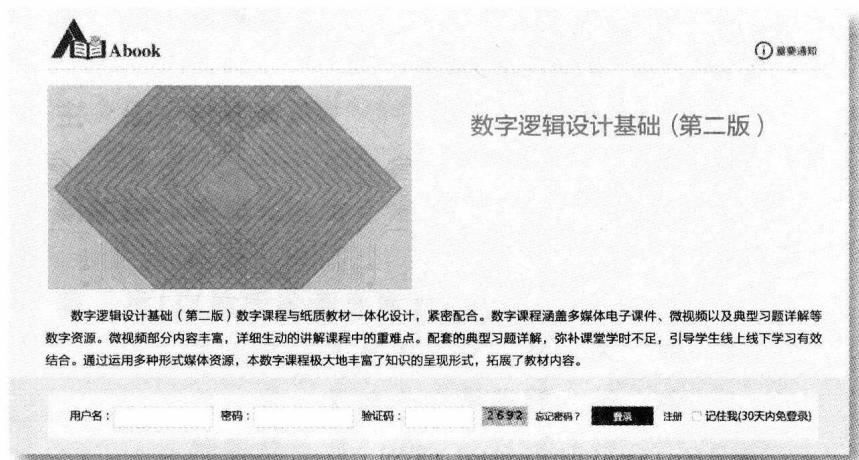
物 料 号 51252-00

# 数字逻辑设计基础

第二版

何建新 曾祥萍

- 1 计算机访问 <http://abook.hep.com.cn/1251602>, 或手机扫描二维码、下载并安装 Abook 应用。
- 2 注册并登录, 进入“我的课程”。
- 3 输入封底数字课程账号 (20 位密码, 刮开涂层可见), 或通过 Abook 应用扫描封底数字课程账号二维码, 完成课程绑定。
- 4 单击“进入课程”按钮, 开始本数字课程的学习。



课程绑定后一年为数字课程使用有效期。受硬件限制, 部分内容无法在手机端显示, 请按提示通过计算机访问学习。

如有使用问题, 请发邮件至 [abook@hep.com.cn](mailto:abook@hep.com.cn)。



<http://abook.hep.com.cn/1251602>

工程教育系列教材  
——教育部 CDIO 工程教育试点教材

编委会

顾 问 顾佩华

主 任 何建新

副主任 谢明元 方 睿

委 员(以姓氏笔画为序)

王天宝	王建波	巨 辉	朱 明
何 晋	吴四九	李英祥	杨 玲
杨明欣	蒋 涛		

# 序言

当前,世界范围内新一轮科技革命和产业变革加速进行,社会发展对人才培养提出了新要求,工程教育与产业发展的联系也愈加紧密并相互支撑。为推动工程教育改革创新,教育部积极推进新工科建设,2017年2月以来,先后形成“复旦共识”“天大行动”和“北京指南”,并发布《关于开展新工科研究与实践的通知》《关于推进新工科研究与实践项目的通知》,全力探索形成领跑全球工程教育的中国模式、中国经验,助力高等教育强国建设。为应对国家教育战略,各高等学校积极探索工程教育的新模式,力争从教育理念、目标、内容到方法对工程教育进行整体改革。

CDIO (conceive, design, implement, operate) 工程教育模式是由美国麻省理工学院会同瑞典皇家工学院等四所著名大学倡导,与工业界共同合作创建的工程教育模式,并获得2011年度美国国家工程院(NAE)颁布的“戈登奖”。这种模式强调工科教育必须回归工程,坚持工程人才“知识、能力、素质”的协调发展,着重基础知识、个人能力、人际团队能力和工程系统能力等四个层面的能力培养,突破了传统的以学科知识传授为主的人才培养模式,培养具有创新创业能力和解决复杂工程能力的工程科技人才,更加适应产业界对工程人才的需求。CDIO模式与工程专业认证的华盛顿协议(EC2000)具有高度的一致性。

2011年,“工程教育系列教材——教育部CDIO工程教育试点教材”编委会编写出版了首批适应CDIO模式的教材,包括《电路分析基础》《模拟电子技术基础》《数字逻辑设计基础》《信号与系统》《单片微型计算机原理及接口技术》

等五本教材,经过几年的使用和读者意见反馈,结合 CDIO 工程教育模式的发展和新工科建设的探索与实践情况,我们对修订和完善本套教材积累了一定的经验和增添了新鲜内容。

修订后的教材依然坚持贯彻实施工程教育一体化改革思路,将理论与实践有机结合、课内与课外有机结合、知识传授与能力培养有机结合、学习习惯与创新思维培养有机结合,实现知识、能力、素质的一体化培养,提高学生综合应用系统知识的能力。注重强调知识的应用和工程问题分析,力求做到将理论学习和工程应用集成于同一学习空间,通过基于案例的、基于问题的和基于工程项目的驱动,使学生提高学科知识学习的目的性和应用能力。

新事物的探索与推广总需要在不断的实践中得以成熟,我们希望新修订的教材推出能为 CDIO 工程教育模式改革和新工科建设提供微薄的助力,欢迎广大读者在使用过程中向我们提出宝贵的意见和建议。另外,CDIO 系列教材的编写,始终得到教育部高教司的支持和高等教育出版社的大力帮助,在此我们表示衷心的感谢。

“工程教育系列教材——教育部 CDIO  
工程教育试点教材”编审委员会  
2018 年 4 月

## 第二版前言

为了适应现代数字电子技术迅速发展和工程教育改革的需要,我们编写了教育部 CDIO 工程教育改革系列教材之一的《数字逻辑设计基础》试点教材,该教材第一版于 2012 年 2 月由高等教育出版社正式出版。教材自出版以来,被全国多所高校选用为教材或教学参考书,得到了广大读者的关注和认可,并于 2014 年被评为“十二五”普通高等教育本科国家级规划教材。教材经过多年的教学实践,收到了很多有益的意见和建议。为方便读者使用本教材,结合信息技术发展,我们在《数字逻辑设计基础》(第一版)基础上进行了修订,以便更好地适应当前电子技术课程教学的需要。

本书第二版的修订保持了第一版的编写主旨,突出基本理论与实际应用的结合,强化知识传授与能力培养的有机融合,以项目为导向,任务为驱动,围绕项目和任务将各个知识点融入教学中,培养学生分析问题、解决问题的能力。教材内容、结构和编写风格与第一版保持一致,在此基础上,对第一版中的文字、图表错误进行了修正,对部分表述进一步规范化,对部分工程应用所需软硬件知识进行更新,增加了一些实用性较强、与工程实践相近的实例。

为了方便学生读者更好地应用,在本版教材的修订中,我们增加了多媒体电子课件、重要知识点或应用的微视频以及典型习题详解等数字资源,通过手机扫描二维码或登录 abook 网站读者就可以对这些数字资源进行查阅,辅助学习。

本书第二版由何建新担任主编,曾祥萍担任副主编,参加各章修订和数字资源制作的作者有曾祥萍、龚一光、黄金、

宋婷、许诚昕、彭烨、邓娜、李运洪等老师。其中,第一章、第十三章由曾祥萍负责,第二章、第五章、第十章由龚一光负责,第三章由黄金负责,第四章由宋婷负责,第六章由许诚昕负责,第七章、第九章由彭烨负责,第八章由邓娜负责,第十一章、第十二章由李运洪负责,全书由何建新、曾祥萍负责策划,全书的统稿、审校和数字资源的收集整理由曾祥萍完成。电子科技大学自动化工程学院的姜书艳教授担任本书的主审工作,提出了许多有益的意见和建议,在此表示衷心感谢。

由于编者水平有限,书中难免有不妥和错误之处,敬请读者批评指正。作者邮箱为:[zxp@scut.edu.cn](mailto:zxp@scut.edu.cn)。

编者

2018年11月于成都

# 第一版前言

数字电子技术的飞速发展,大规模、超大规模可编程逻辑器件及其开发软件的相继推出,引起了数字逻辑电路设计的巨大变革。一方面数字电路的集成度不断提高;另一方面,数字逻辑电路大量借助各种 EDA 工具来进行设计、仿真和调试,实现了硬件设计的软件化。为了适应这种技术发展的需要,同时,也为适应工程教育改革的需要,我们编写了这本教材,并作为 CDIO 工程教育改革系列教材之一。

本教材按照 CDIO (Conceive, Design, Implement, Operate) 工程教育创新模式,结合教育部“卓越工程师教育培养计划”的实施原则,突出基本理论与实际应用的结合。以数字逻辑电路和系统设计为主线,以计算机模型为贯穿整个教材的典型应用综合实例,帮助学生在学习基本理论的同时,了解各章节单元电路在完整数字系统设计中的作用。通过合理安排教材内容,在保证基本理论知识的前提下,兼顾解决好传统小规模数字电路与可编程器件应用、传统设计方法与硬件软件化设计方法、单元电路与系统设计的关系。力求处理好强化基本理论掌握与淡化技巧性解题训练、有限课时安排与教材内容增加的矛盾。

本教材的特点主要有:(1)引入新技术,精选内容,强化基础,突出工程应用,内容安排上采用以基本原理、基本理论结合典型工程应用实例的结构方式;(2)减少了数字逻辑门内部电路的分析,淡化了小规模数字逻辑器件的电路设计,加强了可编程逻辑器件的应用和数字逻辑电路的 VHDL 描述;(3)为便于教材使用者学习,每章有目标、目标测评、思考题、实践与提高、工程训练项目和习题,并有小结和英文术语表;(4)将配套实验

与能力培养统筹考虑,大量增加设计性实验。

本教材可作为高等学校电子信息类、电气信息类、通信类、计算机类、自动化类和机电类等专业的数字电子技术相关课程的教材,也可供从事数字逻辑电路和系统设计的有关工程技术人员作为参考书。

参与本教材编写的人员均为成都信息工程学院的骨干教师,有着丰富的教学经验和科研经历。第1章由刘俊和高胜东编写,第2、5、10章由龚一光编写,第3章由林刚编写,第4章由刘俊编写,第6章由高胜东编写,第7、9章由彭烨编写,第8章由邓娜编写,第11、12章由邹云海编写,第13章由曾祥萍编写。全书由何建新、高胜东担任主编。何建新、高胜东负责全书的策划。全书的统稿、审校由高胜东和曾祥萍完成。

本书在编写过程中,征求了部分CDIO试点学校相关专业老师的意见,得到了校内外相关教师和学校教务处的大力支持和帮助,天津大学电子工程学院刘常澍教授在百忙中审阅了全部书稿,并提出了宝贵的修改意见,在此表示诚挚的谢意。本书虽经多次讨论、试用并反复修改,但因时间仓促及作者水平有限,不当之处在所难免,敬请广大读者批评指正。

编者

2011年10月于成都

# 目 录

第1章 概述	1
1.1 数字逻辑电路的发展简史	1
1.2 模拟与数字	2
1.2.1 模拟信号和数字信号	2
1.2.2 模拟电路和数字电路	2
1.2.3 数字系统	3
1.3 典型数字系统实例——8位模型计算机	5
1.3.1 8位模型计算机系统功能	5
1.3.2 8位模型计算机各功能部件简介	5
本章小结	6
习题	7
第2章 数制和码制	8
2.1 几种常用的数制	8
2.1.1 数制	8
2.1.2 常见的四种数制	9
2.1.3 不同进制数的相互转换	10
2.2 编码	13
2.2.1 二-十进制码	14
2.2.2 格雷码	15
2.2.3 奇偶校验码	16
2.3 原码、反码和补码	16
2.3.1 原码	17
2.3.2 反码	17
2.3.3 补码	17
本章小结	18
习题	19
第3章 逻辑代数基础	20
3.1 逻辑代数中的基本运算	20
3.1.1 三种基本运算	21
3.1.2 复合运算	22
3.2 逻辑代数的基本定律和常用公式	26
3.2.1 逻辑代数的基本定律	26
3.2.2 逻辑代数的常用公式	26
3.3 逻辑函数	27
3.3.1 逻辑函数的定义	27
3.3.2 逻辑函数的约束条件	28
3.4 逻辑函数的表示	28
3.4.1 真值表	28
3.4.2 逻辑代数式	29
3.4.3 逻辑图表示	34
3.4.4 卡诺图表示	34
3.5 逻辑代数的三个规则	37
3.6 逻辑函数的化简方法	39
3.6.1 化简逻辑函数的意义	39
3.6.2 公式化简法	40
3.6.3 卡诺图化简法	43
本章小结	47
习题	48
第4章 VHDL	51
4.1 VHDL概述	51
4.2 VHDL的基本结构	52
4.2.1 VHDL程序的基本结构与程序设计举例	52
4.2.2 实体	53
4.2.3 结构体	54
4.2.4 库、程序包及其他	55
4.3 VHDL要素	58
4.3.1 VHDL文字规则	58

4.3.2 VHDL 数据对象 .....	60	5.4 TTL 与 CMOS 电路接口	
4.3.3 VHDL 数据类型 .....	61	原则 .....	105
4.3.4 VHDL 操作符 .....	64	5.4.1 TTL 电路驱动 CMOS 电路 .....	106
4.4 VHDL 基本语句 .....	66	5.4.2 CMOS 电路驱动 TTL 电路 .....	106
4.4.1 VHDL 顺序语句 .....	66	5.5 其他类型逻辑门电路 .....	107
4.4.2 VHDL 并行语句 .....	74	5.5.1 ECL 门电路 .....	107
4.5 VHDL 描述风格 .....	80	5.5.2 I <sup>2</sup> L 门电路 .....	107
4.5.1 行为描述 .....	81	本章小结 .....	109
4.5.2 数据流描述 .....	82	习题 .....	109
4.5.3 结构描述 .....	83		
本章小结 .....	85		
习题 .....	85		
<b>第 5 章 逻辑门电路 .....</b>	<b>87</b>	<b>第 6 章 组合逻辑电路 .....</b>	<b>112</b>
5.1 基本逻辑门电路 .....	87	6.1 组合逻辑电路的特点及功能 描述 .....	112
5.1.1 二极管、晶体管和场效应管的 开关特性 .....	87	6.2 采用 SSI 的组合逻辑电路的 分析与设计 .....	113
5.1.2 二极管门电路 .....	88	6.2.1 采用 SSI 的组合逻辑电路的 分析 .....	113
5.1.3 晶体管非门电路 .....	89	6.2.2 采用 SSI 的组合逻辑电路的 设计 .....	115
5.2 TTL 集成逻辑门电路 .....	90	6.3 常用的 MSI 组合逻辑电路 .....	120
5.2.1 TTL 与非门的基本结构和 工作原理 .....	90	6.3.1 加法器 .....	120
5.2.2 TTL 门电路的性能参数 .....	92	6.3.2 译码器 .....	124
5.2.3 TTL 非门、或非门和与或非门 .....	95	6.3.3 编码器 .....	133
5.2.4 TTL 集电极开路门和三态门 .....	96	6.3.4 数据分配器 .....	139
5.2.5 TTL 数字集成电路的各种 系列 .....	100	6.3.5 数据选择器 .....	141
5.2.6 TTL 数字集成电路使用中的 注意事项 .....	102	6.3.6 数值比较器 .....	146
5.3 CMOS 门电路 .....	102	6.3.7 奇偶校验电路 .....	150
5.3.1 CMOS 反相器 .....	103	6.4 采用 MSI 的组合逻辑电路的 分析与设计 .....	151
5.3.2 CMOS 传输门 .....	103	6.4.1 采用 MSI 的组合逻辑电路的 设计 .....	151
5.3.3 漏极输出和三态输出的 CMOS 门电路 .....	104	6.4.2 采用 MSI 的组合逻辑电路的 分析 .....	157
5.3.4 CMOS 数字集成电路的 各种系列 .....	104	6.5 组合逻辑电路的竞争-冒险 .....	159
5.3.5 CMOS 逻辑门使用中的注意 事项 .....	105	6.5.1 竞争-冒险产生的原因 .....	159
		6.5.2 消除冒险现象的方法 .....	160
		本章小结 .....	163
		习题 .....	164

第 7 章 集成触发器 .....	167	8.6.1 概述 .....	235
7.1 基本 RS 触发器 .....	167	8.6.2 同步时序逻辑电路的设计 .....	237
7.1.1 基本 RS 触发器电路组成和 工作原理 .....	168	本章小结 .....	248
7.1.2 基本 RS 触发器描述方法 .....	169	习题 .....	249
7.2 同步触发器 .....	171	 	
7.2.1 同步 RS 触发器 .....	172	第 9 章 脉冲产生与整形电路 .....	252
7.2.2 同步 D 触发器 .....	173	9.1 555 定时器 .....	252
7.2.3 同步 JK 触发器 .....	174	9.1.1 555 定时器的电路结构 .....	252
7.2.4 同步 T、T' 触发器 .....	176	9.1.2 555 定时器的工作原理 .....	253
7.2.5 同步触发器的特点 .....	176	9.2 施密特触发器原理及应用 .....	254
7.3 边沿触发器 .....	177	9.2.1 用 555 定时器电路组成的施密 特触发器 .....	255
7.3.1 边沿 JK 触发器 .....	177	9.2.2 集成施密特触发器 .....	256
7.3.2 边沿 D 触发器 .....	182	9.2.3 施密特触发器的应用 .....	257
7.4 触发器逻辑功能的转换 .....	185	9.3 单稳态触发器原理及应用 .....	258
本章小结 .....	189	9.3.1 用 555 定时器构成单稳态 触发器 .....	259
习题 .....	189	9.3.2 TTL 集成单稳态触发器 .....	260
 		9.3.3 单稳态触发器的应用 .....	262
第 8 章 时序逻辑电路 .....	193	9.4 多谐振荡器原理及应用 .....	263
8.1 时序逻辑电路的特点及功能 描述 .....	194	9.4.1 用 555 定时器构成多谐 振荡器 .....	263
8.2 时序逻辑电路分析 .....	195	9.4.2 施密特触发器构成的多谐 振荡器 .....	266
8.3 寄存器 .....	199	9.4.3 石英晶体多谐振荡器 .....	266
8.3.1 寄存器 .....	200	本章小结 .....	269
8.3.2 移位寄存器 .....	201	习题 .....	270
8.3.3 移位寄存器的应用 .....	204	 	
8.4 计数器 .....	210	第 10 章 半导体存储器 .....	273
8.4.1 同步计数器 .....	210	10.1 半导体存储器概述 .....	273
8.4.2 异步计数器 .....	220	10.1.1 半导体存储器的特点与 应用 .....	273
8.4.3 任意进制计数器的构成 方法 .....	224	10.1.2 半导体存储器的主要技术 指标 .....	274
* 8.5 序列信号发生器 .....	231	10.2 顺序存储器 .....	274
8.5.1 移存型序列信号发生器 .....	231	10.2.1 先入先出的顺序存储器 .....	275
8.5.2 计数型序列信号发生器 .....	232	10.2.2 先入后出的顺序存储器 .....	275
8.5.3 计数器和数据选择器组成的 序列信号发生器 .....	233	10.3 随机存储器 .....	276
8.6 时序逻辑电路的设计 .....	235		

10.3.1 随机存储器概述 .....	276	11.4.3 逐次逼近型 ADC .....	304
10.3.2 静态随机存储器 .....	277	11.4.4 双积分型 ADC .....	304
10.3.3 动态随机存储器 .....	277	11.4.5 ADC 的主要参数 .....	304
10.3.4 RAM 集成芯片 6264 简介 .....	278	11.5 集成 ADC 及其应用 .....	305
10.4 只读存储器 .....	278	11.5.1 集成 ADC 在数字系统中的 应用 .....	305
10.4.1 只读存储器概述 .....	278	11.5.2 集成 ADC 的选型原则 .....	305
10.4.2 固定(掩模)只读存储器 .....	279	11.5.3 集成 ADC 应用实例 .....	306
10.4.3 可编程只读存储器 .....	280	本章小结 .....	308
10.4.4 可擦除可编程只读 存储器 .....	282	习题 .....	308
10.4.5 电可擦除可编程只读 存储器 .....	283		
10.4.6 用 ROM 实现组合逻辑 函数 .....	284		
10.4.7 快闪存储器 .....	285		
10.5 存储器容量的扩展 .....	286		
10.5.1 位扩展 .....	286	12.1 概述 .....	310
10.5.2 字扩展 .....	286	12.1.1 可编程逻辑器件综述 .....	310
10.5.3 字位同时扩展 .....	287	12.1.2 可编程逻辑器件的发展 历程 .....	311
本章小结 .....	289	12.1.3 可编程逻辑器件的分类 .....	311
习题 .....	289	12.2 简单 PLD 的可编程原理 .....	313
<b>第 11 章 数模和模数转换器 .....</b>	<b>290</b>	12.2.1 电路符号表示 .....	313
11.1 概述 .....	290	12.2.2 PROM、PLA、PAL 及 GAL .....	313
11.2 数模转换器 .....	291	12.3 CPLD 与 FPGA 的基本 结构 .....	315
11.2.1 数模转换的表示 .....	291	12.3.1 CPLD 结构 .....	315
11.2.2 DAC 的一般构成 .....	292	12.3.2 FPGA 结构 .....	317
11.2.3 权电阻网络 DAC .....	293	12.3.3 CPLD 和 FPGA 的比较 .....	318
11.2.4 DAC 的主要参数 .....	295	12.3.4 主流 CPLD/FPGA 厂商及其 代表产品 .....	319
11.3 集成 DAC 及其应用 .....	296	12.3.5 工程项目中 CPLD/FPGA 芯片的选型原则 .....	320
11.3.1 集成 DAC 在数字系统中的 应用 .....	296	12.4 CPLD/FPGA 的开发流程 .....	321
11.3.2 集成 DAC 的选型原则 .....	297	12.4.1 设计输入方式 .....	322
11.3.3 集成 DAC 应用实例 .....	298	12.4.2 常用硬件描述语言简介 .....	322
11.4 模数转换器 .....	300	12.4.3 主流 EDA 软件概述 .....	323
11.4.1 模数转换的步骤 .....	300	12.5 Altera 主流 FPGA 的应用开发 设计 .....	325
11.4.2 并联比较型 ADC .....	302	12.5.1 FPGA 最小系统 .....	325

12.5.2 SOPC-Nios II -EP2C35 实验	346
教学开发平台简述 ..... 325	
12.5.3 基于 SOPC-Nios II -EP2C35	347
实验教学开发平台的实例	
设计 ..... 328	
本章小结 ..... 338	
习题 ..... 338	
<hr/>	
第 13 章 数字系统设计基础 ..... 340	
13.1 数字系统概述 ..... 341	
13.1.1 数字系统的优点 ..... 341	
13.1.2 数字系统的基本构成 ..... 341	
13.2 数字系统的设计方法 ..... 343	
13.2.1 传统的设计方法 ..... 343	
13.2.2 基于 EDA 的现代数字系统	
设计方法 ..... 343	
<hr/>	
13.3 数字系统的设计步骤 ..... 346	
13.4 状态机的设计 ..... 347	
13.4.1 状态机的基本结构 ..... 350	
13.4.2 状态机的分类 ..... 350	
13.4.3 状态机的 VHDL 设计 ..... 350	
13.5 数字系统设计举例 ..... 356	
13.5.1 设计任务及方案构思 ..... 356	
13.5.2 顶层电路的设计 ..... 357	
13.5.3 次级模块电路的分析及 VHDL	
实现 ..... 357	
13.5.4 控制器的 VHDL 设计 ..... 369	
本章小结 ..... 373	
习题 ..... 373	
<hr/>	
参考文献 ..... 375	

# 第1章 概述

## ▶ 本章目标

1. 了解数字逻辑电路的发展简史。
2. 了解模拟信号、电路与数字信号、电路、系统。
3. 了解数字系统的设计方法。
4. 了解数字系统设计硬件载体和软件载体。
5. 了解 8 位模型计算机基本结构与原理。

电子教案 1-1：  
数字逻辑电路概述



## 1.1 数字逻辑电路的发展简史

数字逻辑应用的历史可以追溯到 17 世纪。1642 年, 法国人 Blaise Pascal 设计了一台机械的数值加法器。1671 年, 德国数学家 Gottfried Leibniz 设计了一台乘、除法器。19 世纪英国数学家 Charles Babbage 制造了一台用于计算航行时间表的自动计算机器, 该机器被公认为是现代计算机的先驱。1848 年, 英国数学家 George Boole 提出了一种特殊的代数, 也就是现在所说的布尔代数, 它是现代数字逻辑设计的核心。

1904 年, 世界上第一只电子管在英国物理学家弗莱明的手下诞生了。人类第一只电子管的诞生, 标志着世界从此进入了电子时代。20 世纪 30—40 年代, 贝尔实验室发明了二进制电子加法器和复数运算器(均采用继电器逻辑实现, 图 1-1 是用继电器实现的与逻辑)。同期贝尔实验室的 Claude Shannon 为了实现电话交换的自动化, 继承了布尔早期的工作, 提出了现在用于数字逻辑设计的现代交换代数。20 世纪 40 年代, 宾夕法尼亚大学莫尔学院的莫尔小组研制发明了世界上第一部电子数字计算机 ENIAC(如图 1-2 所示), 它采用真空电子管工艺(如图 1-3 所示)制造, 由 17 468 个电子管、6 万个电阻器、1 万

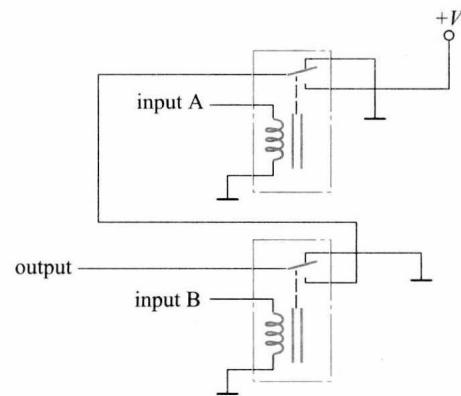


图 1-1 继电器与逻辑