



· 源程序代码 ·
· FPGA工程文件 ·

构建数字通信技术理论知识与工程实践之间的桥梁!

着眼工程设计，精解设计实例
分解实现步骤，注重实现细节
完整仿真测试，详细性能分析
提供完整代码，迅速提升实力

数字滤波器的 MATLAB与FPGA实现

Altera/Verilog版（第2版）

· 杜勇 编著 ·



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

数字滤波器的 MATLAB与FPGA实现

Altera/Verilog版 (第2版)

· 杜勇 编著 ·



电子工业出版社
Publishing House of Electronics Industry
北京·BEIJING

内 容 简 介

本书以 Altera 公司的 FPGA 器件为开发平台,采用 MATLAB 及 Verilog HDL 语言为开发工具,详细阐述数字滤波器的 FPGA 实现原理、结构、方法以及仿真测试过程,并通过大量工程实例分析在 FPGA 实现过程中的具体技术细节,主要包括 FIR 滤波器、IIR 滤波器、多速率滤波器、自适应滤波器、变换域滤波器、DPSK 解调系统等内容。本书思路清晰、语言流畅、分析透彻,在简明阐述设计原理的基础上,主要追求对工程实践的指导性,力求使读者在较短的时间内掌握数字滤波器的 FPGA 设计知识和技能。

作者精心设计与本书配套的 FPGA 数字信号处理板,详细讲解了工程实例的实验步骤及方法,形成了从理论与实践的完整学习过程,可以有效加深读者对数字滤波器技术的理解。本书的配套资源收录了完整的 MATLAB 及 Verilog HDL 实例工程代码,有利于工程技术人员参考学习。读者可登录华信教育资源网(www.hxedu.com.cn)免费注册后下载。

本书适合于从事数字通信和数字信号处理领域的设计工程师、科研人员,以及相关专业的研究生和高年级本科生使用。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

数字滤波器的 MATLAB 与 FPGA 实现: Altera/Verilog 版/杜勇编著. —2 版. —北京: 电子工业出版社, 2019.6
ISBN 978-7-121-36609-3

I. ①数… II. ①杜… III. ①数字滤波器—Matlab 软件②现场可编程门阵列—应用—数字滤波器
IV. ①TN713

中国版本图书馆 CIP 数据核字(2019)第 098655 号

责任编辑: 田宏峰

印 刷: 山东华立印务有限公司

装 订: 山东华立印务有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 22.75 字数: 580 千字

版 次: 2015 年 3 月第 1 版

2019 年 6 月第 2 版

印 次: 2019 年 6 月第 1 次印刷

定 价: 88.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888, 88258888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式: tianhf@phei.com.cn。

第 2 版前言

自 2012 年首次出版数字通信技术的 MATLAB 与 FPGA 实现系列图书之后,承蒙广大读者厚爱,陆续通过博客或邮件的方式收到很多读者反馈的意见及交流信息。该系列图书能够给广大工程师及在校学生在学习及工作中带来帮助,是作者莫大的欣慰。

时间过得很快,应读者的需求,该系列图书已进行多次改版。2107 年精心设计与 Xilinx/VHDL 版系列图书配套的 FPGA 信号处理板 CXD301,并在改版图书中增加了板载测试内容,取得了良好的效果。该系列图书的 Altera/Verilog 版早已售罄,限于时间及精力的原因,配套的开发板 CRD500 及改版工作进展缓慢,迟迟没有完稿,一晃竟推迟了近一年的时间。经过一段时间的努力,总算完成开发板及图书的改版工作,希望能够对大家的学习有所帮助。

与本书第 1 版相比,这次改版主要涉及以下几个方面:

(1) 对涉及 FPGA 工程实例的章节,增加了主要工程实例的 CRD500 板载测试内容,给出了测试程序代码,并对测试结果进行了分析说明。

(2) Quartus 软件版本更新很快,几乎每年都会推出新的版本,2014 年及以前的版本均为 Quartus II,2015 年后推出的版本更名为 Quartus Prime,目前最新的版本是 Quartus Prime 18.1。两种版本的设计界面相差不大,设计流程几乎完全相同。其中 Quartus II 13 是最后同时支持 32 位及 64 位系统的软件版本,后续版本仅支持 64 位系统,为兼顾更广泛的设计平台,同时考虑到软件版本的稳定性,本书及开发板配套例程均采用 Quartus II 13.1。本书第 1 版采用的 MATLAB 软件为 MATLAB 7.0 版本,此次改版更换为 MATLAB R2014a 版本。

(3) 为便于在 CRD500 开发板上进行板载测试,对部分工程实例参数进行了适当调整。

(4) 在编写板载测试内容时,发现原书中的部分程序还有需要完善的地方,在改版过程中对配套资源中的程序文件进行了补充及优化。

(5) 根据读者的反馈信息,更正了书中一些叙述不当或不准确的地方。

(6) 由于网易不再提供博客服务,读者无法查看作者的网易博客日志,因此作者在 CSDN 重新开设了博客,博客地址为: https://blog.csdn.net/qq_37145225。

限于作者水平有限,不足之处在所难免,敬请读者批评指正。欢迎大家就相关技术问题进行交流,或对本书提出改进意见及建议。

技术博客: https://blog.csdn.net/qq_37145225。

产品网店: <https://shop574143230.taobao.com/>。

交流邮箱: duyongcn@sina.cn。

杜勇

2019 年 6 月

第 1 版前言

为什么要写这本书

为什么要写这本书呢？或者说为什么要写数字通信技术的 MATLAB 与 FPGA 实现相关内容的书呢？记得在电子工业出版社首次出版《数字滤波器的 MATLAB 与 FPGA 实现》这本书时，我在前言中提到写作的原因主要有三条：其一是 FPGA 技术在电子通信领域得到了越来越广泛的应用，并已逐渐成为电子产品实现的首选方案；其二是国内市场上专门讨论如何采用 FPGA 实现数字通信技术的书籍相对欠缺；其三是数字通信技术本身十分复杂，关键技术较多，在一本书中全面介绍数字通信技术的 FPGA 实现难免有所遗漏，且内容难以翔实。因此，根据作者从业经验，将数字通信的关键技术大致分为滤波器技术、同步技术和解调技术三种，并尝试着先写滤波器技术，再逐渐完成其他两种关键技术的写作。在广大读者的支持和鼓励下，先后又出版了《数字通信同步技术的 MATLAB 与 FPGA 实现》《数字调制解调技术的 MATLAB 与 FPGA 实现》两本书。这样，关于数字通信技术的 MATLAB 与 FPGA 实现的系列著作总算完成了，几年前的构想总算得以成为现实！

数字通信技术的 MATLAB 与 FPGA 实现的系列著作出版后，陆续通过邮件或博客的方式收到广大读者的反馈意见。一些读者直接通过邮件告知书中的内容对他们工作中提供的直接或间接的帮助；一些读者提出了很多中肯的有建设性的意见和建议；更多的读者通过邮件交流书中的相关设计问题。在《数字滤波器的 MATLAB 与 FPGA 实现》出版后，不少读者就建议出版采用 Verilog HDL 语言作为设计平台的版本。这是很好的建议，时间过得很快，几年时间过去了，在基于 Xilinx/VHDL 平台写完这个系列著作之后，终于可以开始用 Altera/Verilog HDL 平台将这三本著作重新写一遍，以满足不同读者的需求。

其实，虽然在初次写数字滤波器一书时已规划过要完成这一系列的著作，但还没有想到要编写 Altera/Verilog HDL 版，否则就会在前面三本书的书名中都加上“Xilinx/VHDL 版”的字样了。《数字滤波器的 MATLAB 与 FPGA 实现》《数字通信同步技术的 MATLAB 与 FPGA 实现》《数字调制解调技术的 MATLAB 与 FPGA 实现》这几本书的设计实现平台均是 Xilinx/VHDL。为了区别 Xilinx/VHDL 版本，特意在采用 Verilog HDL 语言编写的系列图书名称中加上了“Altera/Verilog 版”字样，同时出版社还特意重新设计了精美的封面。

本书的内容安排

第 1 章首先介绍了滤波器的基本概念、FPGA 的基本知识，以及 Altera 公司的主要器件。本章在介绍了 FPGA 的发展历程、结构及工作原理等基本知识后，对 FPGA 设计中经常用到的各种 IP 核进行了简要说明。目前世界上的主要 FPGA 厂商有 Xilinx、Altera、Lattice、Actel、Cypress、Lucent、QuickLogic、Atmel 等，其中最主要的厂商为 Xilinx 和 Altera 两家。由于不同器件的结构不同，因此各有其适合的应用领域。为了提高设计性能并节约产品成本，了解器件基本特性，合理选择最终的目标器件显得尤为重要。本章最后对 Altera 公司的 FPGA 产品进行了简要介绍，同时在后续章节中也将利用 Altera 公司的 Cyclone-IV 系列 FPGA 器件作

为目标实现平台进行了讲解。

第2章首先介绍了硬件描述语言的基本概念及优势，并对 Verilog HDL 语言进行了简要介绍。对本书使用到的软件开发仿真环境——Quartus II 开发套件、ModelSim 仿真软件，以及 MATLAB 软件进行了简要介绍。数字滤波器的 FPGA 设计与实现是一项将理论与实践紧密结合的技术，要求设计者不仅要十分清楚数字滤波器和数字信号处理的基本原理，同时还需要掌握 MATLAB 的使用方法、Verilog HDL 编程，以及 FPGA 的实现技术。

数字信号在 FPGA 等硬件系统中实现时，由于受寄存器长度的限制，不可避免地会产生有效字长效应。工程师必须了解字长效应对数字系统可能带来的影响，并在实际设计中通过仿真来确定最终的量化位数、寄存器长度等内容。第3章在详细分析字长效应在 FPGA 设计中的影响后，对几种常用的运算模块 IP 核进行了介绍，详细阐述了各种 IP 核控制参数的设置方法，并给出了几个简单的模块应用实例。IP 核在 FPGA 设计中的应用十分普遍，尤其是在数字信号处理领域，采用设计工具提供的 IP 核进行设计，不仅可以提高设计效率，而且可以保证设计的性能。需要特别说明的是，从读者反馈的信息来看，虽然大多数问题是针对其他章节的实例提出的，但很多问题的本质都与数据有效字长效应有关。因此，建议读者详细阅读本章内容，并且深入理解 FPGA 中的数字运算，以及有效字长效应对数字信号处理所带来的影响。

从第4章开始，本书正式讨论各种数字滤波器的 FPGA 实现。FIR 滤波器是数字滤波器中最常见、使用最广泛的一种滤波器。为便于读者深入了解 FIR 滤波器的设计原理及方法，本章首先简要讲述了与数字滤波器设计相关的基础理论知识。接着对常用的 MATLAB 函数设计方法进行了介绍。采用 MATLAB 函数设计出符合要求的滤波器系数后，还应采用 Verilog HDL 等硬件编程语言进行设计实现。根据 FPGA 的结构特点，在具体实现 FIR 滤波器时有多种不同的设计方法，本章详细阐述了几种常用结构的设计方法，最后介绍了功能强大的 FIR 核。在实际工程设计中，如果目标器件提供了相应的 FIR 核，则建议读者尽量采用 FIR 核的方法进行设计实现。

第5章讨论了 IIR 滤波器的 FPGA 实现。IIR 滤波器具有较高的滤波效率，非常适合在不需严格相位特性的系统中使用。本章在介绍 IIR 滤波器基本原理时，重点对 IIR 与 FIR 滤波器的异同点进行了比较。接下来对常用的几种 IIR 滤波器设计函数进行了介绍，并比较了几种设计函数的滤波性能。对于 FIR 滤波器来讲，IIR 滤波器的 FPGA 实现相对要复杂一些，主要原因在于其反馈结构，而且目前的 FPGA 设计软件并没有提供通用的 IP 核使用。本章详细阐述了 IIR 滤波器的 FPGA 实现过程，以及实现过程中需要注意的系数量化方法、计算输出数据位宽、MATLAB 仿真和 FPGA 实现等关键问题。

第6章首先介绍了多速率信号处理的一些基本概念，以及多速率信号处理的一般步骤。抽取与内插是多速率信号处理的基础，读者需要从原理上了解抽取与内插的具体过程，及其对信号在时域及频域的影响。抽取与内插操作本身十分简单，多速率信号处理的关键问题是如何有效设计滤波器。CIC 滤波器的结构简单，没有乘法器，只有加法器、积分器和寄存器，适合在高抽样率条件下工作。半带滤波器可以使 2 倍抽取时的每秒乘法次数比一般线性相位的 FIR 滤波器减少近 1/2，因此特别适合转换率为 2 的整数幂次方倍变换的系统。需要注意的是，CIC 滤波器及半带滤波器虽然十分节约资源，但均有其特定的使用条件。本章最后介绍了另一种在多速率信号处理中使用十分广泛的多相分解技术。

第7章首先对自适应滤波器的概念、应用及一般原理进行了简单介绍,而后针对应用广泛的LMS算法原理、实现结构进行了阐述,并采用MATLAB对LMS算法进行了仿真验证。以LMS算法为基础,本章分别以通道失配校正系统、自适应均衡器、智能天线阵、自适应陷波器为具体实例,详细阐述了FPGA实现自适应滤波器算法的步骤、方法及过程。为给读者提供更多的设计参考,在讨论上述不同自适应滤波器的FPGA实现过程中,分别对常规LMS算法、符号LMS算法进行讨论。自适应滤波器相对于常规滤波器来讲,在FPGA实现过程中,关键在于掌握算法实现过程中各变量的变化范围,并以此确定各中间变量的数据字长及小数点的位置,同时还需要根据各运算步骤所需的运算量,合理地分配各时钟周期内的运算量,以提高系统的整体运算速度。

相对于时域滤波器而言,变换域滤波器给出了一个全新的滤波器设计思路。一些在时域无法滤除的干扰信号,在变换域可十分容易地滤除。具体选择哪种滤波器,要根据输入信号的统计特征、滤波器实现的复杂度、运算速度等因素综合考虑。第8章首先对变换域滤波器的基本概念、快速傅里叶变换(FFT)、Quartus II提供的FFT核等内容进行了简单的介绍,这些知识都是进行变换域滤波器设计的基础。本章重点对变换域滤波器实现抗窄带干扰的FPGA设计与实现进行了详细讨论。采用变换域滤波技术实现窄带干扰滤除的原理并不复杂,在FPGA设计与实现过程中,难点在于准确把握各模块之间、各运算步骤之间,以及各信号接口之间的时序关系,并在设计中严格按照这些时序关系编写程序。从这个实例中读者可以进一步体会到时序在FPGA设计中的重要性。

为了使读者对通信系统的FPGA实现有更完整的认识,第9章以一个较为完整的DPSK解调系统为实例,在简单介绍数字接收机、DPSK调制/解调原理的基础上,详细讨论了整个工程设计的全过程。尤其是对解调环路中的数字滤波器设计、载波环路的参数设计、FPGA实现细节进行了详尽的分析,并给出了具有指导意义的几个设计原则。在整个工程设计过程中,可以看到,滤波器仍然是解调系统的重要组成部分,其性能的优劣将直接影响整个系统的性能。通过详细分析讨论,并动手设计DPSK解调系统,相信读者会对数字通信技术的FPGA实现方法、手段、过程有较为深刻的理解。

关于FPGA开发环境的说明

众所周知,目前两大厂商Xilinx和Altera的产品占据了全球90%的FPGA市场。可以说,在一定程度上正是由于两家FPGA公司的相互竞争,有力地推动了FPGA技术的不断发展。虽然HDL的编译及综合环境可以采用第三方公司所开发的产品,如ModelSim、Synplify等,但FPGA器件的物理实现必须采用各自公司开发的软件平台,无法通用。Xilinx公司的主流开发平台是ISE系列套件,Altera公司目前的主流开发平台是Quartus II开发套件。与FPGA开发平台类似,HDL也存两种难以取舍的选择:VHDL和Verilog HDL。

如何选择开发平台以及HDL语言呢?其实,对于有志于从事FPGA技术开发的技术人员来讲,选择哪种平台及HDL语言并不重要,因为两种平台有很多相似的地方,精通一种HDL语言后,再学习另一种HDL语言也不是一件困难的事。通常来讲,可以根据周围同事、朋友、同学或公司的主要使用情况进行选择,这样在学习的过程中,可以很方便地找到能够给你指点迷津的专业人士,从而加快学习进度。

本书采用Altera公司的FPGA器件作为开发平台,采用Verilog HDL语言作为实现手段。

由于 Verilog HDL 语言并不依赖于某家公司的 FPGA 产品，因此本书的 Verilog HDL 程序文件可以很方便地移植到 Xilinx 公司的 FPGA 产品上。如果程序中应用了 IP 核资源，两家公司的 IP 核通常是不能通用的，这就需要根据 IP 核的功能参数，在另外一个平台上重新生成 IP 核，或通过编写 Verilog HDL 代码来实现。

有人说过这样一句话：“技术只是一个工具，关键在于思想。”将这句话套用过来，对于本书来讲，具体的开发平台和 HDL 语言只是实现数字通信技术的工具，关键在于设计的思路和方法。因此，读者完全没有必要过于在意开发平台的差别，相信只要掌握了本书所讲述的设计思路和方法后，加上读者已经具备的 FPGA 开发经验，采用任何一种 FPGA 平台都可以很快设计出满足用户需求的产品。

本书的目标

通常来讲，作为一名电子通信专业的技术人员，在从业之初都会遇到类似的困惑：如何将从教材中所学的理论知识与实际中的工程设计结合起来？如何能够将这些教材中的理论知识转换成实际的电路？绝大多数的数字通信类教材对通信的原理讲解得十分透彻，但理论知识与工程实践之间显然需要有一些可以顺利通过的桥梁。一个常用的方法是通过 MATLAB 等工具进行软件仿真来加深对理论知识的理解，但更好的方法显然是直接参与工程的设计与实现。

然而，刚毕业的工院校学生极少有机会参加实际工程设计，在工作中往往感到学校所学的理论很难与实际工程产品的实现联系起来。教材大多是讲解通信原理性的内容，即使可以很好地解答教材后面的习题，或者说能够熟练地对书中的基本公式进行推导，在实际进行产品设计时，如何将这些理论及公式用具体的电路或硬件平台实现出来，仍然是摆在广大工程师面前的一个巨大难关。尤其是对于数字通信专业来讲，由于涉及的理论比较复杂，真正进行工程设计时才发现根本无从下手。采用 MATLAB、System View 等软件对通信理论进行仿真，虽然可以直观地验证算法的正确性，并查看仿真结果，但这类软件的仿真毕竟只停留在算法或模型的仿真上，与真正的工程设计及实现完全是两个不同的概念。FPGA 技术很好地解决了这一问题。FPGA 技术本来就是基于工程应用的技术，其仿真技术可以很好地仿真产品实际的工作情况，尤其是时序仿真技术。在计算机上通过了时序仿真的程序设计，几乎不需要修改就可以直接应用到工程中。这种设计、验证、仿真的一体化方式可以很好地将理论知识与工程实践结合起来，从而提高学习的效率。

FPGA 技术因其快速的并行运算能力，以及独特的组成结构，在电子通信领域已成为必不可少的实现平台之一。本书的目的正是架起一座理论知识与工程实践之间的桥梁，通过具体的设计实例，详细讲解从理论到工程实现的方法、步骤和过程，以便工程技术人员尽快掌握利用 FPGA 平台实现数字通信技术的方法。

目前，市场上已有很多介绍 ISE、Quartus 等 FPGA 开发环境，以及 VHDL、Verilog HDL 等硬件编程语言的书籍。如果我们仅仅使用 FPGA 来实现一些数字逻辑电路，或者理论性不强的控制电路设计，掌握 FPGA 开发工具及一种硬件描述语言就可以开始工作了。数字通信技术的理论性要强得多，采用 FPGA 平台实现数字通信技术的前提条件是首先要对理论知识有深刻的理解。在理解理论知识的基础上，关键的问题是根据这些通信理论，利用 FPGA 的特点，找到合适的算法实现结构，厘清工程实现的思路，并采用 Verilog HDL 等硬件编程语

言对其进行正确的实现。因此，要顺利地读懂本书，除掌握用 FPGA 实现数字通信技术的知识和技能外，读者还需要对 FPGA 的开发环境和设计语言有一定的了解。

作者在写作本书的过程中，兼顾数字滤波器的理论，以及工程设计过程的完整性，重点突出 FPGA 设计方法、结构、实现细节和仿真测试方法。在讲解理论知识的时候，重点从工程应用的角度进行介绍，主要介绍工程设计时必须掌握和理解的知识，并且结合 FPGA 的特点进行讨论，便于读者尽快地找到理论知识与工程实践之间的结合点。在讲解实例的 FPGA 实现时，不仅绝大多数实例给出了完整的 Verilog HDL 程序代码，还从思路和结构上对每段代码均进行了详细的分析和说明。根据作者的理解，针对一些似是而非的概念，结合工程实例的仿真测试加以阐述，希望能够为读者提供更多有用的参考。相信读者按照书中讲解的步骤完成一个个工程实例时，会逐步感觉到理论知识与工程实践之间完美结合的畅快。随着读者掌握的工程实现技能的提高，对数字滤波器理论知识的理解也必将越来越深刻，重新阅读以前学过的滤波器原理时，头脑里就更容易构建起理论知识与工程实践之间的桥梁。

如何使用本书

本书讨论的是数字滤波器的 MATLAB 与 FPGA 实现。相信大部分工科院校的学生对 MATLAB 应该都会有一个基本的了解。由于其易用性及强大的功能，MATLAB 已经成为数学分析、信号仿真、数字信号处理必不可少的工具；而且 MATLAB 具有专门针对数字信号处理的常用函数，如滤波器函数、傅里叶分析函数等，在进行数字滤波器设计时，借用 MATLAB 常常会起到事半功倍的效果。因此，在具体讲解某个实例时，通常会采用 MATLAB 作为仿真验证工具。

第 2 章给出了全书实例讲解的基本步骤和方法：先采用 MATLAB 对需要设计的工程进行仿真，一方面给出了仿真算法过程及结果，另一方面生成了 FPGA 测试仿真所需的测试输入数据；而后在 Quartus II 上编写 Verilog HDL 程序对实例进行设计实现；编写测试激励文件，采用 ModelSim 软件对 Verilog HDL 程序进行仿真；查看 ModelSim 仿真波形结果，并将仿真数据写入外部文本文件中；最后编写 MATLAB 程序，对 ModelSim 仿真结果数据进行分析处理，验证 FPGA 设计的正确性。

限于篇幅，实例的部分 MATLAB 程序代码或 Verilog HDL 代码没有在书中列出，配套资源收录了本书所有实例的源程序及工程设计资源，程序代码及工程文件按章节序号置于配套资源下，读者可以将其直接复制到本地硬盘中运行。需要说明的是，在大部分工程实例中，均需要由 MATLAB 产生 FPGA 测试所需的文本文件数据，或者由 MATLAB 读取外部文本文件进行数据分析，同时 FPGA 的仿真文件常常也需要从指定的路径下读取外部文本文件数据，或将仿真结果输出到指定的路径下。文件的路径均在程序中指定为绝对路径，如 `fid=fopen('D:\FilterVerilog\Chapter_2\E2_4\Mixer\simulation\modelsim\out.txt')`。因此，读者将 FPGA 工程文件或 MATLAB 程序复制到本地硬盘后，请将程序文件中指定文件的绝对路径的代码进行修改，以确保仿真测试程序能够在正确的路径下读取文件。

致谢

有人说，每个人都有他存在的使命，如果迷失他的使命，就失去了他存在的价值。不只是每个人，每件物品也都有其存在的使命。对于一本书来讲，其存在的使命就是被阅读，并

给阅读者带来收获。数字通信技术的 MATLAB 与 FPGA 实现系列的图书，能够对读者在工作及学习中有所帮助，是作者莫大的欣慰。

作者在写作本书的过程中查阅了大量的资料，在此对资料的作者及提供者表示衷心的感谢。由于写作本书的缘故，重新阅读了一些经典的数字通信理论书籍，再次深刻感受到前辈们严谨的治学态度和细致的写作风格。

在此，感谢父母，几年来一直陪伴在我的身边，由于他们的默默支持，才使得我能够在家里专心致志地写作；感谢我的妻子刘帝英女士，她不仅是一位尽心尽职的优秀母亲，也是一位严谨细致的科技工作者，同时也是本书的第一位读者，在工作之余对本书进行了详尽而细致的校对；时间过得很快，女儿已经上四年级了，她最爱看书和画画，最近迷上了《西游记》，以前的儿童简化版已满足不了她的要求，周末陪她去书店买了一本原著，她常常自个儿被书中的情节逗得哈哈大笑，还常常给我推荐一些精彩的章节。

FPGA 技术博大精深，数字通信技术种类繁多且实现难度大，本书虽尽量详细讨论了 FPGA 实现数字滤波器技术的相关内容，仍感觉到难以详尽地叙述工程实现的所有细节。相信读者在实际工程应用中经过不断的实践、思考及总结，一定可以快速掌握数字滤波器技术的工程设计方法，提高应用 FPGA 进行工程设计的能力。由于作者水平有限，不足之处在所难免，敬请广大读者批评指正。欢迎大家就相关技术问题进行交流，或对本书提出改进意见及建议。请读者访问网址 <http://duyongcn.blog.163.com> 以获得与该书相关的资料及信息，也可以发邮件至 duyongcn@sina.cn 与我进行交流。

作者

2015 年 3 月

目 录

第 1 章 数字滤波器及 FPGA 概述	(1)
1.1 滤波器概述.....	(1)
1.1.1 滤波器简介.....	(1)
1.1.2 数字滤波器的分类.....	(3)
1.1.3 滤波器的特征参数.....	(4)
1.2 FPGA 基本知识.....	(5)
1.2.1 FPGA 的基本概念及发展历程.....	(5)
1.2.2 FPGA 的结构和工作原理.....	(7)
1.2.3 IP 核的概念.....	(13)
1.3 FPGA 在数字信号处理中的应用.....	(14)
1.4 Altera 器件简介.....	(15)
1.5 FPGA 信号处理板 CRD500.....	(17)
1.5.1 CRD500 简介.....	(17)
1.5.2 CRD500 的典型应用.....	(19)
1.6 小结.....	(19)
第 2 章 设计语言及环境介绍	(21)
2.1 Verilog HDL 语言简介.....	(21)
2.1.1 HDL 语言.....	(21)
2.1.2 Verilog HDL 简介和程序结构.....	(22)
2.2 FPGA 开发工具及设计流程.....	(25)
2.2.1 Quartus II 开发套件.....	(25)
2.2.2 ModelSim 仿真软件.....	(28)
2.2.3 FPGA 设计流程.....	(30)
2.3 MATLAB 软件.....	(32)
2.3.1 MATLAB 软件简介.....	(32)
2.3.2 常用的信号处理函数.....	(35)
2.3.3 滤波器设计分析工具 FDATAOOL.....	(42)
2.4 MATLAB 与 Quartus II 的联合应用.....	(43)
2.5 小结.....	(44)
第 3 章 FPGA 实现数字信号处理基础	(45)
3.1 数的表示.....	(45)
3.1.1 莱布尼茨与二进制.....	(45)
3.1.2 定点数表示法.....	(46)
3.1.3 浮点数表示法.....	(48)

3.2	FPGA 中数的运算	(51)
3.2.1	加/减法运算	(51)
3.2.2	乘法运算	(54)
3.2.3	除法运算	(55)
3.2.4	有效数据位的计算	(55)
3.3	有限字长效应	(58)
3.3.1	字长效应的产生因素	(58)
3.3.2	A/D 转换的字长效应	(59)
3.3.3	数字滤波器系数的字长效应	(60)
3.3.4	滤波器运算中的字长效应	(61)
3.4	FPGA 的常用运算模块	(62)
3.4.1	加法器模块	(62)
3.4.2	乘法器模块	(64)
3.4.3	除法器模块	(67)
3.4.4	浮点数运算模块	(68)
3.5	小结	(70)
第 4 章	FIR 滤波器的 FPGA 实现	(71)
4.1	FIR 滤波器的理论基础	(71)
4.1.1	线性时不变系统	(71)
4.1.2	FIR 滤波器的原理	(74)
4.1.3	FIR 滤波器的特性	(74)
4.1.4	FIR 滤波器的结构形式	(78)
4.2	FIR 滤波器的设计方法	(83)
4.2.1	窗函数法	(83)
4.2.2	频率取样法	(85)
4.2.3	最优设计方法	(85)
4.3	FIR 滤波器的 MATLAB 设计	(86)
4.3.1	采用 fir1 函数设计	(86)
4.3.2	采用 kaiserord 函数设计	(92)
4.3.3	采用 fir2 函数设计	(93)
4.3.4	采用 firpm 函数设计	(94)
4.3.5	采用 FDATool 设计滤波器	(96)
4.4	FIR 滤波器的 FPGA 实现	(98)
4.4.1	滤波器系数的量化	(98)
4.4.2	串行 FIR 滤波器的 FPGA 实现	(100)
4.4.3	并行 FIR 滤波器的 FPGA 实现	(107)
4.4.4	分布式 FIR 滤波器的 FPGA 实现	(110)
4.4.5	采用 FIR 核实现	(112)
4.4.6	不同结构 FIR 滤波器的性能对比分析	(115)

4.5	FIR 滤波器的板载测试	(116)
4.5.1	硬件接口电路	(116)
4.5.2	板载测试程序	(116)
4.5.3	板载测试验证	(121)
4.6	小结	(122)
第5章	IIR 滤波器的 FPGA 实现	(125)
5.1	IIR 滤波器的理论基础	(125)
5.1.1	IIR 滤波器的原理及特性	(125)
5.1.2	IIR 滤波器的结构形式	(126)
5.1.3	IIR 滤波器与 FIR 滤波器的比较	(128)
5.2	IIR 滤波器的设计方法	(129)
5.2.1	几种典型的模拟滤波器	(129)
5.2.2	原型转换设计法	(131)
5.2.3	直接设计法	(132)
5.3	IIR 滤波器的 MATLAB 设计	(133)
5.3.1	采用 butter 函数设计滤波器	(133)
5.3.2	采用 cheby1 函数设计滤波器	(134)
5.3.3	采用 cheby2 函数设计滤波器	(135)
5.3.4	采用 ellip 函数设计滤波器	(135)
5.3.5	采用 yulewalk 函数设计滤波器	(136)
5.3.6	几种设计函数的比较	(136)
5.3.7	采用 FDATOOL 设计滤波器	(138)
5.4	IIR 滤波器的 FPGA 实现	(139)
5.4.1	直接型 IIR 滤波器的系数及运算字长	(139)
5.4.2	直接型 IIR 滤波器的 FPGA 实现	(143)
5.4.3	直接型 IIR 滤波器 FPGA 实现后的测试仿真	(149)
5.4.4	级联型 IIR 滤波器的系数	(154)
5.4.5	级联型 IIR 滤波器的 FPGA 实现	(156)
5.4.6	级联型 IIR 滤波器 FPGA 实现后的测试仿真	(164)
5.5	IIR 滤波器的板载测试	(165)
5.5.1	板载测试硬件接口电路	(165)
5.5.2	板载测试程序	(166)
5.5.3	板载测试验证	(169)
5.6	小结	(170)
第6章	多速率滤波器的 FPGA 实现	(171)
6.1	多速率信号处理基础知识	(171)
6.1.1	多速率信号处理的概念及作用	(171)
6.1.2	多速率信号处理的一般步骤	(172)
6.1.3	软件无线电中的多速率信号处理	(173)

6.2	抽取与内插处理	(174)
6.2.1	整数倍抽取	(174)
6.2.2	整数倍内插	(176)
6.2.3	比值为有理数的频率转换	(178)
6.3	CIC 滤波器	(178)
6.3.1	CIC 滤波器的原理	(179)
6.3.2	CIC 滤波器的应用条件	(181)
6.3.3	单级 CIC 滤波器的 FPGA 实现	(183)
6.3.4	多级 CIC 滤波器的 FPGA 实现	(185)
6.3.5	CIC 滤波器 IP 核的使用	(192)
6.4	半带滤波器	(195)
6.4.1	半带滤波器的原理	(195)
6.4.2	半带滤波器的 MATLAB 设计	(195)
6.4.3	多级半带滤波器的设计	(198)
6.4.4	多级半带滤波器的 FPGA 实现	(200)
6.5	多相分解技术	(207)
6.5.1	多相分解技术的一般概念	(207)
6.5.2	整数倍抽取滤波器的多相结构	(208)
6.6	多速率滤波器的板载测试	(211)
6.6.1	硬件接口电路	(211)
6.6.2	板载测试程序	(212)
6.6.3	板载测试验证	(214)
6.7	小结	(215)
第 7 章	自适应滤波器的 FPGA 实现	(217)
7.1	自适应滤波器简介	(217)
7.1.1	自适应滤波器的概念	(217)
7.1.2	自适应滤波器的应用	(218)
7.1.3	自适应算法的一般原理	(220)
7.2	LMS 算法	(222)
7.2.1	LMS 算法的原理	(222)
7.2.2	LMS 算法的实现结构	(223)
7.2.3	LMS 算法的字长效应	(224)
7.2.4	符号 LMS 算法原理	(225)
7.2.5	LMS 算法的 MATLAB 仿真	(226)
7.3	自适应线性滤波器的 FPGA 实现	(230)
7.3.1	自适应线性滤波器的原理	(230)
7.3.2	利用线性滤波器实现通道失配校正	(231)
7.3.3	校正算法的 MATLAB 仿真	(231)
7.3.4	校正算法的 Verilog HDL 实现	(234)

7.3.5	FPGA 实现后的仿真测试	(238)
7.4	自适应均衡器的 FPGA 实现	(239)
7.4.1	自适应均衡器的原理	(239)
7.4.2	自适应均衡器的 MATLAB 仿真	(240)
7.4.3	自适应均衡器的 Verilog HDL 实现	(243)
7.4.4	FPGA 实现后的仿真测试	(247)
7.5	自适应天线阵的 FPGA 实现	(248)
7.5.1	自适应天线阵的概念及原理	(248)
7.5.2	自适应天线阵的 MATLAB 仿真	(251)
7.5.3	自适应天线阵的 Verilog HDL 实现	(253)
7.5.4	FPGA 实现后的仿真测试	(257)
7.6	自适应陷波器的 FPGA 实现	(258)
7.6.1	自适应陷波器原理	(258)
7.6.2	自适应陷波器的 MATLAB 仿真	(259)
7.6.3	自适应陷波器的 Verilog HDL 实现	(262)
7.6.4	FPGA 实现后的仿真测试	(266)
7.7	自适应陷波器的板载测试	(267)
7.7.1	硬件接口电路	(267)
7.7.2	板载测试程序	(267)
7.7.3	板载测试验证	(272)
7.8	小结	(273)
第 8 章	变换域滤波器的 FPGA 实现	(275)
8.1	变换域滤波器简介	(275)
8.2	快速傅里叶变换	(276)
8.2.1	离散傅里叶变换	(276)
8.2.2	DFT 存在的问题	(277)
8.2.3	FFT 算法的基本思想	(279)
8.2.4	FFT 算法的 MATLAB 仿真	(280)
8.3	FFT 核的使用	(281)
8.3.1	FFT 核简介	(281)
8.3.2	FFT 核的接口及时序	(283)
8.4	频域滤波器的原理及 MATLAB 仿真	(284)
8.4.1	抗窄带干扰滤波器的原理	(284)
8.4.2	检测门限的选取	(285)
8.4.3	频域滤波器的 MATLAB 仿真	(286)
8.5	频域滤波器的 FPGA 实现	(289)
8.5.1	FPGA 实现的总体结构设计	(289)
8.5.2	速率变换模块的设计与实现	(290)
8.5.3	FFT 及滤波设计与实现	(295)

8.5.4	IFFT 及数据输出设计与实现	(300)
8.5.5	顶层文件设计及实现	(304)
8.5.6	FPGA 实现后的仿真测试	(306)
8.6	频域滤波器的板载测试	(306)
8.6.1	硬件接口电路	(306)
8.6.2	板载测试程序	(307)
8.6.3	板载测试验证	(310)
8.7	小结	(312)
第 9 章	DPSK 解调系统的 FPGA 实现	(313)
9.1	数字接收机的一般原理	(313)
9.1.1	通用数字接收机处理平台	(313)
9.1.2	基本调制/解调技术	(314)
9.1.3	改进的数字调制/解调技术	(316)
9.2	DPSK 调制/解调原理	(317)
9.2.1	DPSK 调制原理及信号特征	(317)
9.2.2	DPSK 信号的 MATLAB 仿真	(319)
9.2.3	DPSK 解调原理	(321)
9.3	DPSK 解调参数设计	(324)
9.3.1	数字下变频器的设计	(324)
9.3.2	低通滤波器的设计	(325)
9.3.3	数字鉴相器的设计	(327)
9.3.4	环路滤波器的设计	(327)
9.3.5	载波同步环设计的一般步骤	(329)
9.4	Costas 环的 FPGA 实现	(331)
9.4.1	顶层模块的 Verilog HDL 实现	(331)
9.4.2	鉴相器及环路滤波器的 Verilog HDL 实现	(333)
9.4.3	Costas 环实现后的仿真测试	(335)
9.5	Costas 环的板载测试	(336)
9.5.1	硬件接口电路	(336)
9.5.2	板载测试程序	(337)
9.5.3	板载测试验证	(339)
9.6	小结	(340)
参考文献		(341)

第 1 章

数字滤波器及 FPGA 概述

数字滤波器 (Digital Filter, DF) 一词出现在 20 世纪 60 年代中期, 通常定义为通过对数字信号的运算处理, 改变信号频谱, 完成滤波作用的算法或装置。由于电子计算机技术和大规模集成电路的发展, 数字滤波器既可用计算机软件实现, 也可用大规模集成数字硬件实时实现。数字滤波器在语音信号处理、图像信号处理、医学生物信号处理, 以及其他应用领域都得到了广泛的应用。

现场可编程门阵列 (Field Programmable Gate Array, FPGA) 因其良好的并行运算能力, 以及无与伦比的可重配置性、可扩展性能, 已经成为现代电子设备中不可或缺的组成部分, 尤其在数字滤波器设计等数字信号处理领域中得到了十分广泛的应用。Altera 公司作为 FPGA 器件的行业领导者, 通过对 FPGA 技术的创新, 不断推出了性能优良、价格低廉的 FPGA 产品及配套开发工具, 从而推动 FPGA 行业的不断发展。

1.1 滤波器概述

1.1.1 滤波器简介

滤波器是一种用来减少或消除干扰的电气部件, 其功能是对输入信号进行过滤处理得到所需的信号。滤波器最常见的用法是对特定频率的频点或该频点以外的频率信号进行有效滤除, 从而实现消除干扰、获取某特定频率信号的功能。一种更广泛的定义是将凡是有能力进行信号处理的装置都称为滤波器。在现代电子设备和各类控制系统中, 滤波器的应用极为广泛, 其性能优劣在很大程度上直接决定产品的优劣。

滤波器的分类方法有很多种, 从处理的信号形式来讲可分为模拟滤波器和数字滤波器两大类。模拟滤波器由电阻、电容、电感、运放等电气元件组成, 可对模拟信号进行滤波处理; 数字滤波器则通过软件或数字信号处理器件对离散化的数字信号进行滤波处理。两者各有优缺点及适用范围, 且均经历了由简到繁和性能逐步提高的发展历程。

1917 年美国和德国科学家分别发明了 LC 滤波器, 次年导致了美国第一个多路复用系统的出现。20 世纪 50 年代, 无源滤波器日趋成熟。自 60 年代起, 由于计算机技术、集成工艺和材料工业的发展, 滤波器的发展上了一个新台阶, 并且朝着低功耗、高精度、小体积、多功能、稳定可靠和价格低廉的方向发展, 其中小体积、多功能、高精度、稳定可靠成为 70 年代以后的主流方向, 并导致 RC 有源滤波器、开关电容滤波器、电荷转移器和数字滤波器等