

零点
起飞

从零开始，助您快速
成为高手的全方位学习方案！

零点起飞学

Xilinx FPGA

高敬鹏 武超群 白锦良◎编著

◆ **由浅入深，循序渐进**

本书在内容编排上遵循由浅入深、由易到难的原则，基础知识与大量实例相结合，读者可边学边练

◆ **实例丰富，涉及面广**

本书提供丰富的FPGA程序设计实例，内容涉及电子系统的各个领域

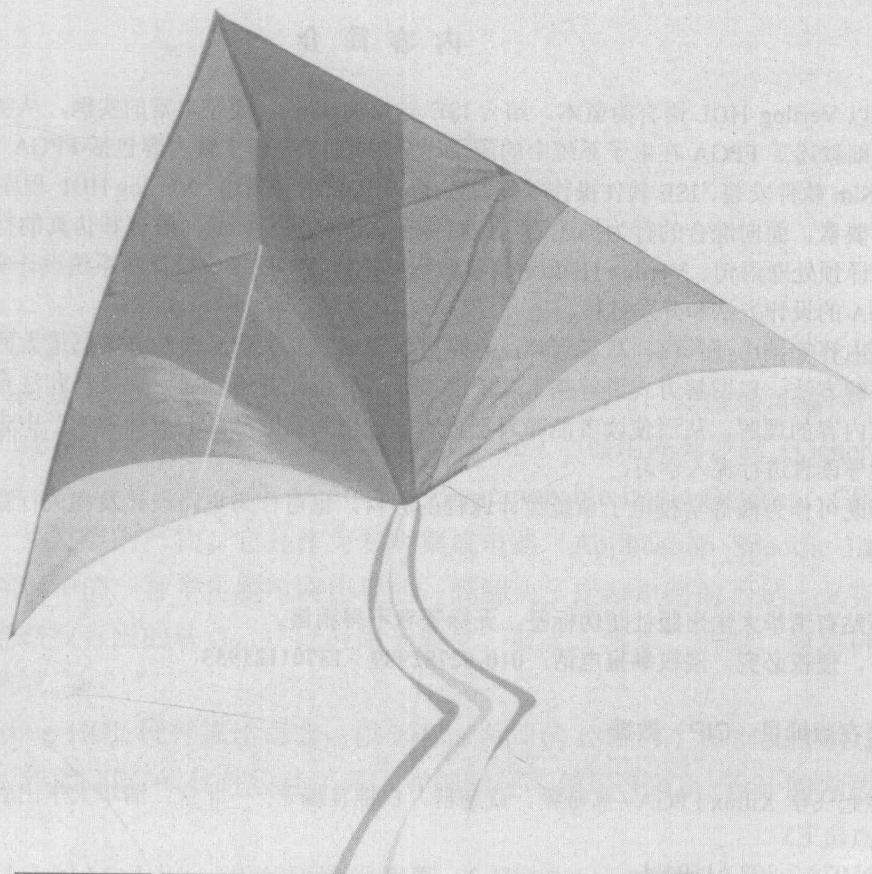
◆ **兼顾原理，注重实用**

本书侧重于实际应用，在编写过程中注重知识的新颖性和实用性，故在书中增加了ISE 14.7软件与ModelSim软件的联合仿真等知识

清华大学出版社



零点
起飞



零点起飞学

Xilinx FPGA

高敬鹏 武超群 白锦良◎编著

清华大学出版社
北京

内 容 简 介

本书以 Verilog HDL 语言为蓝本, 结合 ISE 与 ModelSim, 通过丰富的实例, 从实验、实践、实用的角度, 详细叙述了 FPGA 在电子系统中的应用。全书共 13 章, 主要内容包括 FPGA 系统设计基础、ISE 与 ModelSim 软件安装、ISE 软件操作基础、Verilog HDL 语言概述、Verilog HDL 程序结构、Verilog HDL 语言基本要素、面向综合的行为描述语句、可综合状态机开发、面向验证和仿真的行为描述语句、系统任务和编译预处理语句、Verilog HDL 语言基础程序设计、扩展接口设计和系统设计实例, 全面详细地阐述了 FPGA 的设计方法和开发过程。

本书内容安排由浅入深, 从易到难, 各章节既相对独立又前后关联。本书最大的特点是打破了传统书籍的讲解方法, 以图解方式讲解基本功能的操作与应用, 并通过提示、技巧和注意的方式指导读者加深对重点内容的理解, 从而使读者能够真正将所学运用到实际产品的设计和生產中去。本书各章配有习题, 以指导读者进行深入学习。

本书既可作为高等学校电子系统设计课程的教材, 也可作为电路设计及相关行业工程技术人员的技術参考书。

本书封面贴有清华大学出版社防伪标签, 无标签者不得销售。

版权所有, 侵权必究。侵权举报电话: 010-62782989 13701121933

图书在版编目 (CIP) 数据

零点起飞学 Xilinx FPGA / 高敬鹏, 武超群, 白锦良编著. —北京: 清华大学出版社, 2019
(零点起飞)

ISBN 978-7-302-51594-4

I. ①零… II. ①高… ②武… ③白… III. ①现场可编程阵列—系统设计 IV. ①TP331.2

中国版本图书馆 CIP 数据核字 (2018) 第 257343 号

责任编辑: 袁金敏

封面设计: 刘新新

责任校对: 徐俊伟

责任印制: 沈 露

出版发行: 清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座 邮 编: 100084

社总机: 010-62770175 邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

印 刷 者: 北京富博印刷有限公司

装 订 者: 北京市密云县京文制本装订厂

经 销: 全国新华书店

开 本: 185mm×260mm 印 张: 20.75 字 数: 518 千字

版 次: 2019 年 4 月第 1 版 印 次: 2019 年 4 月第 1 次印刷

定 价: 79.80 元

产品编号: 079815-01

前 言

电子工业的飞速发展和电子计算机技术的广泛应用,促进了电子设计自动化技术日新月异的发展。FPGA 是英文 Field Programmable Gate Array 的缩写,即现场可编程门阵列,它是在可编程阵列逻辑(Programmable Logic Array, PAL)、通用阵列逻辑(Generic Array Logic, GAL)、复杂可编程逻辑器件(Complex Programmable Logic Devices, CPLD)等器件的基础上进一步发展的产物。它是作为专用集成电路(Application Specific Integrated Circuit, ASIC)领域中的一种半定制电路出现的,既解决了定制电路的不足,又克服了原有可编程器件门电路数有限的缺点,广泛应用于航空、航天、汽车、造船、通用机械和电子等工业的各个领域。

本书结合 Verilog HDL 硬件描述语言,以 Xilinx 公司的 ISE 14.7 和 Model Technology 公司的 ModelSim 作为 FPGA 软件设计工具,详细阐述了使用 FPGA 设计的方法和开发过程。

本书以 ISE 14.7 和 ModelSim 开发环境为背景,介绍 FPGA 产品开发的完整解决方案。全书共 13 章,主要内容包括 FPGA 系统设计基础、ISE 与 ModelSim 的安装、ISE 操作基础、Verilog HDL 语言概述、Verilog HDL 程序结构、Verilog HDL 语言基本要素、面向综合的行为描述语句、可综合状态机开发、面向验证和仿真的行为描述语句、系统任务和编译预处理语句、Verilog HDL 语言基础程序设计、扩展接口设计和系统设计实例等,最后通过工程实例,将 FPGA 开发语言、开发思想和实际工程完美结合。

为了使初学者迅速入门,提高对电子系统设计的兴趣与爱好,并能在短时间内掌握电子系统设计开发的要点,作者在编写过程中注重内容的选取,使本书具有以下特点。

由浅入深,循序渐进:在内容编排上遵循由浅入深、由易到难的原则,将基础知识与大量实例结合,使读者可以边学边练。

实例丰富,涉及面广:提供了丰富的 FPGA 程序设计实例,内容涉及电子系统的多个领域。

兼顾原理,注重实用:侧重于实际应用,精炼理论讲解内容。考虑到基本原理和基本应用一直是学习 FPGA 技术的基本要求,为了紧随 FPGA 技术的发展,在编写过程中作者注重知识的新颖性和实用性,因而在书中讲解了 ISE 14.7 与 ModelSim 联合仿真等内容。

本书第 1~3 章与第 9~12 章由哈尔滨工程大学高敬鹏编写,第 4 章、第 5 章由黑龙江大学的曹立文编写,第 6~8 章由黑龙江工程学院武超群编写,第 13 章由北京航天长征飞行器研究所白锦良编写。参加本书编写工作的人员还有管殿柱、宋一兵、王献红、李文秋。

感谢您选择了本书，希望我们的努力对您的工作和学习有所帮助，也希望您把对本书的意见和建议告诉我们。

零点工作室网站地址：www.zerobook.net

零点工作室联系信箱：syb33@163.com

零点工作室

2019年1月

本书结合 Verilog HDL 硬件描述语言，以 Xilinx 公司的 ISE 14.7 和 ModelSim 公司的 ModelSim 作为 FPGA 软件设计工具，详细阐述了 FPGA 设计的方法和技术流程。本书以 ISE 14.7 和 ModelSim 14.7 完成从原理图、逻辑综合、布局布线、下载到器件的全过程。全书共分 13 章，主要内容有：第 1 章，FPGA 系统组成与 ISE 14.7 和 ModelSim 14.7 简介；第 2 章，Verilog HDL 语言概述；第 3 章，Verilog HDL 软件设计；第 4 章，Verilog HDL 语言基本要素；第 5 章，Verilog HDL 语言基本要素；第 6 章，Verilog HDL 语言基本要素；第 7 章，Verilog HDL 语言基本要素；第 8 章，Verilog HDL 语言基本要素；第 9 章，Verilog HDL 语言基本要素；第 10 章，Verilog HDL 语言基本要素；第 11 章，Verilog HDL 语言基本要素；第 12 章，Verilog HDL 语言基本要素；第 13 章，Verilog HDL 语言基本要素。

目 录

第 1 章	FPGA 系统设计基础	1
1.1	FPGA 技术的发展历史和动向	1
1.1.1	FPGA 技术的发展历史	1
1.1.2	FPGA 技术的发展动向	2
1.2	FPGA 的典型应用领域	3
1.2.1	数据采集和接口逻辑领域	3
1.2.2	高性能数字信号处理领域	4
1.2.3	其他应用领域	4
1.3	FPGA 的工艺结构	4
1.4	典型的 Xilinx FPGA 芯片	5
1.5	FPGA 芯片的应用	7
1.6	工程项目中 FPGA 芯片的选择策略和原则	8
1.6.1	尽量选择成熟的产品系列	8
1.6.2	尽量选择兼容性好的封装	8
1.6.3	尽量选择一个公司的产品	9
1.7	FPGA 的设计流程	9
1.8	思考与练习	11
第 2 章	ISE 与 ModelSim 的安装	12
2.1	ISE 的安装	12
2.2	ModelSim SE 的安装与启动	18
2.3	ISE 联合 ModelSim 设置	22
2.4	思考与练习	29
第 3 章	ISE 操作基础	30
3.1	ISE 的基本使用方法	30
3.1.1	新建工程	30
3.1.2	新建 HDL 文件	32
3.1.3	添加 HDL 文件	33
3.1.4	新建原理图设计	33
3.1.5	在原理图中调用模块	34
3.1.6	编辑原理图	35
3.1.7	用 Constraints Editor 设置约束	38
3.1.8	使用 XST 进行综合	39
3.1.9	设计实现	42
3.1.10	生成下载文件	44
3.1.11	下载 FPGA	45

3.2	仿真验证	47
3.2.1	在 ISE 中仿真验证	47
3.2.2	在 ISE 中调用 ModelSim	51
3.3	CORE Generator 的使用方法	56
3.3.1	新建 CORE Generator 工程	56
3.3.2	新建 IP	59
3.3.3	修改已有 IP 的参数	61
3.3.4	在设计中例化 IP	61
3.3.5	选择不同版本的 IP	62
3.4	流水灯实例	63
3.4.1	硬件介绍	63
3.4.2	创建工程	63
3.4.3	编写 Verilog 代码	65
3.4.4	UCF 管脚约束	68
3.4.5	编译工程	70
3.4.6	ISE 仿真	70
3.4.7	ModelSim 仿真验证	75
3.5	思考与练习	80
第 4 章	Verilog HDL 语言概述	81
4.1	Verilog HDL 语言简介	81
4.1.1	硬件描述语言	81
4.1.2	Verilog HDL 语言的历史	82
4.1.3	Verilog HDL 语言的能力	82
4.1.4	Verilog HDL 和 VHDL 语言的异同	83
4.1.5	Verilog HDL 和 C 语言的异同	83
4.2	Verilog HDL 语言的描述层次	84
4.2.1	Verilog HDL 语言描述能力综述	84
4.2.2	系统级和算法级建模	84
4.2.3	RTL 级建模	85
4.2.4	门级和开关级建模	85
4.3	基于 Verilog HDL 语言的 FPGA 开发流程	85
4.4	Verilog HDL 语言的可综合与仿真特性	87
4.4.1	Verilog HDL 语句的可综合性	88
4.4.2	Verilog HDL 语句的仿真特性说明	88
4.5	Verilog HDL 程序开发的必备知识	89
4.5.1	数字的表示形式	89
4.5.2	常用术语解释	91
4.5.3	Verilog HDL 程序的优劣判断指标	92
4.6	Verilog HDL 程序设计模式	93
4.6.1	自顶向下的设计模式	93
4.6.2	层次与模块化模式	94
4.6.3	IP 核的重用	94
4.7	思考与练习	98

第 5 章 Verilog HDL 程序结构	99
5.1 程序模块	99
5.1.1 Verilog HDL 模块的概念	99
5.1.2 模块的基本结构	99
5.1.3 端口声明	101
5.2 Verilog HDL 的层次化设计	101
5.2.1 Verilog HDL 层次化设计的表现形式	101
5.2.2 模块例化	102
5.2.3 参数映射	106
5.2.4 在 ISE 中通过图形化方式实现层次化设计	108
5.3 Verilog HDL 语言的描述形式	111
5.3.1 结构描述形式	111
5.3.2 行为描述形式	116
5.3.3 混合设计模式	119
5.4 思考与练习	120
第 6 章 Verilog HDL 语言的基本要素	121
6.1 标志符与注释	121
6.1.1 标志符	121
6.1.2 注释	122
6.2 数字与逻辑数值	122
6.2.1 逻辑数值	122
6.2.2 常量	122
6.2.3 参数	124
6.3 数据类型	124
6.3.1 线网类型	124
6.3.2 寄存器类型	128
6.4 运算符和表达式	132
6.4.1 赋值运算符	132
6.4.2 算术运算符	134
6.4.3 逻辑运算符	136
6.4.4 关系运算符	137
6.4.5 条件运算符	138
6.4.6 位运算符	140
6.4.7 拼接运算符	141
6.4.8 移位运算符	141
6.4.9 一元约简运算符	142
6.5 思考与练习	143
第 7 章 面向综合的行为描述语句	144
7.1 触发事件控制	144
7.1.1 信号电平事件语句	144
7.1.2 信号跳变沿事件语句	145
7.2 条件语句	146

7.2.1	if 语句	146
7.2.2	case 语句	147
7.2.3	条件语句的深入理解	150
7.3	循环语句	152
7.3.1	repeat 语句	152
7.3.2	while 语句	153
7.3.3	for 语句	154
7.3.4	循环语句的深入理解	156
7.4	任务与函数	157
7.4.1	task 语句	157
7.4.2	function 语句	159
7.4.3	深入理解任务和函数	160
7.5	思考与练习	161
第 8 章	可综合状态机开发	163
8.1	状态机的基本概念	163
8.1.1	状态机的工作原理及分类	163
8.1.2	状态机描述方式	164
8.1.3	状态机设计思想	166
8.2	可综合状态机设计原则	166
8.2.1	状态机开发流程	167
8.2.2	状态编码原则	167
8.2.3	状态机的容错处理	168
8.2.4	常用的设计准则	169
8.3	状态机的 Verilog HDL 实现	170
8.3.1	状态机实现综述	170
8.3.2	Moore 状态机开发实例	173
8.3.3	Mealy 状态机开发实例	175
8.4	思考与练习	177
第 9 章	面向验证和仿真的行为描述语句	178
9.1	验证与仿真概述	178
9.1.1	代码验证与仿真概述	179
9.1.2	测试平台	179
9.1.3	验证测试方法论	181
9.1.4	Testbench 结构说明	185
9.2	仿真程序执行原理	186
9.2.1	Verilog HDL 语义简介	187
9.2.2	Verilog HDL 仿真原理	187
9.3	延时控制语句	189
9.3.1	延时控制的语法说明	189
9.3.2	延时控制应用实例	189
9.4	常用的行为仿真描述语句	192
9.4.1	循环语句	192
9.4.2	force 和 release 语句	194

9.4.3	wait 语句	195
9.4.4	事件控制语句	196
9.4.5	task 和 function 语句	197
9.4.6	串行激励与并行激励语句	198
9.5	用户自定义元件	199
9.5.1	UDP 的定义与调用	199
9.5.2	UDP 应用实例	200
9.6	仿真激励的产生	202
9.6.1	变量初始化	202
9.6.2	时钟信号的产生	205
9.6.3	复位信号的产生	207
9.6.4	数据信号的产生	208
9.6.5	典型测试平台模块编写实例	209
9.6.6	关于仿真效率的说明	210
9.7	思考与练习	210
第 10 章	系统任务和编译预处理语句	212
10.1	系统任务语句	212
10.1.1	输出显示任务	212
10.1.2	文件输入/输出任务	218
10.1.3	时间标度任务	222
10.1.4	仿真控制任务	224
10.1.5	仿真时间函数	224
10.1.6	数字类型变换函数	226
10.1.7	概率分布函数	226
10.2	编译预处理语句	228
10.2.1	宏定义`define 语句	228
10.2.2	条件编译`if 语句	230
10.2.3	文件包含`include 语句	231
10.2.4	时间尺度`timescale 语句	233
10.2.5	其他语句	234
10.3	思考与练习	235
第 11 章	Verilog HDL 语言基础	236
11.1	8-3 编码器	236
11.2	3-8 译码器	237
11.3	数据选择器	238
11.4	多位数值比较器	240
11.5	全加器	241
11.6	D 触发器	242
11.7	寄存器	243
11.8	双向移位寄存器	244
11.9	四位二进制加减法计数器	245
11.10	顺序脉冲发生器	247
11.11	序列信号发生器	248

11.12 思考与练习	249
第 12 章 扩展接口设计	250
12.1 数码管显示接口实验	250
12.1.1 数码管显示接口实验内容与实验目的	250
12.1.2 数码管显示接口设计原理	251
12.1.3 数码管显示接口设计方法	252
12.2 LCD 液晶显示接口实验	259
12.2.1 LCD 液晶显示接口实验内容与实验目的	259
12.2.2 LCD 液晶显示接口设计原理	259
12.2.3 LCD 液晶显示接口设计方法	262
12.3 VGA 显示接口实验	267
12.3.1 VGA 显示接口实验内容与实验目的	267
12.3.2 VGA 显示接口实验设计原理	268
12.3.3 VGA 显示接口实验设计方法	269
12.4 RS-232C 串行通信接口实验	271
12.4.1 RS-232C 串行通信接口实验内容与实验目的	271
12.4.2 RS-232C 串行通信接口设计原理	271
12.4.3 RS-232C 串行通信接口设计方法	274
12.5 思考与练习	279
第 13 章 系统设计实例	280
13.1 实时温度采集系统	280
13.1.1 实时温度采集系统实验内容与实验目的	280
13.1.2 实时温度采集系统设计原理	280
13.1.3 实时温度采集系统设计方法	283
13.2 实时红外采集系统	299
13.2.1 实时红外采集系统实验内容与实验目的	299
13.2.2 实时红外采集系统设计原理	299
13.2.3 实时红外采集系统设计方法	301
13.3 实时键盘采集系统	305
13.3.1 实时键盘采集系统实验内容与实验目的	305
13.3.2 实时键盘采集系统设计原理	306
13.3.3 实时键盘采集系统设计方法	308
13.4 思考与练习	320

子系统小型化、低功耗、高可靠性等问题，而且其开发周期短、投入少，芯片价格不断下降。FPGA 正在越来越多地取代传统的 ASIC，特别是在小批量、个性化的产品市场上。

1.1.2 FPGA 技术的发展动向

随着芯片设计工艺水平的不断提高，FPGA 技术呈现出以下 4 个主要发展动向：

1. 基于FPGA的嵌入式系统（SoPC）技术正在成熟

System on Chip (SoC) 技术在芯片设计领域被越来越广泛地采用，而 SoPC 技术是 SoC 技术在可编程器件领域的应用。这种技术的核心是在 FPGA 芯片内部构建处理器。Xilinx 公司主要提供基于 Power PC 的硬核解决方案，而 Altera 提供的是基于 NIOSII 的软核解决方案。Altera 公司为 NIOSII 软核处理器提供了完整的软硬件解决方案，可以让客户短时间内完成 SoPC 系统的构建和调试工作。

2. FPGA芯片朝高性能、高密度、低压和低功耗方向发展

随着芯片生产工艺不断提高，FPGA 芯片的性能和密度都在不断提高。早期的 FPGA 主要是完成接口逻辑设计，比如 AD/DA 和 DSP 的黏合逻辑。现在的 FPGA 正在成为电路的核心部件，完成关键功能。在高性能计算和高吞吐量 I/O 应用方面，FPGA 已经取代了专用的 DSP 芯片，成为最佳的实现方案。因此，高性能和高密度也成为衡量 FPGA 芯片厂家设计能力的重要指标。随着 FPGA 性能和密度的提高，功耗也逐渐成为了 FPGA 应用的瓶颈。虽然 FPGA 比 DSP 等处理器的功耗低，但是要明显高于专用芯片（ASIC）。FPGA 的厂家也在采用各种新工艺和技术来降低 FPGA 的功耗，并且已经取得了明显效果。例如，Xilinx 公司的 Virtex-7 FPGA 产品与 Virtex-6 器件相比，系统性能提高一倍，功耗降低一半。

3. 基于IP库的设计方法

未来的 FPGA 芯片密度不断提高，传统的基于 HDL 的代码设计方法很难满足超大规模 FPGA 的设计需要。随着专业的 IP 库设计公司不断增多，商业化的 IP 库种类会越来越全面，支持的 FPGA 器件也会越来越广泛。作为 FPGA 的设计者，主要的工作是找到适合项目需要的 IP 库资源，然后将这些 IP 整合起来，完成顶层模块设计。由于商业的 IP 库都是经过验证的，因此整个项目的仿真和验证工作主要就集中在验证 IP 库的接口逻辑设计的正确性方面。

目前，由于国内知识产权保护相关法律法规还不尽完善，基于 IP 库的设计方法还没有得到广泛应用。但是随着 FPGA 密度不断提高和 IP 库的价格逐渐趋于合理化，这种设计方法将会成为 FPGA 设计技术的主流。

4. FPGA的动态可重构技术

FPGA 动态重构技术主要是指，对于特定结构的 FPGA 芯片，在一定的控制逻辑的驱动下，对芯片的全部或部分逻辑资源实现高速的功能变换，从而实现硬件的时分复用，节省逻辑资源。由于密度不断提高，FPGA 能实现的功能也越来越复杂。FPGA 全部逻辑配置一次需要的时间变长了，降低了系统的实时性。局部逻辑的配置功能可以实现“按需动

态重构”，大大提高了配置的效率。动态可重构的 FPGA 可以在系统运行中对电路功能进行动态配置，实现硬件的时分复用，节省了资源，主要适用于以下两个系统设计：

- FPGA 的动态重构特性可以适应不同体制和不同标准的通信要求，满足软件无线电技术的发展和第四代（4G）移动通信系统的需要。
- FPGA 具有并行处理能力和动态配置能力，可自动改变硬件适应正在运行的程序，产生了基于这种软硬件环境的全新概念的计算机。

1.2 FPGA 的典型应用领域

FPGA 因具备接口、控制、功能 IP 和内嵌 CPU 等特点而有条件实现一个构造简单、固化程度高、功能全面的系统。FPGA 可以实现各种复杂的逻辑功能，具有在线可编程特性，因而应用范围非常广，如数据采集、接口逻辑、电平接口、数字信号处理等众多领域。

1.2.1 数据采集和接口逻辑领域

1. FPGA在数据采集领域的应用

由于自然界的信号大部分是模拟信号，因此一般的信号处理系统中都要包括数据采集功能。对于数据采集通常的实现方法是利用 A/D 转换器将模拟信号转换为数字信号后，传输给处理器，例如利用单片机（MCU）或者数字信号处理器（DSP）进行运算和处理。

对于低速的 A/D 和 D/A 转换器，可以采用标准的 SPI 接口与 MCU 或者 DSP 通信。但是，对于高速的 A/D 和 D/A 转换芯片，例如视频 Decoder 或者 Encoder，则不能与通用的 MCU 或者 DSP 直接连接。在这种场合下，可由 FPGA 完成数据采集的黏合逻辑功能。

2. FPGA在接口逻辑领域的应用

在实际的产品设计中，很多情况下产品需要与 PC 机进行数据通信。例如，将采集到的数据传输给 PC 机处理，或者将处理后的结果传输给 PC 机进行显示等。PC 机与外部系统通信的接口比较丰富，有 ISA、PCI、PCI Express、PS/2、USB 等。

传统的设计中往往需要用到专用的接口芯片，例如 PCI 接口芯片。如果需要的接口比较多，就得有较多的外围芯片，这样产品的体积、功耗都比较大。采用 FPGA 方案后，接口逻辑都可以在 FPGA 内部实现，大大简化了外围电路的设计。

在现代电子产品设计中，存储器得到了广泛的应用，例如 SDRAM、SRAM、Flash 等。这些存储器都有各自的特点和用途，合理地选择存储器类型可以实现产品的最佳性价比。由于 FPGA 的功能可以完全由自己设计，因此可以实现各种存储接口的控制器。

3. FPGA在电平接口领域的应用

除了 TTL、COMS 接口电平之外，LVDS、HSTL、GTL/GTL+、SSTL 等新的电平标准逐渐被很多电子产品采用。例如，液晶屏驱动接口一般都是 LVDS 接口，数字 I/O 一般是 LVTTTL 电平，DDR SDRAM 电平一般是 HSTL 的。

在这样的混合电平环境里面，如果用传统的电平转换器件实现接口会导致电路复杂性提高。而利用 FPGA 支持多电平共存的特性，可以大大简化设计方案，降低设计风险。

1.2.2 高性能数字信号处理领域

无线通信、软件无线电、高清影像编辑和处理等领域，对信号处理所需要的计算量提出了极高的要求。传统的解决方案一般是采用多片 DSP 并联构成多处理器系统来满足需求，但是多处理器系统带来的主要问题是设计复杂度和系统功耗都大幅度提升，系统稳定性受到影响。FPGA 支持并行计算，而且密度和性能都在不断提高，已经可以在很多领域替代传统的多 DSP 解决方案。FPGA 的实现流程和 ASIC 芯片的前端设计相似，有利于导入芯片的后端设计。

1.2.3 其他应用领域

除了上面一些应用领域外，FPGA 在其他领域同样具有广泛的应用：

- 汽车电子领域，如网关控制器/车用 PC 机、远程信息处理系统等。
- 军事领域，如安全通信、雷达和声纳、电子战等。
- 测试和测量领域，如通信测试和监测、半导体自动测试设备、通用仪表等。
- 消费产品领域，如显示器、投影仪、数字电视和机顶盒、家庭网络等。
- 医疗领域，如软件无线电、电疗、生命科学等。

1.3 FPGA 的工艺结构

随着 FPGA 的生产工艺不断提高，各种新技术被广泛应用到 FPGA 芯片设计生产的各个环节。其中，生产工艺结构决定了 FPGA 芯片的特性和应用场合。

1. 基于 SRAM 结构的 FPGA

目前最大的两个 FPGA 厂商 Altera 公司和 Xilinx 公司的 FPGA 产品都是基于 SRAM 工艺来实现的。这种工艺的优点是可以较低的成本实现较高的密度和较高的性能；缺点是掉电后 SRAM 会失去所有配置，导致每次上电都需要重新加载。

重新加载配置需要外部的器件实现，不仅增加了整个系统的成本，而且引入了不稳定因素。加载过程容易受到外界干扰而导致加载失败，也容易受到“监听”而被破解加载文件的比特流。

虽然基于 SRAM 结构的 FPGA 存在这些缺点，但是由于其实现成本低，因而被广泛应用于各个领域，尤其是民用产品方面。

2. 基于反融丝结构的 FPGA

目前 FPGA 厂商 Actel 公司的 FPGA 产品都是基于反融丝结构的工艺来实现的。这种结构的 FPGA 只能编程一次，编程后和 ASIC 一样成为了固定逻辑器件。Quick Logic 公司

也有类似的 FPGA 器件, 主要面向军品级应用市场。

基于反融丝结构的 FPGA 失去了反复可编程的灵活性, 但大大提高了系统的稳定性, 比较适合应用 in 环境苛刻的场合, 如高振动、强电磁辐射等航空航天领域; 同时, 系统的保密性也得到了提高。这类 FPGA 因为上电后不需要从外部加载配置, 所以上电后可以很快进入工作状态, 即“瞬间上电技术”。这个特性可以满足一些对上电时间要求苛刻的系统。由于是固定逻辑, 这类器件的功耗和体积也低于 SRAM 结构的 FPGA。

3. 基于Flash结构的FPGA

Flash 具备可反复擦写和掉电后内容非易失的特性, 因而基于 Flash 结构的 FPGA 同时具备了 SRAM 结构的灵活性和反融丝结构的可靠性。这种技术是最近几年发展起来的新型 FPGA 的实现工艺; 目前实现的成本还偏高, 没有得到大规模应用。

从系统安全的角度看, 基于 Flash 结构的 FPGA 具有更高的安全性, 硬件出错的概率更小, 并能够通过公共网络实现安全性远程升级, 经过现场处理即可实现产品的升级换代。这种性能减少了现场解决问题所需的昂贵开销。

基于 Flash 结构的 FPGA 在加电时没有像基于 SRAM 结构的 FPGA 那样大的瞬间高峰电流, 并且基于 SRAM 结构的 FPGA 通常具有较高的静态功耗和动态功耗。因此, 基于 SRAM 结构的 FPGA 功耗问题往往迫使系统设计者不得不增大系统供电电流, 并使得整个设计变得更加复杂。

1.4 典型的 Xilinx FPGA 芯片

Xilinx 公司的主流 FPGA 分为两大类, 一类侧重低成本应用, 容量中等, 性能可以满足一般的逻辑设计要求, 如 Spartan 系列; 还有一类侧重于高性能应用, 容量大, 性能可以满足各类高端应用, 如 Virtex 系列。用户可以根据实际要求进行选择, 在性能可以满足的情况下, 优先选择低成本器件。

1. 面向高性能的Virtex系列FPGA

Virtex 系列是 Xilinx 公司的高端产品, 也是业界的顶级产品, Xilinx 公司正是凭借 Vitex 系列产品赢得了市场, 从而获得 FPGA 供应商领头羊的地位。可以说, Xilinx 公司以其 Virtex 系列 FPGA 产品引领了现场可编程门阵列行业。该系列主要面向电信基础设施、汽车工业、高端消费电子等应用, 目前的主流芯片包括: Vitrex-2、Virtex-2 Pro、Vitex-4、Virtex-5、Vitex-6 和 Virtex-7 等。

Virtex-2 系列于 2002 年推出, 采用 0.15nm 工艺, 1.5V 内核电压, 工作时钟可高达 420MHz, 支持 20 多种 I/O 接口标准, 具有完全的系统时钟管理功能, 且内置 IP 核硬核技术, 可以将硬 IP 核分配到芯片的任何地方, 具有比 Virtex 系列更多的资源和更高的性能。

Virtex-2 Pro 系列是在 Virtex-2 系列的基础上, 增强了嵌入式处理功能, 内嵌了 PowerPC 405 内核, 还包括了先进的主动互联 (Active Interconnect) 技术, 以解决高性能系统所面临的挑战。此外该系列还增加了高速串行收发器, 提供了千兆以太网的解决方案。

Virtex-4 系列基于高级硅片组合模块 (ASMBL) 架构, 逻辑密度高, 时钟频率高达

500MHz; 具备 DCM 模块、PMCD 相位匹配时钟分频器、片上差分时钟网络; 采用了集成 FIFO 控制逻辑的 500MHz SmartRAM 技术, 每个 I/O 都集成了 ChipSync 源同步技术的 1 Gb/s I/O 和 Xtreme DSP 逻辑片。设计者可以根据需求选择不同的 Virtex-4 子系统, 如面向逻辑密集的设计选择 Virtex-4 LX, 面向高性能信号处理应用选择 Virtex-4 SX, 面向高速串行连接和嵌入式处理应用选择 Virtex-4 FX。Virtex-4 系列的各项指标均比 Virtex-2 有很大提高, 从 2005 年年底开始批量生产, 已取代 Virtex-2, Virtex-2Pro, 是当今 Xilinx 公司在高端 FPGA 市场中最重要的产品。

Virtex-5 系列以最先进的 65nm 铜工艺技术为基础, 采用第二代 ASMBL (高级硅片组合模块) 列式架构, 包含 5 种截然不同的平台 (子系列)。每种平台都包含不同的功能配比, 以满足诸多高级逻辑设计的需求。除了最先进的高性能逻辑架构, Virtex-5 FPGA 还包含多种硬 IP 系统级模块, 包括强大的 36 Kb Block RAM/FIFO、第二代 25x18 DSP Slice、带有内置数控阻抗的 SelectIO 技术、ChipSync 源同步接口模块、系统监视器功能、带有集成 DCM (数字时钟管理器) 和锁相环 (PLL) 时钟发生器的增强型时钟管理模块以及高级配置选项。其他基于平台的功能包括针对增强型串行连接的电源优化高速串行收发器模块、兼容 PCI Express 的集成端点模块、三态以太网 MAC (媒体访问控制器) 和高性能 PowerPC 440 微处理器嵌入式模块。这些功能使高级逻辑设计人员能够在其基于 FPGA 的系统中体现最高档次的性能和功能。

Virtex-6 系列为 FPGA 市场提供了具有最新、最高级特性的产品。Virtex-6 FPGA 提供了软硬件组件的目标测试平台, 可帮助设计人员在开发工作启动后集中精力于创新工作。Virtex-6 系列采用第三代高级硅片组合模块 (ASMBL) 柱式架构, 包括了多个不同的子系列, 如 LXT、SXT 和 HXT 子系列。每个子系列都包含不同的特性组合, 可高效满足多种高级逻辑设计需求。除了高性能逻辑结构之外, Virtex-6 FPGA 还包括许多内置的系统级模块。上述特性能使逻辑设计人员在 FPGA 系统中构建最高级的性能和功能。Virtex-6 FPGA 采用了尖端的 40nm 铜工艺技术, 为定制 ASIC 技术提供了一种可编程的选择方案, 还为满足高性能逻辑设计人员、高性能 DSP 设计人员和高性能嵌入式系统设计人员的需求提供了最佳解决方案, 带来前所未有的逻辑、DSP、连接和软微处理器功能。

Virtex-7 系列是 2011 年推出的超高端 FPGA 产品, 工艺为 28nm, 它使得客户在功能方面收放自如, 既能降低成本和功耗, 又能提高性能和容量, 从而降低低成本和高性能系列产品的开发部署投资。此外, 与 Virtex-6 相比, Virtex-7 可确保将成本降低 35%, 且无须增加转换或工程投资, 进一步提高了生产率。

2. 面向低成本的Spartan系列FPGA

Spartan 系列适用于普通的工业、商业等领域, 目前主流的芯片包括 Spartan-2、Spartan-2E、Spartan-3、Spartan-3A、Spartan-3E 以及 Spartan-6 等。

Spartan-2 在 Spartan 系列的基础上继承了更多的逻辑资源, 达到了更高的性能, 芯片密度高达 20 万系统门。由于其采用了成熟的 FPGA 结构, 支持流行的接口标准, 具有适量的逻辑资源和片内 RAM, 并提供灵活的时钟处理, 因而可以运行 8 位的 PicoBlaze 软核, 主要应用于各类低端产品中。

Spartan-2E 系列基于 Virtex-E 架构, 具有比 Spartan-2 更多的逻辑门、用户 I/O 和更高的性能。Xilinx 公司还为其提供了包括存储器控制器、系统接口、DSP、通信及网络等 IP 核, 并可以运行 CPU 软核, 对 DSP 有一定的支持。

Spartan-3 系列基于 Virtex-2 FPGA 架构,采用 90nm 技术,8 层金属工艺,系统门数超过 500 万,内嵌了硬核乘法器和数字时钟管理模块。从结构上看,Spartan-3 将逻辑、存储器、数学运算、数字处理器、I/O 以及系统管理资源完美地结合在一起,使之有更高层次、更广泛的应用,获得了商业上的成功,在中低端市场中占据了较大的份额。

Spartan-3E 系列是在 Spartan-3 的基础上进一步改进的产品,提供了比 Spartan-3 更多的 I/O 端口和更低的单位成本,是 Xilinx 公司性价比最高的 FPGA 芯片。由于该系列更好地利用了 90nm 技术,在单位成本上实现了更多的功能和处理带宽,因此是 Xilinx 公司新的低成本产品代表,是 ASIC 的有效替代品,主要面向消费电子应用,如宽带无线接入、家庭网络接入以及数字电视设备等。

Spartan-3A 系列是在 Spartan-3 和 Spartan-3E 平台的基础上,整合各种创新特性来帮助客户极大地削减系统总成本。该系列利用独特的器件 DNA ID 技术,实现了业内首款 FPGA 电子序列号;提供了经济、功能强大的机制来防止发生窜改、克隆和过度设计现象。具有集成式看门狗监控功能的增强型多重启动特性;支持商用 Flash 存储器,这有助于削减系统总成本。

Spartan-6 系列不仅拥有业界领先的系统集成能力,同时还能实现适用于大批量应用的最低总成本。该系列由 13 个成员组成,可提供的密度从 3840 个逻辑单元到 147443 个逻辑单元不等。与上一代 Spartan 系列相比,该系列功耗仅为其 50%,且速度更快、连接功能更丰富全面。Spartan-6 系列采用成熟的 45nm 低功耗铜制程技术制造,实现了性价比与功耗的完美平衡,能够提供全新且更高效的双寄存器 6 输入查找表(LUT)逻辑和一系列丰富的内置系统级模块,其中包括 18kB Block RAM、第二代 DSP48A1 Slice、SDRAM 存储器控制器、增强型混合模式时钟管理模块、SelectIO 技术、功率优化的高速串行收发器模块、PCI Express[®]兼容端点模块、高级系统级电源管理模式、自动检测配置选项,以及通过 AES 和 Device DNA 保护功能实现的增强型 IP 安全性。这些优异特性以前所未有的易用性为定制 ASIC 产品提供了低成本的可编程替代方案。Spartan-6 FPGA 可为大批量逻辑设计、以消费类为导向的 DSP 设计以及成本敏感型嵌入式应用提供最佳解决方案。Spartan-6 FPGA 奠定了坚实的可编程芯片基础,非常适用于可提供集成软硬件组件的目标设计平台,以使设计人员在开发工作启动之初即可将精力集中到创新工作上。

Spartan-7 FPGA 系列采用小型封装却拥有高比例的 I/O 数量,这对成本敏感型市场至关重要。该系列的单位功耗性价比相比前代产品提升高达 4 倍,可提供灵活的连接能力、接口桥接和辅助芯片等功能。该最新系列器件将提供以 IP 和系统为中心的开发环境,以应对各种成本敏感市场常见的更短开发周期的需求和严格的产品上市时间的压力。Spartan-7 FPGA 系列的推出,将进一步壮大采用台积电(TSMC) 28nm HPL 工艺的现有 Xilinx 7 系列产品阵营。

考虑到成本等多方面因素,在学习使用 Xilinx 系列 FPGA 时,选用 Spartan-6 系列足以满足研究需求。

1.5 FPGA 芯片的应用

FPGA 可以实现各种复杂的逻辑功能,提供在线可编程特性,因而应用范围非常广。目前 FPGA 广泛应用于通信、信号处理、嵌入式处理器、图像处理 and 工业控制等领域。