

教育部高教分会推荐图书

高等学校电子信息类“十三五”规划教材

电子封装技术

电子封装可靠性 与失效分析

*Electronic Packaging Reliability
and Failure Analysis*

汤巍 景博 盛增津 编著



西安电子科技大学出版社
<http://www.xduph.com>

中国电子教育学会高教分会推荐图书
高等学校电子信息类“十三五”规划教材

电子封装可靠性 与失效分析

汤巍 景博 盛增津 编著

西安电子科技大学出版社

内 容 简 介

本书对电子封装环境可靠性试验的方法及失效分析技术进行了系统的阐述,介绍了电路板级焊点疲劳失效机制、影响因素与发展现状,从微观和宏观两个角度介绍了力、热以及两者耦合作用下电路板级焊点的失效模式、机理,并提出了多场耦合作用下焊点疲劳寿命模型及状态评估方法。

全书分为三篇,共12章,第一篇为电子封装技术基础(第1、2章),第二篇为电子封装的环境可靠性试验方法(第3~6章),第三篇为电子封装失效分析技术(第7~12章)。

本书可作为高等院校机械、电子、微电子等相关专业高年级本科生与研究生的参考用书,也可作为电子封装及可靠性相关行业的工程技术人员的参考书。

图书在版编目(CIP)数据

电子封装可靠性与失效分析/汤巍,景博,盛增津编著. —西安:西安电子科技大学出版社,2018.8

ISBN 978-7-5606-4958-0

I. ①电… II. ①汤… ②景… ③盛… III. ①电子技术—封装工艺—可靠性 ②电子技术—封装工艺—失效分析 IV. ①TN05

中国版本图书馆 CIP 数据核字(2018)第 145243 号

策划编辑 李惠萍

责任编辑 宁晓蓉

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com

电子邮箱 xdupfb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2018年8月第1版 2018年8月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 11.5

字 数 266千字

印 数 1~2000册

定 价 27.00元

ISBN 978-7-5606-4958-0/TN

XDUP 5260001-1

* * * 如有印装问题可调换 * * *



前 言

随着信息化的发展,现代工业制造系统、武器装备平台及各种医疗器械等集成了大量先进的电子设备。在电子设备内部,电子元器件是通过焊点与电路板或基材实现机械和电气连接的。微电子制造技术的进步使电子器件朝着功能多样化、尺寸微型化方向发展,与之相适应的是电子封装高密度化,焊点越来越细小,从毫米级迈进了微米甚至纳米级,焊点成为电子设备中最为薄弱的连接环节。同时,由于电子设备在军事、航空、航天等领域的广泛应用,焊点的工作服役环境越来越严酷,焊点失效已经成为电子设备故障的重要诱因。

在实际服役条件下,焊点失效通常是振动、温度等多种外部环境应力耦合作用的结果。由于不同应力之间存在复杂的非线性耦合关系,因此焊点在多场耦合作用下的疲劳失效行为及其表征方法成为电子设备可靠性研究中的难点。截至目前,市面上少有描述在力、热耦合作用下电子封装结构中焊点的可靠性研究方法的书籍,鉴于此,作者总结近几年的研究成果,编著了本书。

本书按照“研究对象—试验方法—分析归纳”的逻辑,由浅入深,分别介绍了电子封装技术基础、电子封装的环境可靠性试验方法及电子封装失效分析技术。全书分为三篇,共12章。

第一篇为电子封装技术基础(第1、2章)。

第1章首先介绍了电子封装的概念,其次介绍了电子封装的层次与内容,最后介绍了电子封装技术的发展趋势与无铅化进程。

第2章总结了电子封装的主要失效机制与影响电子封装可靠性的主要环境因素,分析了单一载荷与耦合载荷下焊点可靠性研究现状与进展,介绍了常用的焊点疲劳寿命模型。

第二篇为电子封装的环境可靠性试验方法(第3~6章)。

第3章首先介绍了单一环境应力的试验装置,包括振动、跌落与冲击、热、电等应力载荷。在此基础上,从外形与尺寸匹配、过渡轴以及软膜联接等方面详细介绍了力、热、湿耦合环境应力加载方法与装置。

第4章以球栅阵列(BGA)与方形扁平封装(QFP)两种类型的焊点为例,介绍了进行电子封装环境可靠性试验所必需的试验件制备方法与夹持装置设计方法。

第5章从传感器布局、数据采集装置及动态应变测量三个方面介绍了搭建焊点失效进程信号实时监测系统的过程,并介绍了电子封装环境可靠性试验完成后试验件的后期处理与观察手段,包括金相显微镜、扫描电子显微镜及无损检测。

第6章具体介绍了如何设计一个力、热耦合应力试验,包括试验方案的制订、载荷谱的设计及初步的试验结果分析。

第三篇为电子封装失效分析技术(第7~12章)。

第7章研究了振动载荷作用下焊点的疲劳失效行为与规律,实施了不同固支方式与不同振动量级的焊点随机振动试验,并对失效电路板试件进行了金相分析,研究了QFP与

BGA 两种类型焊点的失效模式与机理。

第 8 章结合热循环试验与有限元仿真方法,研究了温度载荷下焊点的失效规律。对焊点在温度载荷下的应力应变响应进行了分析,并对焊点 IMC 层进行了能谱分析,分析焊点在温度载荷下的失效模式与机理。

第 9 章基于正交试验法分析了耦合载荷条件下温度与振动因素对焊点疲劳寿命的影响,设计了不同类型的耦合环境试验,研究温度与振动两种载荷不同耦合时机和方式对焊点疲劳寿命的影响。

第 10 章在考虑焊点微观结构不确定性的基础上,基于传递熵与统计力学理论,将焊点微观失效机理与宏观信号表征联系起来,提出了在振动与温度耦合条件下能够表征焊点结构损伤的能量测度指标。

第 11 章将焊点微观失效机理与宏观信号表征建立联系,研究力、热耦合作用下焊点结构失效模式聚类方法。在分析焊点结构动态应变信号的基础上,提出了一种基于径向基核函数概率距离的焊点结构故障模式聚类方法。

第 12 章根据焊点的电阻信号呈现出的退化特征,基于连续时间隐半马尔可夫过程建立了焊点的多状态退化模型,并利用 BP 神经网络与遗传算法对模型参数进行估计。

在编写本书的过程中,得到了空军工程大学故障预测与健康管理(PHM)实验室电子封装可靠性研究组的大力支持。本书第 3、4、6 章由盛增津博士撰写,其余章节由汤巍撰写,感谢胡家兴博士、董佳岩硕士为第 8、9 章部分内容提供的帮助。全书由汤巍统稿,景博教授进行全程指导与校稿。最后,感谢西安电子科技大学出版社的大力支持。

由于作者水平有限,且电子封装技术发展日新月异,书中不足之处在所难免,恳请广大读者不吝指正。

编者
2018 年 2 月

目 录

第一篇 电子封装技术基础

第 1 章 电子封装技术概述	2
1.1 概述	2
1.2 电子封装技术的概念与层次	3
1.3 电子封装技术的发展趋势	3
1.4 电子封装的无铅化进程	7
1.5 电子封装工艺水平的发展	9
第 2 章 电子封装可靠性研究现状	12
2.1 电子封装主要失效机制	12
2.2 影响电子封装可靠性的主要环境因素	14
2.3 单一载荷下焊点可靠性研究现状	15
2.3.1 基于环境试验方法的焊点可靠性研究	15
2.3.2 基于数值模拟的焊点可靠性研究	16
2.4 多场耦合条件下焊点可靠性研究进展	17
2.5 焊点疲劳寿命模型研究现状	18
2.5.1 基于应变的疲劳寿命模型	19
2.5.2 基于能量的疲劳寿命模型	20
2.5.3 基于断裂力学的疲劳寿命模型	21
2.6 电子封装失效分析技术	23

第二篇 电子封装的环境可靠性试验方法

第 3 章 环境应力的试验装置	26
3.1 概述	26
3.2 单一环境应力的试验装置	28
3.2.1 振动应力的试验装置	28
3.2.2 跌落与冲击应力的试验装置	30
3.2.3 热、湿应力的试验装置	33
3.2.4 电应力的试验装置	37
3.3 力、热、湿耦合应力的加载方法与装置	38
3.3.1 外形及尺寸匹配	39
3.3.2 过渡轴及软膜联接	40
第 4 章 试验件的制备及其夹持装置设计	42

4.1	试验件的制备	42
4.2	夹持装置	44
4.2.1	外形设计	44
4.2.2	模态分析	45
第5章	焊点失效过程监测与后期处理	49
5.1	传感器布局	49
5.2	数据采集装置	51
5.3	三维数字散斑动态应变测量装置	53
5.3.1	三维数字散斑动态应变测量装置原理	53
5.3.2	系统组成	55
5.3.3	测量步骤	56
5.4	试验件的后期处理与观察	57
5.4.1	金相显微镜	57
5.4.2	扫描电子显微镜	58
5.4.3	无损检测	59
第6章	力、热耦合应力试验设计实例——试验方案与载荷谱设计	61
6.1	力、热耦合效应分析	61
6.2	整体方案	64
6.3	软硬件结构布局	65
6.4	载荷谱设计	66
6.4.1	不同耦合方式对焊点损伤过程的影响	67
6.4.2	耦合环境中温度载荷对焊点损伤过程的影响	69
6.4.3	耦合环境中振动载荷对焊点损伤过程的影响	70
6.5	初步试验及结果分析	74

第三篇 电子封装失效分析技术

第7章	振动载荷下板级焊点疲劳失效分析	78
7.1	焊点随机振动试验	78
7.1.1	试验前准备	79
7.1.2	试验过程	80
7.1.3	试验结果与分析	84
7.2	焊点振动疲劳失效模式与机理分析	86
7.2.1	BGA 焊点失效模式与机理分析	88
7.2.2	QFP 焊点失效模式与机理分析	92
7.3	焊点结构动态响应信号分析	94
7.3.1	应变响应信号分析	94
7.3.2	焊点电信号分析	99
第8章	温度载荷下板级焊点疲劳失效研究	104

8.1	焊点热循环试验	104
8.2	焊点热疲劳失效模式与机理分析	105
8.2.1	焊点裂纹的萌生	106
8.2.2	焊点裂纹的扩展	110
8.3	焊点微观组织变化	112
8.4	焊点有限元仿真辅助研究	114
8.4.1	Anand 本构方程	114
8.4.2	焊点有限元模型的建立	114
8.4.3	焊点有限元模拟结果分析	116
第 9 章	振动与温度耦合条件下板级焊点疲劳失效研究	119
9.1	温度时效与随机振动耦合条件下的焊点疲劳寿命分析	119
9.1.1	正交试验方案设计	119
9.1.2	温度与振动因素对焊点疲劳寿命的影响	120
9.2	温度循环与随机振动耦合条件下的焊点疲劳寿命分析	124
9.2.1	温度循环周期内耦合振动时机不同对焊点疲劳寿命的影响	124
9.2.2	耦合环境中温度循环载荷参数对焊点疲劳寿命的影响	127
9.2.3	耦合环境中谐振效应对焊点疲劳寿命的影响	129
9.3	振动与温度耦合条件下焊点失效模式分析	131
9.3.1	BGA 焊点失效模式分析	131
9.3.2	QFP 焊点失效模式分析	133
9.4	耦合载荷与单一载荷下焊点可靠性对比	134
9.4.1	焊点平均疲劳寿命对比	134
9.4.2	焊点失效模式对比	135
第 10 章	振动与温度耦合条件下板级焊点疲劳寿命模型	137
10.1	建模需求分析	137
10.1.1	传统疲劳寿命模型的主要问题	137
10.1.2	焊点自身结构的不确定性分析	138
10.1.3	信息熵在焊点疲劳损伤建模中的优势	138
10.2	基于单一时间因子传递熵的焊点疲劳寿命非经验模型	139
10.2.1	传递熵理论及其解析方法	139
10.2.2	模型的建立	140
10.3	试验结果分析与验证	144
第 11 章	振动与温度耦合条件下焊点结构失效模式聚类分析	148
11.1	随机振动与温度循环耦合条件下的焊点结构动态响应信号分析	148
11.1.1	BGA 焊点结构动态应变响应信号分析	148
11.1.2	QFP 焊点结构动态应变响应信号分析	150
11.2	基于径向基核函数概率距离的焊点结构故障模式聚类	151
11.2.1	概率距离聚类方法原理	151
11.2.2	焊点结构潜在故障的核函数概率距离聚类方法	152

11.3 实例验证	153
11.3.1 BGA 焊点结构故障模式聚类结果分析	153
11.3.2 QFP 焊点结构故障模式聚类结果分析	155
第 12 章 振动与温度耦合条件下焊点结构多状态退化建模	158
12.1 建模需求分析	158
12.2 隐半马尔可夫模型基本理论	159
12.3 基于连续时间隐半马尔可夫过程的焊点多状态退化建模	160
12.3.1 模型的要素与假设	160
12.3.2 焊点多状态退化建模过程	160
12.3.3 试验结果分析与验证	163
附录 电路板级焊点力、热耦合试验主要参考标准	167
参考文献	168

第一篇 电子封装技术基础

本篇主要介绍了电子封装的概念、层次，电子封装技术的发展趋势及无铅化进程；归纳并总结了电子封装的主要失效机制、常用的寿命模型以及影响焊点可靠性的主要环境因素；分析了单一载荷与耦合载荷下焊点可靠性研究的现状。

第 1 章 电子封装技术概述

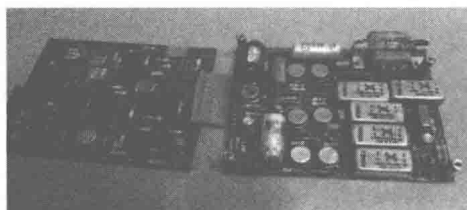
1.1 概 述

在电子设备中,电子器件与印刷电路板之间通过微小的焊点封装在一起,由焊点实现芯片与电路板之间的机械固定与电气互联。随着电子制造技术的进步,电子器件朝着尺寸微型化、封装高密度化的方向发展。目前,一块包含 CPU 芯片的电路板甚至可能有上千个微小的焊点。而随着任务需求的多样化,电子设备服役环境越来越严酷,尤其是在航空航天与军事领域,机载或弹载电子设备通常工作在高、低温频繁转换与振动、冲击等恶劣环境中。在严酷的外部载荷条件下,电路板上的微焊点很容易出现损伤,而只要其中一个焊点发生损伤,则可能引发整个电子设备故障甚至失效。

对于大型的关键任务系统,其电子设备出现故障后往往造成巨大的损失,甚至是灾难性的后果。2009 年 5 月,美国 MQ-1B“捕食者”无人机在执行任务时,右机翼控制模块中电路板芯片在飞机做大过载机动时被震脱落,导致右副翼卡死,飞机失去控制而坠毁。2014 年 12 月,亚航一架空客 A320 在从印度尼西亚飞往新加坡的途中坠海,乘客及机组人员全部罹难。经过近一年时间的调查,结果显示该空难发生的主要原因是飞机方向舵控制单元模块中 A 和 B 通道电路板上的焊点出现开裂,导致仪器电气连接断开,进而导致整个控制单元失效,如图 1.1 所示。2015 年初,国内某型先进战机在试飞过程中,飞行控制计算机中某型电路板出现焊点断裂,导致飞机迫降,飞行试验被迫中断。



(a) 打捞起的飞机残骸



(b) 飞机方向舵控制模块



(c) 电路板上出现开裂的焊点

图 1.1 电路板级焊点失效引发的空难

随着电子设备复杂程度的提高,类似事故案例越来越多。相关资料显示,目前电子设备失效70%是由电子封装故障引起的。因此,开展实际服役条件下电子封装疲劳失效行为、机理等基础性理论的研究,是保障电子设备可靠性与安全性的核心和基础,也是微电子技术飞速发展到今天所面临的重要基础性科学问题。下面各小节主要对电子封装技术进行简要概述,并对电子封装可靠性的研究现状进行分析。

1.2 电子封装技术的概念与层次

电子封装是将集成电路裸芯片组装成电子器件、电路模块和电子整机的制造过程,或将微元件再加工及组合构成满足工作环境要求的整机系统的制造技术。根据电子设备制造流程与系统结构的不同,电子封装可分为四个层次,如图1.2所示。

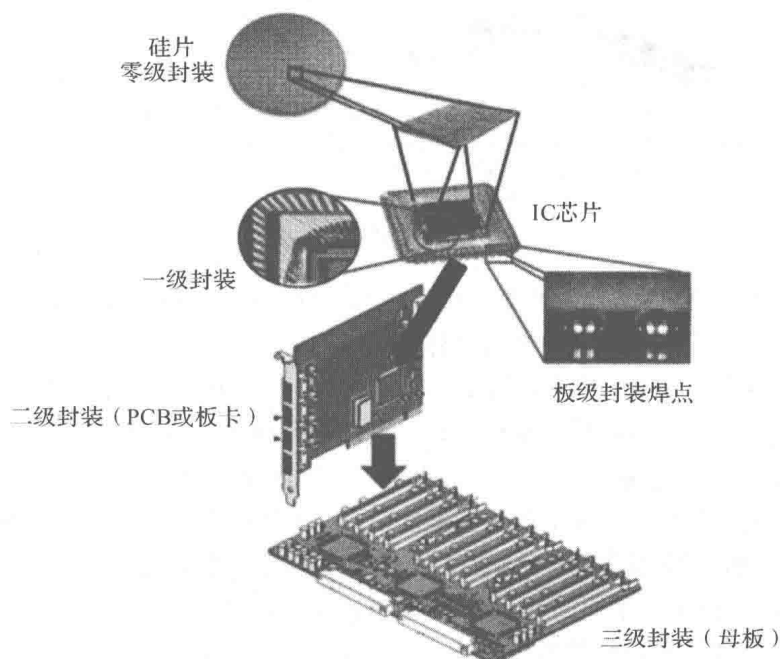


图 1.2 电子封装的层次示意图

晶片级的连接(Wafer Level)被称作零级封装,通常指的是芯片制造,属于半导体工艺范畴。一级封装为芯片级(Chip Level),即将芯片封装为器件,根据包含芯片的数量可分为单芯片器件(Single Chip Module, SCM)和多芯片器件(Multi-Chip Module, MCM)。二级封装为电路板级(Board Level),即将一级封装形成的电子器件安装在电路板上。三级封装为母板级或者系统级(System Level),即将二级封装形成的各种电路板组装成电子系统。

1.3 电子封装技术的发展趋势

电子封装技术是随着微电子技术的发展而发展的,大致经历了晶体管封装、元器件插装、表面贴装和高密度封装时代,如图1.3所示。

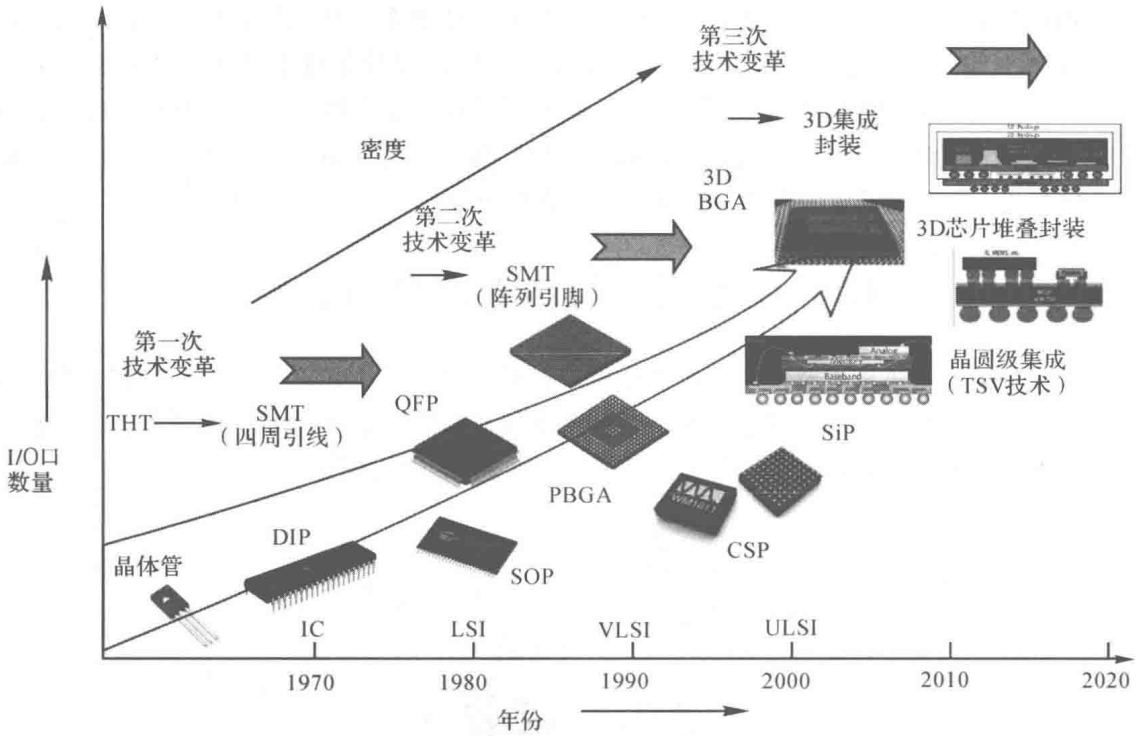


图 1.3 电子封装技术的发展趋势

自从贝尔实验室在 1947 年发明第一只晶体二极管开始，就进入了电子封装的时代。最初电子封装是以三根引线为主要特征的晶体管外壳 (Transistor Outline, TO) 型封装。随着电子设备与产品对体积小型化、便携化的要求越来越高，集成电路出现了，这使得单个芯片中晶体管数量成倍增加。到 20 世纪 60 年代中期，集成电路 (Integrated Circuit, IC) 芯片由 $2^1 \sim 2^6$ 个晶体管的小规模集成发展为 $2^6 \sim 2^{11}$ 个晶体管的中等规模集成。此时，只有几个引脚的 TO 型封装已经无法满足微电子产业对封装密度的要求，于是产生了双列直插式封装 (Dual in-line Package, DIP)。DIP 封装就是将 IC 芯片的两列引脚焊接或者插装在与引脚数量相同的 PCB 的通孔中，如图 1.4 所示。早期的 Inter 8008 和 8086 等微处理器采用的就是 DIP 封装。TO 封装与 DIP 封装均属于通孔插装技术 (Through Hole Technology, THT)。但是，通孔插装技术存在明显的缺点，它需要在 PCB 背侧将芯片的引脚焊接到 PCB 上以实现电气连接，这不仅会占据电路板的大量空间，不利于多层 PCB 的设计，而且 THT 封装的细长引脚容易产生电磁与射频干扰，在服役过程中也容易变形损坏，可靠性较差。

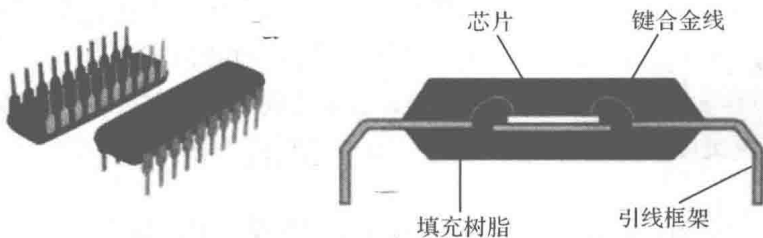


图 1.4 双列直插式封装(DIP)

20 世纪 80 年代，表面贴装技术 (Surface Mount Technology, SMT) 开始兴起。与 THT 封装不同的是，SMT 将元器件直接贴装在 PCB 上，没有插孔的限制，因此 PCB 的空

间得以充分利用,而且装配容易,生产效率高。SMT封装器件的引脚也较短,可以有效减少电磁干扰。典型的SMT封装形式是小外形封装(Small Outline Package, SOP)。随着SMT的迅速发展,SOP取代THT成为电子封装技术的主流。同时,随着IC芯片的持续发展,大规模集成(Large Scale Integration, LSI)电路出现了,一块芯片可以集成 $2^{11} \sim 2^{16}$ 个晶体管。此时,DIP和SOP封装有限的引脚数量已经不能满足大规模集成电路的要求。在这种情况下,出现了各种适合SMT的元器件的封装形式,如方形扁平封装(Quad Flat Package, QFP)、方形扁平无引脚(Quad Flat No-lead, QFN)封装、塑料有引脚芯片载体(Plastic Leaded Chip Carrier, PLCC)等,如图1.5~图1.7所示。其中,塑料方形扁平封装(Plastic Quad Flat Package, PQFP)以其高密度、细间距、低成本的优势成为大规模集成电路的主流封装形式。

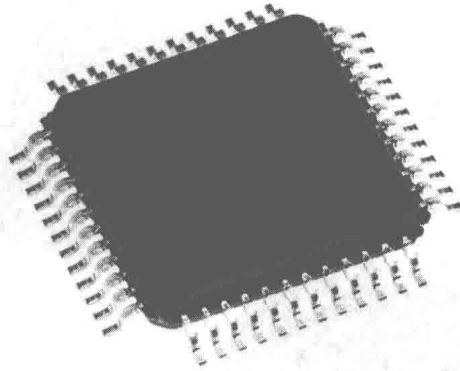


图 1.5 方形扁平封装(QFP)

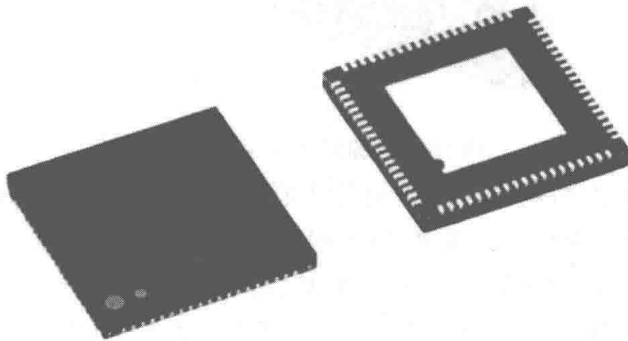


图 1.6 方形扁平无引脚(QFN)封装

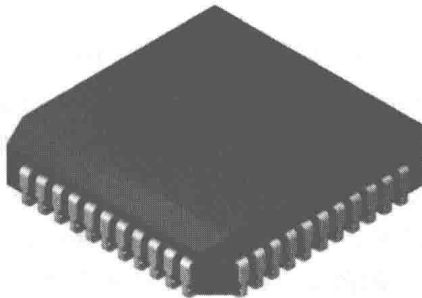


图 1.7 塑料有引脚芯片载体(PLCC)

进入 20 世纪 90 年代, IC 芯片发展到了超大规模集成(Very Large Scale Integration, VLSI)阶段。一块芯片可以集成 $2^{16} \sim 2^{21}$ 个晶体管, 引脚数可达成百上千个。QFP 及类似封装形式的引脚只能越来越细, 间距越来越窄。当引脚数大于 500 时, 很难控制引脚的平整度, SMT 微小的贴片误差就可能導致焊锡桥接或者断路。IBM 和 Intel 等公司相继开发出球栅阵列(Ball Grid Array, BGA)封装, 如图 1.8 所示。这种封装芯片的 I/O 口以阵列的形式分布在芯片封装体背面, 封装密度高, 极大地提高了硅片的利用率, 而且保证了足够的焊点尺寸与间距, 焊点间短路搭桥故障减少, 提高了焊接的可靠性。同时, 球形焊点的互连路径短, 信号传输延迟也低, 寄生参数小, 器件可获得很高的工作频率和很小的噪声。目前, BGA 封装是主流的电子封装形式之一。

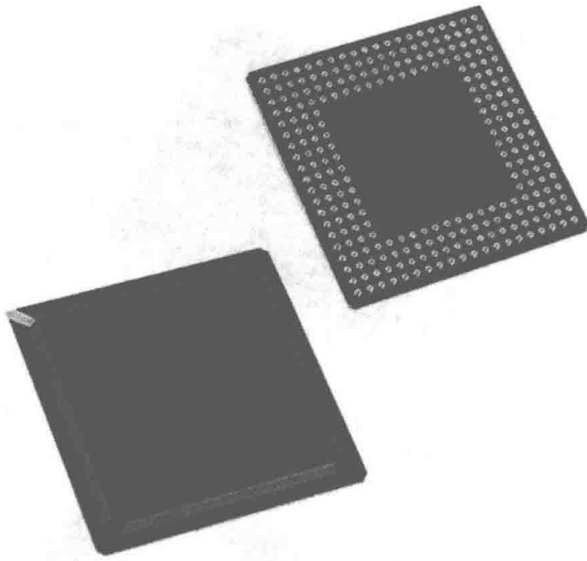


图 1.8 球栅阵列(BGA)封装

随着电子产品日益微型化, 在 BGA 封装技术的基础上, 出现了芯片级封装(Chip Scale Package, CSP)。CSP 通常要求封装率(封装面积与芯片面积之比)小于 1.2, 这样在相同的体积下, 封装可以载入更多的芯片, 从而增大封装容量。常见的例子为 CSP 内存芯片, 体积小且薄, 其散热路径仅有 0.2 mm, 大大提高了内存芯片长时间运行的可靠性, 线路阻抗显著减小, 芯片存取速度大幅提升。不过, CSP 在封装技术上仍然属于 BGA 封装的一种形式。

20 世纪末至今, 集成电路已经实现了特大规模(Ultra Large Scale Integration, ULSI)与超大规模(Super Large Scale Integration, SLSI), 为了进一步提高封装密度, 多芯片组件(Multi Chip Module, MCM)开始出现(即将多个 IC 芯片安装在多层基板上, 然后将所有芯片互连后整体封装起来), 促使了电子封装向系统级封装(System in Package, SiP)方向发展。进入 21 世纪, IC 芯片中的晶体管数量仍在急剧增加, 传统的二维芯片尺寸已经达到了摩尔定律的极限, 于是科研工作者着手研究在芯片的垂直方向进行集成, 开始出现了 3D 封装, 又叫叠层芯片封装(Stacked Die Package), 如图 1.9 所示。

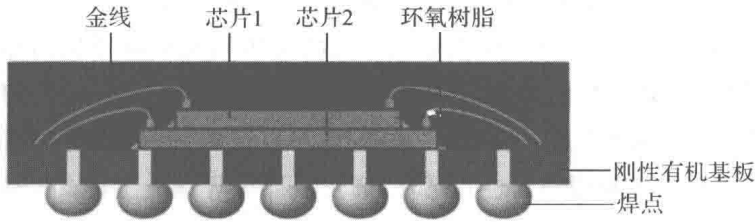


图 1.9 叠层芯片封装

电子封装技术在过去几十年内得到了飞速发展，其在半导体芯片研制中的地位越来越重要。美国已经将电子封装业列为国家优先发展的三大行业之一。在新加坡、日本等国家，电子封装产业更是当地的工业支柱。相比之下，我国在这个全球朝阳产业领域里还处于起步阶段，从技术到管理全方位落后，大部分关键技术完全由国外垄断，严重制约着国产 IC 芯片的发展。不过可喜的是，近些年，政府及相关部门已经认识到电子封装技术的重要性，开始加大投入。同时，越来越多的国内科研工作者开始关注电子封装并积极投入设计、研发以及评价等各项研究工作，也取得了一定的成果。

1.4 电子封装的无铅化进程

在电子封装技术飞速发展的几十年里，锡铅(Sn-Pb)钎料因其熔点低、焊接性能优良、成本低及可靠性较高等优点得到了广泛应用。但是随着人们环保意识的不断提高，世界各国都相继颁布了一系列的法律法规，禁止含铅的有害材料在电子工业中的应用。欧盟于 2003 年 2 月颁布了 WEEE (Waste Electrical and Electronic Equipment) 和 RoHS (Restriction of Hazardous Substances) 两大指令，明确提出从 2006 年 7 月 1 日起禁止在欧盟成员国生产和销售含铅的电子产品。我国也在 2006 年 2 月颁布了《电子信息产品污染控制管理办法》，规定从 2007 年 3 月 1 日起开始实施电子产品无铅化。据统计，全球范围内共研制出各类焊膏 100 多种，但公认能用的只有几种。最有可能替代 Sn-Pb 焊料的无毒合金是 Sn 基合金，添加 Ag、Cu、Zn、Bi、In、Sb 等元素，构成二元、三元或多元合金，通过添加金属来改善合金性能，从而提高可焊性和可靠性。目前，应用较为广泛的无铅钎料主要有 Sn-Cu 系、Sn-Zn 系和 Sn-Ag-Cu 系等。

1. Sn-Cu 系

Sn-Cu 系合金无铅钎料的主要原料为 Sn 和 Cu，这两种金属价格低廉，无毒副作用，具有易生产、易回收、杂质敏感度低、综合性能好等优点。Sn-0.7Cu 共晶熔点为 227°C ，有比铅锡焊料更好的强度和耐疲劳性，并且在细间距 QFP 的回流焊中无桥连现象，同时也没有其他无铅焊料可能出现的针状晶体和气孔，可以得到有光泽的焊角，因此具有取代 Sn-Pb 钎料的潜力。但在对 Sn-Cu 二元合金状态图进行分析时，发现在靠近 Cu 的一侧可形成比较复杂的金属间化合物，同时 Sn-Cu 钎料的流动性不够，Cu 会大量进入钎料槽中，形成化合物，从而提高了生产成本。为了解决这些问题，尝试在 Sn-Cu 中添加微量的 Bi、Ag、Ni 等元素。当加入 Bi 元素时，可使钎料的熔点下降，润湿铺展能力提高，但同时也会增大钎

料的电阻率并使钎料变脆,冷却时易出现微裂纹,不适合气密性封装。另外,含 Bi 的无铅焊料具有较低的超电势,不宜用于较大电流、较高电压以及潮湿环境的电器元件焊接,所以必须控制 Bi 的加入量。而添加适量的 Ag 则可以改善钎料的润湿性和热疲劳性,提高 Sn-Cu 基复合钎料钎焊接头的蠕变寿命。添加 Ni 可以改善 Sn-Cu 钎料的铺展性能,具有与 Sn-Pb 钎料相同甚至更优异的润湿性,同时 Ni 可以减少焊锡渣量,该钎料已经在波峰焊接中使用。

2. Sn-Zn 系

Sn-9Zn 焊料是无铅焊料中唯一与锡铅系焊料的共晶熔点相接近的,可以用于耐热性不好的元器件焊接,且成本较低。但是 Sn-Zn 系焊料也存在不足之处:在大气中使用表面会形成很厚的锌氧化膜,必须在氮气下使用或添加能溶解锌氧化膜的强活性焊剂,才能确保焊接质量;润湿性较差,用于波峰焊时会出现大量的浮渣;制成锡膏时,由于锌的反应活性较强,为保证锡膏的存放稳定性和增加其润湿性,需采取相应的措施。近年来,针对合金润湿性能差、焊料容易氧化等问题,进行了大量的研究,并取得了一定的进展,使得 Sn-Zn 焊料展现出了良好的应用价值。此外,尽管有的 Sn-Zn 系无铅焊料已经开始在实际中应用,但其应用的范围仍受制约。目前对于 Sn-Zn 焊料的氧化、润湿机理的研究还不够深入。因此,今后研究的主要方面是通过微合金化、调整合金元素的成分配比来提高润湿性和抗氧化性能,得出合金元素对润湿性、抗氧化性的影响和作用机理。

3. Sn-Ag-Cu 系

Sn-Ag-Cu 系合金钎料熔化温度约为 217°C ,不同的 Ag 和 Cu 含量会影响焊接性能,Ag 的添加可以降低焊料的熔点,同时可以提高焊料的润湿性能和连接强度。焊料供应商和电子制造服务商对合金成分标准化的研究表明,Ag 含量从 3.0% 到 4.0% 的 Sn-Ag-Cu 合金均是可以接受的。这些 Ag 含量不同的 Sn-Ag-Cu 合金在工艺性能和热机械可靠性上没有显著差别。Cu 的含量不宜超过 1.2%,最佳约为 0.7%,有研究表明,Sn-3.8Ag-0.7Cu 的钎接头抗剪强度比传统 Sn-Pb 钎料的高。目前,Sn-Ag-Cu 系合金在高温领域被认为是最有前途的无铅钎料,在无铅回流焊接工艺中得到采用。Sn-Ag-Cu 焊料被作为实现焊料无铅化的标准合金,Sn-3.0Ag-0.5Cu(SAC305)与 Sn-3.9Ag-0.6Cu 被国际印制板电路协会(The International Printed Circuit/IPC Association)作为重点无铅钎料向全世界范围进行推广。但由于这种合金熔点仍偏高,即使提高元器件的耐热性,多层、薄形的印制板耐热性也仍存在问题,因此,需要在锡银合金基础上添加铋(Bi)、铟(In)以降低熔点。

电子产品的无铅化对焊点的可靠性带来了重要影响。从材料物理学角度分析,Sn-Ag-Cu 系无铅钎料中,由于 Ag 元素的存在,能够提高焊点的强度,使其抗热疲劳性提高,但同时会使焊点韧性变差,使其抵抗振动载荷的能力下降。在材料学领域,众多专家和学者试图通过添加微量元素来增强无铅焊点的力学性能,或通过改变焊点结构设计等方式提高焊点的可靠性,但都处于实验室阶段。由于无铅钎料使用时间还不长,因此目前对于无铅焊点可靠性的认识和研究数据非常有限,在实际服役环境下,无铅焊点的失效行为会发生何种变化,以及对电子设备的可靠性带来怎样的影响,均有待进一步研究。