

WEIDIANZI GONGYI JISHU YU FANGZHEG

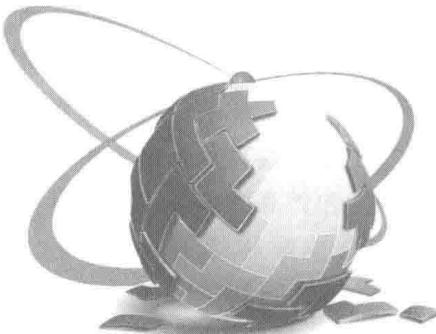


# 微电子工艺 技术与仿真

>>>> 主 编 王 强 <<<<



WEIDIANZI GONGYI JISHU YU FANGZHEN



# 微电子工艺 技术与仿真

主编 王 强

副主编 陆 健 宋帅迪

## —— 本书编委 ——

王 强 南通大学

吴庭溪 南通大学

陆 健 江苏商贸职业学院

杨冬琴 江苏东鋆光伏科技有限公司

宋帅迪 南通大学

蔡艳婧 江苏商贸职业学院

邓 洁 南通大学

宣 慧 通富微电子股份有限公司

杨玲玲 南通大学杏林学院

程 实 南通大学

曹 扬 南通大学

## 图书在版编目(CIP)数据

微电子工艺技术与仿真 / 王强主编. —镇江: 江苏大学出版社, 2018.12

ISBN 978-7-5684-0986-5

I. ①微… II. ①王… III. ①微电子技术 IV.  
①TN4

中国版本图书馆 CIP 数据核字(2018)第 300787 号

## 微电子工艺技术与仿真

Weidianzi Gongyi Jishu yu Fangzhen

---

主 编/王 强

责任编辑/徐 婷

出版发行/江苏大学出版社

地 址/江苏省镇江市梦溪园巷 30 号(邮编:212003)

电 话/0511-84446464(传真)

网 址/http://press. ujs. edu. cn

排 版/镇江文苑制版印刷有限责任公司

印 刷/镇江文苑制版印刷有限责任公司

开 本/787 mm×1 092 mm 1/16

印 张/10.75

字 数/258 千字

版 次/2018 年 12 月第 1 版 2018 年 12 月第 1 次印刷

书 号/ISBN 978-7-5684-0986-5

定 价/35.00 元

---

如有印装质量问题请与本社营销部联系(电话:0511-84440882)

# 前　　言

随着微电子产业的快速发展,社会对于微电子工艺技术人员技术水平的要求也越来越高。虽然全国工科类院校基本都开设微电子方向课程,但大多偏向于电路、版图设计方向,普遍对微电子工艺技术方向的人才培养重视程度不足。究其原因无非是微电子工艺技术是一门综合学科,授课难度大,实践要求高,特别是微电子工艺所需的实验设备和实验室的运行费用非常昂贵,一般高校无法负担。

本书作者从事微电子工艺研究和教学近 20 年。本书针对微电子制造企业对微电子类毕业生的需求和高校的实际情况,为微电子类专业学生量身定制,博采众长,编纂而成。

本书共 8 章,从微电子工艺的物理学、晶体学、器件基础开始,根据工艺的复杂程度深入浅出地介绍了晶圆材料的生长与制备、氧化/扩散工艺、光刻工艺、薄膜工艺、等离子工艺、工艺整合和太阳能电池工艺。每章的编纂既体现了微电子工艺技术的科学性,又通过分析具体的工艺方法,体现了技术性。针对微电子工艺的实践性要求,克服高校因经费问题无法进行实验的不足,本书重点编撰了相关仿真内容,通过仿真实例的设计与分析,让学生对于微电子工艺的各个知识点有感性的认识。本书具体内容如下:

第 1 章针对微电子专业学生物理学和晶体学基础知识薄弱的特点,将晶格结构等相关晶体学知识点、半导体物理的能带理论和半导体器件的工作原理等编成一章,帮助学生建立知识树,为后面章节的学习打下基础。

第 2 章阐述了晶体生长技术和晶圆的制备过程,并介绍了 Silvaco 工艺仿真软件的相关知识和仿真程序的设计方法。

第 3 至 6 章着重介绍了微电子制造的关键工艺技术,并根据各个工艺技术的特点划分章节。例如,氧化和热扩散过程都可以用菲克扩散方程描述,因此将这两种工艺合并在同一章内。在每章的后半部分都是工艺仿真程序设计实例。针对每章的理论知识进行仿真设计,强化学生对知识点的理解。

第 7 章通过对 PN 结、双极型晶体管、CMOS 等多种器件制备工艺进行实战化分析,使学生融会贯通前六章的知识点。

第 8 章阐述了太阳能电池的制备工艺和最新的黑硅工艺技术,是本书的特色章节之一。

本书由王强主编,陆健、宋帅迪、曹扬、吴庭溪及杨玲玲等参编。其中,第 2、5 章由王强和宋帅迪共同编写,第 3、8 章由王强和曹扬共同编写,第 4 章由吴庭溪、杨玲玲共同编写,第 7 章由陆健编写,其他章节由王强编写。南通大学刘培生副教授审阅了部分书稿。

本书的编写和出版得到了南通大学、南通大学通科微电子学院、南通大学杏林学院的资助,属于应用型人才培养系列教材。

本书在编写过程中还得到了南通大学信息科学与技术学院领导,无锡华润上华科技有限公司白耻平、李颖,江苏东鋆光伏科技有限公司杨冬琴等行业专家的帮助,书中参考和引用了多位学者、专家的著作和研究成果,在此深表感谢!

由于作者水平有限,编写时间短,书中难免存在错漏之处,恳请广大读者批评指正!

编 者

2018年10月

# 目 录

第 1 章 半导体物理基础 .....	1
1.1 晶体学基础 .....	1
1.2 硅晶体结构及特点 .....	4
1.3 半导体的能带结构 .....	5
1.4 半导体的基本器件 .....	7
第 2 章 晶体生长 .....	12
2.1 晶体生长理论 .....	12
2.2 硅材料 .....	12
2.3 晶体的提拉制程 .....	13
2.4 材料特征 .....	17
2.5 仿真基础 .....	21
第 3 章 氧化/扩散工艺 .....	31
3.1 扩散原理 .....	31
3.2 热氧化 .....	32
3.3 扩散 .....	37
3.4 仿真 .....	44
第 4 章 光刻工艺 .....	53
4.1 涂胶工艺 .....	53
4.2 曝光工艺 .....	57
4.3 显影工艺 .....	62
4.4 湿法刻蚀 .....	64
4.5 湿法刻蚀仿真 .....	65
第 5 章 薄膜淀积 .....	68
5.1 化学气相淀积 .....	68
5.2 物理气相淀积 .....	77
5.3 外延生长 .....	83
5.4 仿真基础 .....	85

<b>第 6 章 等离子体工艺 .....</b>	91
6.1 等离子体 .....	91
6.2 离子注入系统 .....	93
6.3 离子分布与阻滞 .....	96
6.4 离子注入损伤与退火 .....	98
6.5 离子注入工艺 .....	100
6.6 离子刻蚀 .....	101
6.7 等离子体刻蚀工艺 .....	102
6.8 仿真基础 .....	104
<b>第 7 章 工艺整合 .....</b>	119
7.1 净化室 .....	119
7.2 微电子工艺流程简介 .....	120
7.3 晶体管制造技术 .....	123
7.4 金属化工艺 .....	125
7.5 钝化工艺 .....	125
7.6 PN 结 .....	125
7.7 双极型晶体管 .....	129
7.8 CMOS 电路 .....	133
<b>第 8 章 太阳能电池 .....</b>	142
8.1 工作原理 .....	142
8.2 影响太阳能电池效率的因素 .....	143
8.3 多晶体硅太阳能电池工艺 .....	145
8.4 黑硅太阳能电池制备 .....	153
8.5 太阳能电池仿真 .....	160
<b>参考文献 .....</b>	164

# 第1章 半导体物理基础

## 1.1 晶体学基础

通常人们将物质分为4种状态：固态、液态、气态和等离子态。这4种状态的物质在微电子工艺中均有应用。其中，材料的固态和液态又被称为物质的凝聚态。在凝聚态下，材料的原子会通过原子间的作用力结合在一起，这就是所谓的化学键。化学键可以分为一次键和二次键，一次键主要为结合力较强的离子键、共价键和金属键，二次键则主要为范德瓦耳斯键和氢键。

### 1.1.1 原子结合

正、负离子之间通过相互的吸引力使得原子结合在一起就是离子键。食盐的主要成分氯化钠的氯、钠结合就是典型的离子键结合。共价键是相邻的两个原子通过共用一对电子对形成稳定的电子结构，达到稳定的原子间结合。共价键结合的时候，电子之间的强烈排斥力使得共价键具有明显的方向性，这使得原子之间的相对位置比较固定不易发生移动，因此共价键结合的物质不具塑性，硬度高，其典型代表就是金刚石。金属原子很容易失去外层电子而形成稳定的电子壳层结构，失去电子的金属离子带正电，电子则在正离子之间运动，形成“电子气”。金属离子通过与“电子气”的相互作用力结合在一起，就是所谓的金属键结合。因此，金属都具有良好的塑性。

### 1.1.2 空间点阵与晶胞

#### (1) 空间点阵

在实际晶体中，由于晶体组成的物质质点和排列方式的不同，可能存在无限多种晶体结构。为了更好地研究晶体结构，人们将晶体结构抽象为空间点阵。将晶体质心的中心用直线连接起来所构成的空间网络就是晶体的空间点阵。通常人们将点阵用一系列互相平行的直线和垂直的直线构成的空间格架称为晶格，空间点阵的阵点又被称为格点。

#### (2) 晶胞

同一空间点阵可以通过不同的方式进行选取，这样就得到了不同的最小点阵组成单元，即为晶胞。晶胞通过重复堆砌构成了空间点阵。一般来说，可以通过选取不同大小和形状的平行六面体作为晶胞，但为了研究的便利和统一，晶胞的选取必须满足3个条件：  
① 要充分反映整个空间点阵的对称性；② 在满足对称性的基础上，要具有最多的直角；  
③ 在满足前两点的基础上，要尽可能的小。根据这个规则，晶胞可以分为简单晶胞和复合晶胞。简单晶胞只在平行六面体的8个角上有格点，而复合晶胞除了8个角上有格点

外,在底心、面心和体心处都有格点。

通过在空间点阵中建立坐标系的方法来描述晶胞的大小和形状,常以晶胞顶角上的某个格点作为原点,以通过原点的3条棱边作为坐标轴 $x$ 、 $y$ 、 $z$ (即晶轴)。当晶胞的3个棱边的长度和它们之间的夹角确定后,晶胞的大小和形状就确定了。通常用 $a$ 、 $b$ 、 $c$ 分别表示晶胞沿 $x$ 、 $y$ 、 $z$ 轴的长度,用 $\alpha$ 、 $\beta$ 、 $\gamma$ 分别表示 $yz$ 、 $xz$ 、 $xy$ 轴之间的夹角,如图1.1所示。通过晶胞的平移可以得到整个晶体晶格。

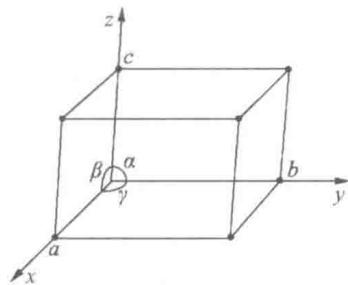


图1.1 晶胞、晶轴和基矢示意图

### 1.1.3 晶向和晶面

1848年,布拉菲(Bravais)用数学方法验证了晶体中的空间点阵只有14种,并称为布拉菲点阵。这14个点阵又可以归入7个晶系。

在晶体的实际应用和研究中,晶体中某些方向和某些晶面的物理化学性能要优于其他方向和晶面,因此,人们为了便于研究,引入了晶向和晶面的概念。国际上通常用密勒指数来表示不同的晶向和晶面。

#### (1) 晶向

晶体中由原子可以构成一系列平行晶列,同一个原子可以形成不同方向的晶列,每个晶列定义一个方向,称为晶向。通常用一些晶体学指数来表示晶向,称为晶向指数,表示为 $[hkl]$ 。以简单立方晶胞为例,如图1.2所示。

晶向指数的确定方法如下:

① 建立坐标系。以晶胞的某一阵点 $O$ 为原点,3条棱边为坐标轴 $x$ 、 $y$ 、 $z$ ,并以晶胞棱边的长度(即晶胞的点阵常数 $a$ 、 $b$ 、 $c$ )作为坐标轴的长度单位。

② 过原点 $O$ 作一直线 $OP$ ,使其平行于待定晶向(对于通过原点 $O$ 的直线求解,对于不通过原点 $O$ 的,从 $O$ 点作平行线)。

③ 在直线 $OP$ 上选取距原点最近的一个阵点 $P$ ,并确定 $P$ 点的3个坐标值。

④ 将这3个坐标值化为最小整数 $u$ 、 $v$ 、 $w$ ,加上方括号, $[uvw]$ 即为待定的晶向指数。如果 $[uvw]$ 中某个数值为负值,则将负号标注在这个数的上方,如 $[\bar{uvw}]$ 。

一个晶向指数并不是仅表示一个晶向,而是表示一组互相平行、方向一致的晶向。若所指的方向相反,则晶向指数的数字相同但符号相反。由于晶体中的对称关系,原子排列情况相同、空间位向不同的一组晶向称为晶向族,用 $\langle uvw \rangle$ 来表示。注意,如果不是立方晶系,改变晶向指数的顺序所表示的晶向可能是不等同的。

#### (2) 晶面

任意3个不在同一系列平行直线上的晶格原子所组成的平面称为晶面。点阵中一定有一系列间距相等的晶面与此晶面相平行,为表征晶面,采用晶面指数,亦称为米勒指数(Miller index),一般记为 $(hkl)$ ,如图1.3所示。

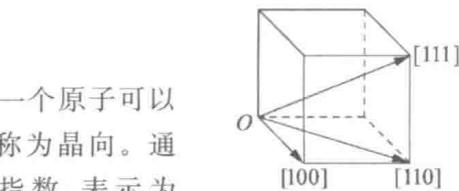


图1.2 立方晶格中的[100]、[110]、[111]晶向

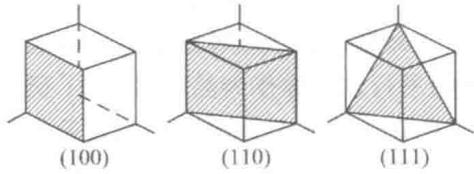


图1.3 立方晶格中的(100)、(110)、(111)晶向

晶面指数的确定方法如下：

- ① 在点阵中设定参考坐标系，设置方法与确定晶向指数相同。
- ② 求出待定晶面在3个晶轴上的截距（如该晶面与某轴平行，则截距为 $\infty$ ）。
- ③ 取各截距的倒数。
- ④ 将3个倒数化为互质的整数比，并加上圆括号，即为晶面指数（若截距为负值，需在晶面指数上加一负号）。

晶面指数实质上反映了晶面法线在点阵中的取向，亦即晶面上结点的分布特征。显然，单位晶面的晶面指数为(111)，凡晶面平行于某一坐标轴（如x轴）者，其晶面指数具有(0kl)的形式，而晶面同时平行于两条坐标轴（如y轴和z轴）者，其晶面指数则具有(00l)的形式。晶面指数不是指一个晶面，而是指一组互相平行的晶面。此外，具有相同密勒指数的不同空间位向的各组晶面称为晶面族，晶面族中所有晶面的性质是等同的。

#### 1.1.4 晶面间距

晶面间距是指两个相邻的平行晶面间的垂直距离。通常用 $d_{hkl}$ 或简写为 $d$ 来表示。

不同的 $\{hkl\}$ 晶面，其面间距（即相邻的两个平行晶面之间的距离）各不相同。通常低指数晶面的面间距较大，而高指数晶面的面间距则较小。以简单立方点阵为例，可看到其{100}面的晶面间距最大，{120}面的间距较小，而{320}面的间距就更小。但是，如果分析体心立方或面心立方点阵，则它们的最大晶面间距的面分别为{110}或{111}，而不是{100}，这说明面间距还与点阵类型有关。此外，还可证明晶面间距最大的面总是阵点（或原子）最密排的晶面，晶面间距越小则晶面上的阵点排列就越稀疏。正是由于不同晶面和晶向上的原子排列情况不同，使晶体表现为各向异性。

简单立方晶体(SC)晶面间距与点阵常数 $a$ 之间的关系：

$$d = \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (1-1)$$

面心立方晶体(FCC)晶面间距与点阵常数 $a$ 之间的关系：

若 $h, k, l$ 均为奇数，则

$$d = \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (1-2)$$

否则

$$d = \frac{1}{2} \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (1-3)$$

体心立方晶体(BCC)晶面间距与点阵常数 $a$ 之间的关系：

若 $h+k+l=$ 偶数，则

$$d = \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (1-4)$$

否则

$$d = \frac{1}{2} \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (1-5)$$

其中， $d$ 为晶面间距(Indice Spacing)， $a$ 为晶格常数(Lattice Constant)， $h, k, l$ 为密勒指数(Miller index)。

### 1.1.5 晶体与非晶体

自然界中的固态物质按其原子(或分子)的聚集状态可分为晶体(单晶体和多晶体)与非晶体两大类,如图 1.4 所示。

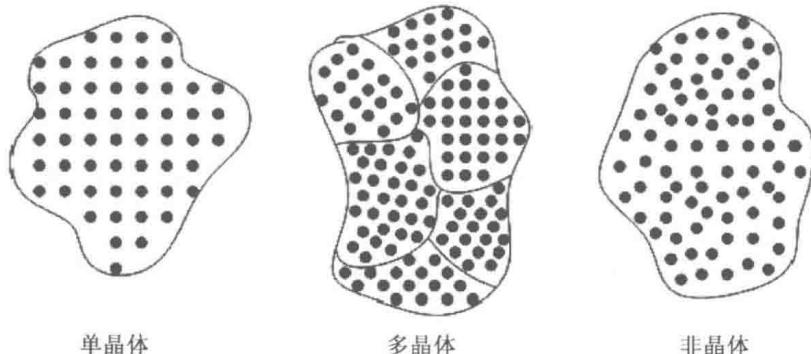


图 1.4 单晶体、多晶体与非晶体

单晶体的原子(或分子)在三维空间呈现有规则的周期性重复排列,具有长程有序性。多晶体的原子(或分子)在三维空间局部呈现有规则周期性排列,具有短程有序性。而非晶体是无规则排列、无周期无对称特征,原子排列无序,没有一定的晶格常数。

晶体沿着不同方向所测得的性能并不相同(如导电性、导热性、热膨胀性、弹性、强度、光学数据及外表面的化学性质等),称为各向异性;而非晶体沿任何方向测定其性能所得结果都是一致的,不因方向而异,称为各向同性或等向性。

晶体在固液转变过程中,固液共存时温度不变,此温度称为熔点或凝固点;但非晶体没有固定的熔点,非晶体通常又称为玻璃态物质,熔化过程是固态逐步软化形成的,凝固状态取决于加工条件。

晶体与非晶体在一定条件下是可以互相转化的。由非晶态转化为晶态的过程称为晶化(Crystallizing)或脱玻化(Devitrification)。晶化过程可以自发进行,因为非晶态内能高、不稳定,而晶态内能低、稳定。相反,晶体也可因内部质点的规则排列遭到破坏而转化为非晶态,这个过程称为非晶化(Non-crystallizing)。非晶化一般需要外能。因为晶体比非晶体稳定,所以晶体的分布十分广泛。自然界的固体物质中绝大多数是晶体。日常生活中接触到的石头、沙子、金属器材、水泥制品、食盐、糖、甚至土壤等大多数是由晶体组成的。在这些物质中,晶体颗粒大小悬殊,有的晶体尺寸可达几米或几十米,但有的晶体(如在土壤中的晶体)则只有微米级大小。

## 1.2 硅晶体结构及特点

硅的晶体结构与金刚石晶体结构相同,每个面心立方原胞内有 4 个原子,分别位于 4 个空间对角线的  $1/4$  处,可以看作是由两个面心立方晶格沿体对角线位移  $1/4$  长度套构而成。每个硅原子有 4 个最邻近的共价键原子。硅与锗晶格结构相同,但晶胞边长  $a$ (晶格常数)不同。在 300 K 时,硅的晶格常数  $a=5.4305\text{ \AA}$ , 锗的晶格常数  $a=5.463\text{ \AA}$ 。

在硅的原胞内有两类不等价的硅原子：一类处于立方体的面心和顶角；另一类位于立方体的体对角线上。这两类的原子数目相同。顶角上的8个原子分别属于8个晶胞，面心上的6个原子分别属于2个晶胞，内部对角线上的4个原子完全属于该晶胞，如图1.5所示。

硅晶体的结构特点是每个原子周围都有4个最近邻的原子，组成正四面体结构。这4个原子分别处在正四面体的顶角上，任一顶角上的原子和中心原子各贡献一个价电子为这两个原子所共有，即为“共价键”。这样每个原子和周围4个原子组成4个共价键，上述正四面体累积起来就得到了金刚石结构，如图1.6所示。

金刚石结构的内部存在着相当大的空隙，在面心立方单元中心到顶角的8条对角线中只有4条的中心处有原子，另外4条的中心处就存在相对较大的空隙，这使得一些杂质原子很容易穿过晶体，并留存在晶体中。这也为杂质的替位扩散提供了足够的空间。

硅晶体是双层密排结构，密排面内的原子结合紧密，但面间结合力弱。由于{111}双层密排面内原子的结合力强，能量低，晶体生长有生成(111)晶面的趋势。密排面间距大，面间结合力弱，易形成晶体缺陷。

### 1.3 半导体的能带结构

固体物质按其导电性可以分为导体、半导体和绝缘体。半导体的导电性能介于导体和绝缘体之间。常见的导体如金、银、铜、铁等，绝缘体则主要有氧化物、橡胶、塑料等。常用的半导体可以分为单质半导体和化合物半导体，单质半导体主要是硅和锗，它们都位于元素周期表第四主族；化合物半导体主要是砷化镓、碳化硅等。半导体不同于绝缘体和导体的一个重要特性是能够通过在晶体中掺入杂质改变其导电特性，如改变电阻率和导电类型等。

半导体电学性能与绝缘体、导体的不同取决于半导体的能带间隙。所有物质都是由原子构成的，每个原子的轨道结构都是不一样的。电子被原子核束缚在原子中，电子就不能导电。一旦电子脱离了原子核的束缚，在整个固体内运动，就成了共有化自由电子，这些自由电子在外加电场作用下就形成了电流。

当一个自由电子从一个原子附近运动到另一个原子附近时，自由电子只能在两个原子相同能量的轨道之间转移。当原子靠得足够近时，原子外层相同能量的轨道会发生交叠，形成了具有一定周期的连续存在于固体中的电子轨道，构成了所谓的能带。每个能带都对应于某个特定的能量，这些能量是不连续的，因此能带之间存在着间隙。不是每个能带都能供自由电子运动。在靠近原子核处的能带由于被电子填满，不存在自由电子，这些能带被称为价带；而有些能带离原子核较远，能带未被电子填满，在外电场的作用下，自由电子可以在能带不同的能级之间运动，这些能带被称为导带。价带和导带之间的能带间

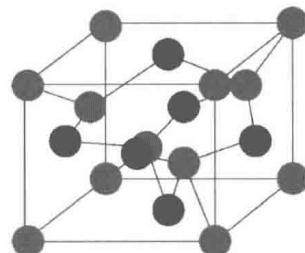


图1.5 硅的晶体结构

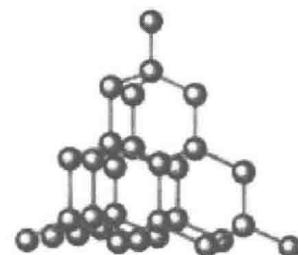


图1.6 金刚石结构

隙就是所谓的禁带。绝缘体、导体还是半导体主要决定于禁带的宽度。对于导体来说,由于导带和价带的间隙极小,甚至导带和价带重叠,导带上有大量的自由电子来传导电流;而绝缘体由于禁带宽度大,电子无法从价带跃迁到导带(即电子被紧紧束缚在原子核周围),导带中缺少自由电子,无法形成有效的电流。一般来说,半导体的能带结构类似于绝缘体,但是半导体的禁带宽度较小,一般在 2 个电子伏特以下(原子核对最外层电子的束缚力不大,外层电子仅仅需要较小的能量就可以脱离原子核进入固体成为自由电子)。硅的能带间隙为 1.10 eV, 锗为 0.67 eV, 砷化镓为 1.4 eV, 因此, 在室温时半导体即可具有一定的导电性。

半导体通过掺入杂质可以在非常广的范围内控制其导电性。单晶、多晶或非晶半导体材料都具有这样的性质。杂质原子与半导体原子相比,通常多或少一个价电子,为半导体提供了一个额外的电子或空穴。这些额外的电子和空穴在半导体器件中改变了半导体的导电性。构建半导体器件和集成电路的关键在于能否控制局部掺杂,从而实现对半导体局部电学特性的控制。

通常使用两种模型来描述半导体的电学特性,分别为“键”模型和“带”模型,如图 1.7 所示。

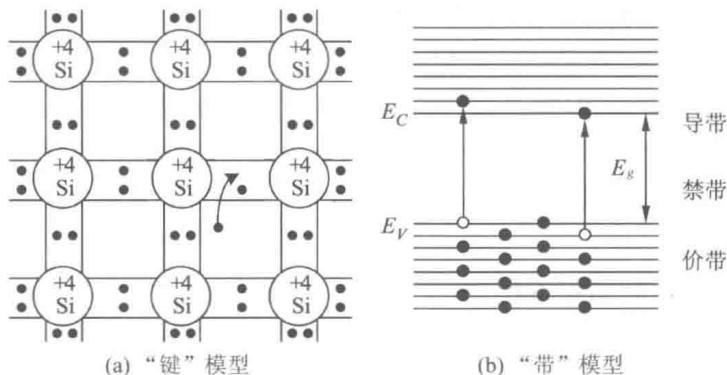


图 1.7 两种模型示意图

从“键”模型中可以看到,在一个理想的晶体中,电子要么束缚于硅原子,要么是自由的。需要一定的能量让电子脱离硅原子束缚成为自由电子。在“带”模型中,我们用价带顶( $E_V$ )和导带底( $E_C$ )之间的能量差禁带宽度( $E_g$ )来表示价带电子成为自由电子所需的能量。在“带”模型中,当一个电子从价带跃迁到导带时就会产生一个自由电子和空穴。在理想的晶体中, $E_V$  和  $E_C$  之间没有能级。

当在硅中掺入 V 族元素时,由于 V 族元素的原子最外层有 5 个价电子,因此除了与周围的硅原子形成 4 个共价键外,还会多出一个价电子,该电子弱束缚于掺杂原子。这会在能带中额外产生一个位于禁带中接近  $E_C$  的杂质能级  $E_D$ 。这样的杂质称为施主杂质。当多出的这个价电子脱离原子成为自由电子时,施主将具有静正电荷。

当在硅中掺入 III 族元素时,由于 III 族元素的原子最外层仅有 3 个价电子,需要俘获一个自由电子,才能与周围的硅原子形成 4 个共价键,因此会在禁带中形成一个高于  $E_V$  的杂质能级  $E_A$ 。这样的杂质称为受主杂质。由于  $E_A$  接近于价带顶  $E_V$ ,因此易被价带电子所占据,在价带中留下一个空穴,此时受主将具有净负电荷。

## 1.4 半导体的基本器件

半导体的基本元件包括：无源器件，如电阻、电容、电感；有源器件，如二极管、MOS 管、双极型晶体管、DRAM 等。

### 1.4.1 无源器件

#### (1) 电阻

电阻是最简单的电子元件。常用的集成电路电阻一般可以分为 3 种：多晶电阻、扩散电阻和金属薄膜电阻。多晶电阻通常使用 MOSFET 的 POLY 层（多晶硅层）来制作。扩散电阻通常直接制作在衬底上，或者利用有源区的阱来制作。当衬底为轻掺杂区域时，电阻值较高，可用于制作大阻值电阻，但是精度不高。金属薄膜电阻的性能优于扩散电阻和多晶电阻，但是其制作难度较高，应用受到限制。

电阻的阻值可以用  $R = \rho \frac{L}{S}$  表示。式中， $R$  代表电阻， $\rho$  代表电阻系数， $L$  代表导体长度， $S$  代表导体截面积。在微电子工艺中，电阻值的大小取决于硅的长度、宽度、截面深度和掺杂浓度。现在一般都使用多晶硅制作 IC 芯片上的电阻，多晶硅的线宽、高度和掺杂浓度决定了电阻值的大小。

通常集成电阻可以分为直条型和曲折型两种类型。直条型电阻由式  $R = \frac{1}{G} = \frac{1}{W} \left( \frac{1}{g} \right)$  给出。式中， $W$  表示导体的宽度， $1/g$  通常用  $R_{\square}$  表示，称为薄层电阻或者方块电阻，方块电阻的单位习惯上记为欧姆/□，即  $\Omega/\square$ 。因此，只要知道了方块电阻的大小和图形的  $L/W$ ，就可以确定集成电阻的阻值。端点接触区和曲折型电阻的拐弯处会引入额外的电阻至集成电路电阻中，每个端点的接触相当于 0.65 个方块，在曲折型电阻的拐弯处也相当于 0.65 个方块。

随着集成电路特征尺寸的缩小，集成电路电阻的阻值也随之增大。高电阻将会降低集成电路的速度、增加功耗和发热量，因此必须使用导电和导热性能都好的材料来制作电阻，例如使用电阻率低的金属硅化物、铜等。在先进的 CMOS 芯片制造中，通常会使用金属硅化物/多晶硅的叠层结构作为栅极和局部连线。

#### (2) 电容

电容是集成电路最重要的无源器件之一。通常电容由两个极板和中间的介质层构成，极板可以是金属、多晶硅、硅衬底的扩散区等，中间的介质层可以是空气、二氧化硅等多种介电材料。

电容从结构上可以分为平板式、叠层及深沟槽式电容等。在 IC 芯片的制造中，电容器的极板常采用多晶硅材料。介电层可以是从二氧化硅 ( $\text{SiO}_2$ )、氮化硅 ( $\text{Si}_3\text{N}_4$ ) 等低介电材料到二氧化钛 ( $\text{TiO}_2$ )、二氧化铪 ( $\text{HfO}_2$ ) 等高介电材料。随着集成电路特征尺寸的缩小，为了维持电容值，高介电材料的作用日益重要。在集成电路中还有两种非常重要的电容器，即 MOS 电容器和 PN 结电容器。MOS 电容器由金属—绝缘层—硅扩散层构成。由于 MOS 电容的下极板由重掺杂的硅材料构成，因此，MOS 电容器的电容值与外加偏压

基本无关,重掺杂的下电极还可以降低串联电阻。PN 结电容器是利用 PN 结在反向偏置时的耗尽区构成,其电容值并非是一个定值,随着反向偏压的变化而变化,是一种变容器。

在集成电路中,除了人们需要的电容之外,还存在着各种寄生电容。寄生电容主要由金属导线、多晶导线等形成。目前 IC 芯片的速度主要受制于电路导线和寄生电容的 RC 延时。在一阶条件下,电容器充电的时间可以表示为  $t=Q/I$ ,  $Q=CV$ ,  $I=V/R$ , 因此电路延时  $t=RC$ 。频率高于  $1/RC$  的信号将无法透过金属连接线。为了提高电路的速度,一方面必须使用低介电常数的绝缘层,如用低  $k$  材料取代一般的磷硅玻璃;另一方面,必须改变连线的形状,减少导线之间的平行面积,如用低电阻的铜取代铝铜合金等。

### (3) 电感

电感是一种利用自感作用进行能量传输的元件。在电路中具有耦合、滤波、阻流、补偿、调谐等作用。在硅基的微波电路中,集成电感越来越重要。通常集成电路中,线圈结构的电感很难集成,因此集成电路中的电感通常采用平面电感结构,主要的形状可以分为圆形、八边形和方形。薄膜电感需要考虑金属电阻、金属线与线的电容、衬底电阻等多方面的因素。

电感在芯片中所占的面积很大,同时为了避免电感与其他的导线互感,所有未与电感连接的金属导线都必须远离它。经验表明,金属线与电感之间的最小距离应为特征尺寸(线宽)的 5 倍,当然其他的电子元件也应尽量远离电感,因此这会造成芯片面积的浪费。通常集成电感都制作在高电阻率的衬底上,轻掺杂的高电阻率衬底可以减小涡流的损耗;或者由高层金属制成,这样可以远离衬底减小寄生电容效应。同时,电感导线应当短而直以减小寄生电阻和寄生电容效应。提高集成电感的强度可以通过减小不同圈导线之间的距离来实现,但是这个线间距离受限于特征尺寸。

## 1.4.2 有源器件

### (1) PN 二极管

PN 结在其界面处的两侧形成了空间电荷层,并形成内建电场。在不施加外界电压时,由 P 区和 N 区两边载流子浓度差形成的扩散电流与内建电场引起的漂移电流相等,此时处于电平衡状态。当施加正向偏置电压时,内建电场和外界电场的互相抵消作用使载流子的扩散电流增加,从而引起了正向电流;当施加反向偏置电压时,内建电场被外界电场进一步加强,在反向电压的一定范围内进一步抑制了扩散电流;当施加的反向电压大到一定程度时,PN 结空间电荷层中的电场强度达到临界值产生载流子倍增过程,形成大量电子空穴对,产生了反向击穿电流,称为二极管的击穿现象。

把 PN 结的 P 区和 N 区各接出一条引线,再封装在管壳里,就构成一只二极管。P 区引出端叫正极,N 区引出端叫负极,如图 1.8 所示。

二极管最主要的特性是单向导电性,二极管的伏安特性是指二极管两端电压流过二极管电流之间的关系曲线,其伏安特性曲线如图 1.9 所示。

通过二极管器件的总电流公式如下:

$$J = J_p(x_n) + J_n(-x_p) = J_s \left[ \exp\left(\frac{qV}{kT}\right) - 1 \right] \quad (1-6)$$

$$J_s = \frac{qD_p p_{n0}}{L_p} + \frac{qD_n n_{p0}}{L_n} \quad (1-7)$$

式中,  $J_s$  是饱和电流密度;  $D_p, D_n$  为各自扩散系数;  $L_p, L_n$  为各自扩散长度;  $p_{n0}$  表示在  $n$  侧的平衡空穴浓度;  $n_{p0}$  表示在  $p$  侧的平衡电子浓度。

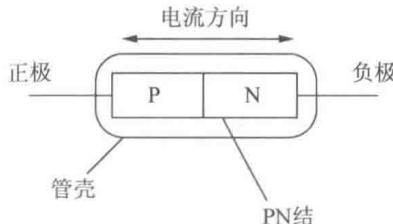


图 1.8 二极管结构

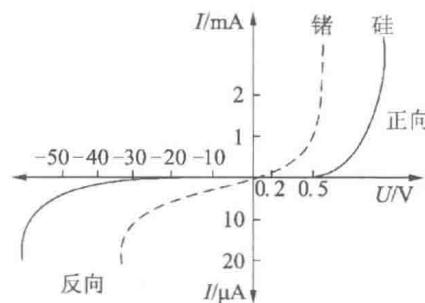


图 1.9 二极管的伏安特性曲线

当二极管外加的正向电压很小时, 正向电流几乎为 0, 这一段称为死区。硅管的死区电压约为 0.5 V, 锗管的死区电压约为 0.1 V。当外加的电压超过死区电压时, 电流随着电压增加而迅速增大, 二极管导通。导通后二极管两端电压变化很小, 硅管约为 0.7 V, 锗管约为 0.3 V。

当二极管外加反向电压时, 反向电流很小, 且不随反向电压变化。一般锗管的反向电流约为几十微安以下, 而硅管则小于 0.1 μA。温度升高时, 反向电流将增加。

当反向电压增加到一定值时, 反向电流急剧增加, 这种现象称为反向击穿, 相应的电压称为反向击穿电压。若不限制击穿电流, PN 结会被烧毁。因此使用二极管时, 外加的反向电压应小于反向击穿电压。温度升高时, 反向击穿电压下降。

PN 二极管如同一个两端开关, 它在正向偏压下打开(导通)并且在反向偏压下关闭(截止)。与二极管相关联的耗尽区域可以被认作平行板电容器。电容器中的绝缘介质自然是耗尽型硅, 与耗尽区域相邻的可导电的电中性 P 和 N 区形成了电容器的极板。这种结构的电容器由式(1-8)给出:

$$\frac{C}{A} = \frac{\epsilon_s}{x_d} = \sqrt{\frac{q\epsilon_s}{2} \left( \frac{N_A N_D}{N_A + N_D} \right) \frac{1}{(\phi_i \pm V)}} \quad (1-8)$$

## (2) MOS 管

MOS 管是金属(Metal)-氧化物(Oxide)-半导体(Semiconductor)场效应晶体管的简称, 或被称为金属-绝缘体(Insulator)-半导体。MOS 管从导电类型可以分为 NMOS 和 PMOS。

基本的 N 型 MOS 晶体管有 4 个端子——源极、漏极、栅极及衬底(见图 1.10), 它由一个有两个  $N^+$  区域的 P 型半导体所组成。决定 MOSFET 电学特性的最重要的参数之一是“开启”或阈值电压  $V_T$ 。阈值电压通常定义为半导体表面开始强反型时的栅极电压, 此时表面处反型层的载流子浓度与体内载流子浓度相等但电性相反。

从工艺角度看, 如果能够控制住氧化物厚度、氧化物中电荷、金属半导体功函数及沟道掺

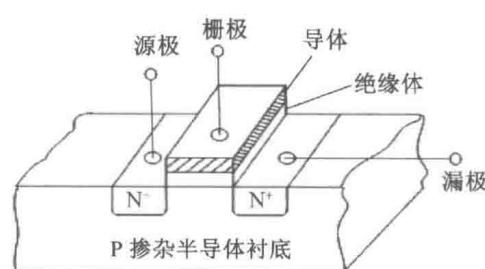


图 1.10 N 型 MOS 管

杂浓度,那么就可以得到良好受控的不同阈值电压。这些参数之中,掺杂浓度是最容易操作的,因为只要简单地改变注入剂量就可以实现这一参数的适当调整。

MOSFET 工作时可划分为 3 个区域:亚阈值区 ( $V_{GS} < V_T$ )、线性区 ( $V_T < V_{GS}$  和  $0 < V_{DS} < V_{GS} - V_T$ ) 及夹断区 ( $V_T < V_{GS}$  和  $V_{GS} - V_T < V_{DS}$ ),如图 1.11 所示。

在线性区,栅的下方形成薄的接近均匀的沟道。与任何电阻器类似,其电导与宽长比、迁移率及载流子浓度成正比。载流子浓度正比于栅压与阈值之差。用最简单(平方定律)理论可将漏极电流表示为

$$I_D \approx \frac{W}{L} \mu_{\text{eff}} C_{ox} (V_{GS} - V_T) V_{DS} \quad (1-9)$$

式中,  $\mu_{\text{eff}}$  为有效迁移率;  $C_{ox}$  为单位面积氧化层电容。当

漏源电压  $V_{DS} > 0$  时,载流子浓度随着接近漏区边缘逐渐下降。这是因为沟道中载流子的运动除了受到体内的散射机理外,还受半导体/氧化物界面的散射。因此实际迁移率比体内值要小得多,且在高的垂直电场下,其值与栅偏压有关。

当沟道夹断时,沟道并不完全从源区扩散到漏区。在这一区中的电流几乎与漏极电压无关。夹断开始时  $V_{DS} = V_{GS} - V_T$ ,它也是线性区与夹断区的分界点。此时源漏电流为

$$I_{DS} = \frac{W}{L} \mu_{\text{eff}} C_{ox} \frac{(V_{GS} - V_T)^2}{2} \quad 0 < V_{GS} - V_T < V_{DS} \quad (1-10)$$

MOS 管的传统工艺步骤如图 1.12 所示。① 在已经清洁过的硅衬底上淀积一层二氧化硅( $\text{SiO}_2$ )层。② 在光刻胶的保护下,刻蚀形成 N 阵区,并注入 N 型杂质。③ 去除光刻胶及二氧化硅层,热氧化生长栅氧化层,淀积栅极多晶硅。④ 有源区注入。⑤ 金属化形成电极。



图 1.12 生产 MOS 管的一般步骤

### (3) 双极型晶体管

双极型晶体管是由靠得很近的两个 PN 结所构成的半导体器件。由于两种载流子同时起传导电流的作用,因此被命名为双极晶体管。这两个 PN 结将晶体管分为 3 个部分:发射区、基区和集电区。在基本结构上,这两个 PN 结的方向相反,共用一个基区。发射区与基区间的是发射结,基区与集电区间的是集电结。为了能取得更好的放大效果,一般将发射区进行重掺杂。

双极型晶体管的工作模式共有 4 种:放大模式、饱和模式、截止模式、反转模式。双极型晶体管工作模式的转变主要由构成器件的两个 PN 结的状态所决定。对于 PNP 管,当发射结正偏、集电结反偏时,器件处于放大工作状态;当两个结都正偏时,器件处于饱和工

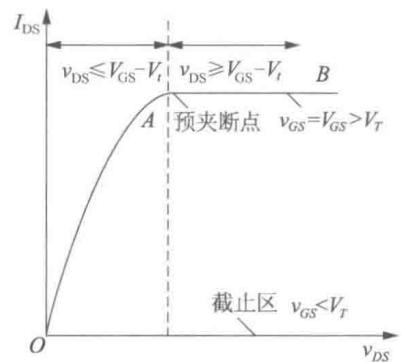


图 1.11  $V_{GS} > V_T$  和  $V_{GS} < V_T$