21世纪
高职高专电子信息类规划教材

数字电子技术及应用

梁德厚　主编

机械工业出版社
CHINA MACHINE PRESS

21世纪高职高专电子信息类规划教材

数字电子技术及应用

主　编　梁德厚
参　编　毛瑞丽
主　审　郭培源

机械工业出版社

本书内容包括数字电路基础知识、组合逻辑电路、时序逻辑电路、集成定时器及应用、D/A 和 A/D 转换及应用、PLD、实验和课程设计。

本书的特点是内容精练、概念准确、通俗易懂；既注重基本概念和基本原理分析，又注重理论联系实际，具有较强的实用性。本书可作为高等职业教育工科类电子、通信、计算机及相关专业的通用教材，也可供从事电子与信息技术工作的工程技术人员学习和参考。

图书在版编目（CIP）数据

数字电子技术及应用/梁德厚主编．—北京：机械工业出版社，2003.1
21 世纪高职高专电子信息类规划教材
ISBN 7-111-11393-4

Ⅰ．数…　Ⅱ．梁…　Ⅲ．数字电路—电子技术—高等学校：技术学校—教材　Ⅳ．TN79

中国版本图书馆 CIP 数据核字（2002）第 103129 号

机械工业出版社（北京市百万庄大街 22 号　邮政编码 100037）
责任编辑：周　娟　王玉鑫　版式设计：冉晓华　责任校对：李秋荣
封面设计：姚　毅　责任印制：路　琳
北京机工印刷厂印刷·新华书店北京发行所发行
2003 年 2 月第 1 版第 1 次印刷
1000mm×1400mm B5·6 印张·232 千字
0 001—5 000 册
定价：16.00 元

前言

为适应现代电子技术飞速发展的需要，更好地培养21世纪的应用型电子技术人才，根据职业教育的特点，以培养学生的应用能力为出发点，在多年教学改革与实践的基础上编写了本教材。

“数字电子技术”是一门发展迅速、实践性和应用性很强的专业基础课程。编写本书的目的是教给学生有关数字电路的基础知识、基本原理、逻辑部件及中规模集成电路的分析方法、设计方法及其应用，使学生对数字电路有一个系统的认识，为今后的学习和在电子技术领域的应用打下一定的基础。

本书的主要内容有数字电路基础知识、组合逻辑电路、时序逻辑电路、集成定时器及其应用、D/A和A/D转换及其应用、PLD、实验和课程设计。本书的教学时数为68～90学时，每章后有练习题，帮助学生复习和巩固所学知识。

本书由北京信息职业技术学院梁德厚副教授担任主编，并编写了第四、五、七章，由毛瑞丽副教授编写第一、二、三、六章。

本书由北京工商大学信息工程学院郭培源教授担任主审，他对全部书稿进行了认真的审阅，并提出了许多宝贵的意见，在此表示衷心的感谢。

由于编者水平有限，书中难免有不足和错误之处，恳请读者批评指正。

编　者

目　　录

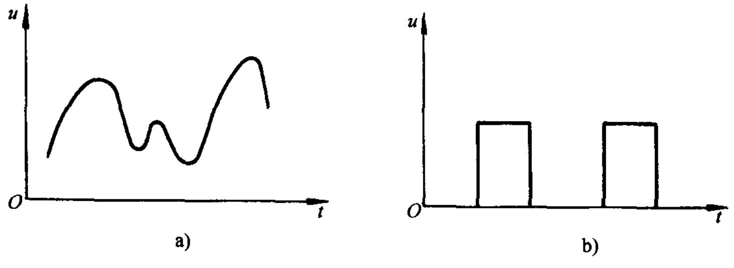
第一章　数字电子技术基础

本章主要介绍十进制、二进制、八进制、十六进制的计数规则及它们之间的相互转换方法以及常用的BCD代码。介绍了逻辑代数的基础知识。逻辑代数是分析和研究数字逻辑电路的基本工具，本章主要讲述了逻辑代数中的基本公式和常用定律，介绍了逻辑函数的几种表示方法，最后介绍了逻辑函数的代数化简法和卡诺图化简法。

第一节　数字电路概述

一、数字信号与数字电路

电子电路中的信号可分为两类。一类是在时间上、数值上均连续的信号，如温度、速度、压力、磁场、电场等物理量通过传感器变成的电信号，以及广播电视中传送的各种语言信号和图像信号等，称为模拟信号，用于传递、处理模拟信号的电子线路称为模拟电路。另一类是在时间上和数值上均离散的信号，称为数字信号，对数字信号进行传递、处理的电子线路称为数字电路。图1-1是模拟信号和数字信号的波形图。



a)　　b)

图1-1　模拟信号和数字信号

a）模拟信号　b）数字信号

数字电路被广泛地应用于数字电子计算机、数字通信系统、数字式仪表、数字控制装置及工业逻辑系统等领域，能够实现对数字信号的传输、逻辑运算、控制、记数、寄存、显示及脉冲信号的产生和转换等功能。

与模拟电路相比，数字电路具有以下显著优点：

1）便于集成化、系列化生产，通用性强，使用方便，成本低廉。

2）工作可靠性高，抗干扰能力强。

3）数字信号更易于存储、加密、压缩、传输和再现。

二、数字电路的特点与分类

1. 数字电路的特点

由于数字电路的工作信号是不连续的数字信号，反映在电路上只有高电位和低电位两种状态，所以数字电路在稳态时，电子元、器件（如二极管、三极管）处于开关状态，即工作在饱和区和截止区。在数字电路中，通常将高电位称为高电平，低电位称为低电平，为分析方便，可分别用二进制的两个数码1和0来表示。高电平对应1，低电平对应0时，称为正逻辑关系，反之，称为负逻辑关系。本书采用的都是正逻辑关系。

数字电路研究的主要问题是输出信号的状态（0或1）与输入信号的状态（0或1）之间的关系，这种关系是一种逻辑关系，即电路的逻辑功能，而不是数值关系；数字电路采用的分析和设计方法是逻辑分析和逻辑设计，其数学工具是逻辑代数，所以数字电路又称逻辑电路。

2. 数字电路的分类

根据电路结构不同，数字电路可分为分立元件电路和集成电路两大类。分立元件电路是由二极管、三极管、电阻、电容等元件组成的电路；集成电路是将上述元件通过半导体制造工艺做在一块芯片上而成为一个不可分割的整体电路。

根据集成度不同，数字集成电路的分类如表1-1所示。

根据所用器件制作工艺不同，数字电路可分为双极型（TTL型）和单极型（MOS型）两类。根据电路的结构和工作原理不同，数字电路可分为组合逻辑电路和时序逻辑电路两类。

表1-1　数字集成电路分类

集成电路分类	集成度	电路规模与范围
小规模集成电路 SSI	1～10门/片，或10～100个元件/片	逻辑单元电路。包括逻辑门电路、集成触发器
中规模集成电路 MSI	10～100门/片，或100～1000个元件/片	逻辑部件。包括计数器、译码器、编码器、数据选择器、寄存器、算术运算器、比较器、转换电路等
大规模集成电路 LSI	100～1000门/片，或1000～1万个元件/片	数字逻辑系统。包括中央控制器、存储器、各种接口电路等
超大规模集成电路 CLSI	大于1000门/片，或大于10万个元件/门	高集成度的数字逻辑系统。如各种型号的单片机等

三、脉冲波形的主要参数

在数字电路中，处理的是脉冲波形，而应用最多的是矩形脉冲。下面以图 1-2 所示实际矩形脉冲为例来说明描述脉冲波形的主要参数。

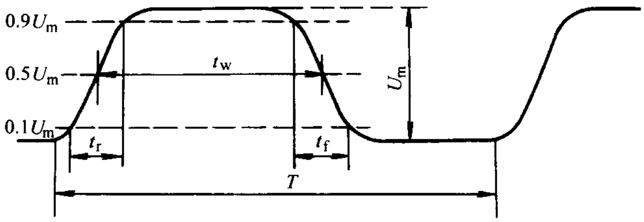


图 1-2　脉冲波形的参数

（1）脉冲幅度 U_m　脉冲电压波形变化的最大值，单位为伏（V）。

（2）脉冲上升时间 t_r　脉冲波形从 $0.1U_m$ 上升到 $0.9U_m$ 所需的时间。

（3）脉冲下降时间 t_f　脉冲波形从 $0.9U_m$ 下降到 $0.1U_m$ 所需的时间。

脉冲上升时间 t_r 和脉冲下降时间 t_f 越短，越接近于理想的矩形脉冲，单位为秒（s）、毫秒（ms）、微秒（μs）、纳秒（ns）。

（4）脉冲宽度 t_w　脉冲上升沿 $0.5U_m$ 到下降沿 $0.5U_m$ 所需时间，单位与 t_r、t_f 相同。

（5）脉冲周期 T　在周期性脉冲中，相邻两个脉冲波形重复出现所需的时间，单位与 t_r、t_f 相同。

（6）脉冲频率 f　单位时间内脉冲出现的次数。单位为赫兹（Hz）、千赫兹（kHz）、兆赫兹（MHz），$f=1/T$。

（7）占空比 q　脉冲宽度 t_w 与脉冲重复周期 T 的比值，$q=t_w/T$。它是描述脉冲波形疏密程度的参数。

第二节　数制与码制

一、数制

数制就是记数的方法。在不同的数制中，数的进位方式和记数方法各不相同。在日常生活中，人们常用十进制数，而在数字电路中则更多采用二进制数、八进制数、十六进制数等。

1. 几种常用的数制

（1）十进制　十进制有 0、1、2、…、9 十个数字符号，这些数字符号称为数码。如十进制数 234.56 可表示为

$$234.56=2\times10^{2}+3\times10^{1}+4\times10^{0}+5\times10^{-1}+6\times10^{-2}$$

一种进位制所具有的数码的个数称为该进位制的基数，因此十进制的基数是

10，表示十进制的进位规则是逢十进一。上式中 10^2、10^1、10^0、10^{-1}、10^{-2}表示数码在数中的位置，称为位权或权。十进制数各数码的位权值是 10 的幂。

一般地，对任何一个十进制数 $(N)_{10}$，若它有 n 位整数和 m 位小数，都可按位权展开为

$$\begin{aligned}(N)_{10} &= a_{n-1}a_{n-2}\cdots a_1a_0 \cdot a_{-1}a_{-2}\cdots a_{-m} \\ &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \\ &\quad \times 10^0 + a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i\end{aligned}$$

式中 a_i——第 i 位十进制数码；

10^i——第 i 位的位权；

$(N)_{10}$——十进制数。

上述按位权展开的方法可推广到任意进制的记数制。对一个 R 进制的记数制，按位权展开为

$$(N)_R = \sum_{i=-m}^{n-1} a_i R^i \tag{1-1}$$

式中 a_i——第 i 位 R 进制数码；

R^i——第 i 位的位权；

$(N)_R$——R 进制数。

(2) 二进制　二进制数的进位规则是逢二进一，它只有 0 和 1 两个数码，即基数为 2，各数位的位权为 2 的幂。

例如：二进制数 1101.01 可按位权展开为

$(1101.01)_2=1\times 2^3+1\times 2^2+0\times 2^1+1\times 2^0+0\times 2^{-1}+1\times 2^{-2}=(13.25)_{10}$

由上式可知，把二进制数按位权展开式展开，求出各项的和，即可将二进制数转换为十进制数。

二进制数的算术运算规则有：

加法规则：$0+0=0$，$0+1=1$，$1+0=1$，$1+1=10$

乘法规则：$0\times 0=0$，$0\times 1=0$，$1\times 0=0$，$1\times 1=1$

(3) 八进制　八进制数的进位规则为逢八进一，共有 0、1、2、3、4、5、6、7 八个数码，它的基数为 8，各数位的位权为 8 的幂。

八进制数也可按位权展开，并转换成十进制数，例如

$$(257.4)_8=2\times 8^2+5\times 8^1+7\times 8^0+4\times 8^{-1}=(175.5)_{10}$$

(4) 十六进制　十六进制数的进位规则为逢十六进一，共有十六个数码，分别用 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 来表示，其中 A、B、C、D、E、F 分别代表 10、11、12、13、14、15，其基数为 16，各数位的位权是

16 的幂。

十六进制数也可按位权展开，并转换为十进制数。例如

$$(5AF.C8)_{16}=5\times16^{2}+10\times16^{1}+15\times16^{0}+12\times16^{-1}+8\times16^{-2}=(1455.78125)_{10}$$

表 1-2 列出了二进制、八进制、十进制、十六进制的对照表。

表 1-2　十进制、二进制、八进制、十六进制对照表

十进制	二进制	八进制	十六进制
0	0	0	0
1	01	1	1
2	10	2	2
3	11	3	3
4	100	4	4
5	101	5	5
6	110	6	6
7	111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

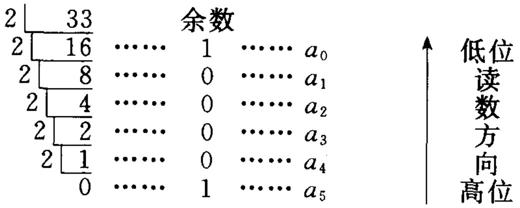
2. 不同进制间的转换

（1）各种数制转换成十进制　二进制、八进制、十六进制转换成十进制，只要将它们按位权展开，求出各项的和，即可得到所对应的十进制数。

（2）十进制转换为二进制　十进制数分整数部分和小数部分，需分别进行转换，再将结果排列在一起，得出完整的结果。下面举例说明。

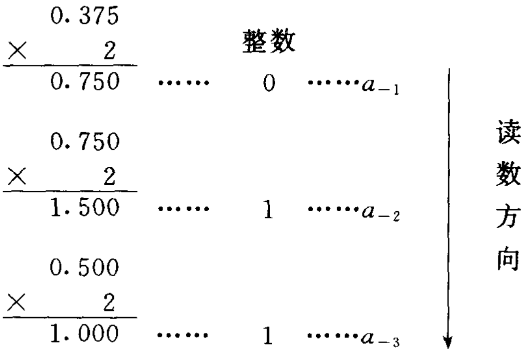
例 1-1　将十进制数$(33.375)_{10}$转换成二进制数。

解　1）整数部分。十进制整数转换成二进制整数，采用“除 2 取余法”，即将整数部分逐次除以 2（基数），依次记下余数，直至商为 0。第一个余数为二进制的最低位，最后一个余数为最高位。



2）小数部分。将十进制小数部分转换为二进制采用“乘 2 取整法”，即将小

数部分连续乘以 2（基数），取积的整数部分作为二进制的小数。

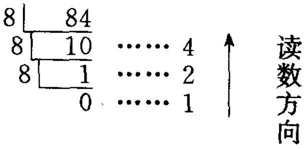


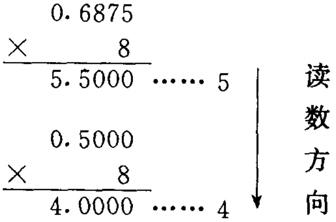
由此可得 $(33.375)_{10}=(100001.011)_2$

（3）十进制数转换为八进制数、十六进制数　十进制数转换为八进制数、十六进制数，可仿照十进制数转换为二进制数的方法，即：整数部分连续除以基数，依次取余数，直至商为 0，最后一个余数为最高位；小数部分连续乘以基数，依次取整数，直至小数部分为 0，或达到一定的精度，第一个整数为小数部分的最高位。

例 1-2　将十进制数 $(84.6875)_{10}$转换成八进制数。

整数部分　　　　　　　　小数部分

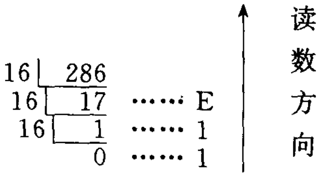


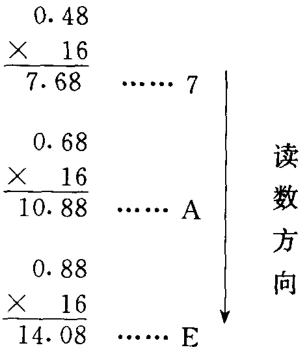


所以 $(84.6875)_{10}=(124.54)_8$

例 1-3　将十进制数 $(286.48)_{10}$转换成十六进制数（小数点后保留三位）。

整数部分　　　　　　　　小数部分





所以 $(286.48)_{10}\approx(11E.7AE)_{16}$

(4) 二进制数与八进制数、十六进制数间的转换

1) 二进制数与八进制数的转换

① 二进制数转换为八进制数：由于八进制的基数为 $8=2^3$，故每位八进制数由三位二进制数构成。因此，二进制数转换为八进制数的方法是：整数部分从低位开始，每三位二进制数为一组，最后不足三位的，在高位加 0 补足三位；小数点后则从高位开始，每三位二进制数为一组，最后不足三位的，在低位加 0 补足三位，然后每一组二进制数用对应的八进制数来代替，再按顺序排列写出对应的八进制数。

例 1-4 将二进制数 $(11100101.1110101)_2$ 转换成八进制数。

解 011 100 101 . 111 010 100
↓ ↓ ↓ ↓ ↓ ↓
3 4 5 7 2 4

所以 $(11100101.1110101)_2=(345.724)_8$

② 八进制数转换为二进制数：将每位八进制数用三位二进制数来代替，再按原来的顺序排列起来，便得到了相应的二进制数。

例 1-5 将八进制数 $(745.361)_8$ 转换成二进制数。

解 7 4 5 . 3 6 1
↓ ↓ ↓ ↓ ↓ ↓
111 100 101 011 110 001

所以 $(745.361)_8=(111100101.011110001)_2$

2) 二进制数与十六进制数间的转换。由于 $16=2^4$，故每位十六进制数由四位二进制数构成。因此，二进制数转换为十六进制数的方法是：整数部分从低位开始，每四位二进制数为一组，最后不足四位的，在高位加 0 补足四位；小数部分从高位开始，每四位二进制数为一组，最后不足四位的，在低位加 0 补足四位，然后用对应的十六进制数来代替，再按顺序写出对应的十六进制数。

十六进制数转换为二进制数时，将每位十六进制数用四位二进制数来代替，再按原来的顺序排列起来便得到了相应的二进制数。

例 1-6 将二进制数 $(10011011001.101011)_2$ 转换成十六进制数。

解 0100 1101 1001 . 1010 1100
↓ ↓ ↓ ↓ ↓
4 D 9 A C

所以 $(10011011001.101011)_2=(4D9.AC)_{16}$

例 1-7 将十六进制数 $(2BD5.9AE)_{16}$ 转换成二进制数。

解

2	B	D	5	.	9	A	E
↓	↓	↓	↓		↓	↓	↓
0010	1011	1101	0101		1001	1010	1110

所以 $(2BD5.9AE)_{16} = (10101111010101.100110101111)_2$

二、码制

码制即编码的方式。编码就是用按一定规则组成的二进制码去表示文字、数字、符号等。这里介绍二-十进制代码。

将 0～9 十个十进制数用二进制数码来表示的代码，称为二-十进制代码，又称 BCD 码。

由于十进制数有十个不同的数码，因此，需用四位二进制数码来表示一位十进制数。而四位二进制代码有十六种不同的组合，从中取出 10 种来表示 0～9 十个数可有多种方案。表 1-3 中给出了几种常用的二-十进制代码。

表 1-3　几种常用的二-十进制代码

十进制数	有权码			无权码	
	8421 码	5421 码	2421 码	余 3 码	格雷码
0	0000	0000	0000	0011	0000
1	0001	0001	0001	0100	0001
2	0010	0010	0010	0101	0011
3	0011	0011	0011	0110	0010
4	0100	0100	0100	0111	0110
5	0101	1000	1011	1000	0111
6	0110	1001	1100	1001	0101
7	0111	1010	1101	1010	0100
8	1000	1011	1110	1011	1100
9	1001	1100	1111	1100	1101

（1）**8421BCD 码**　这种代码取了四位自然二进制数码的前十种组合，即 0000～1001，去掉后六种组合 1010～1111。它每一位的位权值是固定不变的，从高位到低位分别为 8、4、2、1，所以称为 8421BCD 码，为恒权码。每组二进制代码按位权展开求和就是它所代表的十进制数。

（2）**5421BCD 码和 2421BCD 码**　它们也是恒权码，从高位到低位的位权值分别为 5、4、2、1 和 2、4、2、1。每组代码按位权展开求和就是它所代表的十进制数。

（3）**余 3 码**　它没有固定的位权，为无权码，它比 8421BCD 码多余 3（0011），所以称余 3 码。

（4）**格雷码**　也是一种无权码。它的特点是任意两组相邻代码之间只有一位不同，这个特性使它在形成和传输过程中引起的错误较少。

第三节　逻辑代数基础

逻辑代数也叫布尔代数，是一种用于逻辑分析的数学工具。在进行数字逻辑电路分析和设计时，逻辑代数是描述逻辑关系、反映逻辑变量之间逻辑关系的有力工具。

逻辑代数中的变量和普通代数中的变量一样，也用字母表示。与普通代数不同的是，逻辑代数的变量只有 0 和 1 两个取值，而且这里的 0 和 1 不表示数值的大小，只表示两种相互对立的逻辑状态，如：灯亮用 1 表示，灯灭用 0 表示；高电平用 1 表示，低电平用 0 表示等。这种两值变量称为逻辑变量。

本节主要介绍逻辑代数的基本运算、基本定律，在此基础上学习逻辑函数的表示法及化简法。

一、三种基本逻辑关系和运算

基本逻辑关系有与逻辑、或逻辑、非逻辑三种。

1. 与逻辑

在图 1-3 所示的电路中，开关 A、B 的状态（闭合或断开）与灯 Y 的状态（亮或灭）之间存在着确定的因果关系，这种因果关系称为逻辑关系。由图可知，只有当开关 A、B 都闭合时，灯 Y 才亮，只要开关 A、B 有一个断开，灯 Y 就不亮。

如果把开关闭合作为条件，灯亮作为结果，则上述电路表示了这样一种因果关系：只有当决定一件事情的所有条件都具备（如 A、B 都闭合）时，这件事情（如灯亮）才能发生。这种因果关系称为与逻辑。

在数字电路中，研究的主要对象是输入变量与输出变量之间的逻辑关系，把输入变量可能的取值组合状态及其对应的输出状态列成表格，经逻辑赋值称为真值表，用它可直观地表示电路的输出与输入之间的逻辑关系。若用逻辑 1 表示开关闭合、灯亮，用逻辑 0 表示开关断开、灯灭，则与逻辑的真值表如表 1-4 所示。

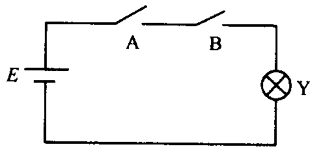


图 1-3　串联开关电路

表 1-4　与逻辑真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

为便于分析和运算，也可用代数式表示逻辑关系，称为逻辑表达式。

与逻辑表达式为

$$Y = A \cdot B \quad 或 \quad Y = AB$$

与逻辑又称逻辑乘，式中“·”读作“与”，由真值表可知

$$0 \cdot 0 = 0 \qquad 0 \cdot 1 = 0 \qquad 1 \cdot 0 = 0 \qquad 1 \cdot 1 = 1 \tag{1-2}$$

与逻辑的逻辑符号如图 1-4 所示。实现与逻辑运算的电路称为与门。

2. 或逻辑

在图 1-5 所示电路中，开关 A、B 只要有一个闭合或都闭合，灯就会亮。它表示了这样一种因果关系：当决定一件事情（灯亮）的所有条件中有一个或一个以上具备（开关 A、B 有一个闭合或 A、B 都闭合）时，这件事情（灯亮）就会发生。这种因果关系称为或逻辑关系。

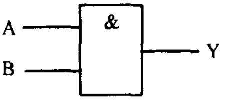


图 1-4　与逻辑符号

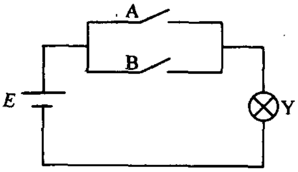


图 1-5　并联开关电路

表 1-5　或逻辑真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

或逻辑的真值表如表 1-5 所示；其逻辑符号如图 1-6 所示。实现或逻辑运算的电路称为或门。

或逻辑表达式为

$$Y = A + B$$

或逻辑又称逻辑加，式中“+”读作“或”，由真值表可知

$$0 + 0 = 0 \qquad 0 + 1 = 1 \qquad 1 + 0 = 1 \qquad 1 + 1 = 1 \tag{1-3}$$

3. 非逻辑

如图 1-7 所示电路中，开关 A 闭合时，灯 Y 不亮，而当开关 A 断开时，灯 Y 才亮。若仍把开关闭合作为条件，灯亮作为结果，则图 1-7 电路表示了这样一种因果关系：当决定一件事情（灯亮）的条件具备（开关闭合）时，事情反而不发生（灯不亮）；而当条件不具备时（开关断开），事情（灯亮）才会发生。这种因果关系称为非逻辑关系。

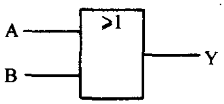


图 1-6　或逻辑符号

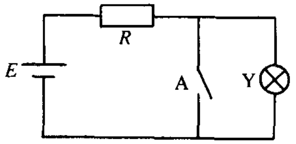


图 1-7　开关与灯并联电路

非逻辑的表达式为

$$Y = \overline{A}$$

式中“$\overline{A}$”读作“A 非”或“A 反”。非逻辑的真值表如表 1-6 所示，其逻辑符号

如图 1-8 所示，图中的“○”表示“非”或“反”的意思。实现非逻辑运算的电路称为非门。由真值表可知

表 1-6　非逻辑真值表

A	Y
0	1
1	0

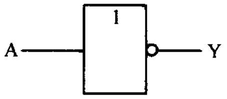


图 1-8　非逻辑符号

$$\overline{0}=1 \qquad \overline{1}=0 \tag{1-4}$$

二、复合逻辑

复合逻辑由上述三种基本逻辑组合而成。常见的复合逻辑有：与非、或非、与或、与或非、异或、同或等。

1. 与非、或非、与或非

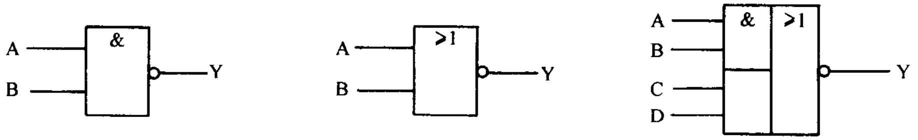
“与非”逻辑是先“与”后“非”；“或非”是先“或”后“非”；“与或非”是先“与”后“或”再“非”。若输入逻辑变量为 A、B、C、D，输出逻辑函数为 Y，则相应的逻辑表达式为

与非逻辑：$Y=\overline{A\cdot B}$

或非逻辑：$Y=\overline{A+B}$

与或非逻辑：$Y=\overline{AB+CD}$

实现这些逻辑运算的电路称为与非门、或非门和与或非门，它们的逻辑符号如图 1-9 所示。



a)　b)　c)

图 1-9　复合逻辑逻辑符号

a）与非逻辑符号　b）或非逻辑符号　c）与或非逻辑符号

2. 异或逻辑和同或逻辑

异或逻辑和同或逻辑都是二变量的逻辑运算。

异或逻辑关系为：当两个输入变量 A、B 不同时，输出 Y 为 1；输入 A、B 相同时，输出 Y 为 0。

异或逻辑表达式为

$$Y=A\oplus B \quad 或 \quad Y=\overline{A}B+A\overline{B}$$

式中　“⊕”号表示异或运算。表 1-7 和图 1-10 分别为异或逻辑的真值表和逻辑