

最新CMOS数字 集成电路应用手册

Zuixin CMOS Shuzi Jicheng-dianlu Yingyong Shouce

张奋程 编著

62

广东科技出版社

最新 CMOS 数字集成电路 应用手册

张奋程 编著

广东科技出版社

粤新登字 04 号

图书在版编目 (CIP) 数据

最新 CMOS 数字集成电路应用手册 / 张奋程
编著。—广州：广东科技出版社，1995. 4

ISBN 7—5359—1368—7

- I. 最…
- I. 张…
- Ⅲ. 数字集成电路, 手册
- Ⅳ. TN431.2

最新 CMOS 数字集成电路应用手册

Zuixin CMOS Shuzi Jichengdianlu Yingyong Shouce

编 著 者 : 张奋程

出版发行: 广东科技出版社

(广州市环市东路水荫路 11 号 邮码: 510075)

经 销: 广东省新华书店

印 刷: 广东番禺市印刷厂

(番禺市市桥环城西路工农大街 45 号 邮码: 511400)

规 格: 787×1092 1/16 印张 31.5 字数 732 千

版 次: 1995 年 4 月第 1 版

1995 年 4 月第 1 次印刷

印 数: 1—4 000

ISBN 7—5359—1368—7

TN·56 定 价: 32.00 元

新书信息电话: 16826202

如发现因印装质量问题影响阅读, 请与承印厂联系调换。

内 容 简 介

本书是一本简明的 CMOS 数字集成电路应用工具书。

全书分三章及附录：第一章论述 CMOS 数字集成电路的结构、原理、特点和使用技术；第二章给出现今国际流行的 CMOS 数字集成电路芯片——4000 系列、4500 系列和 74HC (AC) 00 系列的应用特点、引脚图、真值表（或功能表）和主要的工作参数；第三章介绍 140 种由 CMOS 数字集成电路组成的实用功能电路；在附录里，为方便查找，安排了以器件与应用电路为序的两个索引。

本书可供具有脉冲数字电路基础的有关工程技术人员、大中专学校师生、技术工人作为学习、使用 CMOS 数字集成电路的参考书或实用手册。

前 言

数字电子技术是现代电子技术中新兴的、发展特别迅速的、有广阔应用前景的领域。运用数字电子技术不但可以设计出各式各样数字控制设备，而且，原来许多运用模拟电子技术解决的课题，也引进了数字电子技术的方法，从而获得新的发展，例如各种数字仪表、数字通讯等。特别是在数字电子技术基础上发展起来的现代电子计算机，更是现代科学技术最杰出的成就之一。

一切电子设备、系统都由电子器件构成。电子器件就像人体的细胞、器官一样；没有电子器件就没有电子整机。特别是在集成器件层出不穷的今天，电子器件在电子技术中所起的作用更加突出。今天许多电路功能都集成到一个器件中，不同功能的器件形成完整的系列。一部电子整机可以由许多集成器件“积木”而成。尽管有许多电路功能可以用电子计算机的软件来完成，但是，电子计算机本身也是由电子器件来组成，计算机的外围设备、接口电路也要用各种器件来设计，而且大部分电路功能用硬件设计比软件设计来得快捷、简洁和可靠。因此，不管是现在还是将来，熟悉电子器件乃是掌握现代电子技术的基础和关键。

目前最常用的数字集成器件有两大系列：TTL 和 CMOS。它们各有所长，但 CMOS 器件有超越 TTL 器件的趋势；CMOS 的微功耗、宽电源电压范围、大摆幅输出和高输入阻抗、高抗干扰性能等都是 TTL 所望尘莫及的。原来 CMOS 输入端易损的问题现已较好地解决了，CMOS 的工作速度比 TTL 低而不能工作于高速电路的困境，现在已有了突破：出现了可以和 TTL 工作速度媲美的高速 CMOS。因此，可以说，CMOS 器件是当今组成数字逻辑系统的一种比较理想的器件。

本书较全面地介绍 CMOS 数字集成器件。第一章扼要介绍 CMOS 的概况，包括 CMOS 集成器件基本构成单元的结构、原理，CMOS 集成器件的特点、使用技术等；第二章简明给出现今国际流行的 CMOS 器件：4000 系列、4500 系列和 74HC (AC) 00 系列的使用资料、包括应用特点、引脚图、真值表和主要工作参数等；第三章说明如何利用 CMOS 集成器件组成各种功能电路，给出了 100 多种实用的范例。

本书的特点是：选材全面、实用，写法简明、扼要。这样做一是希望本书能适应多种层次的读者的需求；二是希望尽量给读者提供方便。只要一书在手，有关 CMOS 的知识和应用上的问题都能较快捷地查到。

由于本书牵涉的内容广，作者水平有限，兼之编撰时间匆促，书中存在疏漏或不妥之处，敬希读者批评指正。

编著者

目 录

第一章 CMOS 数字集成电路概论	(1)
第一节 CMOS 电路的基本结构与原理	(1)
一、N 沟道增强型 MOS 管	(1)
二、P 沟道增强型 MOS 管	(4)
三、反相器	(5)
四、与非门、或非门	(7)
五、传输门	(9)
六、三态门	(10)
七、触发器	(10)
八、存贮单元	(11)
第二节 CMOS 电路的输入保护	(11)
一、必要性	(11)
二、形式	(12)
第三节 CMOS 数字集成电路系列及其技术指标	(16)
一、4000 系列	(16)
二、54/74HC00 系列	(17)
三、常用的数字集成电路技术参数比较	(18)
第四节 CMOS 电路的特点	(19)
第五节 CMOS 电路的应用技术	(23)
一、电源	(23)
二、输入端	(25)
三、输出端	(26)
四、时钟脉冲	(29)
五、工作温度	(30)
六、接口	(31)
第二章 CMOS 数字集成电路的型号	(37)
第一节 说明	(37)
一、型号	(37)
二、逻辑符号	(38)
三、芯片引脚符号	(39)

四、真值表、功能表	(41)
五、开关参数	(41)
第二节 CMOS 数字集成电路标准系列——4000 系列型号器件	(42)
一、说明	(42)
二、器件分述	(43)
第三节 CMOS 数字集成电路扩展系列——4500 系列型号器件	(143)
一、说明	(143)
二、器件分述	(144)
第四节 CMOS 数字集成电路高速系列——74HC (AC) 00 系列型号 器件	(199)
一、说明	(199)
二、器件分述	(201)
第三章 CMOS 数字集成电路的应用	(350)
第一节 脉冲发生器	(350)
第二节 单稳态、定时、延迟电路	(362)
第三节 触发器、移位寄存器、计数器和分配器	(372)
第四节 波形、模/数和数码变换电路	(384)
第五节 调制器、解调器	(394)
第六节 分频器、倍频器和频率合成器	(401)
第七节 相位电路	(412)
第八节 开关电路	(418)
第九节 控制、报警电路	(426)
第十节 检测电路	(436)
第十一节 运算电路	(450)
第十二节 显示电路	(456)
第十三节 线性电路	(466)
第十四节 电源电路	(472)
附录	(479)
I. 器件索引	(479)
II. 应用电路索引	(488)
主要参考文献	(493)

第一章 CMOS 数字集成电路概论

第一节 CMOS 电路的基本结构与原理

CMOS 是英文 Complementary Metal Oxide Semiconductor 的缩写,意思是互补型金属氧化物半导体。金属氧化物半导体 (MOS) 也就是绝缘栅场效应管,它包含四个类型:

MOS 管	P 沟道	增强型场效应管
		耗尽型场效应管
	N 沟道	增强型场效应管
		耗尽型场效应管

P 沟道 MOS 管导电的载流子是空穴, N 沟道 MOS 管导电的载流子是电子,这两种不同的导电机制通常称之为互补型。由于 CMOS 电路是由 P 沟道增强型管子和 N 沟道增强型管子构成,故称它为互补型金属氧化物半导体。

一、N 沟道增强型 MOS 管

1. 结构

N 沟道增强型 MOS 管的结构如图 1-1-1 所示,其中 (a) 为内部结构示意图, (b) 为相应的电路符号图。

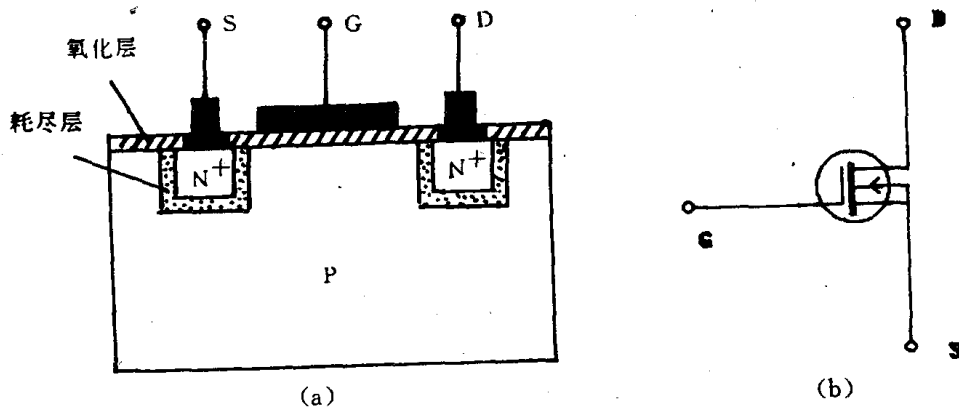


图 1-1-1 N 沟道增强型 MOS 管

它是在一块P型半导体（称为衬底）上面，用平面工艺做两个高掺杂的N区（称N⁺区），并由它们分别引出两个电极；源极（S）和漏极（D）。在两个N⁺区之间的表面上做一层很薄的二氧化硅绝缘层（电阻达 $10^9 \sim 10^{14} \Omega$ ），在它的上面再覆盖一层金属电极：栅极（G）。

按照PN结的形成理论，显然，在两个N⁺区与衬底P区之间将分别形成PN结（耗尽区）。

2. 导电原理

N沟道增强型MOS管工作时外加电压的情况如图1-1-2所示。源极和衬底连在一起。漏极对源极加正电压。

当 $V_{gs}=0$ 时，如图1-1-2（a）所示。这时，漏极与衬底之间的PN结的外加电压处于反偏状态，源极与衬底之间的PN结为零偏。所以，虽然漏源极之间加了正电压，但由于没有导电通道，漏源极之间的电流为0（略去漏电流）。

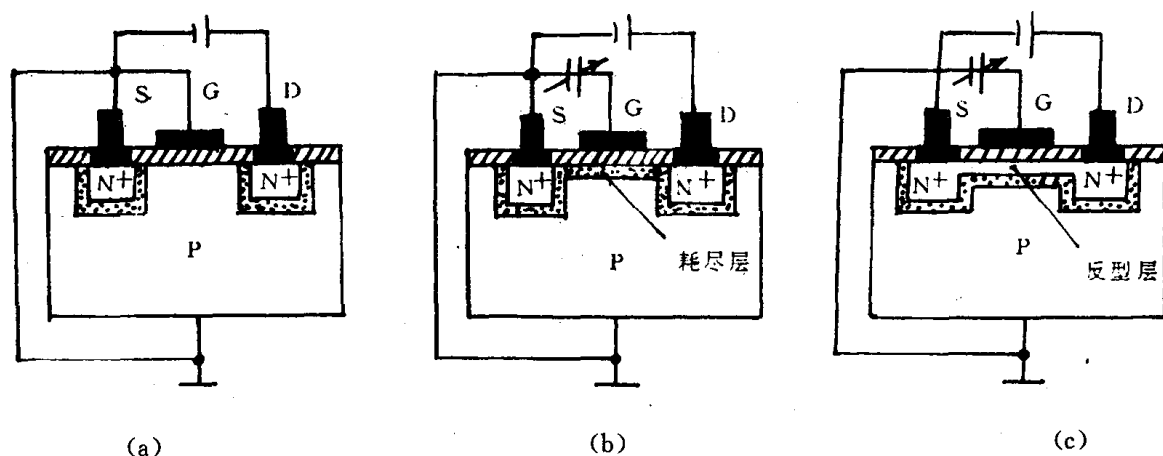


图1-1-2 N沟道增强型MOS管导电原理

当 $V_{gs} > 0$ 但还较小时，如图1-1-2（b）所示。 V_{gs} 在栅极与衬底之间形成垂直方向的电场。由于栅极氧化层很薄，即使 V_{gs} 很小，这电场也相当强（可达 $10^5 \sim 10^6 \text{ v/cm}$ ）。这电场把P区中的少数载流子（自由电子）吸引到栅极下的衬底表层来，并与多数载流子（空穴）复合，原子变成了负离子，即栅极下的衬底表层出现耗尽层。这耗尽层把原来分别属于漏、源极的两个N⁺区周围耗尽区连接起来，因而这时漏源极之间仍没有导电通道，不能产生电流。

当 $V_{gs} \geq V_T$ （称为开启电压）时，如图1-1-2（c）所示。这时，在栅极与衬底之间的垂直电场更强，使衬底更多的自由电子被吸引到表层来，除了与空穴复合形成耗尽层之外，还在紧靠栅极的表层中出现自由电子的积累层，于是在栅极下的衬底表层空穴已不是多数载流子，而自由电子却相反成为多数载流子，故称之为反型层。有了反型层，就把漏、源极的两个N⁺区连接起来，换句话说，在漏、源极之间有了导电通道，这导电通道由自由电子提供，故又称为N沟道。在漏源电压的作用下，就会产生漏源电流。

由上述可知，N 沟道增强型 MOS 管，在漏源电压作用产生的漏源电流是由栅源电压控制，只有当栅源电压大于开启电压后才能产生电流。由于其栅极隔有一层绝缘电阻很高的氧化膜，栅源之间可以认为完全没有电流产生，所以 N 沟道增强型 MOS 管是一种输入电阻很高的电压控制器件。

3. 特性曲线

通常描述 N 沟道增强型 MOS 管的特性曲线有两组；一组是输入转移特性曲线，如图 1-1-3 (a) 所示；一组是输出特性曲线，如图 1-1-3 (b) 所示。

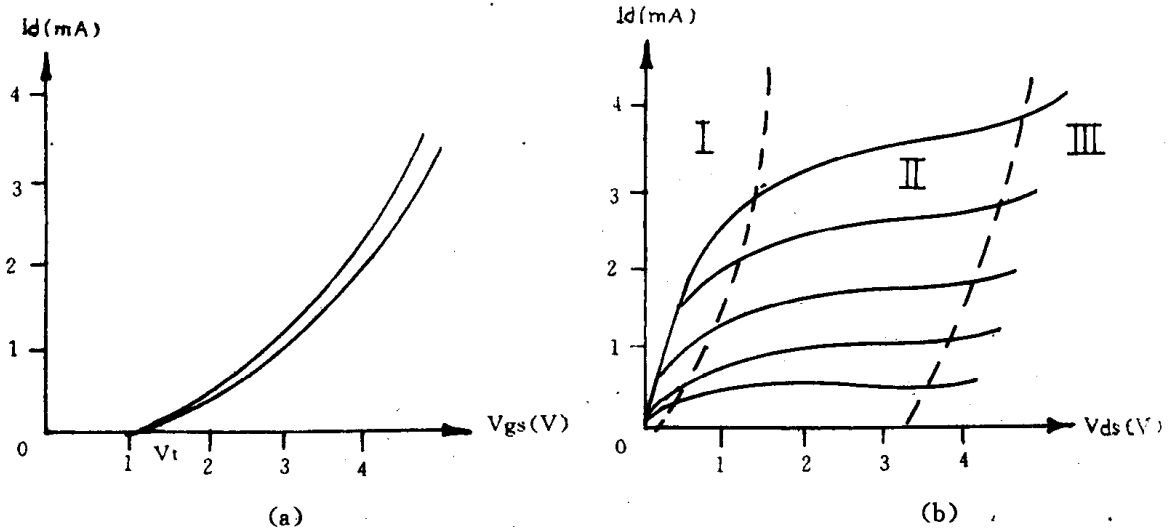


图 1-1-3 N 沟道增强型 CMOS 管特性曲线

输入转移特性曲线描述漏极电流 I_d (就是漏源电流) 与栅源电压 V_{gs} 之间的关系。此曲线反映了上述 N 沟道增强型 MOS 管的导电情况。当 $V_{gs} < V_t$ 时， $I_d = 0$ 时。当 $V_{gs} > V_t$ 后，出现 I_d ，同时随着 V_{gs} 的增加， I_d 几乎线性地增长。这是由于当 V_{gs} 增加时，其反型层加厚，有更多自由电子参加导电，因而在同样的漏源电压下会产生更大的漏极电流。另外，从图中还可看出， V_{ds} 对输入转移曲线的影响并不大，即不同的 V_{ds} 所对应的输入转移曲线差不多挤在一起，其原因是在 V_{ds} 一定值之后， I_d 与 V_{ds} 关系不大 (称为饱和现象，见输出特性曲线所述)，而主要由 V_{gs} 决定。

输出特性曲线中，每一条曲线对应一个 V_{gs} 值，不同的 V_{gs} 形成一簇特性曲线，输出特性曲线可分为三个不同的区域：

I 区称为不饱和区或可变电阻区。由图可知，在这区里， V_{ds} 较小，导电沟道基本上只由 V_{gs} 决定。这时，导电沟道是均匀的，如同一个电阻体一样。但随着 V_{ds} 的增大，导电的电流 I_D 也随之增大。但当 V_{ds} 较大后， V_{ds} 沿漏极到源极的电压降将影响着导电沟道。由于越靠近漏极处电位越高，这电位使栅极相对沟道的电压差减小，进而使反型层减浅，整个导电沟道变得不均匀了，如图 1-1-4 (a) 所示。当 V_{ds} 继续增大，直至在靠近漏极处，栅极相对沟道的电压差小于开启电压时，导电沟道的消失，如图 1-1-4 (b) 所示，称之为夹断。这时电流随 V_{ds} 的增加变缓，如输出特性曲线的转弯处。由于不同的 V_{ds} ，反型层的深浅不同，因而相同的 V_{ds} 有不同的 I_d ，这相当于导电沟道有不同的电阻。所以称这区

域为可变电阻区。实用上常利用这特性把管子作为一个由栅源电压控制的可变电阻使用。

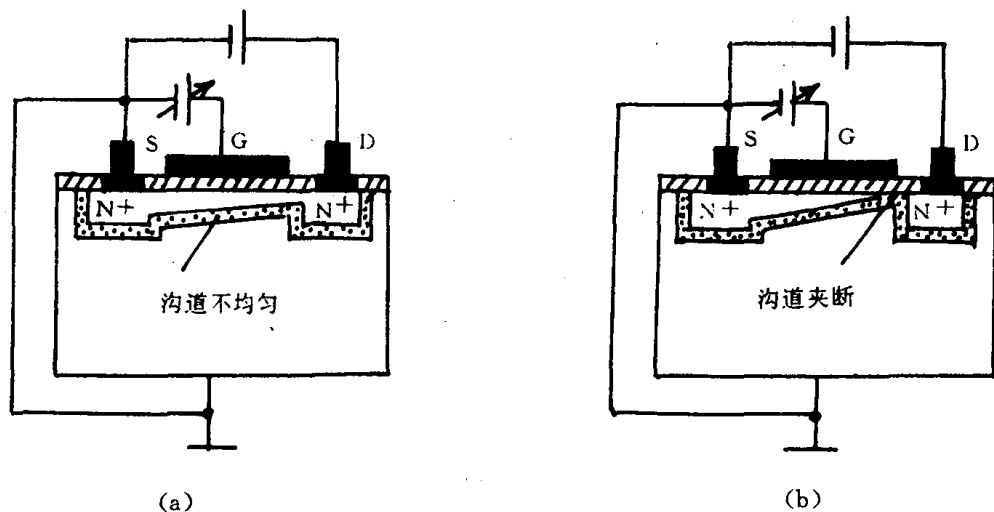


图 1-1-4 导电沟道受 V_{ds} 的影响

Ⅱ 区称为饱和区或放大区。在这区域里, V_{ds} 已足够大, 在漏极处沟道已夹断。由于夹断处是耗尽区, 有很高的电阻, 因而 V_{ds} 有相当部分降落于此夹断处。以后, V_{ds} 再增加, 主要是增加在夹断区的电压降, 而加在导电沟道的电压几乎保持不变, 因此所产生的导通电流也几乎保持不变; 从通道出来的电子在夹断区中受到高电压降的吸引到达漏极, 形成几乎不变的 (饱和的) 漏极电流 I_d 。显然, 不同的 V_{gs} , 这饱和的漏极电流 I_d 不同, 这就组成一簇输出特性曲线。当管子用于放大作用时就是工作于这区域; 通过 V_{gs} 对 I_d 的控制以获得对信号的放大作用。

Ⅲ 区称为击穿区。当 V_{ds} 增大到一定程度时, 从通道出来的电子通过夹断区时获得非常高的速度, 会把夹断区中的束缚电子碰撞出来参与导电而出现所谓雪崩现象, 漏极电流 I_d 急剧增加, 管子处于击穿状态。实用上要避免出现这种现象, 以免损坏管子。

二、P 沟道增强型 MOS 管

P 沟道增强型 MOS 管的构造、电路符号和外加电压的情况分别如图 1-1-5 (a)、(b) 和 (c) 所示。

它的衬底是 N 型半导体。漏极、源极连接重掺杂 P 区 (称 P^+ 区)。

它工作时外加电压的极性和 N 沟道管相反, V_{gs} 、 V_{ds} 都是负电压。

它的导电原理和 N 沟道管类似, 不同的是它的反型层由空穴组成, I_d 由空穴导电提供。

P 沟道增强型 MOS 管的输入转移特性曲线、输出特性曲线分别如图 1-1-6 (a)、(b) 所示。它和 N 沟道管不同的地方是它的电压轴、电流轴是负向的, 它的开启电压也是负的。

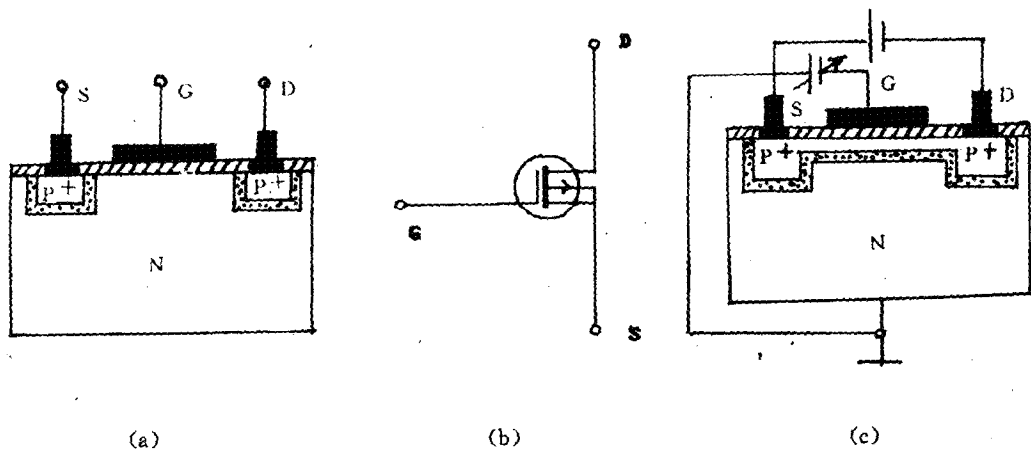


图 1-1-5 P 沟道增强型 MOS 管

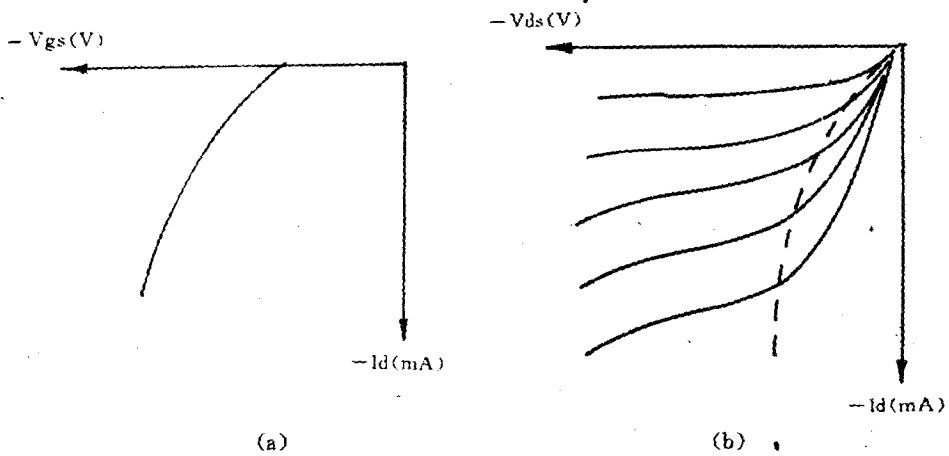


图 1-1-6 P 沟道增强型 MOS 管特性曲线

三、反相器

CMOS 数字集成电路虽然型号、结构繁多，但其基本的构成单元是反相器、与非门、或非门、传输门、三态门、触发器和存储单元等。

1. CMOS 反相器的结构

CMOS 反相器的电路、逻辑符号分别如图 1-1-7 (a)、(b) 所示。

由图可见，CMOS 反相器由两个互补的 MOS 管：P 沟道增强型 MOS 管 T_p 和 N 沟道增强型 MOS 管 T_n 构成。 T_p 作为反相器的负载管， T_n 作为反相器的驱动管。 V_{dd} 接电源的正极 (+3~+15V)， V_{ss} 接电源的负极，一般它也是电路系统的公共接地端。A 为反

相器的输入端，Y 为反相器的输出端。

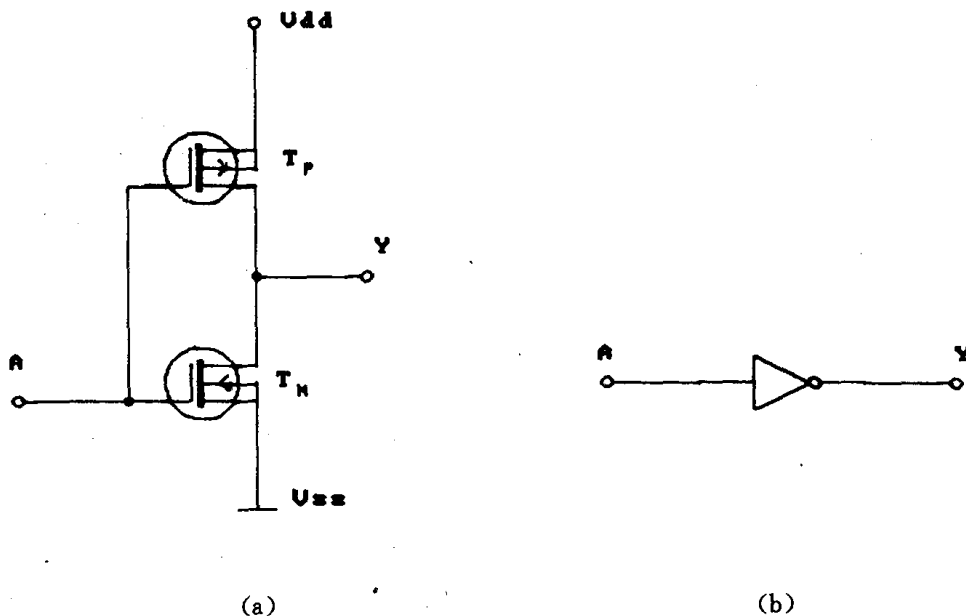


图 1-1-7 CMOS 反相器

CMOS 电路的逻辑电平输出端为：

高电平	$V_{oh} = V_{dd} - 0.01V$
低电平	$V_{ol} = V_{ss} + 0.01V$
若 $V_{dd} = 5V$,	
则	$V_{oh} = 4.99V$
	$V_{ol} = 0.01V$

2. CMOS 反相器的工作原理

设 $V_{dd} = 5V$ 。

当输入端 A 为低电平时，即 $V_A = 0.01V$ ，对负载管 T_p 而言， $V_{gsp} = 0.01V - 5V = -4.99V$ ，这超过 T_p 的开启电压， T_p 管处于导通状态，导通电阻为 $500 \sim 1000\Omega$ ，即 T_p 起着如同一个电阻负载的作用。而对驱动管 T_n 而言， $V_{gsn} = 0.01V - 0V = 0.01V$ ，这小于 T_n 的开启电压， T_n 管处于截止状态。因此， V_{dd} 经负载管由输出端输出高电平 $V_{oh} = 4.99V$ 。

当输入端 A 为高电平时，即 $V_A = 4.99V$ ，对负载管 T_p 而言， $V_{gsp} = 4.99V - 5V = 0.01V$ ，未达到 T_p 的开始电压， T_p 处于截止状态；而对于驱动管 T_n 而言， $V_{gsn} = 4.99V - 0V = 4.99V$ ，这大于 T_n 的开启电压， T_n 处于导通状态，因此输出端 Y 经 T_n 下地，由于 T_n 有一定的导通电阻， $V_{ol} = 0.01V$ ，为低电平。

当输入端由低电平过渡到高水平，即 T_p 由导通过渡到截止、 T_n 由截止过渡到导通时，或者，当输入端由高水平过渡到低电平，即 T_p 由截止过渡到导通、 T_n 由导通过渡到截止时，显然，会经历一个中间过程，就是 T_p 、 T_n 两管同时处于导通状态，这时 T_p 、 T_n 将流过较大的电流（称为尖峰电流）。但是，在开关电路中，由于输入信号一般是跃阶信

号, 当输入信号由高电平跃跳到低电平时, 由于输出电容 (杂散电容和负载电容) 的存在, 输出电平不可能突变到高电平而保持原来的低电平, 即 T_n 管的 $V_{gs}=0$, T_n 管仍不导通, 电源通过 T_p 管对输出电容充电才使输出端升到高电平; 当输入信号由低电平跃跳到高电平时, 由于同样的原因, 输出电平也不能跟随输入电平突变, 这时输出电容通过 T_n 管放电, 因此, 只要输入信号有足够小的上升沿和下降沿, CMOS 电路不会产生尖峰电流, 换言之, CMOS 电路的动态功耗主要由输出电容的充放电造成。

CMOS 反相器上述工作情况可以用转移特性曲线描述, 如图 1-1-8 所示。由图可见, CMOS 反相器有三个工作区域; I 区为关断区, 这时输入低电平、输出高电平; II 区为导通区, 这时输入高电平、输出低电平。当 CMOS 反相器工作于开关电路时, 就是工作于这两个区域。III 区为转换区, 对应的输入电压称为转换电压 V_r , 一般 $V_r \approx \frac{1}{2}V_{dd}$, 在这区域内, 输入电压的微小变化将引起输出电压的较大变化, 所以又称此区为高增益区, 当 CMOS 反相器工作于线性电路时, 则主要工作于此区域, 对信号起放大作用。

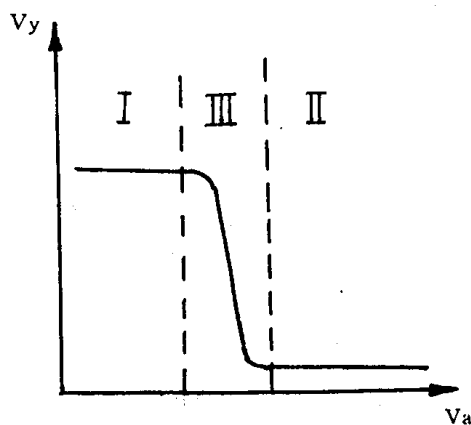


图 1-1-8 CMOS 反相器转移特性曲线

四、与非门、或非门

1. CMOS 与非门

2 输入 CMOS 与非门的电路及逻辑符号如图 1-1-9 (a) 和 (b) 所示。它由两个 N 沟道增强型 MOS 管 T_{n1} 、 T_{n2} 串联作驱动管和两个 P 沟道增强型 MOS 管 T_{p1} 、 T_{p2} 并联作负载管组成。不难看出, 只有当两个输入端 A 和 B 同时为高电平时, 两串联的 N 沟道管 T_{n1} 、 T_{n2} 才同时导通, 而两并联的 P 沟道管 T_{p1} 、 T_{p2} 才同时截止, 输出端 Y 才为低电平。如果任一输入端 (例如 A 输入端) 为低电平, 则与它连接的 N 沟道管 T_{n1} 截止, 亦即输出端 Y 到地断开, 与它连接的 P 沟道管 T_{p1} 导通, 亦即输出端 Y 到电源连通, 因而输出为高电平。显然, 如果两输入端 A 和 B 都为低电平, 结果仍然一样, 输出为高电平。这就实现了与非门的逻辑功能。

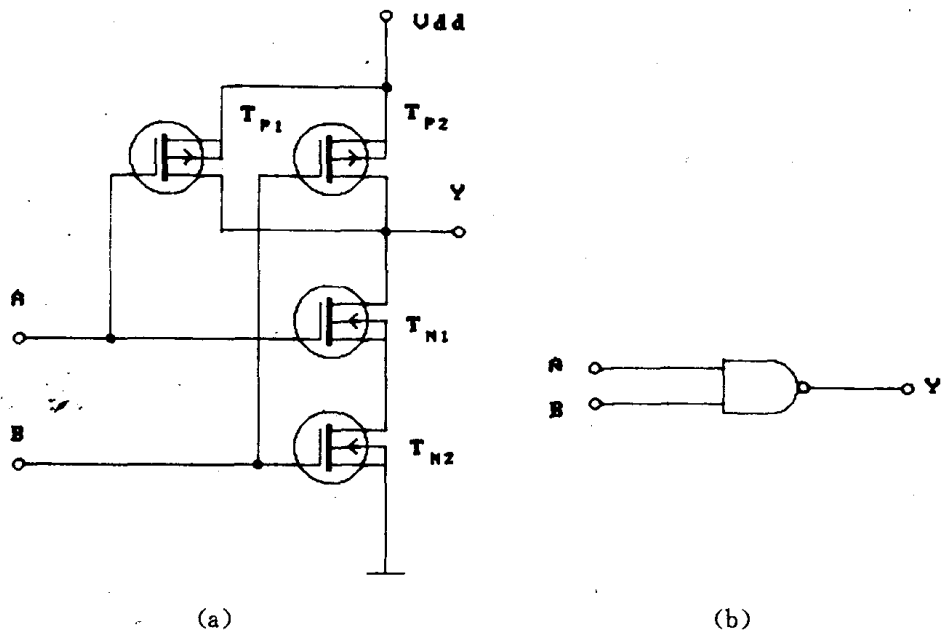


图 1-1-9 CMOS 2 输入端与非门

N 个输入端的与非门其电路结构与图 1-1-9 类似。不同的只是这时作驱动管的是 N 个 N 沟道管串联，作负载管的是 N 个 P 沟道管并联。

2. CMOS 或非门

2 输入 CMOS 或非门的电路及逻辑符号如图 1-1-10 (a) 和 (b) 所示。它由两个 N 沟道 MOS 管 T_{n1} 、 T_{n2} 并联作驱动管和两个 P 沟道 MOS 管 T_{p1} 、 T_{p2} 串联作负载管组成。不难看出，只有当两个输入端 A 和 B 同时为低电平时，两并联的 N 沟道管 T_{n1} 、 T_{n2} 才同时

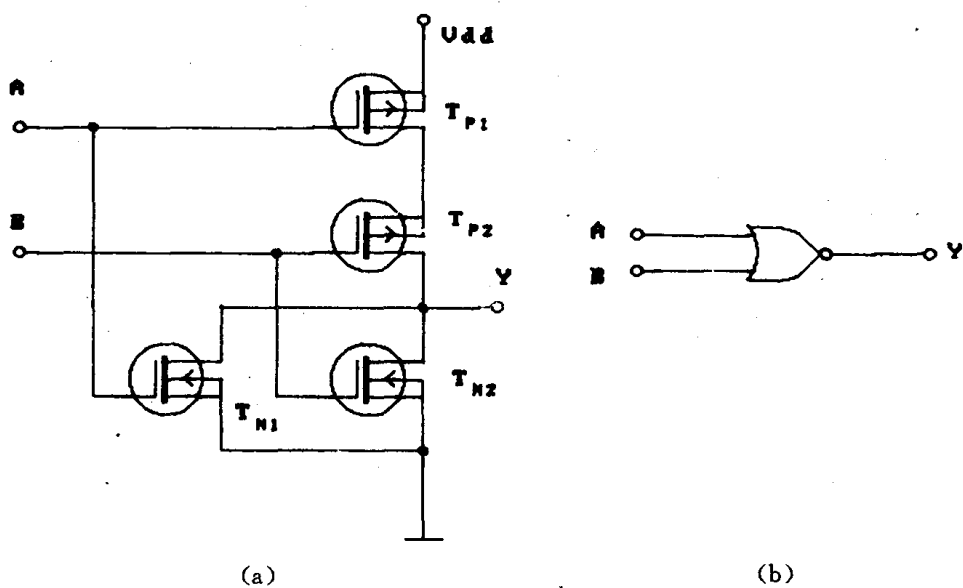


图 1-1-10 CMOS 2 输入端或非门

截止，而两串联的 P 沟道管 T_{p1} 、 T_{p2} 才同时导通，输出端 Y 才为高电平。如果任一输入端（例如 A 输入端）为高电平，则与它连接的 N 沟道管 T_{n1} 导通，亦即输出端 Y 到地连通，与它连接的 P 沟道管 T_{p1} 截止，亦即输出端 Y 到电源断开，因而输出为低电平。显然，如果两输入端 A 和 B 都为高电平，结果仍然一样，输出为低电平。这就实现了或非门的逻辑功能。

N 个输入端的或非门的电路结构与图 1-1-10 类似。不同的是这时作驱动管的是 N 个 N 沟道管并联，作负载管的是 N 个 P 沟道管串联。

五、传 输 门

CMOS 传输门的电路和逻辑符号如图 1-1-11 (a) 和 (b) 所示。它由一个 P 沟道增强型 MOS 管 T_p （衬底连到 V_{dd} ）和一个 N 沟道增强型 MOS 管 T_n （衬底连到 V_{ss} ）并联而成。 T_p 的源极和 T_n 的漏极连在一起， T_p 的漏极和 T_n 的源极连在一起，两点分别作为信号的输入端和输出端。两管子的栅极分别接两个相反的控制信号， T_p 的栅极接 \overline{CL} ， T_n 的栅极接 CL 。当控制信号 CL 为高电平时（ \overline{CL} 为低电平）， T_n 导通， T_p 由于其衬底接 V_{dd} ，其栅极为低电平，即 V_{gs} 为负电压且达到开启电压，因而也是导通的。两个管子的并联导通电阻约为几百欧姆。当控制信号 CL 为低电平时（ \overline{CL} 为高电平）， T_n 截止， T_p 由于衬底接 V_{dd} ，其栅极为高电平，即 $V_{gs} \approx 0V$ ，没有达到开启电压，因而也是截止的。两个管的截止电阻并联后仍远大于 $50M\Omega$ 。由于 MOS 管结构的对称，源极与漏极有互换性，因而 CMOS 传输门具有双向性；输入和输出可以互换，信号可以从两个方向流通，所以它也叫做双向开关。传输门除了可以传输数字信号外，也能传输模拟信号。

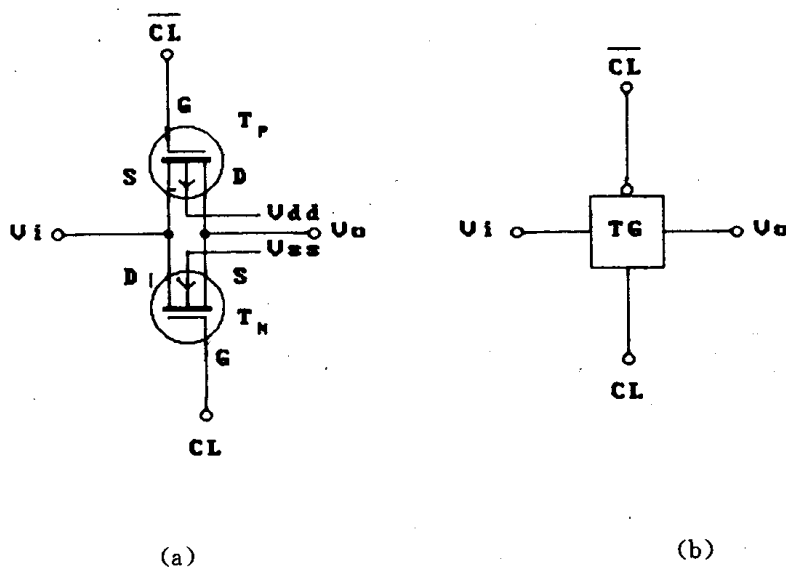


图 1-1-11 CMOS 传输门

六、三态门

CMOS 三态门的电路和逻辑符号如图 1-1-12 (a) 和 (b) 所示。它由普通的逻辑电路和传输门组成。当控制信号 \overline{CL} 为低电平时，传输门打开，输出端 Y 按原来逻辑电路的逻辑关系输出。对于图 1-1-12，这是反相器，A 为高电平，Y 输出低电平，A 为低电平，Y 输出高电平。当控制信号 \overline{CL} 为高电平时，传输门断开，Y 输出第三态即高阻态。

三态门主要用于总线系统中把输出端和有源逻辑驱动源断开。

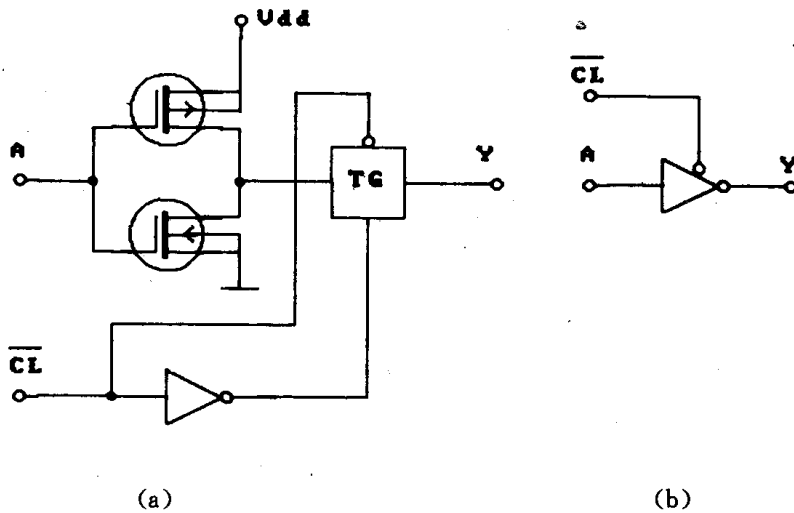


图 1-1-12 CMOS 三态门

七、触发器

CMOS 数字集成电路中，不少是应用 D 触发器作为其构成单元。D 触发器的电路及其逻辑符号如图 1-1-13 (a) 和 (b) 所示。

它按主从触发器形式组成。或非门 1、2 和传输门 2 构成主触发器。或非门 3、4 和传输门 4 构成从触发器。当 $CP=0$ 时， $CL=0$ ， $\overline{CL}=1$ ，传输门 1、4 导通，传输门 2、3 截止，信号由 D 端送至主触发器，主触发器与从触发器之间的通道（传输门 3）断开，从触发器由于传输门 4 导通，保持原状态不变。当 $CP=1$ 时， $CL=1$ ， $\overline{CL}=0$ ，传输门 1、4 截止，2、3 导通，D 输入端与主触发器断开，主触发器由于传输门 2 导通保持原来状态，并通过传输门 3 把信息送至从触发器。所以，D 触发器是当 CP 上跳时翻转的。非同步输入端 R、S 是高电平直接复位、置位端，与 CP 状态无关，不用时，使 R、S 处于低电平。