

16位单片机及其应用



机械工业出版社

MOTOROLA M68HC16系列

16位单片机及其应用

齐秋群 刚寒冰 主编



机械工业出版社

(京)新登字054号

MOTOROLA公司的M68HC16系列16位单片机具有功能强、速度高、指令与寻址方式丰富、系统软件和硬件设计简单、使用方便、支持高级语言(HLL)、拥有专门用于数字信号处理(DSP)的硬件和指令等特点。其外围I/O功能与M68300系列32位单片机相同。本书系统介绍M68HC16系列单片机的硬件结构、工作模式、指令系统及其开发和应用技术。全面详细论述M68HC16系列的中央处理单元(CPU16)、异常处理、总线操作、系统控制模块(SIM)、10位A/D转换器、串行队列模块(QSM,含队列串行外围接口QSPI和串行通信接口SCI)、通用定时器(GPT,含4个输入捕捉、5个输出比较、脉冲累加器、两路PWM和COP监视器)、智能化半独立的定时处理器单元(TPU,含16个通道,每个通道可执行10种定时功能)以及片内RAM/ROM/EEPROM。最后给出多个应用实例。

本书实用性强、内容新颖、系统性好,可供电工与电子技术、计算机技术、自动控制等领域的工程技术和科研人员以及高等院校有关专业师生阅读,是开发、应用、了解、掌握16位高档单片机的必备资料。

图书在版编目(CIP)数据

16位单片机及其应用: MOTOROLA M68HC16系列/齐秋群,
刚寒冰主编. —北京:机械工业出版社, 1995
ISBN 7-111-04409-6

I. 16… I. ①齐… ②刚… I. 微处理器. M68HC16系
列-应用 W. TP368.1

中国版本图书馆CIP数据核字(94)第09964号

出版人: 马九荣(北京市百万庄南街1号 邮政编码100037)
责任编辑: 边 萌 版式设计: 张世琴 责任校对: 姚培新
封面设计: 姚 毅 责任印制: 王国光
机械工业出版社京丰印刷厂印刷·新华书店北京发行所发行
1995年3月第1版·1995年3月第1次印刷
787mm×1092mm^{1/16}·24.25印张·593千字
0 001—2 000册
定价: 25.00元

前 言

MOTOROLA公司的单片机(MCU)是国际上应用最广泛、功能最强、销量最大的单片机,其国际市场占有率一直名列榜首,近几年仍一直有着处于增长的趋势。1991年MOTOROLA 8位单片机(M68HC11、M68HC05系列等)的国际市场占有率为29.8%,目前约占国际市场的1/3。与MOTOROLA的8位单片机一样,该公司的M68HC16系列单片机也是应用极为广泛的16位单片机。在一些8位单片机不能满足要求的较为复杂的应用场合,例如自动控制、自动化设备、汽车、电机、精密仪器仪表、机电一体化、数字信号处理等领域,M68HC16系列单片机都是最理想的并且是性能价格比最高的首选机型。

M68HC16系列16位单片机在性能上远远超过8位单片机,其绝大部分功能与M68300系列32位单片机相同,但价格大大低于32位单片机。因此,M68HC16系列具有32位单片机的性能和16位单片机的价格。具体来说,M68HC16系列16位单片机在下列四个方面具有显著特点。

一、功能强、系统硬件设计简单 M68HC16单片机一般包括16位中央处理单元(CPU16)、计算机操作正常(COP)监视器(Watchdog)、系统控制模块(SIM)或单片控制模块(SCIM)、8路10位A/D转换器、串行队列模块(QSM)或多通道通信接口(MCCI)、通用定时器(GPT)、智能化半独立的定时处理单元(TPU)和RAM/ROM/EEPROM等。

SIM或SCIM包括系统设置与保护、系统时钟、外部总线接口(EBI)、片选和测试子模块;QSM包括队列外围接口(QSPI)和串行通信接口(SCI);MCCI包括串行外围接口(SPI)和两个串行通信接口(SCI);10位A/D转换器具有8路模拟输入端;GPT包括4个输入捕捉功能、5个输出比较功能、脉冲累加器、两路脉冲宽度调制输出(PWM)和实时中断(RTI),分辨率达0.25 μ s;TPU有自己的执行单元、控制存储器,包括16个独立的通道,每个通道不需CPU干预可执行10种与时间有关的功能,分辨率为0.25 μ s(16.78MHz系统时钟),在仿真模式下还可以开发新的定时功能。TPU的16个通道可执行的10种功能是:离散输入与输出(DIO);输入捕捉与输入跳变计数器(ITC);输出比较(OC);脉冲宽度调制(PWM);同步脉冲宽度调制(SPWM);带额外跳变检测的周期测量(PMA);缺少跳变检测的周期测量(PMM);相位同步脉冲发生器(PSP);步进电机控制(SM)和周期与脉冲宽度累加器(PFWA)。

除CPU16外,上述功能模块均与32位单片机M68300系列的模块相同,总线操作类似。因此,M68HC16的绝大部分功能与32位单片机相同。由于将许多功能都集成在单片机内,故应用时系统硬件所需外接器件少,设计简单,成本低。

二、指令丰富、程序设计方便 M68HC16系列单片机的指令系统远远超过8位单片机(如M68HC11、M68HC05系列等),也比M68300系列32位单片机丰富。例如,M68HC05系列有70余条指令,M68HC11系列有140多条指令,M68300系列也只有约160余条指令,而M68HC16系列有260多条指令。由于寻址方式和指令丰富,故软件设计容易,并且CPU16支持高级语言(HLL)。

三、速度快、分辨力高 M68HC16的最大系统时钟为25MHz, 与时间有关的功能的分辨力达 $0.25\mu\text{s}$ (16.78MHz系统时钟)。

四、有专门用于数字信号处理 (DSP) 的硬件电路和指令 在需要DSP的应用场合采用M68HC16系列单片机极为合适。

全书分12章。第1章介绍M68HC16的基本结构与性能, 包括系统框图、引脚信号及存储器映象等。第2章介绍中央处理单元 (CPU16), 包括CPU16寄存器、数据类型、存储器结构、寻址方式、指令系统、指令的执行过程、CPU16的开发支持以及数字信号处理 (DSP) 功能。第3章论述CPU的数字信号处理 (DSP) 功能。第4章论述异常处理。第5章介绍系统控制模块及其操作, 包括系统设置与保护子模块、系统时钟子模块、外部总线接口 (EBI)、片选子模块、总线操作、复位、中断和并行输入/输出。第6章介绍8通道10位A/D转换器模块。第7章介绍串行队列模块 (QSM) 的寄存器、地址映象、操作以及队列串行外围接口 (QSPI) 子模块和串行通信接口 (SCI) 子模块。第8章介绍通用定时器, 包括GPT寄存器与地址映象、GPT的操作模式、通用I/O、输入捕捉功能/输出比较功能、脉冲累加器、脉冲宽度调制 (PWM)。第9章为RAM模块。第10章介绍电气特性。第11章介绍M68HC16系列各种型号单片机的功能。第12章介绍M68HC16系列单片机的开发和应用实例。

本书由齐秋群、刚寒冰主编, 编写者有齐秋群、刚寒冰、崔秋阳、刚励韬、李宇任、姜洪福、高京斋、刘颖。MOTOROLA公司的刘秋常、林金盛、王翔先生提供了部分资料, 在此表示感谢。

本书不足和谬误之处, 祈盼广大读者不吝赐教。来函请寄: 北京理工大学电子工程系齐秋群或刚寒冰收, 邮编100081。

作者 1994.4

目 录

前言

第 1 章 基本结构与性能	1
§1.1 MC68HC16Z1的主要性能	1
§1.2 系统框图与引脚	2
§1.3 信号说明与功能	8
§1.4 内部模块总线	10
§1.5 系统存储器映象	10
§1.6 M68HC16系列各种型号MCU性能简介	13
第 2 章 中央处理单元(CPU16)与指令系统	15
§2.1 CPU16概述	15
§2.2 CPU16的寄存器	15
§2.3 存储器管理	18
§2.4 数据类型	20
§2.5 存储器结构	21
§2.6 寻址方式	22
§2.7 指令系统	24
§2.8 指令格式	93
§2.9 指令的执行过程	94
§2.10 指令时序	96
§2.11 CPU16的开发支持	101
第 3 章 CPU16的数字信号处理(DSP)功能	109
§3.1 概述	109
§3.2 DSP硬件	109
§3.3 模量寻址	109
§3.4 MAC数据类型	110
§3.5 MAC累加器溢出	110
§3.6 数据饱和	111
§3.7 DSP指令	112
第 4 章 异常处理	117
§4.1 异常的定义	117
§4.2 异常矢量	117
§4.3 异常堆栈帧	118
§4.4 异常处理过程	118
§4.5 多重异常	121
§4.6 异常的类型以及各种异常的具体处理过程	121
§4.7 从中断返回(RTI)	125
第 5 章 系统控制模块(SIM)及其操作	126

§5.1	系统设置与保护	127
§5.2	系统时钟	133
§5.3	外部总线接口(EBI)	139
§5.4	总线操作	146
§5.5	复位	156
§5.6	中断	163
§5.7	片选	167
§5.8	并行输入/输出口	176
§5.9	测试模式	178
第 6 章	A/D转换器(ADC)	179
§6.1	ADC模块的引脚与总线接口	180
§6.2	ADC寄存器	180
§6.3	ADC特殊操作模式	186
§6.4	模拟子系统	187
§6.5	控制子系统	187
第 7 章	队列串行接口模块(QSM)	191
§7.1	QSM概述	191
§7.2	QSM寄存器与地址映象	191
§7.3	QSM的操作	195
§7.4	队列串行外围接口(QSPI)	196
§7.5	串行通信接口(SCI)	208
§7.6	QSM初始化	217
第 8 章	通用定时器(GPT)	219
§8.1	概述	219
§8.2	通用定时器(GPT)的引脚	220
§8.3	GPT的寄存器和地址映象	220
§8.4	GPT特殊操作模式	229
§8.5	GPT的程序查询操作方式和中断操作方式	229
§8.6	通用I/O	231
§8.7	预分频器	232
§8.8	输入捕捉/输出比较单元	233
§8.9	输入捕捉4/输出比较5(IC4/OC5)	236
§8.10	脉冲累加器	236
§8.11	脉冲宽度调制单元(PWM)	237
第 9 章	RAM模块	240
§9.1	SRAM控制寄存器	240
§9.2	SRAM阵列地址映象	241
§9.3	SRAM阵列地址空间类型	242
§9.4	正常访问	242
§9.5	RAM保持方式和低功耗操作方式	242
§9.6	RAM阵列的复位	242
第10章	电气特性	243

§10.1	最大额定参数	243
§10.2	时钟控制时序	243
§10.3	直流特性	244
§10.4	交流时序	246
§10.5	背景调试模式时序	248
§10.6	ECLK总线时序	249
§10.7	QSPI时序	250
§10.8	ADC额定参数	251
§10.9	ADC直流电气特性	251
§10.10	ADC AC参数	252
§10.11	ADC转换特性	252
§10.12	各图时序参数	253
第11章	M68HC16系列各种型号单片机的技术性能	270
§11.1	MC68HC16Z1	270
§11.2	MC68HC16Z2	270
§11.3	MC68HC16Y1	273
§11.4	MC68HC916Y1	337
第12章	M68HC16系列单片机的开发与应用	347
§12.1	开发工具	347
§12.2	用MC68HC16Z1实现的16位DSP伺服电机控制系统	347
§12.3	TPU步进电机控制	361
§12.4	TPU发动机控制	364
§12.5	M68HC16系列TPU功能库和TPU仿真模式的应用	366
附录A	CPU16与M68HC11 CPU汇编语言的比较	371
附录B	本书所用符号	375
参考文献		380

第1章 基本结构与性能

MOTOROLA M68HC16系列是高速16位单片微型计算机(简称单片机,也称为微控制器——MCU)。M68HC16系列单片机与M68HC11系列向上兼容,该16位单片机采用模块化结构,各个模块通过内部模块总线(IMB)联接起来。由于采用模块化结构,因此可容易地开发研制适于特殊需要的新型号。

M68HC16系列的典型代表产品是MC68HC16Z1,除特殊指明外,本书均以MC68HC16Z1进行讨论。M68HC16系列其它型号的基本结构和主要功能均与MC68HC16Z1类似,各种型号单片机(MCU)的主要性能详见本章的1.6节。

MC68HC16Z1包括16位中央处理单元(CPU16)、系统集成模块(SIM)、8位或10位A/D转换器(ADC)、队列串行模块(QSM,含有队列串行外围接口QSPI和串行通信接口SCI)、通用定时器(GPT)和1024字节静态RAM(SRAM)。

MC68HC16Z1的最大时钟速率为16.78MHz,锁相环(PLL)电路通过基准频率产生系统时钟,时钟源可采用晶体(标称频率32.768kHz)或外部时钟信号。系统硬件和软件支持在操作期间改变时钟频率。由于MC68HC16Z1为全静态操作,因此,改变时钟速率不影响寄存器和存储器的内容。

MC68HC16Z1采用高密度CMOS(HCMOS)工艺,功耗非常低。还可采用低功耗停止指令(LPSTOP)使系统时钟停止运行,功耗达到最小。

§1.1 MC68HC16Z1的主要性能

1. 系统集成模块(SIM)的主要功能

- 支持外部总线;
- 可编程片选输出;
- 系统保护逻辑;
- COP监视(watchdog)定时器、时钟监视器、总线监视器;
- 2个8位双功能口;
- 1个7位双功能口;
- 锁相环(PLL)时钟系统。

2. CPU16的主要功能

- 16位硬件结构;
- 支持8位、16位、32位有符号/无符号整数或小数运算;
- 3个16位变址寄存器;
- 2个16位累加器;
- 具有专用于控制的数字信号处理功能;
- 1M字节程序存储器和1M字节数据存储器;

- 支持高级语言 (HLL);
- 快速中断响应时间;
- 背景调试模式;
- 全静态操作。

3. A/D转换器主要功能

- 8 通道, 8 个结果寄存器;
- 8 种自动模式;
- 3 种结果对准模式;
- 1 个 8 位数字输入口。

4. 队列串行模块 (QSM) 的主要功能

- 增强型的串行通信接口 (SCI);
- 队列串行外围接口 (QSPI);
- 1 个 8 位双功能口。

5. 通用定时器 (GPT) 的主要功能

- 2 个带预分频器的16位自由运行计数器;
- 3 个输入捕捉通道;
- 4 个输出比较通道;
- 1 个输入捕捉/输出比较通道;
- 1 个脉冲累加器/事件计数器输入端;
- 2 个脉冲宽度调制 (PWM) 输出;
- 1 个 8 位双功能口;
- 2 个可选独立输入;
- 可选择外部时钟输入。

6. RAM的主要功能

- 1024字节静态RAM;
- 外部备用电源输入端。

§1.2 系统框图与引脚

MC68HC16Z1的系统框图如图1-1所示, 其引脚排列如图1-2a和b所示。表1-1列出了MC68HC16Z1中的输出驱动器类型。表1-2是所有输入输出引脚的特性, 输入输出均为CMOS电平, 表中的输入/输出(I/O)项表明引脚是输入、输出或双向引脚。表1-3是MC68HC16Z1的电源引脚。

表1-1 MC68HC16Z1的输出驱动器类型

驱动器类型	输入/输出	说 明
A	输出	固定输出信号, 不需外接上拉电阻
Aw	输出	复位期间具有弱导通上拉晶体管的类型A驱动器
B	输出	三态输出, 变为高阻态之前具有上拉输出电路, 以保证较快的上升时间。当引脚处于高阻态时, 需外接保持电阻以保持逻辑电平
Bo	输出	可以开路模式工作的类型B输出驱动器

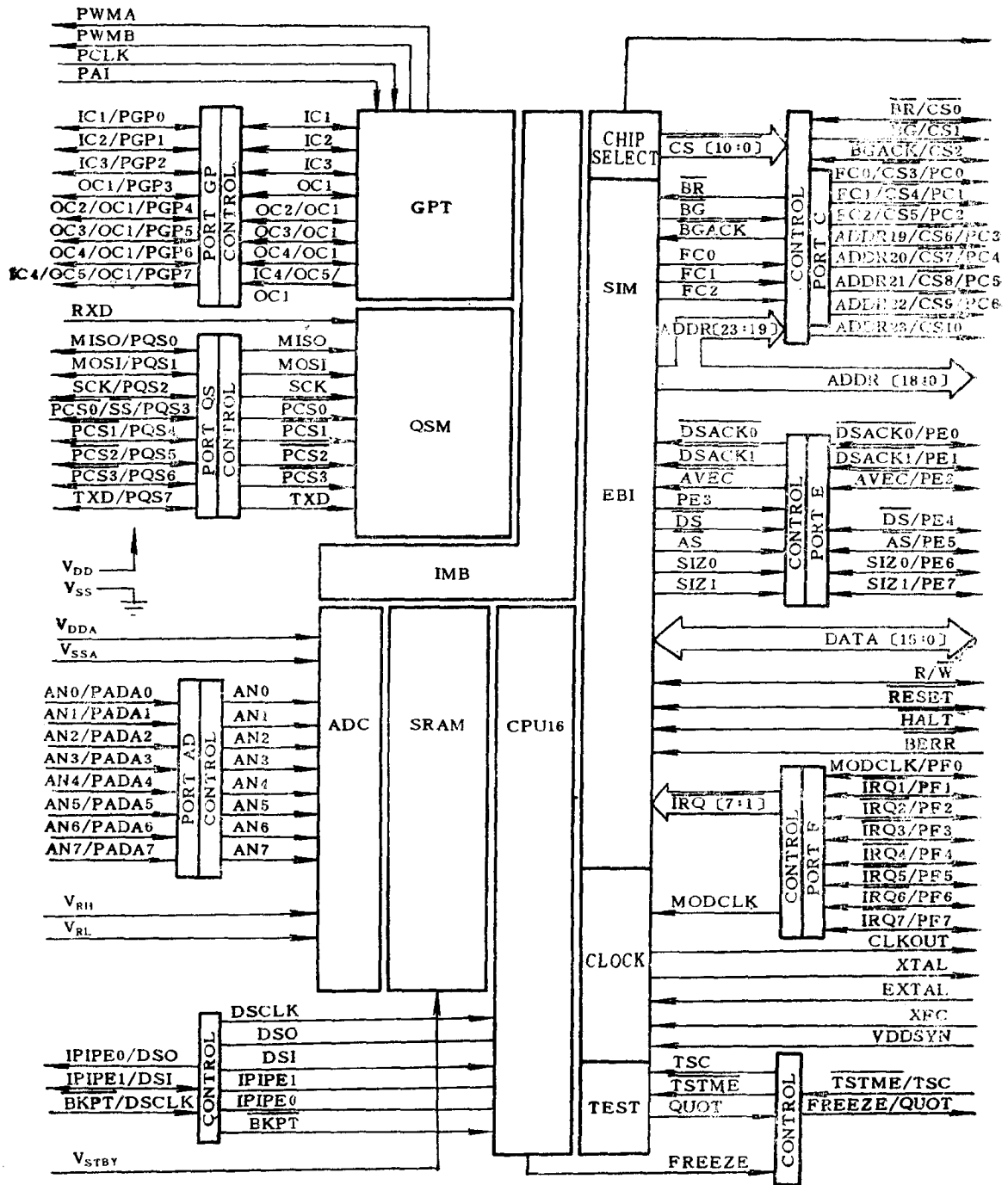


图1-1 MC88HC16Z1的框图

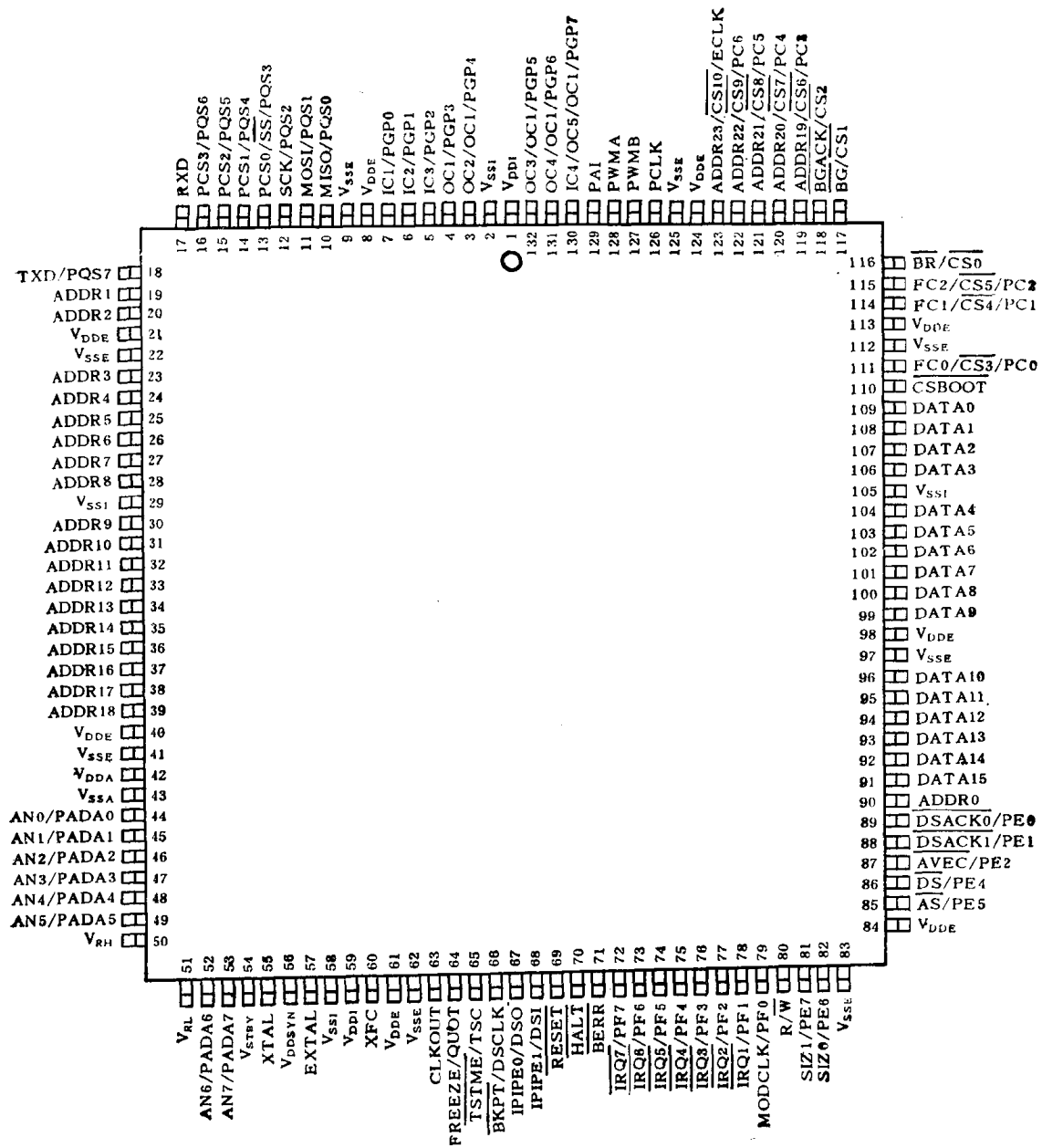
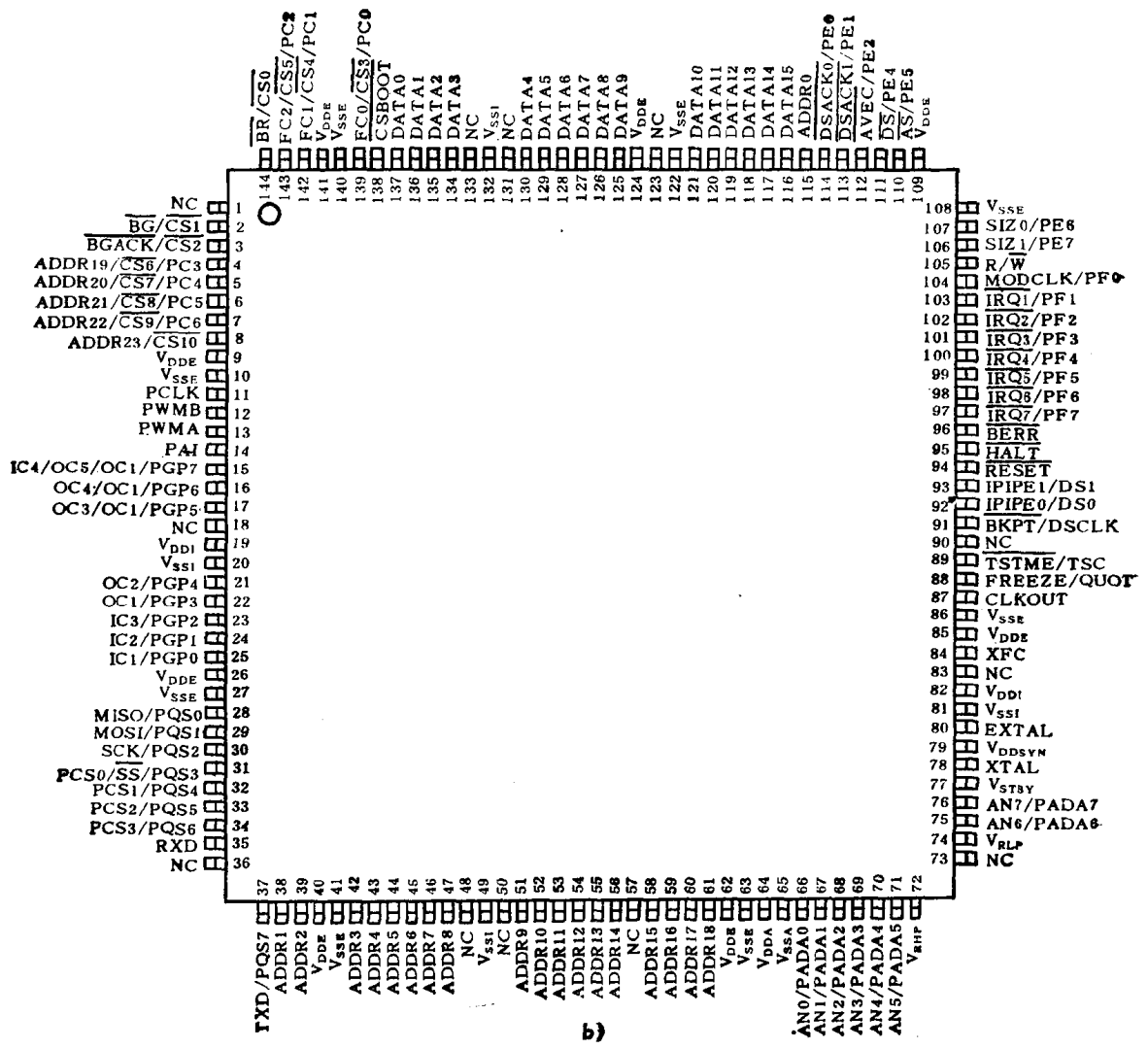


图1-2 MC68HC16Z1
a) 132引脚封装



的引脚排列

b) 144引脚封装

表1-2 MC68HC16Z1的引脚的特性

引脚符号	输出驱动器	输入同步	输入迟滞	独立I/O	口引脚
ADDR23/CS10/ECLK	A	Y	N	O	—
ADDR(22:19)/CS(9:6)	A	Y	N	O	C(6:3)
ADDR(18:0)	A	Y	N	—	—
AN(7:0) ^①	—	Y	N	I	ADA(7:0)
$\overline{AS}$	B	Y	N	I/O	E5
$\overline{AVEC}$	B	Y	N	I/O	E2
$\overline{BERR}$	D	Y	N	—	—
$\overline{BG/CS1}$	B	—	—	—	—
$\overline{BGACK/CS2}$	B	Y	N	—	—
$\overline{BKPT/DSCKL}$	—	Y	Y	—	—
$\overline{BR/CS0}$	E	Y	N	O	独立
CLKOUT	A	—	—	—	—
$\overline{CSBOOT}$	B	—	—	—	—
DATA(15:0) ^①	AW	Y	N	—	—
$\overline{DS}$	B	Y	N	I/O	E4
$\overline{DSACK1}$	B	Y	N	I/O	E1
$\overline{DSACK0}$	B	Y	N	I/O	E0
DSI/IPIPE1	A	Y	Y	—	独立
DSO/IPIPE0	A	—	—	—	独立
EXTAL ^②	—	—	专用	—	—
FC(2:0)/CS(5:3)	A	Y	N	O	C(2:0)
FREEZE/QUOT	A	—	—	—	—
$\overline{HALT}$	Bo	Y	N	—	—
IC4/OC5	A	Y	Y	I/O	GP1
IC(3:1)	A	Y	Y	I/O	GP(7:5)
$\overline{IRQ(7:1)}$	B	Y	Y	I/O	F(7:1)
MISO	Bo	Y	Y	I/O	QS0

(续)

引脚符号	输出驱动器	输入同步	输入迟滞	独立I/O	口引脚
MODCLK ^①	B	Y	N	I/O	F0
MOSI	Bo	Y	Y	I/O	QS1
OC(4:1)	A	Y	Y	I/O	GP(3:0)
PAI ^③	—	Y	Y	I	独立
PCLK ^③	—	Y	Y	I	独立
PCS0/SS [—]	Bo	Y	Y	I/O	QS3
PCS(3:1)	Bo	Y	Y	I/O	QS(6:4)
PWMA, PWMB ^④	A	—	—	O	独立
R/W	A	Y	N	—	—
RESET [—]	Bo	Y	Y	—	—
RXD	—	N	N	—	—
SCK	Bo	Y	Y	I/O	QS2
SIZ(1:0)	B	Y	N	I/O	E(7:6)
TSTME/TSC	—	Y	Y	—	—
TXD	Bo	Y	Y	I/O	QS7
V _{RH} ^⑤	—	—	—	—	—
V _{RL} ^⑤	—	—	—	—	—
XFO ^②	—	—	—	专用	—
XTAL ^②	—	—	—	专用	—

注：表中“—”与文中“~”意义相同，如ADDR(22:19)表示ADDR22~ADDR19，简写为ADDR22~19。

① DATA(15:0)只有在复位期间同步。MODCLK、MCCI、ADC引脚只有用作输入引脚时才同步。

② EXTAL、XFC和XTAL接基准时钟。

③ PAI和PCLK可作为独立输入，但并不是I/O口引脚。

④ PWMA和PWMB可作为独立输出，但不是I/O口引脚。

⑤ V_{RH}、V_{RL}是ADC基准电压输入端。

表1-3 MC68HC16Z1电源引脚

V _{STBY}	备用RAM电源/时钟合成器电源	V _{SSE} / V _{DDE}	外部外围设备电源(源极/漏极)
V _{DDSYN}	时钟合成器电源	V _{SSI} / V _{DDI}	内部模块电源(源极/漏极)
V _{DDA} / V _{SSA}	A/D转换器电源		

§1.3 信号说明与功能

表1-4列出了MC68HC16Z1的信号的类型、有效状态和所在的MCU模块，表1-5列出了各个信号的功能。注意，MCU的许多引脚具有多种功能，同一个引脚具有不同功能时，其信号特性也可能不同。

表1-4 MC68HC16Z1的信号特性

信号名称	MCU模块	信号类型	有效状态	信号名称	MCU模块	信号类型	有效状态
ADDR[23:0]	SIM	总线	—	MODCLK	SIM	输入	—
AN[7:0]	ADC	输入	—	MOSI	QSM	入/出	—
$\overline{\text{AS}}$	SIM	输出	0	OC[5:1]	GPT	输出	—
$\overline{\text{AVEC}}$	SIM	输入	0	PADA[7:0]	ADC	输入	(口)
$\overline{\text{BERR}}$	SIM	输入	0	PAI	GPT	输入	—
$\overline{\text{BG}}$	SIM	输出	0	PC[6:0]	SIM	输出	(口)
$\overline{\text{BGACK}}$	SIM	输入	0	PE[7:0]	SIM	入/出	(口)
BKPT	CPU16	输入	0	PF[7:0]	SIM	入/出	(口)
$\overline{\text{BR}}$	SIM	输入	0	PGP[7:0]	GPT	入/出	(口)
CLKOUT	SIM	输出	—	PQS[7:0]	QSM	入/出	(口)
$\overline{\text{CS}}[10:0]$	SIM	输出	0	PCLK	GPT	输入	—
$\overline{\text{CSBOOT}}$	SIM	输出	0	PCS[3:0]	QSM	入/出	—
DATA[15:0]	SIM	总线	—	PWMA, PWMB	GPT	输出	—
$\overline{\text{DS}}$	SIM	输出	0	QUOT	SIM	输出	—
$\overline{\text{DSACK}}[1:0]$	SIM	输入	0	R/W	SIM	输出	1/0
DSCLK	CPU16	输入	串行时钟	$\overline{\text{RESET}}$	SIM	入/出	0
DSI	CPU16	输入	串行数据	RXD	QSM	输入	—
DSO	CPU16	输出	串行数据	SCK	QSM	入/出	—
EXTAL	SIM	输入	—	SIZ[1:0]	SIM	输出	—
FC[2:0]	SIM	输出	—	$\overline{\text{SS}}$	QSM	输入	0
FREEZE	SIM	输出	1	TSC	SIM	输入	—
$\overline{\text{HALT}}$	SIM	入/出	0	$\overline{\text{TSTME}}$	SIM	输入	0
IC[4:1]	GPT	输入	—	TXD	QSM	输出	—
IPIPE0	CPU16	输出	—	V _{RH}	ADC	输入	—
IPIPE1	CPU16	输出	—	V _{RL}	ADC	输入	—
$\overline{\text{IRQ}}[7:1]$	SIM	输入	0	XFC	SIM	输入	—
MISO	QSM	入/出	—	XTAL	SIM	输出	—

表1-5 MC68HC16Z1的信号功能

信号名称	符 号	功 能
地址选通	$\overline{AS}$	表明地址总线上的地址有效
自动矢量	$\overline{AVEC}$	中断应答期间要求自动矢量
总线错误	$\overline{BERR}$	表明已发生总线错误
总线允许	$\overline{BG}$	表明MCU已放弃总线
总线允许应答	$\overline{BGACK}$	表明外部器件已取得总线级控制权
断点	$\overline{BKPT}$	向CPU产生一个硬件断点信号
总线申请	$\overline{BR}$	表明外部器件要求控制总线
片选	$\overline{CS}(10:0)$	由编程地址选择外部器件
BOOT片选	$\overline{CSBOOT}$	外部自引导启动ROM片选
地址总线	$ADDR(19:0)$	CPU16用的20位地址总线
地址总线	$ADDR(23:20)$	IMB的4个MSB, 只用于测试
ADC模拟输入	$AN(7:0)$	ADC的模拟输入端
系统时钟输出	$CLKOUT$	系统时钟输出
数据总线	$DATA(15:0)$	16位数据总线
数据选通	$\overline{DS}$	在读数据周期, 表明外部器件应将有效数据置于数据总线上; 在写入期间, 表明有效数据位于数据总线上
暂停	$\overline{HALT}$	暂停外部总线活动
中断申请级别	$\overline{IRQ}(7:1)$	向CPU提供中断优先级
数据及其宽度应答	$\overline{DSACK}(1:0)$	提供异步数据传输和动态改变数据宽度信号
外围器件片选	$PCS(3:0)$	QSPI外围器件片选
复位	$\overline{RESET}$	系统复位
允许测试模式	$\overline{TSTME}$	硬件允许SIM测试方式
开发支持串行输入、串行输出和时钟	$DSI, DSO, DSCLK$	背景调试模式的串行I/O和时钟
晶振	$EXTAL, XTAL$	外接时钟基准(晶体或外部振荡器)
功能码	$FC2 \sim FC0$	区分处理器状态和当前地址空间
冻结	$\overline{FREEZE}$	表明CPU已进入背景模式
指令通道	$\overline{PIPE}(1:0)$	表明指令通道活动
主机输入、从机输出	$MISO$	主机模式QSPI的串行输入, 从机模式QSPI的串行输出
时钟模式选择	$MODCLK$	选择系统时钟源和类型
主机输出、从机输入	$MOSI$	主机模式QSPI的串行输出, 从机模式QSPI的串行输入
ADA口	$PADA(7:0)$	ADC数字输入/输出信号
C口	$PC(6:0)$	SIM数字输入/输出