

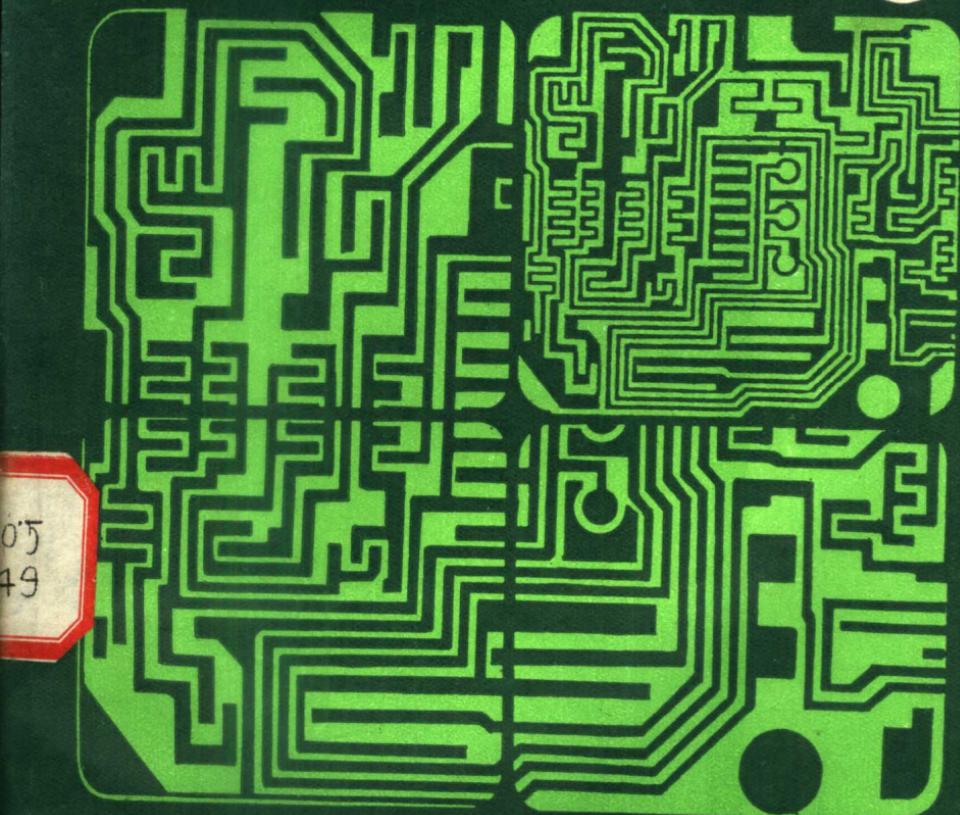
# 硅片加工 工艺学

高 融 苏明哲 译  
诸民家 校

Guipian Jiagong Gongyi xue



05  
49



# 硅片加工工艺学

高 融 苏明哲 译  
诸民家 校

上海科学技术文献出版社

硅片加工工艺学  
高 融 苏明哲 译  
诸民家 校

上海科学技术文献出版社出版  
(上海市武康路2号)

新华书店上海发行所发行  
宜兴南漕印刷厂印刷

开本 787×1092 1/32 印张 6.5 字数 156,000  
1985年7月第1版 1985年7月第1次印刷  
印数：1—3,600

书号：15192·401 定价：1.20 元

《科技新书目》97-227

## 出版说明

本书是根据著名的半导体工业咨询公司，美国集成电路工程公司 (Integrated Circuit Engineering Corporation) 1977 年出版的《硅片制造手册》的第一卷翻译而成，原书名为“硅片加工工艺学” (Silicon Wafer Process Technology)。第二卷《MOS 集成电路工艺规范》，第三卷《双极型集成电路工艺规范》，已先后于 1980 年 7 月及 1981 年 9 月由本社翻译出版。

众所周知，硅片加工技术是半导体工业的关键技术，它直接影响着半导体工业的发展。本书详细叙述了硅片加工的整个工艺过程。在介绍某一工艺项目的过程中，不仅阐述其原理，而且还可以通用工艺规范的形式指明了具体的操作步骤和方法。

本书的前五章以一定篇幅介绍了半导体新工艺、新技术和新设备，这有助于我们了解国外半导体工业技术的现状和水平。最后两章展望了工艺控制技术和硅集成电路技术(尤其是亚微米技术)的发展前景。

本书可供从事半导体器件研制和生产的科技人员、工人和大专院校有关专业师生参考。

1984 年 11 月

# 目 录

<b>第一章 硅材料 .....</b>	<b>1</b>
1.1 材料 .....	1
1.2 硅的物理特性 .....	2
1.3 硅的电学特性 .....	4
1.4 加工 .....	19
1.5 切片 .....	23
1.6 抛光单晶硅片的规格、订购和测定 .....	25
<b>第二章 外延淀积 .....</b>	<b>32</b>
2.1 外延工艺概述 .....	32
2.2 外延淀积用的材料 .....	39
2.3 现有的外延淀积系统 .....	40
2.4 外延层淀积 .....	42
2.5 基座选择和操作 .....	45
2.6 外延淀积层的测定 .....	48
2.7 安全措施 .....	52
2.8 检查及排除故障 .....	53
2.9 蓝宝石上的外延淀积 .....	55
2.10 介质隔离 .....	56
2.11 MOS 多晶硅栅 .....	58
2.12 低压淀积 .....	59
<b>第三章 扩散和氧化 .....</b>	<b>62</b>
3.1 引言 .....	62
3.2 费克定律 .....	62
3.3 高斯分布 .....	64

3.4 扩散系数和固溶度.....	64
3.5 典型扩散工艺.....	68
3.6 氧化.....	88
3.7 离子注入 .....	105
附录: 气体使用说明书.....	112
<b>第四章 光刻 .....</b>	<b>127</b>
4.1 引言 .....	127
4.2 工艺步骤 .....	128
4.3 光刻胶的种类 .....	130
4.4 涂胶 .....	132
4.5 曝光系统 .....	134
4.6 显影/坚膜.....	137
4.7 腐蚀 .....	138
4.8 去胶 .....	140
<b>第五章 金属化 .....</b>	<b>142</b>
5.1 引言 .....	142
5.2 金属淀积技术 .....	142
5.3 金属化工艺 .....	152
5.4 合金化 .....	153
<b>第六章 工艺控制 .....</b>	<b>155</b>
6.1 引言 .....	155
6.2 控制系统 .....	155
6.3 器件评价模型化 .....	164
6.4 设备校准和维修 .....	165
6.5 工艺控制技术 .....	169
6.6 探针测试 .....	171
6.7 结深测量 .....	177
6.8 测量少数载流子寿命 .....	178
6.9 扫描电子显微镜 .....	179

6.10 MOS 工艺所需的工艺控制	180
6.11 测试图形概念	182
6.12 原材料制备	183
6.13 外延材料	183
6.14 硅片制备	184
6.15 扩散	184
6.16 光刻	185
<b>第七章 硅技术的前景</b>	<b>189</b>
7.1 引言	189
7.2 亚微米技术	190
<b>参考文献</b>	<b>199</b>

# 第一章 硅 材 料

## 1.1 材料

硅是集成电路制造中最常用的材料。它是一种浅灰色的金属，硬而脆，经抛光后表面光亮如镜。硅是地壳中最普通的元素之一，但并不以元素形式而以氧化物石英( $\text{SiO}_2$ )的杂质形式出现。单晶形式的石英经切割加工成形，可作为制造频率控制器和滤波器用的晶体材料。非晶形式的石英可加工成实验室和生产用的石英管、烧杯、坩埚和光学设备。地球上普通岩层内的许多矿物中都含有硅酸盐。

然而，为用于半导体生产，硅必须经过高度提纯，并加工成较大的单晶形式。在半导体工业中很少应用高纯的多晶硅。

如图 1-1 (周期表的一部分)所示，硅是一种 IV 族元素，它象锗、铅、锡和碳一样具有 4 个价电子。硅的晶格结构是一个四面体。在该四面体中，每个原子以共价键的形式与 4 个相邻原

族								
I	II	III	IV	V	VI	VII	VIII	
H							He	
L	Be	B	C	N	O	F	Ne	
Na	Mg	Al	Si	P	S	Cl	A	
		Ga	Ge	As				
		In	Sa	Sb				
			Pb					

图 1-1 周期表的一部分

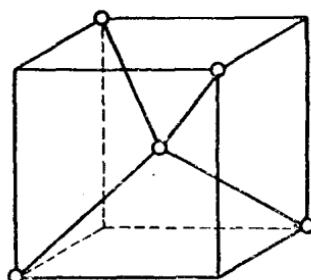


图 1-2 硅的晶体结构

子共享 4 个价电子。如图 1-2 所示，硅具有与碳一样的金刚石晶体结构。

## 1.2 硅的物理特性

纯净的单晶硅呈浅灰色，它是一种略具金属性质的材料。硅的一些主要性能列于表 1-1。其熔点为  $1417^{\circ}\text{C}$  是加工温度的上限，而所有加工工艺的实际温度上限则为  $1300^{\circ}\text{C}$ ，但这不包括从熔融硅中提纯和生长单晶硅锭。

表 1-1 硅的特性

原子序数	14
原子量	28.086
原子密度	$4.96 \times 10^{22}$ 原子/厘米 <sup>3</sup>
密度	2.328 克/厘米 <sup>3</sup>
介电常数	$11.7 \pm 0.2$
禁带宽度	$1.115 \pm 0.008$ 电子伏特
禁带宽度的温度系数	$-2.3 \times 10^{-4}$ 电子伏特/ $^{\circ}\text{C}$
熔点	$1417 \pm 4^{\circ}\text{C}$
电子晶格迁移率	$1350 \pm 100$ 厘米 <sup>2</sup> /伏·秒
空穴晶格迁移率	$480 \pm 15$ 厘米 <sup>2</sup> /伏·秒
折射率	3.420
热导率	1.57 瓦/厘米· $^{\circ}\text{C}$
线性热膨胀系数	$(+2.62 \pm 0.3) \times 10^{-6}/^{\circ}\text{C}$
晶格常数	5.4307 埃
体积压缩系数	$0.98 \times 10^{-12}$ 厘米 <sup>3</sup> /达因
光电发射逸出功	$5.05 \pm 0.2$ 电子伏特
硬度	7.0(莫氏)
熔解热	1800 焦耳/克
升华热	$(18 \pm 2) \times 10^3$ 焦耳/克
本征载流子浓度 ( $n_i$ )	$1.5 \times 10^{10}$ 原子/厘米 <sup>3</sup>
原子价	4

注：上列数据均在  $25^{\circ}\text{C}$  下取得

硅相当硬又很脆，其表面能抛光得光亮如镜。从性质上来说，硅在很多方面表现为金属，但在有些方面则介于金属(导体)与非金属(绝缘体)之间。一块0.02英寸厚的单晶硅片若变形得厉害就要象玻璃一样破裂，但与玻璃不同之处在于，硅单晶容易沿某些固定的平面破裂，而玻璃则无这种情况。

这种现象归因于硅单晶的性质。如上所述以及图1-2所示，硅结晶成金刚石晶格结构。结晶学家提出了一种命名晶面的简便方法，称为布雷维斯(Bravis)晶面。按照这种方法，晶面系由晶体的基本单元(晶胞)中的晶面与任一组坐标轴相交所得出的指数来命名的。图1-3所示是象硅那样的基本立方体结构。应指出，由于立方体结构固有的对称性，由001、100和010(DCHE)指数定义的晶面都是等同的，而111和110表示的则是不同的晶面。在实际应用中，发现在表面与这些晶面中的这一面或那一面上制造出来的器件互相之间具有微小的差别。这个问题在后面的章节中将作更详尽的论述。

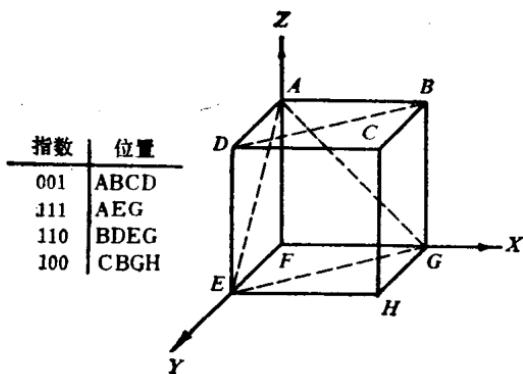


图1-3 晶体指数面

### 1.3 硅的电学特性

纯度很高的单晶硅具有极高的电阻率(即对电流的阻力)。从理论上来说,纯净硅(即无任何杂质的硅)在室温( $20^{\circ}\text{C}$ )下的电阻率为 $10^5$  欧姆·厘米数量级。极纯净的硅之所以还有那么一点电导率完全是由晶格的热振动造成的,因为热振动使连接硅原子的共价键偶然断开而产生电子和空穴,所以这是硅的“本征”特性。电阻率很高的硅(然而往往远小于 $10^5$  欧姆·厘米)常被称为“本征硅”。应指出,因为热能很容易打破连接硅原子的共价键,所以随着温度的上升,本征硅的电阻率急剧下降,以致在不太高的温度(一般都远远超出 $200^{\circ}\text{C}$ )下,热激发产生的空穴和电子就可将人为掺杂所产生的空穴和电子吞没,以致使器件特性丧失殆尽。这一特点就决定了硅集成电路工作温度的上限值。

目前纯水平所制取硅的电阻率在室温下的典型值约为100 欧姆·厘米,这相当于每立方厘米约有 $10^{14}$  个杂质原子。由于硅的原子密度为每立方厘米中约有 $5 \times 10^{22}$  个原子(见表1-1),因此 $10^{14}$  的杂质浓度相当于每5亿个硅原子中有1个杂质原子。硅材料的纯度可用一个简单的比喻形象地加以说明。如果沿地球赤道砌一堵高度为5块砖的红砖墙,那么这堵红墙中只要有1块黑砖,其黑砖与红砖之比就相当于电阻率为100 欧姆·厘米的硅中所含杂质原子与硅原子的数量比。

因为100 欧姆·厘米并非是大部分集成电路制造中最理想的电阻率,所以有必要在硅单晶中“掺入”特殊的杂质原子,这样就能获得理想的电学特性。这种掺杂工作是在生长单晶材料及外延生长时,用扩散或离子注入方法将杂质原子替代入硅晶格来完成的。

图1-4是纯净硅晶体的两维结构图,它显示了具有4个价

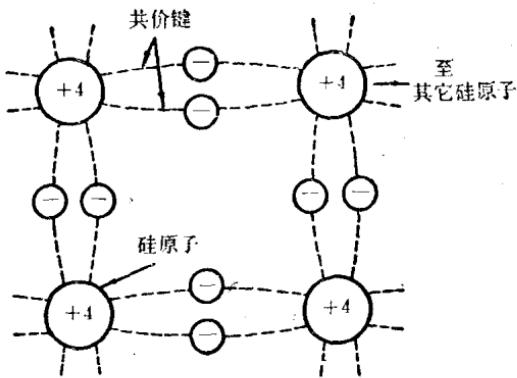


图 1-4 半导体材料的二维晶格结构

电子的每个原子通过共价键与相邻原子共享价电子的情况。当象磷(见图 1-1)那样的 V 族原子(5 个价电子)替代入如图 1-5 所示的晶格内时, 晶格结构内就出现了一个多余的电子。由于该自由电子的运动, 该材料就能导电。V 族杂质称为“施主”杂质或 N 型掺杂剂, 因为它们是靠负(N)载流子(电子)在硅中导电的。

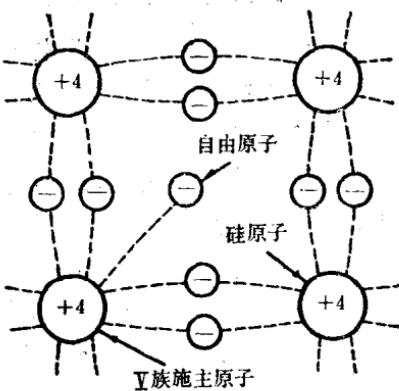


图 1-5 显示施主原子的二维晶格结构

如果诸如硼(图 1-1)之类的 III 族原子(3 个价电子)替代入如图 1-6 所示的晶格内时, 该晶格结构就失掉了一个电子。这种电子的缺位称为“空穴”。通过来自邻近价键上电子的填补(因此在该电子的原来位置上留下了一个空穴)。空穴能在晶格

中运动。III族杂质称为“受主”或P型杂质，因为它们是靠正(P)载流子(空穴)在硅中导电的。

空穴和电子的电荷量相等，但极性相反。然而，这两者在晶格中运动的自由程度有差异，也就是说它们具有不同的“迁移率”。正是由于电子的迁移率大于空穴的迁移率，基区宽度相等的NPN晶体管的速度才优于PNP晶体管。

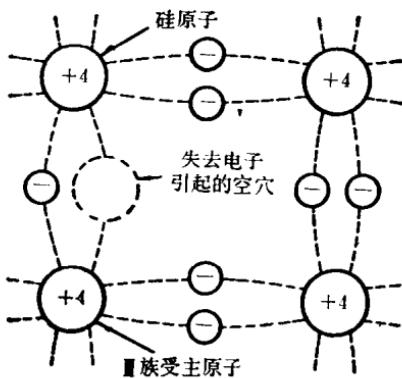
综上所述，显然在单位体积的硅中，一种类型的掺杂原子的数目越多，

图1-6 显示受主原子的二维晶格结构

导电的载流子就越多，因此电导率也就越高(电阻率减小)。而且，这也清楚地说明了为什么高纯硅具有极高的电阻率以及即使器件设计要求使用高掺杂(低电阻率)材料，为什么人们仍将高纯硅作原料。用高纯硅作原料，就可将所需杂质类型的原子加至电路器件的特定区域内。

一块硅的导电类型和电阻率是N型与P型杂质浓度差的函数。正是由于这一点，N型掺入剂才能局部扩散入P型区，并使其过量掺杂，将该区域转换成N型区。以下是制造扩散器件的原理：净浓度从P型掺杂转换到N型掺杂的区域是一个PN结。

纯净的硅称为“本征硅”。然而N型与P型杂质浓度高但又相等的硅材料仍具有高电阻率，原因是这两种掺杂剂相互抵消了。这种材料称为“补偿”材料。由于这种材料存在着大量掺杂原子，故并不理想。因为这些杂质会在晶格中形成称之为“陷



阱”的电缺陷，会减少材料中少数载流子的寿命。

在掺杂的半导体中，载流子浓度由晶格中施主或受主原子的净浓度来确定，即：

$$p = N_A - N_D$$

$$n = N_D - N_A$$

这儿， $p$ ：空穴的净浓度；

$n$ ：电子的净浓度；

$N_A$ ：受主原子的浓度；

$N_D$ ：施主原子的浓度。

应指出，在大多数情况下（除了非常接近于实际的 PN 结或在补偿材料中以外），一种杂质原子的浓度将比另一种杂质原子的浓度大几个数量级。因此可将上述公式近似地写成

$$p \approx N_A$$

$$n \approx N_D$$

原有精度几乎不变。

除迁移率、寿命和少数载流子外，电阻率及其倒数电导率也是硅的主要电学参数。击穿电压、耗尽和电容亦是本文将涉及到的有关参数。

电流是电荷与速度的乘积。在掺杂硅中，总电荷量是空穴或电子的电荷量与单位体积中载流子数的乘积。速度是电场与载流子迁移率的乘积。因此，硅的电导率为：

$$\sigma = q(\mu_p p + \mu_n n)$$

式中： $\sigma$ ：电导率， $\frac{1}{\text{欧姆}\cdot\text{厘米}}$ （西门子）；

$q$ ：空穴或电子的电荷量( $1.6 \times 10^{-19}$  库仑)；

$\mu_p$ ：空穴的迁移率，厘米<sup>2</sup>/伏·秒；

$\mu_n$ : 电子的迁移率, 厘米<sup>2</sup>/伏·秒;  
 $n$ : 每立方厘米内导电电子的浓度;  
 $p$ : 每立方厘米内空穴的浓度。

按定义, 电阻率  $\rho$  是电导率  $\sigma$  的倒数。因此, 在 N 型材料中实际上全部电流都是由电子来传导的。

$$\rho_n = \frac{1}{\sigma_n} = \frac{1}{q\mu_n n} \approx \frac{1}{q\mu_n N_D}$$

同样, 在 P 型材料中电流系由空穴传导:

$$\rho_p = \frac{1}{\sigma_p} = \frac{1}{q\mu_p p} \approx \frac{1}{q\mu_p N_A}$$

从以上关系式中可以看出两个基本点:

1. 硅的电阻率是净空穴或电子浓度的函数。
2. 唯一与温度有关的量是迁移率  $\mu_p$  与  $\mu_n$ , 室温下, 空穴迁移率一般为 480 厘米<sup>2</sup>/伏·秒, 而电子迁移率则为 1350 厘米<sup>2</sup>/伏·秒。

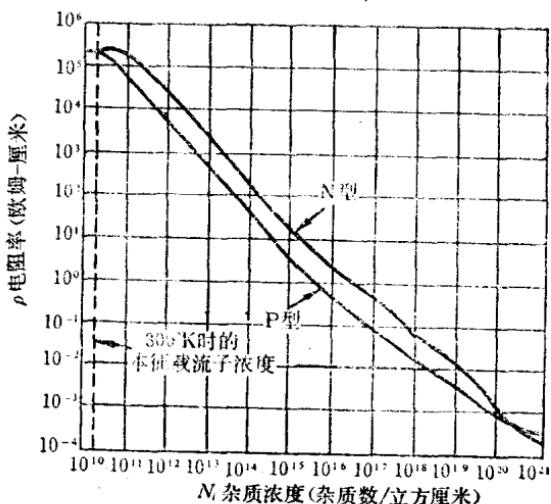


图 1-7 在 300 K 时硅的电阻率随杂质浓度作函数变化

图 1-7 表示室温下电阻率与杂质浓度之间的关系。

当采用较高程度( $10^{19}$  以上)的掺杂时，硅电阻率的温度系数就下降了。这在设计低电阻率的硅电阻器时尤为有用，但在设计所有扩散电阻器时必须加以考虑。图 1-8 表示掺硼 P 型硅的电阻率随温度而变化的情况。

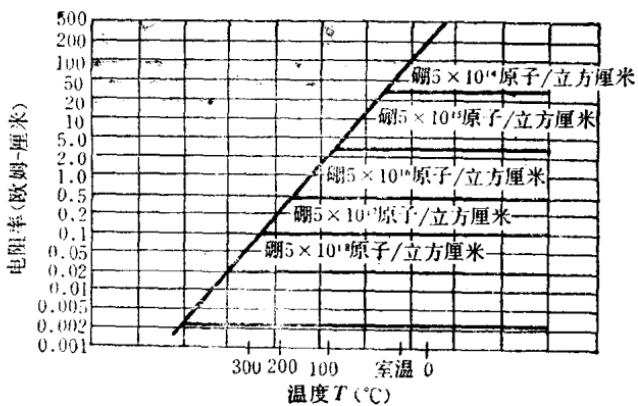


图 1-8 电阻率随温度而变化的情况  
(本征和六种掺杂浓度)

### 迁移率

为描述载流子的运动，使用了迁移率( $\mu$ )这个术语。迁移率是在单位电场强度(伏/厘米)作用下的载流子漂移速度(厘米/秒)，故单位是厘米<sup>2</sup>/伏·秒。在轻掺杂的硅(最高到  $10^{16}/\text{厘米}^3$ )中，迁移率作为掺杂程度的函数相对来说是一个常数。但在高掺杂时，迁移率大大下降。迁移率还是温度的一个复杂函数。在掺杂小于  $10^{18}$  个原子/厘米<sup>3</sup> 的材料中，电子与空穴的迁移率在 50°C 至 200°C 的范围内均随温度的上升而下降。在上述温度范围内，掺杂为  $10^{19}$  材料的迁移率几乎没有变化，但在  $10^{14}$  至  $10^{16}$  的轻掺杂材料中，迁移率则要下降 10 倍。图 1-9

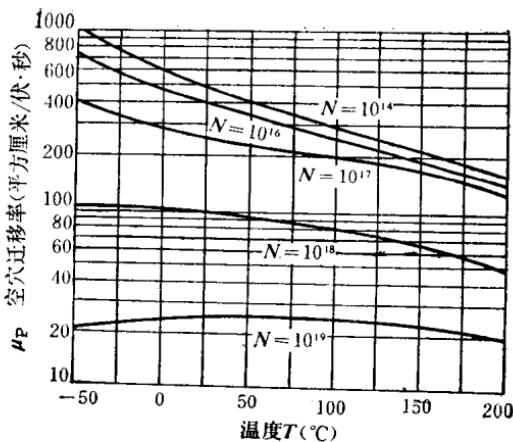


图 1-9 硅中迁移率随温度变化的关系曲线

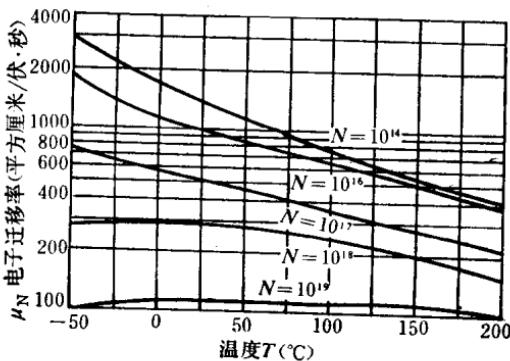


图 1-10 硅中迁移率随温度变化的关系曲线

和图 1-10 表示出了这些变化情况。随着杂质数的增加，碰撞的几率亦增加了，于是迁移率就下降了。这里所提到的温度效应首先与随温度变化而增加的空穴和电子的能量有关，其次与已增加的晶格振动有关，因晶格振动反过来又降低了随温度而变化的迁移率。电场强度在 900 伏/厘米以下时，迁移率和电场强度的关系基本上是一个常数。