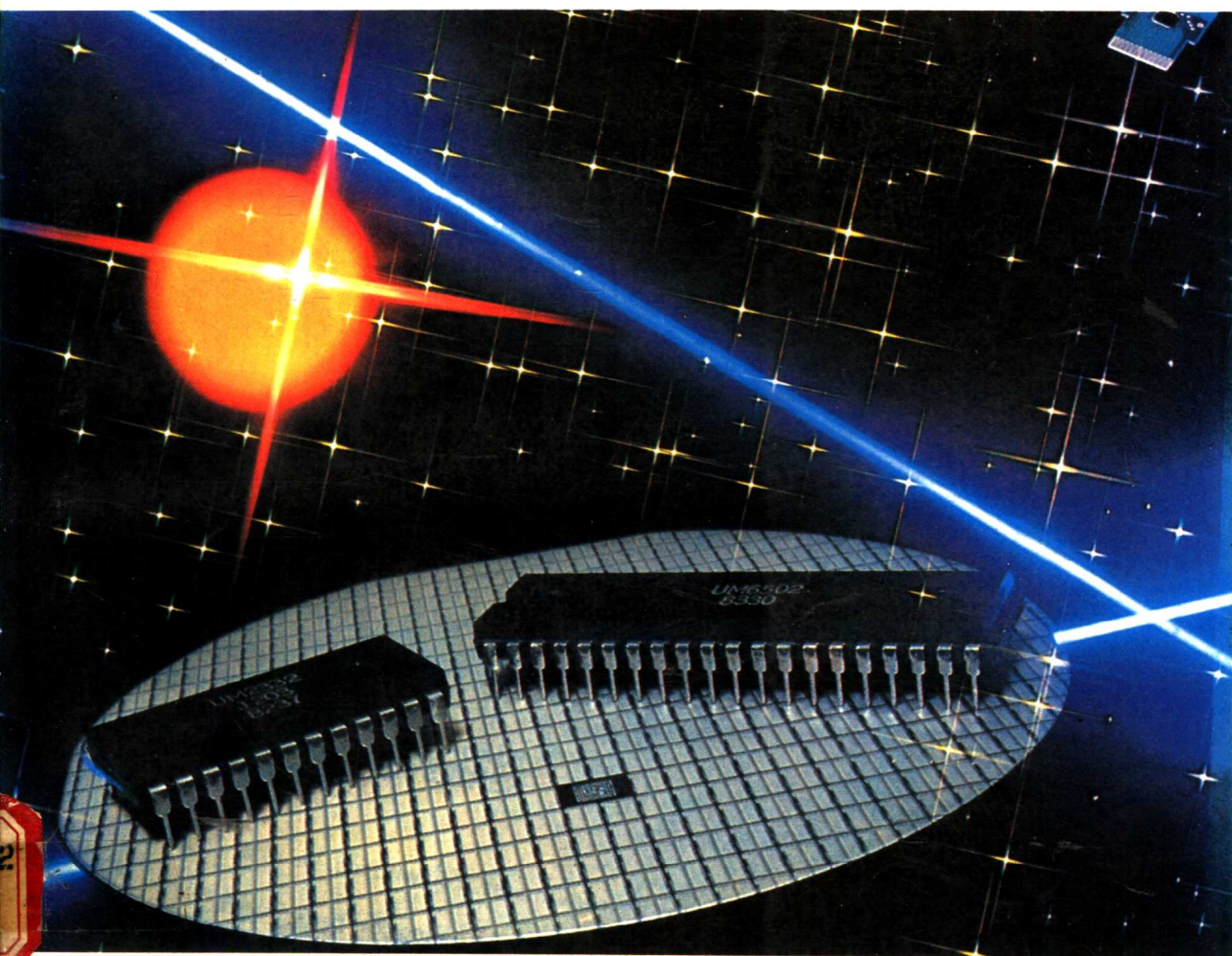


大專用書

數位積體電路

陳勉知 編譯



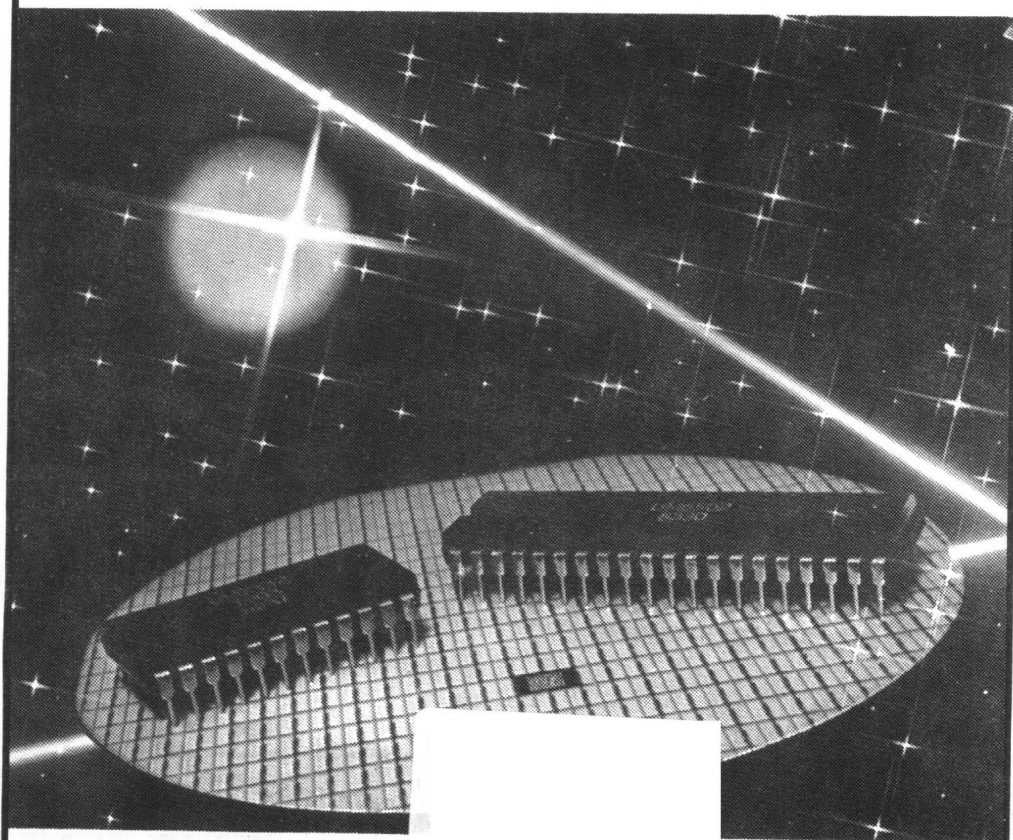
全華科技圖書股份有限公司 印行

大專用書

TN431
C453

數位積體電路

陳勉知 編譯



全華科技圖書股份有限公司 印行



全華圖書

法律顧問：陳培豪律師

數位積體電路

陳勉知 編譯

出版者 全華科技圖書股份有限公司

地址 / 台北市龍江路76巷20-2號2樓

電話 / 5811300 (總機)

郵撥帳號 / 0100836-1號

發行人 陳 本 源

印刷者 華 一 彩 色 印 刷 廠

門市部 全友書局 (黎明文化大樓七樓)

地址 / 台北市重慶南路一段49號7樓

電話 / 3612532 • 3612534

定 價 新臺幣 240 元

初版 / 75年 3 月

行政院新聞局核准登記證局版台業字第〇二二三號

版權所有 翻印必究

圖書編號 0111020

ANALYSIS AND DESIGN OF DIGITAL INTEGRATED CIRCUITS

DAVID A. HODGES
HORACE G. JACKSON

Department of Electrical Engineering
and Computer Sciences
University of California, Berkeley

McGRAW-HILL BOOK COMPANY

New York / St. Louis / San Francisco / Auckland / Bogotá / Hamburg
Johannesburg / London / Madrid / Mexico / Montreal / New Delhi
Panama / Paris / São Paulo / Singapore / Sydney / Tokyo / Toronto

11/16/91/02

我們的宗旨：

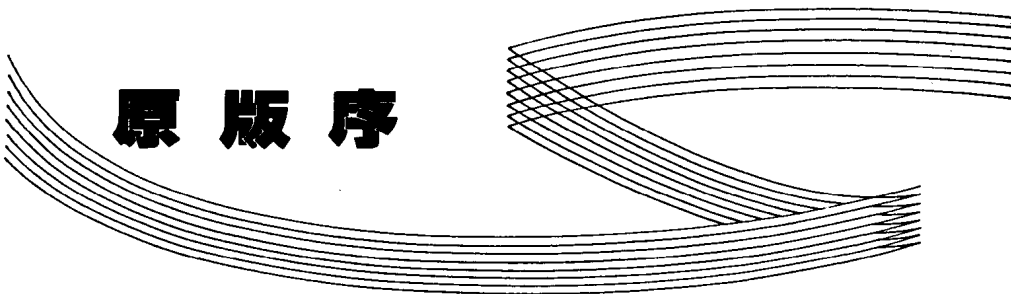
推展科技新知 帶動工業升級

為學校教科書 推陳出新

感謝您選購全華圖書
本書能滿足您求知的慾望

「圖書之可貴，在其量也在其質」，量指圖書內容充實，質指資料新穎夠水準，我們本著這個原則，竭心盡力地為國家科學中文文化努力，貢獻給您這一本全是精華的“全華圖書”

為保護您的眼睛，本公司特別
採用不反光的米色印書紙!!



原 版 序

本書探討數位積體電路 (IC) 的分析和設計。雖然本書大部份涉及數位 IC 的內部設計，但我們相信這對於數位 IC 的使用者很有幫助。事實上，我們發現設計與使用數位 IC 的關係密不可分，故同時瞭解這二者相當重要。目前，使用者比設計者多很多，根據我們的經驗，在使用中學習瞭解數位也很有益，特別是面對許多相互競爭的設計而難以取捨時。瞭解 IC 結構對於評估不同設計在考慮雜訊與供應電壓變異時很重要。使用者若瞭解積體電路內部操作，可以輕易地明白廠商提供的規格說明。

本書包含許多練習範例，用以說明分析與設計的原理，也傳授一些數位 IC 的實際知識。大部份章節在結束前附有習題（答案在本書最後面）。故學生可以做這些習題以測試對課文的瞭解程度。此外，在每章最後有許多習題。

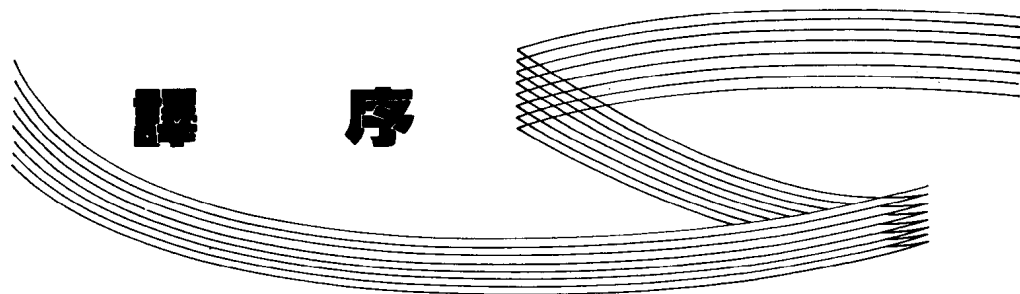
每一章課文結束後有綜合，用以幫助學生瞭解和記憶課文主題與安排精神。

第二到第八章的綜合後面有二或三個實驗示範，讓學生從實驗中去體會理論，並且比較兩者的異同。這些示範可以安排在課堂中。在伯克萊 (Berkeley)，我們要求學生每週花三個小時進行這些實驗。理論和實際必須相互配合，對於工程而言，單單懂理論只可說是瞭解了一半。

我們希望電機系三或四年級的學生使用本書，他們最好已有基本電子電路與邏輯設計觀念。學生如果修過半導體元件方面的課，可以很快的看完第二、四和五章

。但是，這幾章不應該漏掉，因為我們所強調的是直接測量電力特性、元件電路性質與元件模型參數。此外，許多半導體元件課程強調半導體能帶結構與載子傳輸現象。

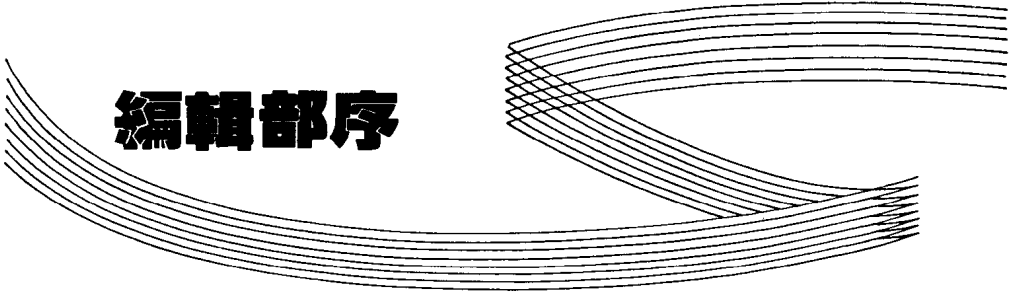
本書內容安排是一學期的課程，每週三小時，外加三小時實驗。



我國在電子工業的發展已有許多年。最近幾年，受到超大型積體電路（VLSI）的衝擊，我國政府深以此項科技的重要性巨大而大力扶持。另一方面，以中國人的聰明和智慧，也非常適宜在這個領域發展。因為電子科技進步神速，要完全掌握其動向必需加倍用心地吸收新知識。本書針對此一目的，把數位電子電路的觀念和設計要領作徹底的敘述，期能增進國人在數位電路方面的瞭解與熟練。本書內容詳盡新穎，相信讀者在研讀後，必能在電子領域界佔一席之地。

譯者才疏學淺，若有遺誤之處，尚祈先賢不吝賜教。

譯者 陳勉知 謹識



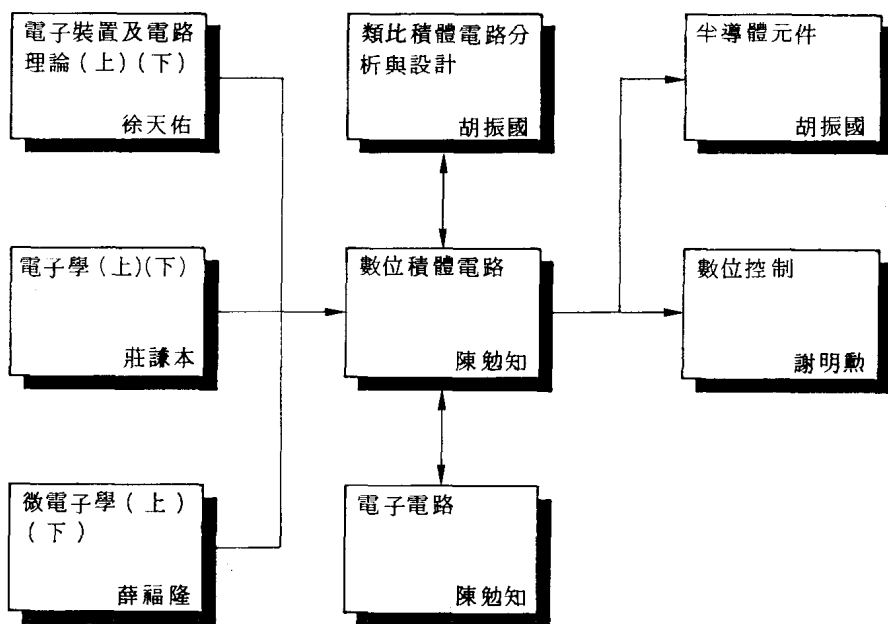
編輯部序

「系統編輯」是我們的編輯方針，我們所提供給您的，絕不只是一本書，而是關於這門學問的所有知識，它們由淺入深，循序漸進。

現在我們就將這本「數位積體電路」呈獻給您。本書係譯自 Hodges 與 Jackson 所著的 "Analysis and Design of Digital Integrated Circuits" 一書，原書出版後即廣受國內外各大專院校採用為教本，其內容主要針對數位積體電路的分析和設計原理做一深入的剖析，尤其在 ROM、LSI 及 VLSI 方面更有突破性和實質性的詮釋，適於大專電子科系引為教本之用。

同時，為了使您能有系統且循序漸進研習數位電路方面叢書，我們以流程圖方式，列出各有關圖書的閱讀順序，以減少您研習此門學問的摸索時間，並能對這門學問有完整的知識。若您在這方面有任何問題，歡迎來函連繫，我們將竭誠為您服務。

流程圖



全華電子相關圖書

- 585 數位電子電路及應用
蔡國瑞編譯
20K/456頁/240元
- 639 數位計算機電子學
(第二版)
薛福隆·廖福源編譯
18K/440頁/250元
- 797 實用數位IC線路設計
伍孝鵬編譯
20K/744頁/300元
- 535 數位電路實習與
專題製作
鍾富昭編著
16K/416頁/280元
- 307 CMOS電路故障分析
與檢修
張博堯編譯
25K/218頁/130元
- 553 IC應用電路集
戴奎生編譯
18K/272頁/190元
- 855 類比積體電路分析
與設計
胡振國編譯
20K/744頁/280元

● 上列書籍為七十五年定價，爾後若有調整請以最新目錄為準。

目 錄

第1章	數位電子簡介	1
1.0	簡 介	2
1.1	邏輯功能	2
1.1-1	布耳識別	4
1.2	卡諾圖	6
1.2-1	標準形式	9
1.3	積體電路製造技術；整合規則	11
1.3-1	雙極積體電路製造步驟	13
1.3-2	MOS 積體電路製造步驟	15
1.3-3	整合規則	17
1.4	數位電路性質	18
1.5	理想數位邏輯元件	19
1.6	雜訊與雜訊邊限定義	20
1.7	暫態特性定義	21
1.8	數位電路電腦輔助設計	22
1.9	二極體邏輯與可規劃邏輯陣列	24
1.10	綜 合	29
	習 題	29
第2章	金氧半電晶體	31
2.0	簡 介	32
2.1	各種MOS 製程	32
2.2	MOS 電晶體結構與操作	33
2.3	MOS 電晶體臨界電壓	37
2.4	電流電壓特性	42

2.5	MOS 電晶體的電容	46
2.6	針對MOS 電晶體電路模擬的模型	47
2.6-1	SPICE MOSFET 模型	48
2.6-2	元件參數測量	50
2.7	MOS 電晶體限制	51
2.7-1	電壓限制	52
2.7-2	寄生雙極電晶體與閃鎖	53
2.7-3	製造的參數變化	54
2.7-4	溫度效應	54
2.8	綜 合	55
	習 題	57

第3章	MOS 反相器和閘電路	59
3.0	簡 介	60
3.1	靜態NMOS 反相器分析	62
3.1-1	VTC臨界點的直接計算	62
3.2	電晶體負載元件	65
3.2-1	飽和增強負載	65
3.2-2	線性增強負載	70
3.2-3	空乏負載	71
3.3	電路規劃與電容	76
3.3-1	規劃範例與SPICE 輸入資料	76
3.3-2	人工分析電容計算	80
3.4	交換時間分析與功率延遲積	84
3.4-1	傳播延遲時間	84
3.4-2	功率 - 延遲積	86
3.5	互補MOS (CMOS) 反相器分析	87
3.5-1	CMOS 反相器直流分析	87
3.5-2	CMOS 反相器暫態分析	90
3.5-3	CMOS 電路功率 - 延遲積	92
3.6	NMOS 閘電路	92
3.7	CMOS 閘電路	94
3.7-1	基本CMOS 閘電路	94

3.7-2	4000 系列 CMOS 邏輯族	96
3.7-3	4000B 及 74COMS 邏輯族	96
3.8	動態邏輯電路	97
3.9	MOS 電路規格	101
3.9-1	完全縮小	101
3.9-2	固定電壓縮小	102
3.9-3	電壓與基底濃度縮小	102
3.10	綜 合	103
	習 題	105

第 4 章 **半導體二極體** 111

4.0	簡 介	112
4.1	pn 接面二極體	113
4.2	平衡障壁電位	114
4.3	空乏區電荷	119
4.3-1	電荷密度	119
4.3-2	電 場	119
4.3-3	空乏層全部電荷與寬度	120
4.3-4	空乏層電容	121
4.3-5	線性（或漸變）接面	122
4.3-6	大信號等效電容	123
4.4	順向偏壓 pn 接面	124
4.5	反向偏壓 pn 接面	129
4.6	二極體交換暫態	130
4.6-1	導 通	132
4.6-2	斷 路	133
4.7	二極體結構	135
4.7-1	長基底二極體	135
4.7-2	短基底二極體	136
4.7-3	個別 nnp 二極體	137
4.7-4	積體電路二極體	138
4.8	電路模擬的二極體模型	138
4.8-1	SPICE 二極體模型	138

4.8-2 二極體參數測量	139
4.9 蕭基障壁二極體	142
4.10 溫度效應	144
4.11 崩潰二極體	146
4.12 綜 合	147
習 題	149

第5章

雙極接面電晶體 153

5.0 雙極接面電晶體	154
5.1 電晶體順向主動模式操作	154
5.1-1 物理透視	157
5.1-2 過量少數載子基極電荷	158
5.1-3 順向過渡時間	159
5.1-4 基極電流	159
5.2 端電流	161
5.3 操作模式	163
5.3-1 順向主動模式	163
5.3-2 反向主動模式	165
5.3-3 截止模式	165
5.3-4 飽和模式	166
5.4 電路模擬程式BJT模型	169
5.4-1 SPICE BJT模型	169
5.4-2 BJT參數的測量	172
5.5 綜 合	175
習 題	178

第6章

雙極電晶體反相器 181

6.0 簡 介	182
6.1 靜態特性	183
6.1-1 電壓轉移特性	183
6.1-2 邏輯準位圖形	186
6.1-3 扇 出	186
6.2 電荷控制分析	188

6.2-1	中性基極區域	188
6.2-2	空乏區	199
6.2-3	操作模式	202
6.3	BJT反相器交換時間	209
6.3-1	傳播延遲時間	216
6.4	蕭基定位反相器	217
6.4-1	靜態特性	218
6.4-2	暫態特性	218
6.5	與SPICE比較	218
6.5-1	飽和反相器結果	220
6.5-2	蕭基定位反相器結果	222
6.6	綜 合	222
	習 題	224

第7章

雙極數位閘電路 227

7.0	簡 介	228
7.1	電阻 - 電晶體邏輯	229
7.2	二極體 - 電晶體邏輯	230
7.2-1	修正的DTL	232
7.3	電晶體 - 電晶體邏輯	234
7.3-1	標準TTL	235
7.3-2	蕭基定位TTL	239
7.3-3	低功率蕭基定位TTL	242
7.3-4	高等蕭基定位TTL	243
7.3-5	TTL閘電路	246
7.4	射極耦合邏輯	248
7.4-1	ECL 10K系列	250
7.4-2	ECL 100K系列	256
7.5	積體注入邏輯	259
7.5-1	標準 I^2L	260
7.5-2	蕭基 I^2L	264
7.5-3	蕭基電晶體邏輯	266
7.6	積體蕭基邏輯	266

7.7 介 面	268
7.8 綜 合	273
習 題	275

第8章	再生邏輯電路	279
------------	---------------	------------

8.0 簡 介	280
8.1 基本雙穩態電路	280
8.2 SR 栓鎖	282
8.2-1 NOR 閘 SR 栓鎖	282
8.2-2 NAND 閘 SR 栓鎖	283
8.3 JK 正反器	283
8.3-1 JK 主 - 僕正反器	284
8.3-2 JK 邊緣觸發正反器	285
8.4 D 正反器	286
8.5 TTL 電路	287
8.6 ECL 電路	291
8.7 I^2L 電路	294
8.8 NMOS 電路	296
8.9 CMOS 電路	299
8.10 正反器電路綜合	302
8.11 樞密特觸發	302
8.11-1 射極耦合樞密特觸發	303
8.11-2 CMOS 樞密特觸發	305
8.12 多諧振盪器電路	307
8.12-1 CMOS 單穩態多諧振盪器	307
8.12-2 CMOS 非穩態多諧振盪器	309
8.12-3 TTL 單穩態多諧振盪器	310
8.13 IC 計時器	313
8.13-1 類似單穩態多諧振盪器操作的定時器	313
8.13-2 類似非穩態多諧振盪器操作的計時器	315
8.14 綜 合	317
習 題	319