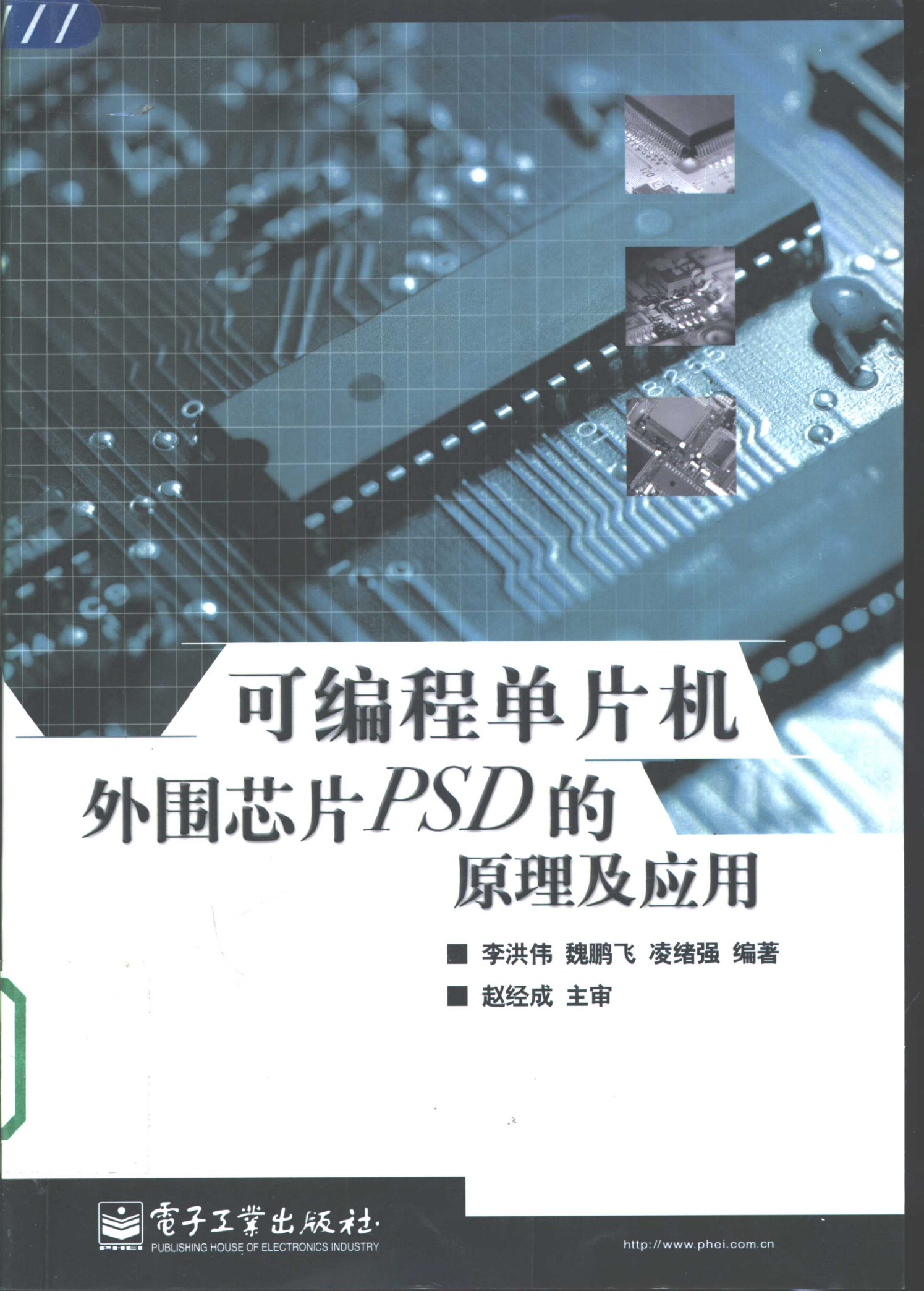


可编程单片机 外围芯片 *PSD* 的 原理及应用

■ 李洪伟 魏鹏飞 凌绪强 编著

■ 赵经成 主审



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

可编程单片机

外围芯片 PSD 的原理及应用

李洪伟 魏鹏飞 凌绪强 编著

赵经成 主审

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

单片机现场可编程外围芯片 PSD 是集成了 Flash ROM、E²PROM、SRAM、通用 I/O 端口和多种可编程逻辑的器件。本书全面、系统地介绍了 PSD8XXF、PSD9XX 和 PSD4XXX 系列可编程通用外围接口芯片的工作原理、结构和应用,并提供了大量的程序实例。本书共分 10 章。第 1~4 章分别介绍了 PSD8XXF、PSD9XX、PSD4XXX 系列可编程通用外围接口芯片的结构原理和特性;第 5~10 章在介绍各系列器件与单片机连接的基础上,结合对 PSD 编程软件 PSDsoft Express 和编程器 FlashLINK 的介绍,以具体实例介绍了电路连接、实际应用及部分程序。

本书面向从事微处理器系统开发和各类控制器的设计人员,既可作为相关专业高年级本科生、研究生的教材,也可供电子设计的科技人员学习、使用 PSD 时参考。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,翻版必究。

图书在版编目(CIP)数据

可编程单片机外围芯片 PSD 的原理及应用/李洪伟,魏鹏飞,凌绪强编著. —北京:电子工业出版社, 2003.1

ISBN 7-5053-8329-9

I. 可... II. ①李... ②魏... ③凌... III. 单片微型计算机-可程序控制器-芯片 IV. TP368.1

中国版本图书馆 CIP 数据核字(2002)第 102163 号

责任编辑:张来盛 许 楷

印 刷 者:北京李史山胶印厂

出版发行:电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路 173 信箱 邮编:100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:22.75 字数:576 千字

版 次:2003 年 1 月第 1 版 2003 年 1 月第 1 次印刷

印 数:5000 册 定价:32.00 元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。联系电话:(010) 68279077

前 言

美国 Wafer Scale Integration Inc. (WSI 公司)生产的现场可编程外围芯片 PSD 系列器件是适用于各类单片机系统的新型器件。近几年,随着 Flash 闪速存储器技术的深入应用,WSI 公司将其集成于前期开发出的 PSD 系列器件,相继推出了 PSD8XXF、PSD9XX、PSD4XXX 系列,使编程变得更加简易,实现了在系统编程和在应用编程设计。

PSD8XXF、PSD9XX、PSD4XXX 系列单片机外围可编程芯片与前期的 PSD3XX、PSD4XX 系列相比,增加了以下功能:

- ▶ 增加了存储器容量;
- ▶ 增加了可选的次闪速存储器或 E²PROM 存储器阵列,实现了对不同存储器区段的
同时操作,如通过执行一个存储器区段的程序对其他区段编程;
- ▶ 增强了 PLD 功能,增加了更多的乘积项和容量;
- ▶ 对 SRAM 实现了掉电保护功能;
- ▶ 更多的 I/O 接口;
- ▶ 支持更多的微控制器(如 Philips 80C51XA、Intel 80C251 等)。

以 PSD8XXF 系列器件为例,它包括了 128KB ~ 512KB 闪速存储器、32KB E²PROM (可选)、2KB ~ 32KB SRAM、27/52 个 I/O 口及其超过 3 000 门的闪速可编程逻辑功能,能与大多数 8 位和 16 位单片机直接接口。PSD9XX 系列与 PSD8XXF 系列相比而言,内部简化了部分逻辑功能,价格更为便宜,更适合于大部分用户使用。PSD4XXX 系列是专门针对市场上大量出现的 16 位单片机设计的,其功能与 PSD8XXF 系列并无大的差异。

由 PSD 器件与单片机构成的嵌入式设计系统,除具有集成度高、可靠性好、体积小、功耗低的特点以外,还实现了在系统编程和在应用编程功能,使广大用户免除了在对 EPROM 存储器编程时程序修改较麻烦的弊端,使用更方便。

本书共分 10 章。第 1 章概述了 PSD 芯片的发展历程;第 2,3,4 章分别介绍了 PSD8XXF、PSD9XX 和 PSD4XXX 三个系列的结构原理和特性;第 5 章给出了 PSD 三个系列与单片机的连接电路图;第 6 章介绍了 DK900 套件的原理与应用;第 7 章在介绍 Flash-LINK 编程器 JTAG 功能的基础上,分析了在系统应用编程原理;第 8,9,10 章分别给出了 PSD8XXF、PSD9XX 和 PSD4XXX 系列设计的应用实例,具有一定的指导意义。

本书编著者在多年应用 PSD 芯片进行设计的过程中,对 PSD 系列芯片的应用有着深刻的认识,积累了较多的经验,现将它编著成书,以便使更多的电子设计者了解并应用 PSD 芯片,也希望能给广大电子设计人员提供更多的帮助。

本书由李洪伟同志编著了第 1,2,5,6,7,8,9 章,魏鹏飞博士编著了第 3,4 两章,总装备部凌绪强同志编著了第 10 章。最后,由李洪伟同志进行了全书的统稿工作并由海军航空工程学院青岛分院赵经成副教授对全书作了主审。

由于编著者水平有限,书中难免有疏漏和错误之处,恳请广大读者批评指正。

编著者

2002 年 9 月于国防科技大学

目 录

第 1 章 概述	(1)
1.1 引言	(1)
1.2 ISP 和 IAP 概念	(4)
1.2.1 在系统编程 (ISP)	(4)
1.2.2 在应用编程 (IAP)	(4)
第 2 章 PSD8XXF 系列在系统可编程控制器外围芯片	(5)
2.1 简介	(5)
2.1.1 引言	(5)
2.1.2 主要特征与应用	(6)
2.1.3 命名方式及外形	(7)
2.2 系统结构	(8)
2.2.1 PSD8XXF 的组成结构	(8)
2.2.2 PSD8XXF 的引脚功能描述	(11)
2.2.3 PSD8XXF 的封装形式	(16)
2.3 PSD8XXF 寄存器说明和地址偏移	(17)
2.3.1 寄存器说明	(17)
2.3.2 地址偏移	(18)
2.4 存储器块	(20)
2.4.1 主闪速存储器、E ² PROM 以及次闪速存储器说明	(20)
2.4.2 电池备用 SRAM	(29)
2.4.3 存储器选择信号	(30)
2.4.4 页寄存器	(32)
2.5 PLD	(32)
2.5.1 译码 PLD	(34)
2.5.2 复合 PLD	(35)
2.6 I/O 端口	(38)
2.6.1 通用端口结构	(39)
2.6.2 端口工作方式	(41)
2.6.3 端口配置寄存器 (PCR)	(43)
2.6.4 端口数据寄存器	(45)
2.6.5 端口 A 和 B 的功能和结构	(45)
2.6.6 端口 C 的功能和结构	(46)
2.6.7 端口 D 的功能和结构	(46)
2.7 电源管理单元	(46)
2.7.1 APD 逻辑和掉电方式	(47)

2.7.2 其他节省功耗选项	(48)
2.8 复位和上电要求	(49)
2.8.1 上电复位	(49)
2.8.2 热复位	(49)
2.8.3 在复位期间 I/O 引脚、寄存器和 PLD 状态	(50)
2.9 PSD8XXF 工作特性	(50)
2.9.1 极限范围	(50)
2.9.2 工作范围	(50)
2.9.3 推荐工作条件	(51)
2.9.4 PLD 消耗	(51)
2.9.5 功耗计算	(52)
2.9.6 电源直流特性	(53)
2.9.7 MCU 工作时序	(55)
2.9.8 PLD 工作时序	(65)
附: MCU 及 PSD 工作时序字符含义	(69)
第 3 章 PSD9XX 系列在系统可编程控制器外围器件	(70)
3.1 概述	(70)
3.1.1 基本特征	(70)
3.1.2 主要特征	(72)
3.1.3 基本信息	(73)
3.1.4 PSD9XX 系列	(73)
3.1.5 PSD9XX 结构概述	(74)
3.1.6 PSD9XX 系列器件的开发系统	(76)
3.2 PSD9XX 系列产品及其引脚说明	(77)
3.2.1 PSD9XX 系列器件编号的构成	(77)
3.2.2 PSD9XX 系列的封装形式及其引脚排列	(78)
3.2.3 PSD9XX 系列器件引脚说明	(80)
3.3 寄存器说明及其地址偏移	(84)
3.4 存储器块	(84)
3.4.1 主闪速存储器与 E ² PROM 存储器	(85)
3.4.2 SRAM	(96)
3.4.3 存储器选择信号	(97)
3.4.4 页寄存器	(98)
3.5 PLD	(99)
3.5.1 译码 PLD (DPLD)	(100)
3.5.2 通用 PLD (GPLD)	(100)
3.6 微控制器总线接口	(101)
3.6.1 PSD9XX 系列器件到多路复用 8 位总线的接口	(101)
3.6.2 PSD9XX 系列器件到非多路复用 8 位总线的接口	(101)

3.7	I/O 端口	(102)
3.7.1	通用端口结构	(103)
3.7.2	端口操作模式	(103)
3.7.3	端口配置寄存器 (PCR)	(105)
3.7.4	端口数据寄存器	(106)
3.7.5	端口 A 与 B 的功能与结构	(107)
3.7.6	端口 C 的功能与结构	(108)
3.7.7	端口 D 的功能与结构	(108)
3.8	电源管理	(109)
3.8.1	自动掉电 (APD) 单元与掉电模式	(110)
3.8.2	其他节电选项	(112)
3.8.3	复位与上电要求	(113)
3.9	使用 JTAG 接口在应用编程	(114)
3.9.1	标准 JTAG 信号	(115)
3.9.2	JTAG 扩展	(115)
3.9.3	安全性与闪速存储器保护	(115)
3.10	工作范围与工作条件	(116)
3.10.1	绝对最大标称值	(116)
3.10.2	工作范围	(116)
3.10.3	工作条件	(116)
3.11	AC/DC 参数	(116)
3.11.1	PSD9XX 系列器件的 I_{CC} /频率特性	(117)
3.11.2	PSD9XX 系列器件的直流 (DC) 特性	(119)
3.11.3	PSD9XX 系列器件的工作时序	(121)
3.11.4	PSD9XX 系列器件的交流 (AC) 测试波形及电路	(129)
第 4 章	PSD4XXX 系列在系统可编程控制器外围器件	(131)
4.1	概述	(131)
4.1.1	基本特征	(131)
4.1.2	主要特征	(133)
4.1.3	基本信息	(134)
4.1.4	PSD4XXX 系列器件结构概述	(134)
4.1.5	PSD4XXX 系列器件的开发系统	(137)
4.2	PSD4XXX 系列产品及其引脚说明	(139)
4.2.1	PSD4XXX 系列器件引脚说明	(139)
4.2.2	PSD4XXX 系列器件编号的构成	(142)
4.2.3	PSD4XXX 系列器件的封装形式及其引脚分配	(143)
4.3	寄存器说明及其地址偏移	(146)
4.4	存储器块	(149)
4.4.1	主闪速存储器与次闪速存储器	(150)

4.4.2	SRAM	(159)
4.4.3	存储器选择信号	(159)
4.4.4	页寄存器	(161)
4.4.5	存储器 ID 寄存器	(162)
4.5	PLD	(164)
4.5.1	译码 PLD (DPLD)	(164)
4.5.2	通用 PLD (GPLD)	(165)
4.6	微控制器总线接口	(168)
4.6.1	PSD4XXX 系列器件到多路复用 16 位总线的接口	(168)
4.6.2	PSD4XXX 系列器件到非多路复用 16 位总线的接口	(168)
4.6.3	数据字节定位	(169)
4.7	I/O 端口	(170)
4.7.1	通用端口结构	(170)
4.7.2	端口操作模式	(171)
4.7.3	端口配置寄存器 (PCR)	(174)
4.7.4	端口数据寄存器	(175)
4.7.5	端口 A、B 与 C 的功能与结构	(175)
4.7.6	端口 D 的功能与结构	(176)
4.7.7	端口 E 的功能与结构	(177)
4.7.8	端口 F 的功能与结构	(178)
4.7.9	端口 G 的功能与结构	(178)
4.8	电源管理	(178)
4.8.1	自动掉电 (APD) 单元与掉电模式	(179)
4.8.2	其他节电选项	(182)
4.8.3	复位与上电要求	(182)
4.9	使用 JTAG 接口在应用编程	(184)
4.9.1	标准 JTAG 信号	(184)
4.9.2	JTAG 扩展	(184)
4.9.3	安全性与闪速存储器保护	(185)
4.10	工作范围与工作条件	(185)
4.10.1	绝对最大标称值	(185)
4.10.2	工作条件	(185)
4.10.3	工作范围	(186)
4.11	AC/DC 参数	(186)
4.11.1	PSD4XXX 直流 (DC) 特性(5V $\pm$ 0.5V 版本)	(188)
4.11.2	PSD4XXX 系列器件的工作时序	(191)
4.11.3	PSD4XXX 系列器件的交流 (AC) 测试波形及电路	(199)
第 5 章	PSD8XXF, PSD9XX, PSD4XXX 系列与单片机连接	(200)
5.1	PSD8XXF 与单片机接口	(200)

5.1.1	微控制器总线接口	(200)
5.1.2	PSD8XXF 与 80C31 连接	(202)
5.1.3	PSD8XXF 与 80C251 连接	(202)
5.1.4	PSD8XXF 与 80C51 连接	(204)
5.1.5	PSD8XXF 与 M68HC11 连接	(204)
5.1.6	PSD8XXF 与 80C196 连接	(204)
5.2	PSD9XX 与单片机接口	(210)
5.2.1	微控制器总线接口	(210)
5.2.2	PSD9XX 与 80C31 连接	(210)
5.2.3	PSD9XX 与 80C251 连接	(212)
5.2.4	PSD9XX 与 80C51 连接	(212)
5.2.5	PSD9XX 与 M68HC11 连接	(212)
5.2.6	PSD9XX 与 80C196 连接	(212)
5.3	PSD4XXX 与单片机接口	(217)
5.3.1	微控制器总线接口	(217)
5.3.2	PSD4XXX 与 80C196/80186 连接	(219)
5.3.3	PSD4XXX 与 MC683XX/MC68HC16 连接	(219)
5.3.4	PSD4XXX 与 80C51XA 连接	(222)
5.3.5	PSD4XXX 与 H8/300 连接	(222)
5.3.6	PSD4XXX 与 MMC2001 的连接	(222)
5.3.7	PSD4XXX 与 C16X 系列的连接	(222)
第 6 章	DK900 套件功能应用	(227)
6.1	引言	(227)
6.2	套件组成介绍	(227)
6.2.1	硬件组成	(227)
6.2.2	软件组成	(228)
6.2.3	调试板组成	(228)
6.3	在系统编程应用演示	(229)
6.4	在应用编程功能演示	(231)
6.5	8051 MCU 用户开发平台应用	(235)
6.5.1	ST DK900 开发主板介绍	(235)
6.5.2	存储器映像	(237)
6.5.3	PSDload 的运行	(237)
6.5.4	存储器映像交换	(240)
6.5.5	在系统应用编程深入举例	(244)
6.5.6	如何为 UART Download 创建用户应用程序	(246)
6.6	物理配置及源程序	(247)
6.6.1	DK900 主板上的连接器设置	(247)
6.6.2	开发板部件清单	(251)

6.7	PSDsoft Express 软件安装	(252)
附 A:	C51_startup 源程序——UART8032	(261)
附 B:	C51_startup 源程序——UART1	(265)
第 7 章	在系统应用编程指导	(271)
7.1	引言	(271)
7.2	软件与编程支持	(271)
7.3	ISP 的增强功能	(272)
7.4	编程/擦除流程控制	(272)
7.4.1	标准 JTAG 接口方式	(272)
7.4.2	JTAG 扩展方式	(273)
7.5	JTAG-ISP 连接方案	(274)
7.6	复用 JTAG-ISP 引脚功能	(276)
7.6.1	用 FlashLINK 创建复用 JTAG-ISP 功能举例	(276)
7.7	JTAG-ISP 连接定义	(278)
7.8	JTAG 链	(280)
7.9	硬件测试	(280)
第 8 章	PSD8XXF 应用设计指导	(282)
8.1	引言	(282)
8.2	设计目的与要求	(282)
8.2.1	设计目的	(282)
8.2.2	设计要求	(282)
8.3	物理连接	(283)
8.4	PSD813F1 配置	(284)
8.4.1	存储器区间分配	(284)
8.4.2	PSDsoft Express 软件设计	(284)
8.5	PSD 应用程序	(290)
8.5.1	PSD 初始化程序	(290)
8.5.2	键盘扫描程序	(292)
8.5.3	软件数据保护功能编程应用	(294)
8.6	结论	(296)
第 9 章	PSD9XX 应用设计指导	(297)
9.1	引言	(297)
9.2	器件编程方案	(297)
9.3	物理连接	(299)
9.4	存储器未分页的在应用编程设计	(299)
9.4.1	存储器映像	(300)
9.4.2	PSDsoft Express 软件设计指导	(301)
9.5	存储器分页的在应用编程设计	(311)
9.5.1	存储器映像	(311)

9.5.2	PSDsoft Express 设计指导	(312)
9.6	带分页和交换的增强 IAP 设计	(315)
9.6.1	存储器映像	(315)
9.6.2	PSDsoft Express 设计指导	(318)
9.7	小结	(319)
第 10 章	PSD4XXX 应用设计指导	(320)
10.1	引言	(320)
10.2	物理连接	(321)
10.3	在系统编程实现设计初步	(322)
10.3.1	存储器映像	(322)
10.3.2	PSDsoft Express 软件设计指导	(323)
10.4	在应用编程和在系统编程设计举例	(333)
10.4.1	存储器映像	(333)
10.4.2	PSDsoft Express 设计指导	(335)
10.5	ISP 和增强 IAP 应用设计举例	(344)
10.5.1	存储器映像	(345)
10.5.2	PSDsoft Express 设计指导	(347)
参考文献		(350)

第 1 章 概 述

1.1 引 言

近 30 年来，随着微电子技术和半导体工业的发展，产生了大规模和超大规模的集成电路。例如，将中央处理器、随机存取存储器 RAM、只读存储器 ROM/EPROM、I/O 接口电路、定时器/计数器以及 A/D 转换器等电路集成在一块芯片中的单片机，典型的如 Intel 公司 20 世纪 80 年代推出的 MCS-51 系列单片机。以 8051 为例，它具有 4KB 的程序存储器、128 字节的随机存储器、16 位定时器/计数器和 32 个 I/O 接口，若辅以外设显示、控制、通信等电路，就构成了典型的微型计算机应用系统。由于微型计算机应用系统具有电子产品的小型化、智能化和高可靠性以及低成本的特点，目前在各类家用电器、有线与无线通信、工业控制系统、数据采集系统、自动测试系统、智能化仪器仪表以及汽车电子等领域得到了广泛应用。

在实际的测控系统中，如果程序代码过长或随机数据存储量过多，就需要增加只读存储器 EPROM 或随机存取存储器 RAM（有的单片机内部本身就没有）的数目。如外设接口要求较多，需要增加可编程外设 I/O 接口（如 8255 等），构成各类控制系统，以实现多路数据采集、多路输出控制等要求。

随着设计技术，特别是大规模集成电路设计的发展，以及日益增大设备复杂化控制的需要，要求尽量简化电路系统的设计，增大程序存储容量，缩短设计流程，降低工艺成本。为适应市场的要求，WSI 公司推出了基于自己独特专利技术的单片机外围器件 PSD 器件家族，集闪存存储器、E²PROM、RAM、I/O 口等多功能于一体，与微控制器（Motorola 系列、Intel 系列、Philips 系列等单片机）组合在一起，既避免了因各种分立元件混合在一起所造成的匹配问题，又增大了存储容量，使微控制器系统以最少的元件，设计完成更多的功能。从图 1.1.1 也可以看出使用 PSD 器件系统设计方案还可以减少元器件数目，简化电路系统设计，节省印刷板空间，缩短产品开发周期，降低产品成本等。

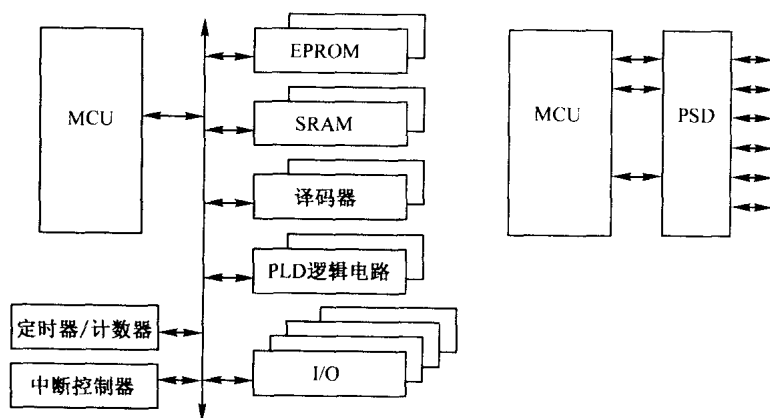


图 1.1.1 未使用与使用 PSD 器件的系统设计方案的比较

自推向市场之日起，PSD 器件家族从PSD2XX、PSD3XX 系列，直到今天的PSD8XXF、PSD9XX、PSD4XXX 系列，紧密结合其他相关微电子技术的发展，为优化系统设计、提高系统的可靠性、缩小体积、降低功耗和缩短产品的开发周期，提供了一条方便的途径。图 1.1.2 为 WSI 公司研制的 PSD 系列器件的发展趋势图。

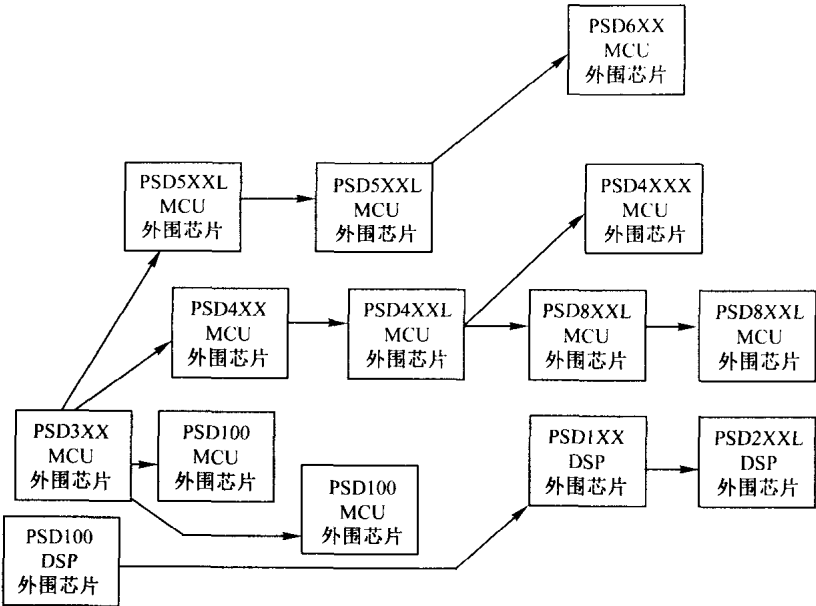


图 1.1.2 PSD 系列器件发展趋势

从 PSD 器件发展历程来看，是以 Flash 存储器的出现为分水岭的。在这之前，产品以 PSD3XX、PSD4XX、PSD5XX 系列为主，产品系列具有向上兼容的特点。如 PSD4XX 系列产品包含了 PSD3XX 系列产品的所有内容，并在此基础上增加了 I/O 端口、零功率 PLD 以及支持后备电池等。PSD5XX 系列是在 PSD4XX 系列基础上的扩展，增加了定时器和中断控制器等。表 1.1.1 列出了 PSD3XX、PSD4XX、PSD5XX 系列产品的性能比较。

表 1.1.1 PSD3XX、PSD4XX、PSD5XX 系列产品性能比较

特 性	PSD3XX 系列	PSD4XX 系列	PSD5XX 系列
I/O 引脚	19	40	40
PLD 输入端	12 ~ 16	37 ~ 59	61
PLD 乘积项	40	113 ~ 126	140
PLD 逻辑宏单元		8 ~ 24	30
零功率 PLD		有	有
EPROM/bit	256K, 512K, 1M	256K, 512K, 1M	256K, 512K, 1M
SRAM/bit	0 或 16K	16K/带后备电池	16K/带后备电池
速度/ns	90, 120, 150, 200	90, 120, 150, 200	90, 120, 150, 200
定时器/计数器			4 个 16 位
Watchdog 定时器			有

(续表)

特 性	PSD3XX 系列	PSD4XX 系列	PSD5XX 系列
中断控制器			8 级
加密功能	有	有	有
电源管理单元	有	有	有
页面逻辑	有(除 311,301 外)	有	有
微控制器接口	有	有	有
数据总线宽度	8/16	8/16	8/16

注: Watchdog 定时器为 4 个 16 位定时器/计数器中的 1 个。

在 Flash 存储器出现以后, 其快速在系统可擦除的特点在 PSD 中的作用体现得尤为明显。这其中, 以 8 位数据总线的 PSD8XXF 系列为代表, 具有对 Flash 存储器和 E²PROM 存储器的同时编程, 并引出 JTAG 接口实现在系统擦除、编程的特点。在此基础上, 简化了 PSD8XXF 系列的一些功能, 形成了 PSD9XX 系列, 其显著特点是实现了零功耗。为对应市场上出现的 16 位单片机, WSI 公司又推出了 16 位的 PSD4XXX 系列产品, 实现了与大部分单片机的连接。表 1.1.2 列出了 PSD8XXF、PSD9XX、PSD4XXX 系列的一些性能特点。

表 1.1.2 PSD8XXF、PSD9XX、PSD4XXX 系列产品性能比较

特 性	PSD8XXF 系列	PSD9XX 系列	PSD4XXX 系列
I/O 引脚	27	27	52
PLD 输入	73 或 81	57	66 或 82
PLD 输出	40	19 或 24	24
输入/输出宏单元	24/16	无	24/16
零功率 PLD		有	有
Flash 存储器/KB	1, 2, 4	1, 2, 4	4, 8
引导存储器/KB	256	256	256 或 512
SRAM/Kbit	16 或 64 或 256	16 或 64 或 256	64 或 256
JTAG 接口	有	有	有
加密功能	有	有	有
电源管理单元	有	有	有
页寄存器	有	有	有
微控制器接口	有	有	有

随着一些越来越简化的 PSD 编程专用工具软件的出现, 对 PSD 芯片的使用也越来越简单。如本书介绍的 PSDsoft Express700 软件, 结合 WSI 公司的配套硬件 FlashLINK 写入器, 可在短至 7s 的时间内把固件(程序和逻辑语句)编程到 PSD 系列器件中, 这是传统的编程器所无法比拟的。且不需设计者进行任何编程, 只要一步步地按步骤执行就可实现。对广大的电子设计人员来讲, 不仅节省了大部分的程序应用学习时间, 更为广大初学者提供了方便。

1.2 ISP 和 IAP 概念

在本书内容中，会经常提到两个基本概念：在系统编程（ISP）和在应用编程（IAP）。为以后理解方便，本章先给出它们的基本定义。

1.2.1 在系统编程 (ISP)

在系统编程（ISP）是指系统未执行程序期间，对 PSD 空白器件编程或对非空白器件的重新编程（或擦除）。在对 PSD 内部所有存储器（包括闪速存储器、次闪速存储器、E²PROM、SRAM）编程过程中，整个系统内不需要 MCU 的参与。利用 PSD 自身的 JTAG 接口实现的快速编程，可以随时随地实现对空白器件编程或者非空白器件重新编程。在系统编程主要用在系统程序初期载入或程序修改后全部重新载入过程。

1.2.2 在应用编程 (IAP)

在应用编程（IAP）是指系统在执行程序期间，由于在 PSD 中存在两种独立的闪速存储器阵列，MCU 可通过其中一片闪速存储器中的程序代码，对另一片闪速存储器进行编程（或擦除）。使用这种独特的体系结构，可以通过通信通道（CAN, Ethernet, UART, J1850 等）对产品程序固件进行更新。在应用编程可以方便地通过程序在不影响运行的情况下，对 PSD 闪速存储器进行程序修改工作，主要用在修改局部程序或需要程序和数据空间交换的 MCU 中。

第 2 章 PSD8XXF 系列在系统可编程 控制器外围芯片

2.1 简 介

2.1.1 引言

PSD8XXF 系列在系统可编程控制器外围芯片是将 Flash 存储器技术融入 PSD 片内, 同时又具有可编程逻辑, 使系统具有在系统可编程特性的芯片。它的组成主要有: 1Mbit 的主闪存存储器, 次 E²PROM 或闪存存储器, 超过 3000 门的闪存可编程逻辑, SRAM, 可配置的 I/O 端口以及可编程的电源管理。它的片内集成了优化的“微控制器宏单元”逻辑结构, 可满足嵌入式系统设计的独特要求。由于允许在系统地址/数据总线和内部 PSD 寄存器之间的直接连接, 大大简化了 MCU 和其他支持器件之间的通信。同时, 采用的闪存存储器分块设计解决了设计人员在管理分立的闪存存储器件时遇到的大部分问题, 例如, 首次编程时遇到的问题、地址译码的复杂性问题以及如何实现对闪存存储器同时读和写的问题。为了简化闪存存储器的更新, PSD8XXF 能完成来自次 E²PROM 或闪存存储器程序的执行, 避免了实现在系统内进行闪存存储器更新所需的复杂电路和软件。

PSD8XXF 系列器件具有 JTAG 接口, 可实现在系统编程, 并允许在系统内编程整个器件, 而且不需要引导 E²PROM 或外部编程器。此特性减少了开发时间, 简化了制造流程, 大大降低了现场升级的费用。

PSD8XXF 系列包括 PSD813F1, PSD813F2, PSD813F3, PSD813F4, PSD813F5, PSD833F2, PSD834F2, PSD835F2 等器件。表 2.1.1 列出了它们的组成与性能, 从表中可以看出, 它们的差别并不大。

表 2.1.1 PSD8XXF 系列产品性能

特 性	I/O	PLD 输入	PLD 输出	输入 宏单元	输出 宏单元	串行 ISP JTAG 接口	Flash /Kbit	次闪存存 储器/Kbit	SRAM /Kbit
PSD813F1	27	73	19	24	16	有	1024	256	16
PSD813F2	27	73	19	24	16	有	1024	256	16
PSD813F3	27	73	19	24	16	有	1024		16
PSD813F4	27	73	19	24	6	有	1024	256	
PSD813F5	27	73	19	24	16	有	1024		
PSD833F2	27	73	19	24	16	有	2048	256	64
PSD834F2	27	73	19	24	16	有	2048	256	64
PSD835F2	52	81	24	24	16	有	4096	256	64

(续表)

特 性	I/O	PLD 输入	PLD 输出	输入 宏单元	输出 宏单元	串行 ISP JTAG 接口	Flash /Kbit	次闪速存 储器/Kbit	SRAM /Kbit
PSD853F2	27	73	19	24	16	有	1024	256	256
PSD854F2	27	73	19	24	16	有	2048	256	256

2.1.2 主要特征与应用

► 适用于大部分微控制器的在系统可编程外围器件

内部具有 8 位数据总线，一方面使用多路复用或非多路复用总线与 8 位微控制器的接口；另一方面可用两个 PSD8XXF 器件并联和 16 位微控制器接口。

► 内部有容量为 1M（或 2M）bit 的主闪速存储器

闪速存储器被分为 8 个大小相同的块，可由用户规定的地址访问，访问时间包括地址锁存和 PLD 译码时间。闪速存储器具有低功耗选项。

► PSD813F1 内部具有 256Kbit 的 E²PROM（PSD813F2 内部具有 256Kbit 的次闪速存储器）

它们能在对主闪速存储器编程的同时由 MCU 执行。E²PROM/次闪速存储器被分为 4 个大小相等的存储器块，可由用户规定的地址进行分配。

► 内部具有 64 字节的一次性在系统可编程存储器

该存储器可用于配置、校准等。

► 闪速存储器或 E²PROM/次闪速存储器能实现同时编程

当执行来自一个存储器内码的同时能对另一个存储器编程。

► 内部具有 16Kbit 的 SRAM

掉电时，通过切换到备用电源可保持 SRAM 中的数据。

► 具有 16 个输出宏单元和 24 个输入宏单元的闪速 PLD

PLD 可有效地用于实现多种逻辑功能，包括用于内部和外部控制的状态集合地址译码器；PLD 还可提供三种专用的外部芯片选择输出，从而允许多达 19 个外部芯片选择。

► 嵌入式输入和输出宏单元可有效实现用户定义的系统逻辑功能

这些逻辑功能要求微控制器软件和硬件之间能够交互使用。

► 零功耗 CMOS 技术

此技术把器件待机状态电流的典型值减少到 10 μ A。

► 27 个可独立配置的 I/O 端口引脚

端口可用做 MCU I/O、PLD I/O 和锁存 MCU 地址输出或特殊功能的 I/O 端口，16 个 I/O 端口引脚可配置为漏极开路输出。

► 内置 JTAG 从属串口允许在工厂或现场对空白器件编程或器件的重新编程

► 寿命更长

每一片 PSD 器件可擦除、写入 100000 次，具有 10 年的数据保存期。

► 强大的页寄存器功能使微控制器地址空间扩展 256 倍

► 具有强大的保密功能