



Zilog

Z8000 系列产品

技术手册

《微处理机与微系统》编译部



16 位
微型机
丛 书

Z8000系列产品技术手册

陈有绩 黄翠芹 译

中国电子学会 湖南电子学会
《微处理机与微系统》编译部

1983

TP36
7.6

责任编辑 贺光辉
谭桥庆

Z 8000系列产品技术手册

编辑	《微处理机与微系统》编译部
出版	湖南省电子学会
印刷	湖南农科院印刷厂
发行	湖南省电子研究所

封面设计 邓辉楚

目 录

绪 言	(1)
第一章 Z8000 中央处理器Z8001/2 CPU	(4)
§ 1—1 特 点	(4)
§ 1—2 概 述	(4)
§ 1—3 寄存器结构	(5)
§ 1—4 堆 栈	(6)
§ 1—5 再 生	(6)
§ 1—6 程序状态信息	(7)
§ 1—7 中断和陷阱结构	(7)
§ 1—8 数据类型	(8)
§ 1—9 分段和存储管理	(8)
§ 1—10 分段寻址	(8)
§ 1—11 存储管理	(9)
§ 1—12 扩展处理结构	(9)
§ 1—13 寻址方式	(12)
§ 1—14 输入/输出	(12)
§ 1—15 多微处理器的支持	(13)
§ 1—16 指令系统	(13)
§ 1—17 条件码	(28)
§ 1—18 状态线代码	(29)
§ 1—19 管脚说明	(30)
§ 1—20 Z8000 CPU的定时	(31)
§ 1—21 存储器读和写	(32)
§ 1—22 输入/输出	(33)
§ 1—23 中断和段陷阱请求与确认	(34)
§ 1—24 状态保存顺序	(35)
§ 1—25 总线请求确认定时	(35)
§ 1—26 停 机	(36)
§ 1—27 内部操作	(36)
§ 1—28 存储器再生	(37)
§ 1—29 暂 停	(37)
§ 1—30 复 位	(38)

§ 1—31	组合交流定时图	(39)
§ 1—32	与时钟周期时间有关的特性	(44)
§ 1—33	绝对最大极限值	(45)
§ 1—34	测试条件	(45)
§ 1—35	直流特性	(45)
§ 1—36	订货资料	(46)
第二章	Z8000 存储管理部件 Z8010 MMU	(47)
§ 2—1	特 点	(47)
§ 2—2	概 述	(47)
§ 2—3	分段寻址	(49)
§ 2—4	存储保护	(49)
§ 2—5	MMU寄存器结构	(50)
§ 2—6	段陷阱与确认	(53)
§ 2—7	虚拟存储器	(54)
§ 2—8	多存储管理部件	(54)
§ 2—9	直接存储器存取操作	(54)
§ 2—10	存储管理部件的命令	(55)
§ 2—11	存储管理部件的定时	(56)
§ 2—12	管脚说明	(60)
§ 2—13	绝对最大极限值	(62)
§ 2—14	标准测试条件	(62)
§ 2—15	直流特性	(63)
§ 2—16	订货资料	(63)
§ 2—17	交流特性	(64)
第三章	Z8000 串行通信控制器 Z8030 Z-SCC	(68)
§ 3—1	特 点	(68)
§ 3—2	概 述	(68)
§ 3—3	管脚说明	(69)
§ 3—4	功能说明	(71)
§ 3—5	体系结构	(77)
§ 3—6	编 程	(80)
§ 3—7	定 时	(84)
§ 3—8	绝对最大极限值	(85)
§ 3—9	标准测试条件	(85)
§ 3—10	直流特性	(86)
§ 3—11	电 容	(86)
§ 3—12	读和写的定时	(87)

§ 3—13	中断确认定时	(88)
§ 3—14	复位定时	(88)
§ 3—15	周期定时	(88)
§ 3—16	通用定时	(91)
§ 3—17	系统定时	(93)
§ 3—18	订货资料	(94)
第四章	Z8000 计数器/定时器和并行输入/输出部件Z8036 Z-CIO	(95)
§ 4—1	特 点	(95)
§ 4—2	概 述	(95)
§ 4—3	管脚说明	(96)
§ 4—4	体系结构	(97)
§ 4—5	功能说明	(99)
§ 4—6	编 程	(108)
§ 4—7	寄存器	(108)
§ 4—8	寄存器地址	(112)
§ 4—9	定 时	(114)
§ 4—10	绝对最大极限值	(115)
§ 4—11	标准测试条件	(115)
§ 4—12	直流特性	(115)
§ 4—13	电 容	(116)
§ 4—14	CPU接口定时、中断定时和中断确认定时	(116)
§ 4—15	信息交换定时	(119)
§ 4—16	计数器/定时器定时	(121)
§ 4—17	请求/等待定时	(122)
§ 4—18	复位定时	(123)
§ 4—19	其它端口定时	(124)
§ 4—20	订货资料	(124)
第五章	Z8000 先进先出输入/输出接口Z8038 Z-FIO	(125)
§ 5—1	特 点	(125)
§ 5—2	概 述	(125)
§ 5—3	功能说明	(126)
§ 5—4	复 位	(132)
§ 5—5	CPU接口	(132)
§ 5—6	等待操作	(134)
§ 5—7	中断操作	(134)
§ 5—8	CPU到CPU的操作	(135)

§5—9	CPU到I/O的操作	(138)
§5—10	编 程	(140)
§5—11	寄 存 器	(143)
§5—12	绝对最大极限值	(145)
§5—13	标准测试条件	(146)
§5—14	直流特性	(146)
§5—15	电 容	(147)
§5—16	输 入	(147)
§5—17	Z总线CPU接口定时	(147)
§5—18	Z总线CPU中断确认定时	(149)
§5—19	Z总线中断定时	(150)
§5—20	Z总线请求/等待定时	(151)
§5—21	Z总线复位定时	(152)
§5—22	非Z总线CPU接口定时	(152)
§5—23	非Z总线中断确认定时	(154)
§5—24	非Z总线中断定时	(155)
§5—25	非Z总线请求/等待定时	(156)
§5—26	非Z总线复位定时	(157)
§5—27	端口2边操作	(157)
§5—28	FIO 2线信息交换定时	(158)
§5—29	3线信息交换定时	(159)
§5—30	订货资料	(160)

第六章 Z8000 通用外设控制器Z8090 Z-UPC (161)

§6—1	特 点	(161)
§6—2	概 述	(161)
§6—3	管脚说明	(163)
§6—4	功能说明	(163)
§6—5	特殊结构	(169)
§6—6	寻址方式	(171)
§6—7	符 号	(171)
§6—8	标 志	(171)
§6—9	条件码	(172)
§6—10	指令格式	(173)
§6—11	操作码映象	(174)
§6—12	指令系统	(175)
§6—13	寄 存 器	(176)
§6—14	绝对最大极限值	(179)

§6—15	标准测试条件	(179)
§6—16	直流特性	(180)
§6—17	主CPU接口定时	(181)
§6—18	中断确认定时	(182)
§6—19	信息交换定时	(183)
§6—20	复位定时	(184)
§6—21	RAM型程序存储器定时	(185)
§6—22	订货资料	(186)

第七章 其它器件简介 (187)

§7—1	Z8060 FIFO 缓冲器和Z-FIO扩展器	(187)
§7—2	Z8065 猝发错误处理器	(188)
§7—3	Z8068 数据编码处理器Z-DCP	(189)
§7—4	Z8016 DMA 传送控制器DTC	(191)
§7—5	Z8052 CRT控制器CRTC	(191)

绪 言

如果你熟悉微处理器的话，就一定会知道Zilog公司由于推出了8位的Z80系列而处于技术领先地位。Z80系列设计的完善，现已得到充分证实，因而正在不断普及推广。

自然，你一定期望Zilog公司不只是提供8位到16位的扩展结构而已。你猜对了！新的Z8000微处理器系列就是一套完整的16位机的先进产品。现在，你就有可能把大型机和小型机的先进设计原理搬到微型计算机系统中，使它比之以往的任何系统花的钱少而办的事多。

Z8000系列结构先进，吞吐量大，加之外设的智能化和系统的灵活性，的确使它成为80年代最流行的微处理器系列。想详细了解它吗？请阅读本手册。

系统的灵活性

Z系列越过了简单的独立计算机与复杂的多处理机系统之间的鸿沟，而且随着用户的应用范围不断发展或扩大，系统还可以进一步扩展。

即使是最小的Z8000系统也具有较高的吞吐能力，並比现有的其它微处理机容易编程得多。在中等规模的应用中，Z8000器件对字处理、智能终端、数据通信、仪器仪表及过程控制方面的设计问题，可提供很强的解决问题的能力。而在由多处理器、灵活的外围器件、小型局部存储器和大型公用存储器构成的复杂网络中，Z8000系列提供的性能与适应性都超过结构庞大、价格昂贵的小型计算机。

较高的吞吐能力和较低的成本

Z8000 CPU的指令系统具有功能强、执行速度快、结构正规以及其它许多专用特性，使系统的吞吐能力有了显著提高。智能的Z8000外设控制器可以分担CPU的任务，这又进一步提高了系统的吞吐量。

简言之，Z8000系列价格更便宜，而能力更强。Z8000 CPU以微处理器的价格，提供中档小型计算机的性能。Z8000外设控制器则以元件的价格，完成了从前需要一块完整印刷电路板的复杂系统的功能。由于Z总线存储器无需外部逻辑以及Z8000 CPU的压缩代码和适中的时钟频率，因而减少了存储器的费用。

Z8000系列是为多处理器操作设计的。多处理器操作是一种大幅度提高系统性能的经济而有效的途径。多个Z8000 CPU的许多专用特性有利于设计共用公共存储器的多处理器系统。Z8010 Z-MMU（存储管理部件）能够动态地对代码进行再定位，並能保护存储区。Z8034 Z-UPC（通用外设控制器）是一个完整的从属微计算机，它可进行脱机数据处理。多处理器系统的异步部件可与Z8038 Z-FIO先进先出接口相接。与Z总线兼容的存储器，使专用CPU的小容量局部存储器承担了力所能及的任务。

无可比拟的中央处理器

Z8000 CPU (中央处理器) 具有较宽的数据通道、较多的寄存器、多种数据类型、多种寻址方式、较多的指令和较大的寻址空间。它将大型机的设计思想引入微处理器。Z8000 CPU的指令系统比许多小型计算机的功能更强，並包含了以前只有大型机才有的一些特点。其通用寄存器的结构避免了专用寄存器或隐含寄存器那种“瓶颈”现象。还有一些支持并行处理器、操作系统和编译程序的特殊性能。例如，由于能以系统方式和正常方式两种方式操作，用户程序就可与操作系统分离开来，从而获得更好的软件可靠性和模块性。

Z8000 CPU的速度也很快，其吞吐量比别的16位微处理机和许多小型计算机都要大。而Z8000 CPU的时钟频率为4MHz，快慢适中，允许用户选用低速、低价的存储器。

用户如何管理存储器

目前，计算机系统的发展趋势是：存储器容量大而且不断扩充，多用户，复杂的程序，以及要求更加安全有效。这些问题是其它微处理器系列的设计所不能有效解决的。

Z系列具有先进的体系结构，还表现在存储管理部件(MMU)提供了代码段再定位的灵活性，以及其它微处理机还不具备的完善的存储保护能力。这一独特的器件促进了模块软件的发展——这是随着程序达到新的复杂程度所必不可少的发展趋势。

由于MMU可使软件编址完全不受实际物理存储器地址的限制，所以，用户不必规定信息在物理存储器中的实际地址。现有的一些微处理器，其内部带有再定位寄存器，但它们是专用的，只支持很少的程序段；而且，这些CPU对存储保护有所约束。MMU则不是这样，各种各样的MMU结构都能随机地将Z8000 CPU输出的所有128个程序段，重新定位在它的全部六个寻址空间，并且对应每个空间有不同的转换表。

不过，MMU还远不只是一种再定位器件。它可以给用户许多存储保护特性，使系统能保护其软件不受不需要它的用户所打扰。程序段可以通过“只读”的办法保护它们不被修改，通过“只能系统访问”的办法保护操作系统不被用户访问；此外，还有“只执行”等等保护办法。写入报警标志对于堆栈操作特别有用，它使操作系统能够处理生长的堆栈。

外围问题解算器

Z8000外围器件也不是没有智能的输入/输出电路。它们依靠自身的功能完成一些复杂的智能性的任务，从而分担了CPU的工作，减轻了总线的传输量，提高了系统的吞吐量。对于以前要用一大堆累赘的MSI集成块才能完成的复杂的系统任务，现在可用Z总线外设脱机处理之，而且几乎不增加什么CPU的开销。

多功能的Z总线外设是广泛地可编程的，每一个都能根据实际应用准确地加以剪裁。所有外设都共用公共的中断和总线请求结构以及输入/输出指令结构，后者可对64个内部寄存器寻址。Z总线外设可在优先级中断或定时询问的环境中工作。它们提供多个通道，以使芯片数减到最少限度。

计数、定时和并行输入/输出问题，用Z8036 Z-CIO计数器和并行I/O部件来解决似乎麻烦要少些。它有三个16位计数器/定时器，三个输入/输出口，甚至还可以兼作可编程中断优先级控制器。数据通信用Z8030 Z-SCC串行通信控制器处理起来很简单，这是一种双通道多协议的器件，能支持所有流行的通信格式。直接存储器存取(DMA)得到Z8016 DTC DMA传送控制器的充分支持，这是一种快速双通道器件，可增强在独立或并行处理机环境下的Z8000 CPU的寻址能力。用户可以用Z8052 CRT控制器接口连接各种CRT显示器，这种控制器具有垂直或水平的分画面、大号字母数字、平滑的卷积以及许多其它的特点。对于通用控制和数据处理问题，用Z8034 Z-UPC通用外设控制器能顺利地加以解决，这是一种有三个输入/输出口的完整的脱机单片微型计算机，它能顺利地执行与Z8微型计算机相同的指令系统。异步并行处理系统的位与段是用Z8038 Z-FIO 先进先出输入/输出部件互相连接起来的，这是一个极其灵活的器件，可以将任何主要的微处理器和绝大多数的外设连接到Z总线上去。它的缓冲器深度使用Z8060先进先出部件可以不受限制地扩展。由于Z6132的4K×8 准静态Z总线RAM不需要任何外部接口电路，并能自动再生，因此，这种小容量的局部存储器就够用了。

Zilog公司最近把Z8000与Z80揉合起来，推出了Z800微处理器系列。新的微处理器与Z80完全兼容，但性能是Z80的五倍。

Z800芯片系列包括四种芯片，可以支持8位或16位总线结构。Z800的CPU芯片的时钟频率为10~25兆赫（Z80的最高时钟频率为8兆赫），每秒钟执行1~5兆条指令。

芯片上的存储管理单元(MMU)使Z800 CPU的逻辑寻址空间提高到16兆字节（Z80 CPU只有64KB的寻址空间），而且可以支持虚拟存储器系统。

Z800芯片上还配有256字节的高速缓冲存储器，因而加快了指令与数据的存取速度。当CPU发现所需的数据在高速缓冲存储器里时，它就不再去访问主存储器，指令的执行速度也就加快了。这种解决办法允许CPU的时钟



Z800 微处理器 现已问世

速度不同于存储器的时钟速度，因此，高速的Z800 CPU不必配用速度一样快的存储器。Z800系列中有两种芯片含有各种外围电路，因而可以节省电路板面积和降低成本，同时使设计人员有更多的灵活性。它们所包含的电路有：

- 四个DMA（直接存储器存取）通道；
- 三个计数器/计时器和一个计时器；
- 一个通用异步收发器供异步串行通信使用；
- 一个中断控制器；
- 一个10位的动态RAM刷新电路；
- 一个时钟振荡器。

Z800目前包括Z8108、Z8208、Z8116和Z8216四种芯片。型号中后两位数字表示数据通道的位数，例如08表示数据通道为8位，16则表示数据通道为16位。第二位数字则表示地址空间的大小，例如1××系表示512K字节，2××则表示16兆字节。从性能看，8×16相当于Intel的8086，而8×08相当于Intel的8088。

第一章 Z8000中央处理器Z8001/2 CPU

§ 1—1 特 点

- 1 规则的和便于使用的结构
- 2 比许多小型机功能更强的指令系统。
- 3 直接寻址范围达 8 兆字节
- 4 八种可供用户选择的寻址方式
- 5 数据类型从位到32位长字以及字串共有七种
- 6 有系统方式和正常方式两种操作方式
- 7 代码、数据和堆栈区是分开的
- 8 完善的中断结构
- 9 具有多处理系统的资源共享能力
- 10 能支持多道程序设计
- 11 能支持编译程序
- 12 由Z8010存储管理部件提供的存储管理和保护能力
- 13 包括带符号乘、除的32位运算
- 14 可与Z总线兼容
- 15 时钟频率 4 MHz

§ 1—2 概 述

Z8000是一种先进的高档16位微处理器，该处理器可用于从简单的独立计算机到复杂的并行处理系统的各种不同场合。Z8000 CPU实质上是一个单片小型计算机的中央处理器，它的特点在于：指令系统比许多小型计算机功能更强；寄存器、数据类型、寻址方式和寻址范围等资源很丰富；它的有规则的结构避免了象隐含或专用寄存器那样严重的瓶颈现象，因而，提高了吞吐量。

CPU的资源包括：十六个16位通用寄存器，七种数据类型（从位到32位长字和字串），以及八种可供用户选择的寻址方式。各种数据类型和寻址方式相结合可构成110种不同的指令类型，形成414条指令的功能很强的指令系统。而且，该指令系统表现出高度的规则性；大多数指令可利用五种主要寻址方式中的任何一种，并能处理字节、字和长字数据类型。

该CPU既可按系统方式也可按正常方式工作。这两种方式的区别在于允不允许特权操作，因而改进了操作系统的组织和执行能力。多道程序设计由功能强的“测试和置位”

指令来支持，多道处理则用指令和硬件特性相结合的方法来进行，而编译程序是靠多个堆栈、专用指令和寻址方式保证的。

为了满足复杂的、大存储量的应用需要,为Z8001提供了一个存储管理部件(MMU)。这个Z8010 存储管理部件利用其分段再定位和存储保护等等特性,管理着一个很大的地址空间。Z8001可带可不带Z8010。如果不带Z8010, Z8001本身仍具有8兆字节的直接寻址能力,并可扩展到48兆字节。

图 1—1 Z8000 CPU管脚功能

§ 1—3 寄存器结构

寄存器的灵活性是通过多个寄存器的组合与搭接而获得的(图 1—2 和图 1—3)。

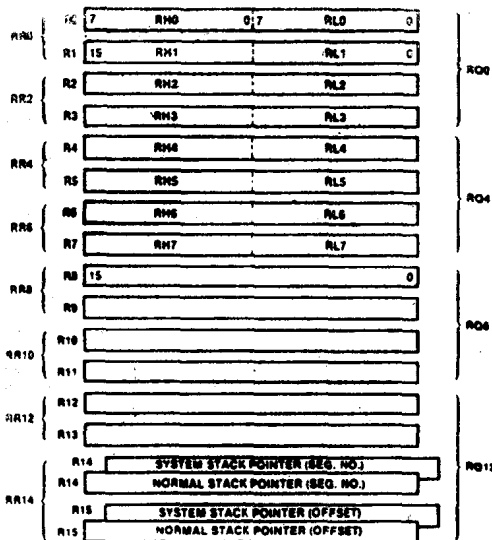


图 1—2 Z8001的通用寄存器

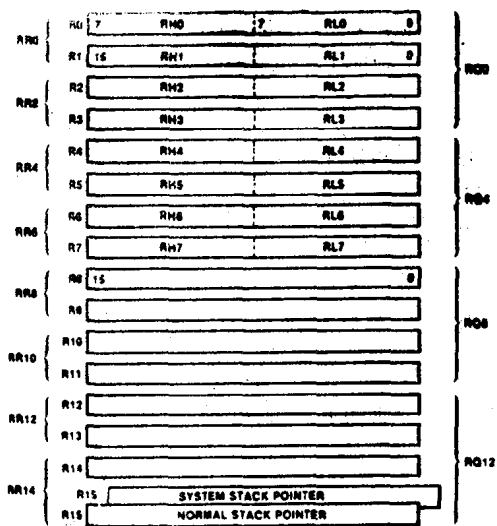


图 1—3 Z8002的通用寄存器

对于字节操作,将前八个16位寄存器 ($R_0, \dots, R_7$) 当作十六个8位寄存器 ($RL_0, RH_0, \dots, RL_7, RH_7$) 处理。将十六个16位寄存器成对组合 ($RR_0, \dots, RR_{14}$) 可构成32位的长字寄存器。同样,将寄存器组每四个进行组合 ($RQ_0, \dots, RQ_{12}$) 就构成了64位的寄存器。

§ 1—4 堆 栈

Z8001和Z8002能够使用位于存储器任何位置的堆栈。调用和返回指令以及中断和陷阱都要使用隐含堆栈。正常堆栈和系统堆栈之间的区别在于是否把系统信息与应用程序信息分开。有两种堆栈指针:系统堆栈指针和正常堆栈指针。由于它们都是通用寄存器组的一部分,因此,用户可以根据用于寄存器操作的任何指令来处理堆栈指针。

在Z8001中,寄存器对 RR_{14} 是隐含堆栈指针。寄存器 R_{14} 含有7位的段号, R_{15} 则含有16位偏移值。而在Z8002中,寄存器 R_{15} 是16位隐含堆栈指针。

§ 1—5 再 生

Z8000 CPU含有一个能自动再生动态存储器的计数器。再生计数寄存器由一个9位行计数器,一个6位频率计数器和一个开启位组成(图1—4)。9位行计数器最多可寻址256行,并在频率计数器每次计数完毕后增2。频率计数器决定两次连续再生之间的时间。它由一个可编程的模为 n



图1—4 再生计数器

($n = 1 \sim 64$)的预置计数器组成,该计数器的驱动频率是CPU时钟频率的1/4。再生周期根据 4 MHz 的钟频可控制在 1 到64微秒范围。可以通过再生开启/禁止位的编程来禁止再生。

§ 1—6 程序状态信息

这组状态寄存器包含有程序计数器、标志与控制位。当发生中断或陷阱时，将完整的一组信息存储起来，而装入一组新的程序状态信息。

Z8001和Z8002的程序状态组之间的差异在图 1—5 中示出。在不分段的Z8002中,程序状态由两个字组成：程序计数器(PC)和标志与控制字（FCW）。而在分段的Z8001中，程序状态由四个字组成：一个双字程序计数器，一个标志与控制字，一个供以后使用的备用字。前一个PC字的七位指明128个存储段中的一个，后一个PC字提供16位偏移值，指示出该存储段内的某个单元。

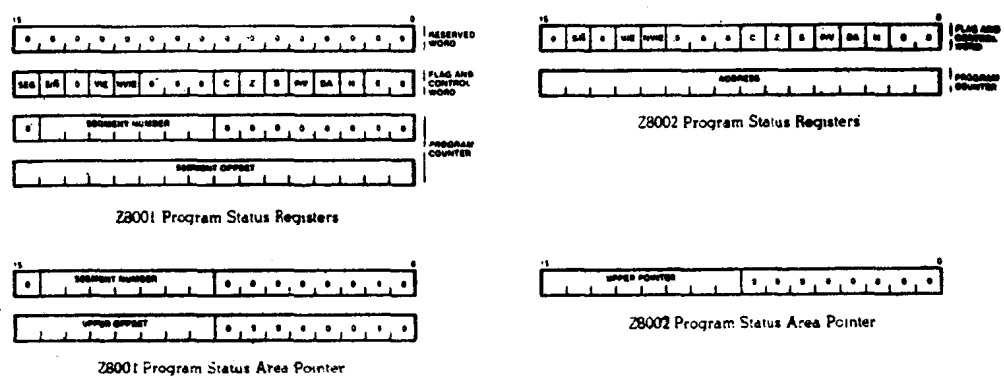


图 1—5 两种Z8000 CPU的专用寄存器

除Z8001程序状态组中的段开启位以外，标志与控制位在两种CPU中都是相同的。

§ 1—7 中断和陷阱结构

Z8000具有非常灵活的、功能很强的中断和陷阱结构。中断是一种要求CPU注意的外部异步事件，一般通过外设的请求而引起。陷阱则是执行某些指令所引起的一种同步事件。两者都由CPU以同样的方式进行处理。

该CPU支持三类中断（不可屏蔽中断、向量中断及非向量中断）和四种陷阱（系统调用、不执行的指令、特权指令及段陷阱）。向量和非向量中断是可屏蔽的中断。四种陷阱中，只有段陷阱是外部陷阱，它由Z8010产生。

其余的陷阱是当局限于系统方式下使用的指令被用在正常方式时产生的；或是由系统调用指令造成的；或是起因于一条不执行的指令。陷阱和中断优先级的先后顺序是：内部陷阱，不可屏蔽中断，段陷阱，向量中断，非向量中断。

当产生中断或陷阱时，正在执行的程序状态自动地压入系统堆栈。程序状态由处理器状态（PC与FCW）和一个16位标识符组成。标识符含有中断或陷阱的原因和起源。对于内部陷阱说来，标识符是陷阱指令的第一个字。而对于外部陷阱或中断说来，标识符是在中断确认或陷阱确认期间，由CPU读出的数据总线上的向量。

在存储了当前的程序状态之后，将系统存储器的程序状态区中的新程序状态自动地装入。这个区由程序状态区指示器（PSAP）指明。

§ 1—8 数据类型

Z8000的指令能够对位、BCD数（4位）、字节（8位）、字（16位）、长字（32位）、字节串和字串（最多64K字节长）进行操作。对位可以置位、复位和测试；数操作用于BCD算术运算；字节用于字符或小整数值；字用于整数值、指令和不分段地址；长字用于长整数值和分段地址。除字节串和字串外，所有的数据元既可存入寄存器，也可存入存储器。字节串和字串只能存入存储器。

基本的数据元是字节。当操作数据元时，使用的字节数可以通过操作暗示出来（如在字节串、字串操作和多寄存器操作中），也可以在指令中明确指定。

§ 1—9 分段和存储管理

高级语言、复杂的操作系统、大型程序和数据库，以及存储器价格的下降，所有这一切都加速了微计算机系统要求大容量存储器的发展趋势。Z8001通过8兆字节的寻址空间来满足这一要求。这一大型地址空间由CPU用分段寻址方式直接进行存取，并可由Z8010存储管理部件加以管理。

§ 1—10 分段寻址

分段寻址空间与线性寻址相比，更接近程序员使用存储器的习惯，因为每个程序和数据空间都保存在各自的存储段内。Z8001的8兆字节寻址空间可以分成128个浮动段，每段容量最多为64K字节。一个23位分段地址用一个7位段地址表示段号，而用一个16位的偏移值指示任何单元偏离该段起始处的地址。分段地址的这两部分可以分开进行操作。只要将分段的Z8001置为不分段状态，它就可以在其128个段的任何一段中，运行给不分段的Z8002所写的任何程序。

在硬件方面，分段地址包含在寄存器对或长字存储器单元中。段号和偏移值可以通过所有可用的字和长字操作，分开或一起进行处理。

当分段地址包含在指令中时，有两种不同的表示法：长偏移和短偏移。长偏移占两个字，而短偏移只需要一个字，并且是由7位的段号和8位的偏移值（大小为0~256）组成的一个字。短偏移方式可实现非常密集的地址编码，并尽量避免了为直接访问这一

大型地址空间所要求的长地址。

§ 1—11 存储管理

程序员操作的、指令用到的并由Z8001输出的地址叫做逻辑地址。存储管理部件获得逻辑地址，并把它转换成访问存储器所要求的实际地址（图1—6）。这一地址转换过程被称为再定位（或重新定位）。段的再定位可使用户的软件地址与物理存储器无关，因而用户不必确定信息在物理存储器中的实际地址。

再定位过程对用户软件来说是透明的。存储管理部件中的转换表，使7位的段号与物理存储器段的基本地址关联起来。将16位偏移值加到实际基本地址上就得到了真正的实际地址。随着任务的产生、中止或变化，该系统可动态地重新装入转换表。

除支持段的动态再定位之外，存储管理部件还可提供段的保护和其它的段管理特性。保护功能防止了段的非法使用，如向禁写区写入。

每个存储管理部件存有64个段项，每项由段的基本地址以及它的属性、规模和状态信息所组成。段的规模是可以变化的，以256个字节为增量，从256字节变到64K字节。成对的存储管理部件给六个CPU地址空间的每一个空间提供128个段的管理功能。在一个地址空间内，可用几个管理部件来产生多个转换表。

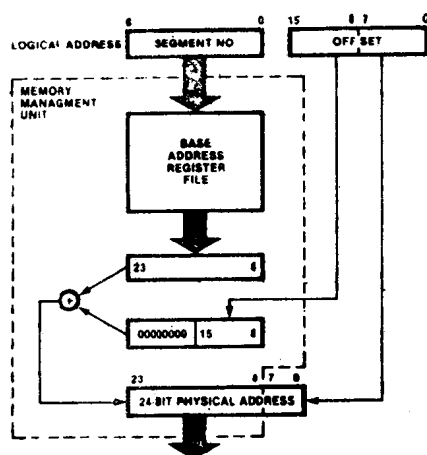


图1—6 逻辑-实际地址的转换

§ 1—12 扩展处理结构

Zilog的扩展处理结构（EPA）提供了一种非常灵活的模块化途径来扩展Z8000 CPU的硬件和软件功能。EPA的特性包括以下几个方面：

- 1 外部处理器或软件陷阱的专用指令可以加到CPU指令系统中。
- 2 可用多达四个外部处理器与CPU并行操作，以增加系统的吞吐量。
- 3 可用模块化的方法设计以Z8000为基础的系统。
- 4 借助“单指令流”通信，使多微处理器结构的管理变得很容易。
- 5 扩展处理器（EPU）与Z8000 CPU之间的互连很简单，不需要另外增加外部支持逻辑。
- 6 可根据被证实的软件调试可疑的硬件。
- 7 具有Zilog公司的各种Z8000 CPU的标准特性。