

台港及海外中文报刊资料专辑

827854

电子

500

23132

T.

电讯

第 6 辑

1986

工业

书目文献出版社

开创IC技术新领域的CMOS	55
突破百万位元记忆大关	59
外设与其他	
最新的微电脑外围设备	李进高 70
印表机漫谈	李宝琨 74
新设计与实验	38
为你的APPLE增加一副眼睛——监督卡	李辉龙 46
超声波防盗器	顺 生 77

电子电讯工业(6)

——台港及海外中文报刊资料专辑(1986)

北京图书馆文献信息服务中心剪辑

书目文献出版社出版

(北京市文津街七号)

北京百善印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

787×1092毫米 1/16开本 5 印张 128 千字

1987年3月北京第1版 1987年3月北京第1次印刷

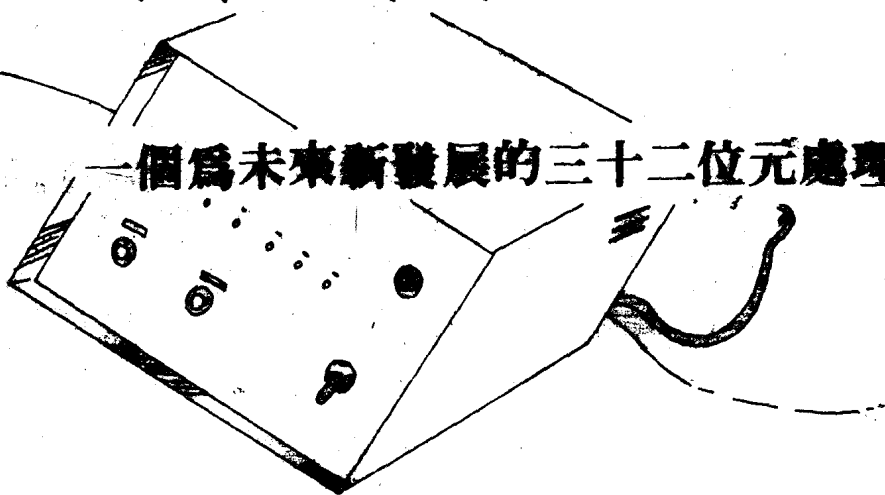
印数 1—2,000 册

统一书号: 15201·12 定价: 1.30元

(内部发行)

迎接未來世界的Z 80,000

一個為未來新發展的三十二位元處理器



三十二位元新一代微處理器的應是潮流所需，這代表了科技的進步。其功能將可與目前的迷你電腦 (MINI COMPUTER) 媲美，只要數以時日 (或許3至5年時間) 便可追上目前的大型電腦 (MAINFRAME COMPUTER) 的功能。或許在五年後，你與我的家裏，均可擁有一部具大型電腦功能的超級微電腦。

在超級微電腦的時代，你我只要擁有一個煙包大小的儀器，便能夠在任何時間及地點，與在地球另一面的親朋好友作影音的溝通；當然也可與國際性的電腦網絡聯絡。那時候，一個超微型電子線路儀器就可代表我們的一切了。

三十二位元微處理器是微型電腦新一代發展，概念的根源是必需能夠為未來的新發展而能夠作兼容性的擴展。

Z 80,000的設計概念

就是根據上述的理論發展而成的，其本身的超卓功能絕對適合多程式系統 (MULTI PROGRAMMING)，它包括了多目的 (MULTITASKING) 及多用戶 (MULTIUSER) 的應用，如此種種功能都是迷你電腦擁有的。當然讀者可以反駁，最新使用UNIX操作系統的微型電腦不就是可以達到以上目的嗎？但讀者不要忘記，UNIX根本就是源於使用在迷你電腦上的電腦系統，只是現在開始把它帶進微型電腦世界作NETWORKING的使用，但現時仍處於基本的階段，還未達到理想的程度。有等電腦專家指出，世界上根本沒有一個沒有BUG (完全正確) 的網路操作系統 (NETWORKING SYSTEM)。IBM AT的設計概念本是迎合UNIX操作系統的，但現在似乎有頗多問題仍待解決。

最新的三十二位元Z 80,000將於85年的下半年度推出，這個Z 80,000的時鐘是25 MHz (2,500萬

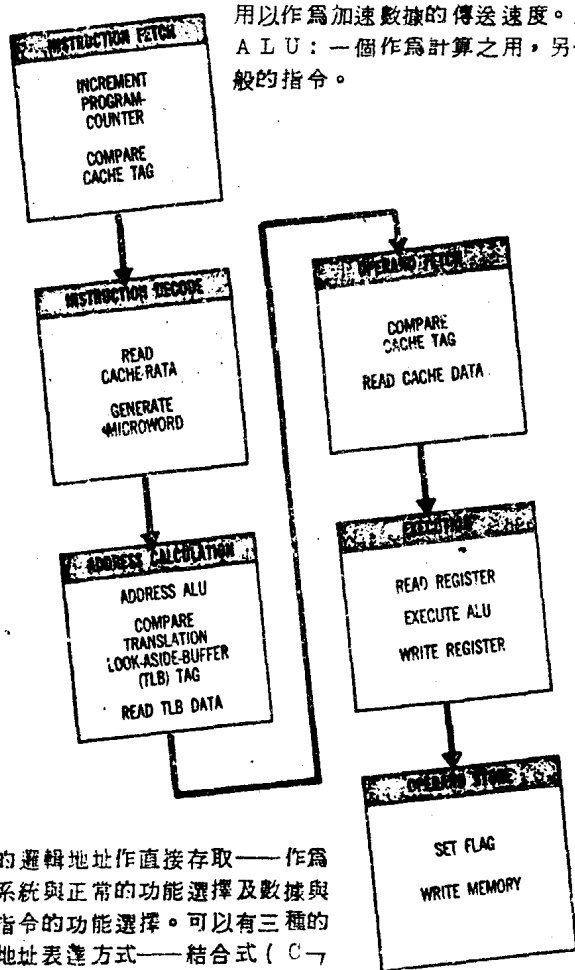
週)，流水線形式 (PIPELINING) 及本身已擁有超高超緩沖記憶。此處理器很容易與副處理結合使用，及作主——僕多處理器系統使用，主要功能包括下列：

- ◎ 測試及設置，交疊前進增/次減，及載入多個指令
- ◎ 晶片上 (ON CHIP) 的多頁式記憶管理系统
- ◎ 精密的干擾及引導

Z 80,000擁有十六個三十二位元的一般用途寄存器，當作累加器、編址寄存器、層疊器指標式數據寄存器使用時更無任何限制。再者，Z 80,000更可處理混合式的數據——八或十六位元的數學及邏輯運算，並沒有失去高序位元 (HIGH ORDER BIT)，所以能夠有更大的寄存器空間。這些三十二位元寄存器更可以相加起作為六十四位元的寄存器使用。

每個佔4個地址空位共達4 GBYTE ($10^9 \times 4$ BYTE) 的邏輯地址 (LOGICAL ADDRESS)，可以由三十二位元

圖1：Z80,000的六種程度傳輸道(PIPELINE)



的邏輯地址作直接存取——作為系統與正常的功能選擇及數據與指令的功能選擇。可以有三種的地址表達方式——結合式 (COMPACT)、分程式 (SEGMENTED) 及線性式 (LINEAR)。結合形式是使用16位元作為地址，只佔64K BYTE工作記憶及使用基體寄存器 (BASE REGISTER) 的程式操作。

地址的表達方法有兩種區段 (SEGMENT) 大小可供選擇，程式設計員就可以自由選擇128區段，而每區段16M BYTE；或32000區段每區段64K BYTE，以作適當的使用。當然，4G BYTE (4×10^9 BYTE) 是可以由三十二位元的地址完全表達。

在多處理器的系統裏，為了提高工作速度，雖使用多個處理器負擔不同的工作，但仍使用

用以作為加速數據的傳送速度。只有兩個交換性的ALU：一個作為計算之用，另一個則作為執行一般的指令。

同一個記憶系統、傳輸道及操作系統；因此，多程式 (MULTI-PROGRAMMING) 及多工作 (MULTITASKING) 運算，在呼喚額外的處理器應用時，是可以提高工作速度，而可靠性亦加以提高，這由於在一個處理器出錯時，另外的處理器可以立刻代替工作。

順序執行工作

在如此的系統裏，大多數的程式都是寫順序執行的 (SEQUENTIAL)，因為這樣可以防

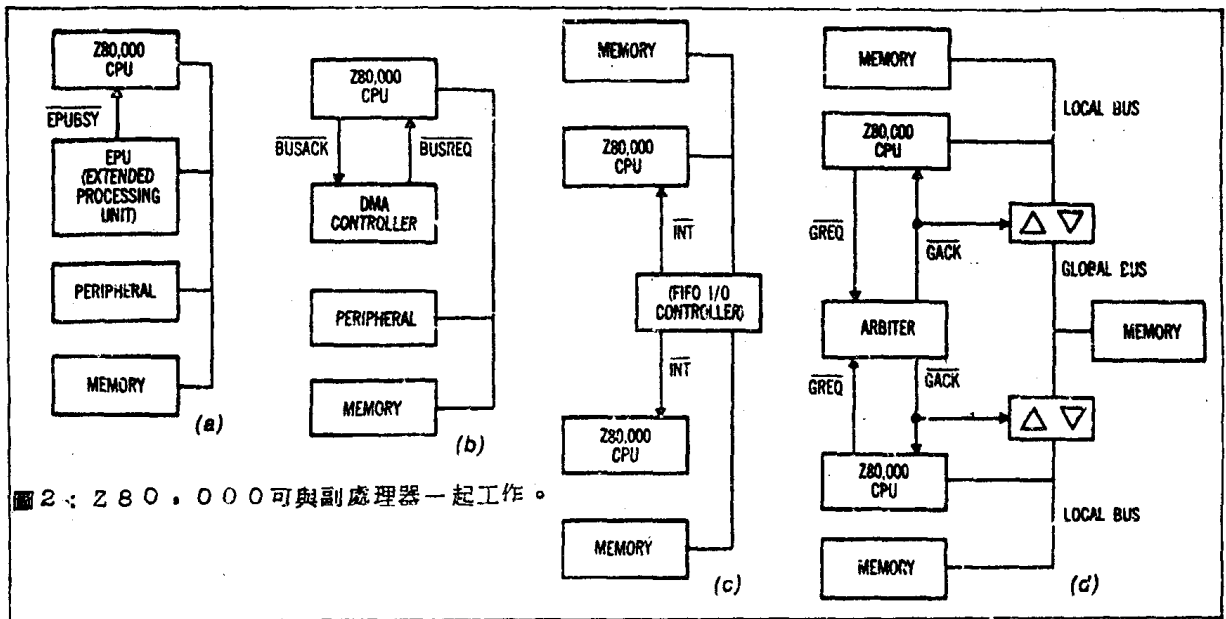
止兩個不同的程式同時試圖更改同一個地址的內容，當然亦可以防止一個處理器在更改一個地址內容時，而另一個處理器則讀取這地址的數據；如真發生這樣情形，出錯是必然的。雖然作平衡性的工作能提高效率，但目前的微處理器仍未大力推行這樣的工作，因為要對一個平衡程式 (PARALLEL PROGRAM) 偵錯是相當困難的。

雖然要微處理器作平衡執行程式是相當困難，但流水線式 (PIPELINING) 工作仍是沒有有效的方法。雙對地，Z80,000就是以六種階段的流水線式方法提高數據的傳輸工作 (見圖1)，兩個32位元的ALU (數學邏輯運算單位) ——一個用作計算地址，而另一個則用作執行另外一個指令——以對PIPELINE作支持，此舉就可以同時執行六個指令了。

所有PIPELINE的階段是可以在一個處理器週期裏操作，而每處理器週期是由兩個時鐘週期所組成。因此，一個簡單如寄存器與寄存器之間的傳遞或記憶累加至寄存器的指令，其峰值率是每一個處理器週期裏可以作12.5 MIPS (每秒鐘12.5微指令：MICRO INSTRUCTION PER SECOND) 的處理。

有些PIPELINE操作在每個處理器週期裏是需要對記憶作兩次讀取操作的，其中一次是讀取指令，而另一次是讀取運算元。而且，PIPELINE的高速執行率必需經由緩沖區，才能與慢速度的主記憶同步，這就需要3個額外的週期了。在作存取的時間裏，PIPELINE會一直作出準備，直至收到輸入的數據為止。無論如何，Z80,000的內置高速緩沖記憶系統，可以在一個處理器週期裏完成存取，這就可以讓PIPELINE作最高速的工作。

利用PIPELINE內置高速



緩沖記憶及高效率的高速中央處理器，Z80,000 就可以輕而易舉地處理 4 個順序的多處理器 (SEQUENTIAL MULTIPROGRAMMATION) 裝置，且有非常大的彈性：副處理器與 CPU (中央處理單位) 作緊密的配合 (參看圖 2)。

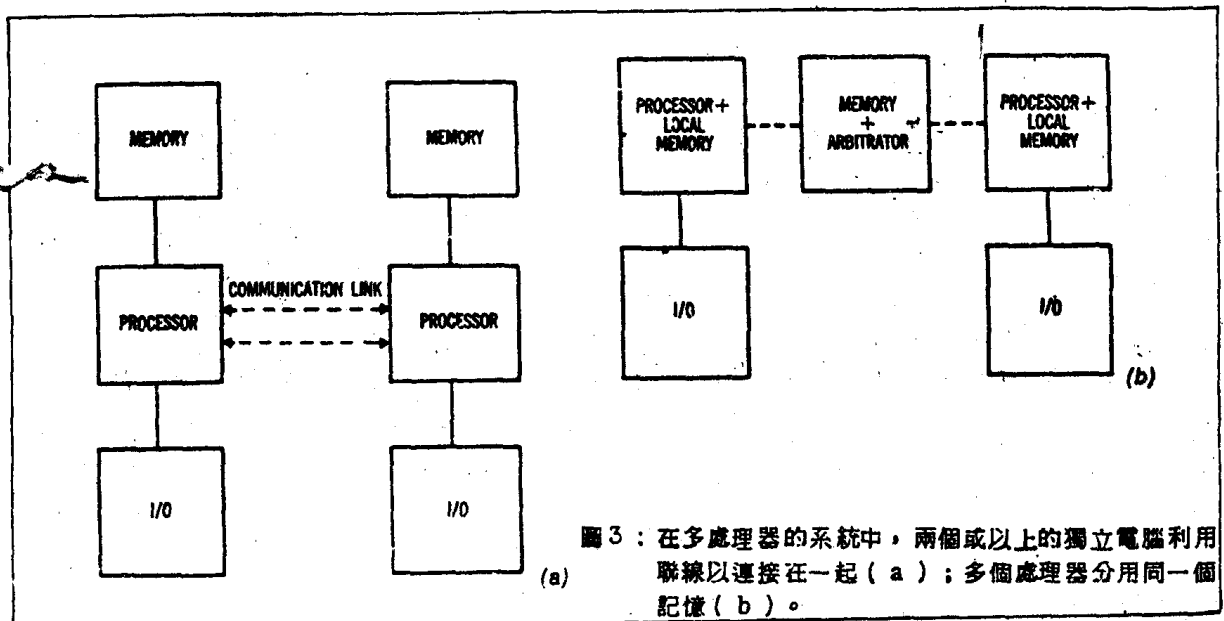
副處理器可以與 Z80,000 CPU 一起工作，以執行一連串的單獨指令，在此情形下，Z80,000 就可以與專為其

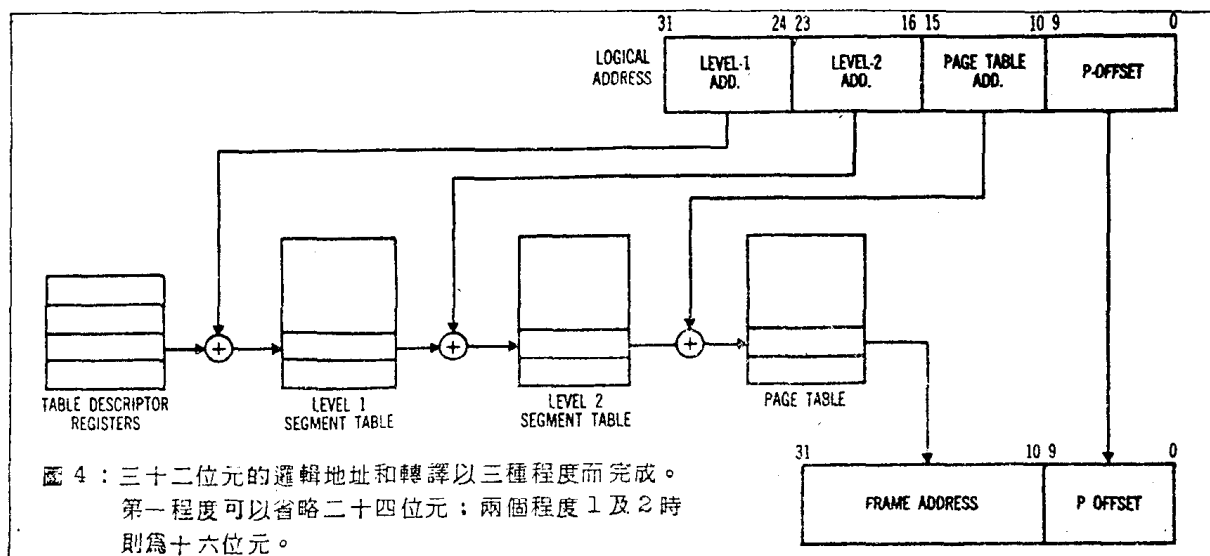
設計作數學處理的副處理器 (Z8070) 一起工作，從而增加運算速率，由其是浮點運算更為理想。

當 Z80,000 CPU 遇上 EPU 碼及預先設置為 EPU 操作時，就會執行作為主傳輸道，並開始 CPU → EPU 的傳送，並可以將最先的兩個字元組指令增至為四個 EPU 作為輸出，CPU 及選定的 EPU 是會作出決定是否傳送數據：一個 EPU

—SY 訊號專責令到傳輸同步，並不需要任何的握手 (HANDSHAKING) 動作。實際上，當 CPU 處理其它工作時，是可以有多至四個的 EPU 同時處理數據的——CPU 是不需要等待 EPU 完成其工作後才執行另一個指令的。

除此之外，如 Z8016 的副處理器，基本上就是一個直接記憶存取的控制器。CPU 及供處理器分用一個本地傳輸道，而





內置值是以 CPU 為主；當供需用數據傳輸道時，它就發出一個 BUSREQ 訊號，而 CPU 就回轉一個 BUSACK 訊號，隨即將所有的輸出放置成為高阻擾 (HIGH IMPEDANCE) 的狀態 (THIRD-STATE)，當任務完成後，數據傳輸道的主檔就返回給 CPU。

CPU的偶合

在自由偶合的多處理功能系統裏，兩個或以上的個別電腦系統的聯絡，是必需經過數據連合 (DATA LINK)，(見圖 3)；每一系統裏由於有其獨立的操作系统、記憶、週邊裝置及每個功能均為獨立的，所以只在有需要時才會互相的聯絡。

在如此的系統裏，Z80, 000 的 I/O 及干擾功能，是容許多個 CPU 通過，如 Z80 3.9 先入先出 (FIRST IN FIRST OUT) 的輸入/出控制器的多埠週邊裝置 (MULTI-PORTED PERIPHERAL)，是用以作為聯絡。

在緊密偶合的安排裏，多個 CPU 執行一系列獨立的指令。

一般的聯絡是通過共用記憶及共用傳輸道，並且共用同一個操作系统 (見圖 3b)。每一個 CPU 只為其本地傳輸道作錯誤的主 (FAULT MASTER)，而外來判優器 (External ARBITER) 選擇其中一個 CPU 作為共用傳輸道 (GLOBAL BUS)，這個 CPU 亦同時提供記憶互鎖參引 (INTER-LOCK MEMORY REFERENCE) 的狀態資訊，以使傳輸道控制器在處理不能分開的操作 (如測試、設置、互鎖遞增) 時不會被分離。

測試及設置指令提供了鎖的功能以作為軟件的同步處理，此舉對於一些特別的數據或指令在某些時候裏是需要作特別的存取；在讀有或寫入結果的一段期間內不會容許其它的互鎖存取進行。同樣地，遞增互鎖指令也禁止在存取指令期間作其它的存取；這些指令能夠在多處理器系統裏尋找或釋放系統資源的抄錄版本，例如不同 CPU 在運算不同的工作時，可以同時分用一個共用頁 (COMMON PAGE)。

在處理共用頁時，活動處理的數目必需點數着以作為參引，當每一次新的處理使用列頁時，點數器就會作出遞增；如果停止處理時，點數器就會減降。“I

—NCI” 及 “DECI” 指令必需將記憶的存取括着，因此必需等到處理器操作完成時才能對點數器進行存取。

明顯地，記憶管理是相當重要的，特別是在 Z80, 000 的複雜共用記憶系統裏。如果是兩個處理器共用同一數據時，使用虛擬記憶管理則較為理想，因為兩個處理器雖然擁有同樣的邏輯記憶地址，但並不分用數據，或系統只有有限的實際記憶 (PHYSICAL MEMORY)。在此情形下，Z80, 000 可以提供指定頁虛擬記憶管理系统 (DEMAND-PAGE VIRTUAL-MEMORY-MANAGEMENT SYSTEM)。

這個晶片上的系統 (ON-CHIP SYSTEM) 不單可以支持部件的例數，且可以啟動比外來應用系統較快的記憶存取，這由於 CPU 是直接將邏輯地址轉譯成為實際地址就可以省略了外來記憶映照電路的延遲了。一個頁分佈設施對記憶映照輸入/出設施的存取提供了保護，及包括了參照與修改 BIT 來幫助操作系统決定實際記憶內那一頁可以被輔助記憶裏請入頁的所掩蓋。

記憶系統對錯誤的容忍度

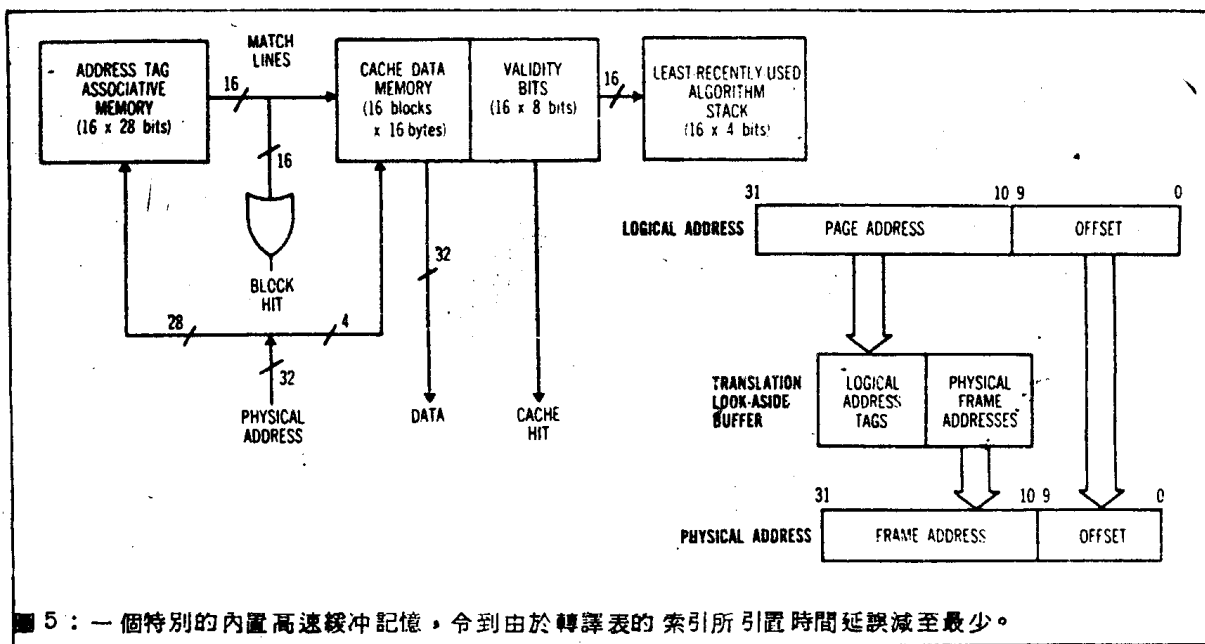


圖 5：一個特別的內置高速緩沖記憶，令到由於轉譯表的索引所引置時間延誤減至最少。

虛擬記憶所被需要用的頁對於錯誤的容忍度是非常高的，早期的翻譯錯誤是可以容許系統將所有的功能有效地重新開始（R-ESTART），而不需借助任何的特別軟件或內在的狀況記憶。

CPU 及操作系統在相輔相承下將程式的邏輯地址轉譯成爲實際的地址，而其虛擬頁的方法就是大型電腦（MAINFRAME）或超級迷你電腦（SUPERMINI-I）。首先，操作系統在記憶裏製造一個表，這裏的指標控制着寄存器並保持在準確的位置；隨即是CPU自動地根據着這個表以幫助將地址轉譯及提供對每一個記憶讀取的保護。

轉譯（TRANSLATION）在三個程度上完成，這是對三十二位元邏輯地址而言（看圖4）。無論如何，對於16BIT的地址而言，程式可以利用表敘述寄存器（TABLE-DESCRIPTOR REGISTER）而將1及2的程度省略了，表敘述寄存器是載着表指標的（TABLE POINTER）。同時，對於二十四位元的地址，程度1亦是省略的；再者，表的內容是可以

指示表的尺碼，遞增或是減少，單位是比256位元計算。

任何程度裏的轉譯——程度1、2或是頁表——都提供了存取的保護。其實，Z80,000的記憶管理系統裏提供了極大的轉譯寬容性、存取保護及表結構。

超高速緩沖記憶速度轉譯

晶片上的超高速緩沖記憶，利用表而將延誤時間，減至最少（見圖5）。TLB所記的是邏輯地址，它們相對的真實地址及當它們對轉譯表存取時的存取標誌。因此，當對同一頁的再存取時，就不需要到轉譯表了，只要輕易的從TLB讀取即可。

當遺失（MISS）發生時——數據並不存於TLB內——就需要再使用列表。TLB可以多至十六個剛使用過的頁地址，而最新存入的地址會取代了最舊的地址及訊息。

Z80,000轉譯方法是將4GBYTE的邏輯地址分配成

爲每頁佔1KBYTE的記憶頁，邏輯地址的二十二個高序BIT用作爲頁地址，其餘的十位元則用以指示出1KBYTE內的那1BYTE；利用同樣的方法，就可以解決操作系統的寄址困難了。

處理器內的高速緩沖記憶

除了特別的TLB超高速緩沖記憶外，Z80,000還有一個主要的超高速緩沖記憶，其作用是來記着剛用過的記憶位址；對於每一次記憶的讀取，CPU首先檢查所需的數據是否在CACHE內，如真的在CACHE，就可以將處理立即進行，從而將處理時間縮減，如數據需從外置記憶讀入，則新的數據就會被讀入CACHE及代替了舊有的。

Z80,000處理器內的超高速緩沖記憶是十六塊的結構，每一個方塊是16BYTE，全數共256BYTE（圖五）。每一個這樣的方塊是以28BIT標記作識別，並以代表每個方塊地址的主要BIT（MOST SI

—GNIFICANT BIT)，地址的4個較低序BIT用以選擇正確的BYTE、字元組(WORD)或方塊內的長字元組。最後八位元是用以對應方塊內的每一字元組，以檢查字元組是否正確。

超高速緩沖記憶(CACHE)，是可以將其功能編寫程序(MODE—PROGRAMMABLE)以適合應用所需，這些功能只屬於指令、數據、指令——數據範圍內的記憶(LOCAL MEMORY)。雖然有些應用是需要超高速緩沖記憶的指令，但假若數據是與指令一起時，運算速度可以快足20%。

作為本地快速記憶使用

本地形式記憶(LOCAL—MEMORY MODE)可以對每一個數據方塊編一個地址，因而CACHE可以當作一個256 BYTE的快速記憶使用。這種形式在煩忙的編譯程式裏是非常重要的，因為它們需要一個效率極高的晶片本地記憶。

一個名為WRITE—THROUGH的電子結構，可以確保最新的數據會被保留在主記憶裏。因此，數據的索引需要將運算元作記憶，而時常被寫入記憶裏。如果CACHE所載的是已編址的數據，也會一樣被更新。這方法可以令到CPU的運算時間減少，主要是減了將記憶數據更新的時間。

WRITE—THROUGH功能的優點，主要是令到CPU在處理數據的同時可以作寫入的工作，因為傳輸線已載着CPU所需要的下一個指令。再者，脈沖串的輸往CACHE增加了晶片指令被使用的可能性，這等情形會令到WRITE—THROUGH與傳輸道讀入傳送的互擾機會。

脈沖串記憶傳輸是快速且連

續地將數據傳送連續的記憶位置，脈沖串傳輸是使用多數數據選通方式，隨着一個地址的選通；無論行時，當錯誤地從CACHE裏讀取指令，CPU就會使用脈沖串功能(STROBE MODE)，以預先讀取一個新的CACHE方塊；CPU也是利用這種功能對多重傳輸(MULTIPLE TRANSFER)作運算元的讀取及寫入，例如字串運算、載入乘的指令、程式狀況及非定位性存取(UNALIGNED ACCESSING)，BURST MODE的最大優點是將系統傳輸道的頻寬增加了。

頻寬的擴展

一個單一的讀取選通與及一個等待狀況(WAIT STATE)需要三個傳輸道時鐘週期，但一個脈沖串作4個數據選通與及一個等待狀況只需要6個時鐘週期。因此，在後者的情況中，兩個數據選通需要三個時鐘週期來表示傳輸道的頻寬與脈沖串傳輸是兩倍於單一數據的傳輸時間。雙對地12.5 MHz的時鐘頻(或25 MHz，對CPU而言)，32 BIT寬的數據及四個數據的傳輸(包括一個等待狀況)，傳輸道頻寬約為33.33 M—BYTE/SECOND (33.33/兆BYTE/每秒)。

寬闊的傳輸道頻寬，在使用點當然非常理想，但Z80,000也可以作為低速傳輸道。記憶數寬道的寬度及等待狀況的數目均可調至適合不同的傳輸道傳取使用。傳輸度的速度可以調節至時鐘頻率的1/4或1/2使用。

上及下半部份的記憶數據選通寬度更可以分開地指定作為16或32 BIT的使用，而等待狀況(WAIT STATUS)是會在傳輸道傳取期間自動插入以指

示數據是屬於上或下半部份。因此，系統就可以作為16位元寬的ROM或32位元的RAM使用了。

有時實際情況與設計是有所出入的，比方說，Z80,000提供了4種特別處理法：在遞減的優先處理中，它們被回復(RESET)、傳輸道誤差、引導(TRAP)，及干擾的操作。三種干擾的操作(向量化的，非向量化的，及可掩蔽的)，可以用作指示出監察程式發生了非正確及不正當的操作。

由於有干擾及十二種引導情況，Z80,000就可以提供了非同步的週邊裝置，以平衡的形式操作，但仍指示出監察中央處理器何時需要作出適當的服務。CPU會終止目前的工作而跳往數個固定位址的其中一個，(處理器狀況訊息可以在跳離執行之後自動儲存起，方法可以使用軟件或硬件)。

用途及彈性

很明顯，Z80,000是多用途及非常富彈性的，設計者可以盡量使到Z80,000與週邊裝置適合使用。雖然可以利用25 MHz的時鐘頻率以產生5.0 MIPS的高速指令執行率，而在記憶存取週期裏，寫入需時240 NS (10⁻⁹秒)，而讀取則需時160 NS，但10 MHz的Z80,000最好是5 MHz的傳輸道頻率來使用。

由於CACHE的高速特性，Z80,000可以在較慢的外來傳輸道工作的同時維持着本身內部的高速工作。Z80,000的最重要設計是可以讓低速的系統，在不需要很大的開支及很多的時間底下降級。

★

(原載：現代電子[港]1985年5期120—125頁)

爲 32 位元 時代催生

■解建新

由於 32 位元微電腦工程技術之複雜性，使其普及的速度不如想像中迅速；然而世界上第一套功能完整的 32 位元發展系統的推出，卻改變這種情勢，將催促 32 位元微電腦工程蓬勃發展。令人興奮的是，這套發展系統是完全由國人所研究開發成功的。

從真空管演進到電晶體是電腦工程界一項重大的變革，而微處理晶片取代了數以千萬計的電晶體，更創造了電腦工程的新紀元。

由 70 年代初期的 4 位元微處理晶片 Intel 4004 開始，微處理技術就有長足的進步，各半導體廠的 8 位元及 16 位元微處理晶片陸續登堂入室，扮演起資訊界舉足輕重的要角。以微電腦界而言，幾個成功的機種都各因成功的選用了微處理晶片作為其大腦中樞而領一時風騷，就如 TRS-80 之選用 Z80；Apple II、Atari、Commodore 之選用 6502；IBM PC、PC/XT 之選用 8088；Macintosh 之選用 68000 及 IBM PC/AT 之選用 80286。而現在就連迷你型（Mini）電腦及大型（Mainframe）電腦也都使用微處理晶片來取代原本多元件式的中央處理單元。

32 位元爭霸戰

然而，日新月異求新求變的資訊界是永遠不會滿足現狀的。16 位元微處理晶片的許多功能已無法符合高性能電腦系統的要求，因此，另一場激烈的競爭——「32 位元微電腦大戰」已漸漸揭開了序幕。到目前為止，單單美國就已有十四家公司投入了這個戰場，歐日還有許多廠家也已採取了行動，準備在 32 位元的世界裡放手一搏，誰也不願被摒棄在市場大門之外。

以過去的 8 位元與 16 位元的競爭經驗來看，在優勝



劣敗的殘酷淘汰下，最後都只剩下兩、三種微處理晶片瓜分了絕大部份的市場。譬如 Zilog 公司的 Z80 和 Rockwell 公司的 6502 就幾乎盤踞了大半的 8 位元市場，16 位元中的 8086/8088（Intel 公司）與 68000（Motorola）更霸佔了絕大部份的市場。

至於在 32 位元的大戰中，首拔頭籌的是國民半導體公司（National Semiconductor），1983 年末他們藉著較早投入的優勢，搶先推出以 3.5 μ m、N-MOS 設計的 32032。接著摩托羅拉（Motorola）依恃著 68000 的餘威，在 1984 年中期推出 2.25 μ m n-well CMOS 的 68020。很早就樓梯聲隆隆卻一直不見人下來的英特爾公司（Intel），總算在 1985 年尾將其規劃經年的 1.5 μ m n-well CMOS 80386 推出上市。另外，還有呼之欲出的 Zilog Z80000，與 AT & T 的 WE 32100，都將隨時加入這場戰鬥。日本方面，日立（Hitachi）的 MICRO 32 和 NEC 的 V Series 也已接近完成。這場戰爭已進入白熱化階段了！

如何脫穎成巨星？

到底一個 32 位元微處理晶片怎樣才能脫穎而出，成為超級巨星呢？根據過去 8 位元與 16 位元的歷史及整個電腦技術的趨勢看來，大致可歸納出以下幾項通往成功之路的因素：

1. 掌握最新最佳的半導體技術設計出擁有超強功能的微處理晶片。

2. 儘早推出上市，以期獲得較多的設計案例 (Design-In Cases)，尤其是大廠重要產品的應用。

3. 具備和其他軟、硬體乃至於系統較強的相容能力 (Compatibility) 與多元執行環境 (Multiple-Execution Environment)。

4. 有方便且功能完備的發展系統，使晶片很容易地應用於微電腦產品中。

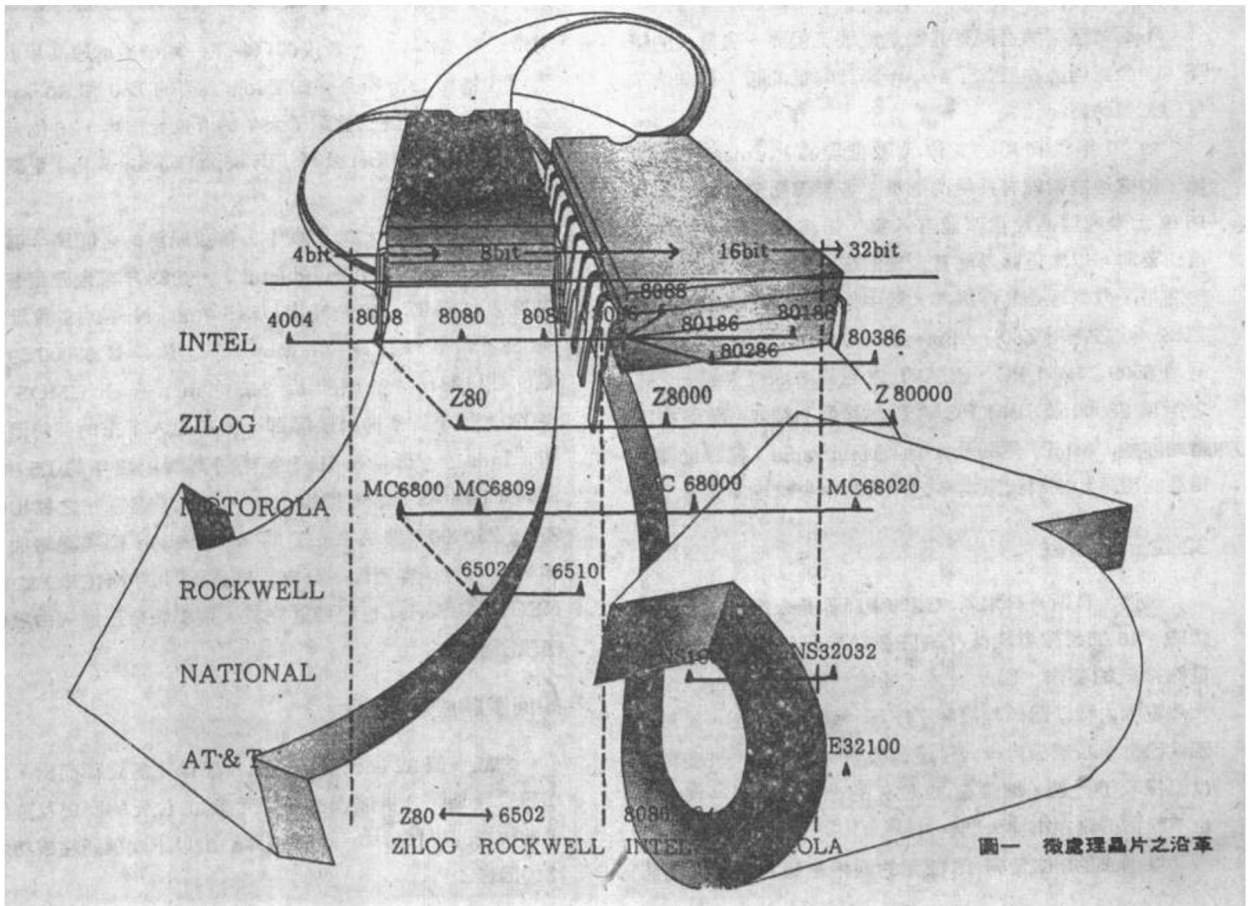
更高的運算速度，低消耗功率，效率化的記憶管理，強大指令組及多元工作功能都是 32 位元微處理晶片的基本要求；因此如何選用最佳的半導體材料，運用何種半導體處理技術，以設計出速度最快、功能最強、密度最大、體積最小的晶片，是加入 32 位元大戰的基本條件。

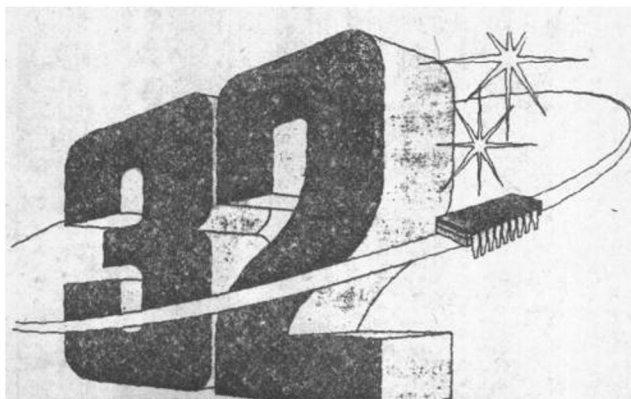
在掌握了這些半導體技術後就須儘早上市，以爭取主要的電腦大廠採用，若能套牢一些關鍵性大廠就容易立於不敗之地。反之，上市得晚很可能喪失商機，即使功能再好，往往也很難力挽狂瀾。在 16 位元中就有一個很明顯的例子值得借鏡。眾所皆知，Zilog 的 Z8000 是性能相

當不錯的微處理晶片，但卻因為上市的時間一延再延而將大好江山拱手讓給英特爾的 8086/8088，使它藉著 IBM PC，神氣活現地風光一時。

至於對大電腦廠的爭取之重要性更可由 6502 與 Apple II 之結合，8088 與 IBM PC 之結合，及 68000 與 Macintosh 之結合顯現無遺。然而 80186 與 80286 的成功則是另一個故事，它們與 8086/8088 有相當的軟體上溯相容性，使得 IBM 可延用它們發展出 PC/AT。因此在 32 位元的幾個微處理晶片都有其各別的相容關係，以壯大其聲勢。以 National Semiconductor 的 32032 而言，它具備 VAX、UNIX 及 C 語言的相容性；而 Motorola 的 68020 則具有 68000 指令集與目的碼 (Object Code) 的相容性；至於 Intel 的 80386 則更具有 8086、8088、80186、80188、80286 目的碼，指令集 PC-DOS、MS-DOS、UNIX、Xenix、VAX 及 Data General 小型電腦等軟體的相容性。總之，這種多元執行環境的考慮是不容忽視的，否則就無異於劃地自限而貽誤了商機。

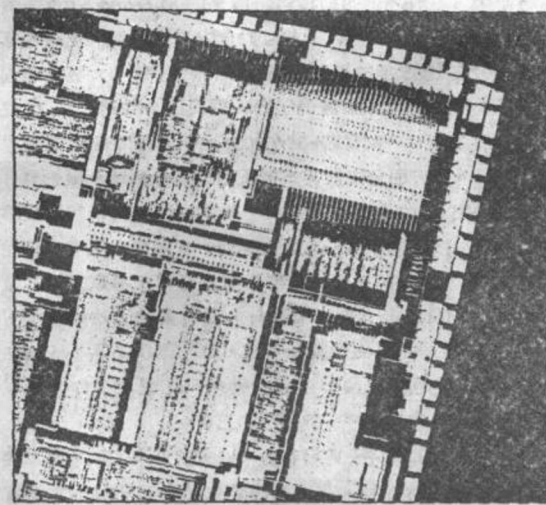
最後，要特別強調的是，微處理晶片的相關週邊、軟體以及發展系統的成熟度將是此項晶片是否能普遍流傳與





廠 牌	National Semiconductor	Motorola	Intel	Zilog	AT&T
型 號	NS 32682	MC 68020	80386	Z 80000	WE 32100
推出時間	1983 年	1984 年中	1985 年	預計 1986 年	預計 1986 年
製造技術	3.5 μ m, n-MOS	2.5 μ m, n-well CMOS	1.5 μ m, n-well CMOS	2 μ m, n-MOS	1.5 μ m, CMOS
時 鐘 速 度	4/6/10MHz	16.67 MHz	12/16 MHz	10/18/25MHz	10/14MHz
功 耗 所 耗	1.5 W	2 W	1.5~2.5 W	2 W	0.7 W
指令數量	86 條	65 條	111 條	110 條	169 條
資料/位址線	多工化	多工化	多工化	多工化	多工化
指令長度	24 位元	32 位元	32 位元	32 位元	32 位元
資料快遞記憶	無	無	無	有	有
指令快遞記憶	無	有	無	有	無
記憶體管理	分頁	分頁/分段	分頁/分段	分頁	分頁/分段
目的碼寄存器	—	58000	8086/88/186/188/286	Z 8000	—

圖二 主要32位元微處理晶片之比較



圖三 Intel公司於1985年末推出的32位元1.5 μ m、n-well CMOS微處理晶片80386

廣泛使用的重要關鍵。尤其重要的就是發展系統。因為在微電腦工程師的眼裡，發展系統是他開發產品的利器，它的威力將勝過任何推銷員，有了好的發展系統，任一晶片就很容易被他掌握而發揮功能，完成其所負責之微電腦產品的開發。

不可或缺的利器——微電腦發展系統

什麼是「發展系統」呢？以最淺顯的話來解釋：發展系統就是微電腦工程人員在做一項微電腦產品的設計時，所使用的軟、硬體的設計、除錯、測試與分析的工具。

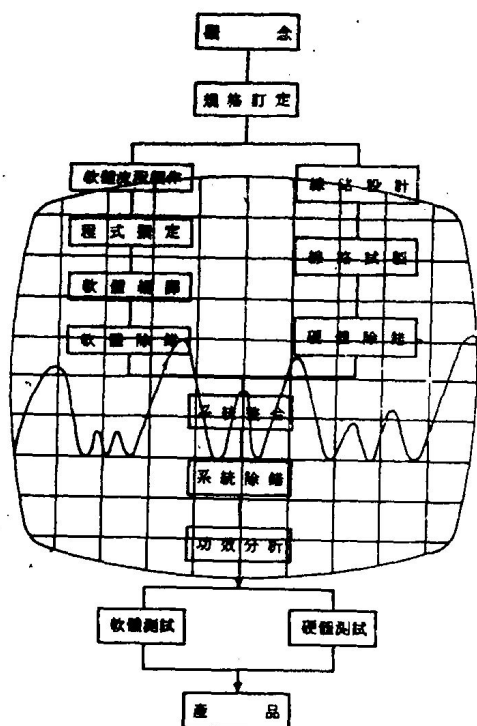
通常微電腦產品之開發都有其週期，開始時只是個產品概念，經過相當的技術檢討與市場調查後漸漸確定其功能規格，然後就分硬體與軟體兩部份進行設計工作。硬體部份須作線路設計與試製，然後測試修改錯誤部份；軟體方面則須訂定軟體流程，再開始撰寫程式，經過編入並編譯後亦須進行軟體除錯。在軟、硬體都完成初步測試後就要開始進行系統的整合，換言之，就是要將軟體和硬體作一結合測試，以確定其介面及系統功能正常，若有任何問題即須完全除錯。即使在無錯（Bug-Free）的狀態下，有時還須分析其軟體執行效率，以求符合系統之要求，若發現問題則須再分別進行軟硬體的修改與測試，一直到完全達成產品之要求後，才算完成這項微電腦產品的開發工作。

在上述的產品開發週期中，一些軟硬體開發工具是不可或缺的：Editor、Assembler、Linker、Locator 是最基本的，編譯器（Compiler）、特殊的程式集（Library）、符號除錯器（Symbolic Debugger）甚至高階語言的符號除錯器（HLLD）及軟體效能分析器（Software Performance Analysis）都是可提高軟體開發效率的有用工具。至於硬體開發工具方面，像一般傳統式電子產品一樣，示波器、三用電表，甚至邏輯分析儀（Logic Analyzer）都是基本的工具，而微電腦實體模擬器（In-Circuit Emulator）更是微電腦產品開發所不可或缺的。

所謂發展系統就是將上述的軟體開發工具與硬體開發工具結合起來，再配合螢幕顯示器，甚至電腦主機與磁碟機而成的完整開發工具。

發展系統平民化

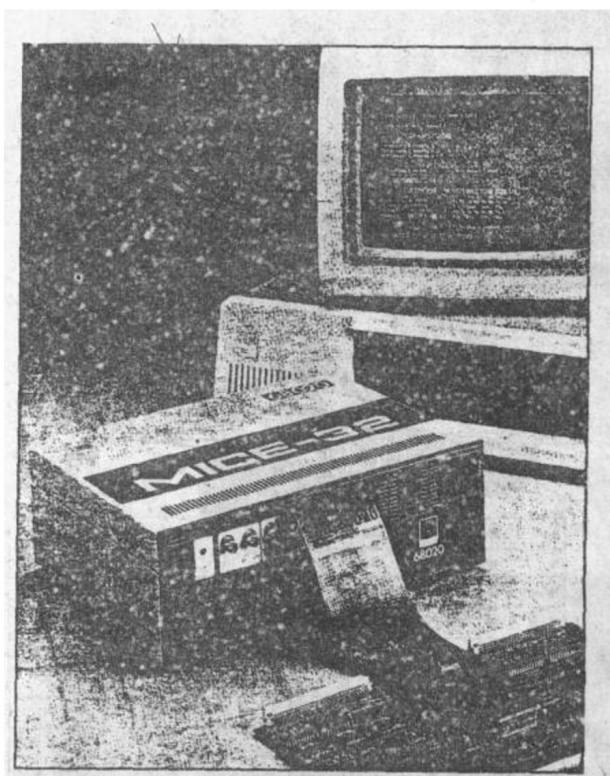
這種發展系統最早大多是由半導體廠（如 Intel、Motorola、Zilog）所開發出來，具有幾項特色：只針對特定廠牌的（自己的）微處理晶片提供發展功能，也只針對具相關性的軟體提供發展功能，通常其價格十分昂貴。接著有幾家大儀器廠商（如 HP、Tektronix 等）也推出了另一種發展系統，而這類發展系統與半導體廠推出的發展系統的最大不同是，它可以發展多種廠牌的微處理晶片，因此其價格更是昂貴。在這兩種昂貴的發展系統壟斷下，一些精明的公司（如 Microtek、Microcosm、AMS、Sophia、Zax）發展出另外一類型的系統以迎合



圖四 微電腦產品開發週期

市場上的需求，它們的最大特色是價格較為低廉（平均起來這類的價格僅為 Intel、HP 的發展系統之八分之一到十分之一），並且是一種獨立型的發展系統，可在多元化的系統下工作，例如 Apple、Macintosh、IBM PC XT/AT、VAX、 μ VAX……等，皆可作其主機而不須限定於某一特定主機。它的另一優點是可提供大多數微處理晶片之發展功能，而不受半導體廠牌限制。

顯而易見的，隨著 PC 的日漸普及，物美價廉之產品已逐漸成為發展系統的主流，原本 HP、Intel 等大廠的市場已逐漸被蠶食而變為被瓜分的局面。面對這種壓力，這些大廠紛紛採取對策。以 Intel 而言，他們先以保護性的技術障礙——Bondout 晶片來防堵，後來也不得不隨著潮流，宣稱採取開放政策，並且準備投入這種獨立式的發展系統。HP 與 Tektronix 則因為漸漸無法趕上新機種的推出而準備採取所謂的「勞斯萊斯」（Rolls Royce）策略，將其系統整合成為超級工作站（Super Workstation）。至於 Motorola 與 Zilog 等廠則在心疲力絀下，採取歡迎甚至贊助的態度，吸引第三者來製造其晶片所需的發展系統以推廣其晶片的市場，例如 1985 年 10 月，Zilog 公司在發表其 Super Z8 時，就同時推出發展系統 MICE II-SZ8，而這正是 Microtek 代為開發的。在這種大好的情勢下，這些製造獨立式發展系統的廠家更加快其開發的速度，將新的機種不斷上市，並與半導體廠和軟體公司作力量上的結合，使得聲勢更旺。



圖五 全友於1985年11月發表的32位元發展系統—MICE-32/68020

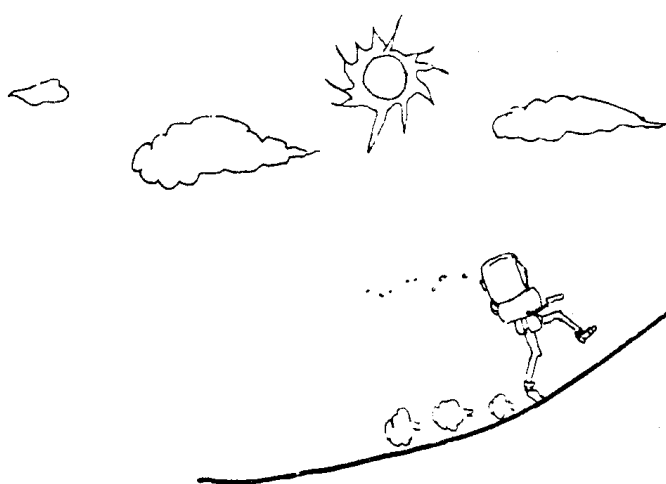
全友拔得頭籌

值得驕傲的是，上述這些生產獨立式發展系統的著名廠商中，不斷開創新機種與新觀念的 Microtek 就是純由國人在新竹科學工業園區設立的全友電腦公司。更令人驚訝的，在 1985 年的西德系統大展、法國電子大展與美國電子大展中，全友又發表了眾人期待已久的第一套 32 位元發展系統——MICE-32/68020，引起國際間微電腦界的矚目。一方面全友能突破技術上的種種困難，領先美日等國推出 32 位元的發展系統，確實讓他們重新評估我國的電腦科技水準；另一方面也讓他們意識到這項產品將促使 32 位元微電腦技術的成熟與廣泛應用。專家指出，這套針對 Motorola 68020 所設計的發展系統，功能完全，是非常成熟的 32 位元發展系統，有了這項工具，一些在 68020 的應用設計如辦公室自動化、工程用工作站機械人、語音辨識……等，將可迅速上市。

國內大部份電子電腦業者，過去給外人的印象是抄襲與仿冒，急功近利，非但無法建立起研究開發的技術實力，也無法做市場完整的規劃與佔有。全友的例子應是國人謀求技術自主、市場自主的借鏡。一些還在 8 位元、16 位元個人用電腦上繞圈圈的廠家，或許應考慮逐漸捨棄這塊拼到血本的小餅，而充分運用由國人心血開發成功的 32 位元發展系統，創造 32 位元的新領域、新契機，同時將國內微電腦技術提昇到一個新的紀元。

（原載：資訊與電腦〔台〕1985 年 6 卷 7 期 78—81 頁）

三十二位元微處理機競賽



製造三十二位元處理機的廠家們，都不惜投下大量人力、物力，希望在電子業中奪得較佳的排位。

當半導體及電腦系統的廠家談及三十二位元微處理器的時候，他們都會覺得這是標誌着他們會涉及在一場爭奪市場地位的生死鬥裏。這場戰鬥至少會決定在此世紀末前電子工業品種發展的先後。

應用的潛質及可見的市場大小，會決定這個先後次序。大多數預測都表示到九十年代中期以後的幾年，三十二位元在中央處理單元的銷售量就已達到幾億美元，如果加上週邊裝備、軟件以及繼續發展的系統的話，銷售量將達百億美元以上。

一開始，最大的市場是在於商業用途、辦公室自動化、工程工作站與一些幾乎用盡了十六位元微處理器的數字處理參看圖一。另一大用途包括要專用大型主機及超級迷你電腦的專用系統、機械人影像繪圖交易處理及語言理解。第三方面的用途在於家庭及私人電腦，它的特點在於有先進但易用的專系統、自然言語、繪圖專用的軟件，這些都是用來吸引一群覺得學習電腦技巧是很困難和費時的廣大用戶。

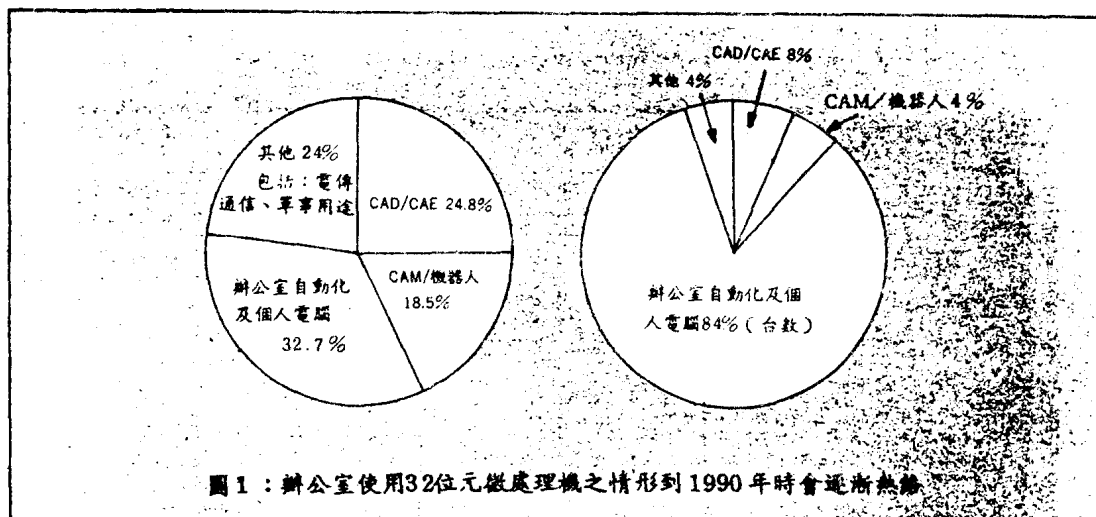
因此，三十二位元的世界大戰都只是紙上談兵而沒有實際行動。在大概二十多種三十二位元處理器中，只有三個版本真正在公開市場中出現。雖然它們不在市面上流通，但很多系統公司都發展了較大型的三十二位元微處理機版本，但對發展公開市場，他們仍抱觀望態度。

根據加州San Jose的Dataquest Inc.裏的高級半導體工業分析家湯遜所說，現時三十二位元處理機的市場仍未算大。

湯遜解釋說：「這個市場的發展是決定於不同的微型電腦廠家對生產策略的準備是否良好。至現時為止，他們仍是在設計先進部份的初階中打轉，雖然像利迅和萬力一般的第一代三十二位處理機出產商，現正生產六至十MHz範圍以內的部份，但這仍不能滿足市場的需要。他們針對的市場是講求性能的，最初要求中央處理器的時鐘的速度是十二至十六MHz，最後就去到二十五MHz。但是這種性能是很難做到的，而且每人都感到困難。」

最初估計會有十至十五萬台微處理機在一九八五年裏輸出，但真正的數字却少百分之十至十五。兌換價是很難估計的，因為很多價錢都是人為的漲價。基於每件的價錢平均在二百五十至五百美元的假設，我們估計一九八五年的買賣總額會在二千萬至五千萬之間。湯遜認為這僅夠研究及發展不同分的開支而已。

湯遜相信這系統的銷路仍會增加，但會比大多數人的想像為低。而且當其他有競爭力的系統投入生產後，銷路會有所增加這系統的價格將會大跌因為三十二位元的發展時間需要很長，所以它的產量不會很少，這使它不能靠薄利多銷的政策來降價。



據湯遜估計在一九八九和一九九〇年之間，三十二位元處理器的數目將會大概在一百萬左右，這是相等於至少二億美元的售賣值。再加上週邊元件、軟件、發展系統等等的銷售，三十二位系統的銷售價將達十億美元。

有些人甚至預測這個數字會達至二十至三十億，他們的估計是基於4:1的連鎖效果所產生——即每當微型電腦買家購入一美元的CPU貨品後，他是有能力用額外四元去添置附加線路。但是湯遜相信對於三十二位元的市場來說，這是說不通的。

他說：「因為他們已很複雜與及精密，所以可匹配中央處理機的外圍晶片不會有太多。而且除了一些特別的週邊作用，大部份的週邊作用都是靠八位和十六位元的從屬處理機來處理。」

在初階段的三十二位元競賽中，兩大對手是利迅半導體公司和萬力公司。這是因為他們有十六位元的使用基礎。計劃在今年底或明年初投入生產的新公司有英特爾、Zilog、和AT&T。

利迅32032是一種想改善VAX型的管線迷你電腦建築。同時有着虛擬記憶援助及高度規則指令集特色，是為高級語言作支援，32032可與有外在記憶管理及浮點式處理機一起工作。由於可對十六兆字節的隨機存取記憶體進行一致化定證操作，它的指令組可以在數據類別和記錄位置及記憶類別裏工作。更深一層的特徵包括有頁數的虛擬記憶、與位置無關的唯讀記憶密碼及多處理機的援助。

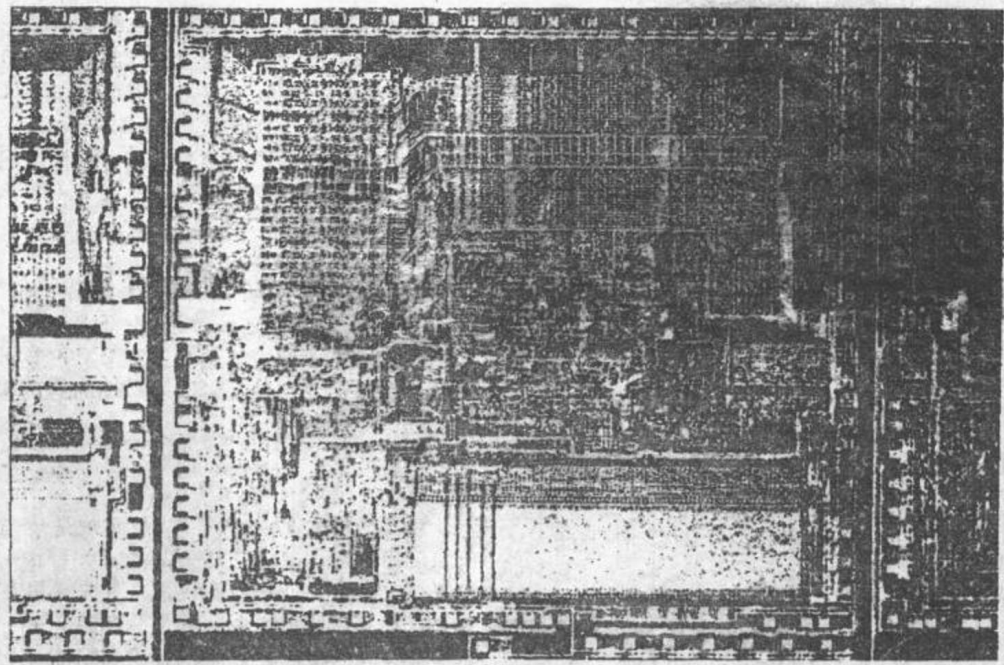
自一九八三年尾推出32032後，已清脆地以1500件設件而獨佔鰲頭。利迅曾作出一個保守的改進手法，利用較成熟的3.5μm n-MOS步驟；在下一代的產品，它將會改用2μm CMOS步驟。32032現時有六和十兆赫兩種。當那在n-MOS的小片在收縮時，整個體系將會晉級至十五兆赫的鐘率。開發二十五兆赫鐘率是CMOS的目標。

根據湯遜表示結合可觀數目的設計與及其次等的協議，如利迅沒有出錯，它是可以擊敗對手，在三十二位元的世界中佔首位。

新加入的競爭對手

在1986年中，另三種微處理機將會加入戰線——Zilog的Z80,000、英特爾的80386和AT&T的WE32100，他們都以不同的理由來挑戰現時的前線用家。英特爾公司以八位元和十六位元設計作為基礎去打開三十二位元的市場；而AT&T公司靠着它的規模以及製造三十二位元CPU的經驗，開拓國際市場；而Zilog Inc.方面則將高度的特徵融匯在設計當中。

Dataquest的湯遜認為如他們的第二代設計能成功地打入市場的話，他們將會威脅到在第一次生產熱潮裏佔着首位的利迅和萬力公司。Zilog亦會損壞自己的形象——在市場中它現時的形



領先的設計——NS公司在32位元微處理競賽中，首次推出32032 CPU，
目前已有1500套系統採用。採用3.5 μ m n-MOS製程，
其特色包括：管線操作架構、虛擬記憶支援功能、以及高階語言用指令集。

象是在技術領導層。根據出席過幾次英特爾所舉辦的設計會議的工程師所說，如果英特爾不願應保持現時生產線的向上的兼容性的話，Z80,000已經是英特爾發展了的微處理機了。

Zilog 藉著其Z80,000企圖在式樣和運作的複雜程度上對現存及已提出的三十二位元設計作出一個大躍進。Zilog的三十二位元微處理機市場供應董事安特烈聲稱Zilog與許多向著C-MOS發展的三十二位元製造商不同。它已經發展了一種特別的2 μ m n-MOS的程序特性因有晶體管及高數值多值晶體管，這些功能對於製作25MHz有着重要價值的多階層相互接連。他又表示因着這些發展以致生產了比CMOS操作更快的產品。同時也生產了耗電量大致與競爭對手的C-MOS設計一樣的組件。

Z80,000擁有在萬力與利迅的產品中都不能找到的三個特性。第一個是它具備了資料及指令的緩衝記憶，而68020不同的是只擁有指令的緩衝，而80386及32032則兩者皆無。置在晶片上的緩衝記憶體可使記憶存取次數減至最少，因此也就減少了匯流排的工作。根據安特烈所說，緩衝資料及指令一般會增進表現達百分之二十

。這對於軍事及科學應用上有着重要的價值。

第二個重要因素是在於它採用了一個六階層的運輸構形。第三個因素是置在晶片上的記憶管理。它提供了4G的虛擬記憶空間。CPU能夠提供一些實質存在的地址，而消除了使用外在記憶管理系統方法時所必然產生的延遲。

由於Z80,000的硬件介面控制記憶體及六個置在晶片上可程序等候形態產生器可幫助定出週邊硬件的特性，這包括了匯流排速、資料通路的滿度及等候形態的數目。當CPU在25MHz運作時，外在匯流排速度能調較至與CPU相同或是其一半。

英特爾的三十二位元的80386已被安排於年尾推出，80386基本是十六位元的80286結構擴充出來。它有需求頁的虛擬記憶、一個達到32M的地址範圍，及達到4G的晶片上的記憶容量。80386與現在的68020、Z80,000與及未來的32C432不同，它將不包括真正的置在晶片上的緩衝。而它與286的最主要分別是它採用了HCMOS-III而非HMOS的理論

，使用三十二位元的資料匯流排，並不像286採用的十六位元匯流排。80386擁有16MHz的時鐘速率，操作可達3.5至4mips之間。而其速度比十六位元的快了三倍。

爲了維持它的基本用戶，英特爾極力強調80286擁有比32032或68020更強的系統表現能力。英特爾的三十二位元程式經理柏德遜舉例說到十六位元286能夠操作於1.4至1.5mips，而32032在6-MHz時鐘速率下只能達1mips。他又表示在一個Unix的環境下，10-MHz的80286能操作於2.2mips，約相當於16.67-MHz的68020。在12.5-MHz的時鐘速率下，286能達2.7mips。

Captives的影響

除了AT&T之外，最少有三間大型的系統公司已經發展了被認爲重要的內部開發三十二位元CPU。這些公司分別是施泰公司、施吉多公司及惠普公司。

Micro Eagle是由五個VLSI晶片組成的三十二位元架構。它是施泰公司的三十二位元Eclipse結構。設計是仿效一種有2 μ m設計規則的獨有鈦矽n-MOS的程序。這種設計在操作時速度達到MV/8000超級迷你電腦的一半，及能提供4G的虛擬記憶。CPU是一個有三層管線操作功能的真正三十二位元組件。它包括了一個數位邏輯單元四個累積器，八個普通通用的寄存器及十二個特別的寄存器。這一切都是三十二位元的。另一個置在晶片上的地址翻譯單元，把記憶處理置在2K位元的頁裏。它又供應了一個128M的實存地址空間。Eclipse指令是操作在另外一個微型接連晶片上。

施吉多公司已發展了三種不同的VAX超級迷你電腦結構的微處理機，它們都一樣擁有獨特的高速n-MOS程序。它們有着不同的晶片數量及表現。第一個機種是在於微形VAX-11，它是一個三晶片組，包括了帶有晶片外之微碼和訂製的資料

通路晶片。這晶片需要履行標準介質的微形代碼及大型組合裝置的微形代碼。進行整個指令組是在一塊具有五十晶片的板上。這結構超越了VAX-11/730。第二個機種是VLSI VAX。這指令組擁有大多數CPU的功能，其中包括了記憶處理及緩衝控制。其表現大致可與VAX-11/780的CPU相比。

第三機種是Microvax-32，是一個單晶片的。這包括了記憶處理，當在20-MHz時鐘速率操作時，它會較VLSI VAX的速度慢了百分之二十。

惠普公司的Focus CPU可說是最先進的三十二位元的處理機，它是一個1 μ m n-MOS裝置。它目前只是在內部使用，首先應用在其公司的9000微型電腦中。它是一個完全三十二位元的結構。它的特徵在於需求頁虛擬記憶、500M的地址範圍、一個18-MHz的時鐘速率、一個三十八位元的指令語及二百三十個指令。在八〇年後期，Focus晶片已進行內部生產，到了現在可能已是過時了。它的後繼者是一個減少指令組電腦(RISC)形。它的代碼名是——Spectrum。

「許多大型系統公司基於自我保護的情形下發展出自己的內部開發三十二位元CPU。起初，他們大約想保護他們的軟件庫及存在的基本用戶。所以對它們的迷你及主要構造的產品提供了以微型電腦爲基礎的版本。但是這個政策並非沒有冒險成份的。雖然他們開始只供應內部需求，但它們那以微型爲基礎的產品會與由商業賣家進行競爭。」湯遜說。這意會着在研究及發展所增加的投資會大大超過它們在維持表現競爭能力時所付出的金錢。爲着要維持價錢的競爭能力，這些系統公司也被迫走向大眾化。湯遜表示直至目前就只有AT&T一間系統公司打破了這界限。但是因着壓力越來越大，這會迫使更多其他公司進入商人的市場。

根據在美國的日立公司微處理機市場產品經理Sarv Thakur表示，採取守勢的CPU會漸漸變得失去重要性。他又說：「這是有兩個原因的。第一個是代碼的兼容性及硬件的可靠性會被高等語言及來源代碼兼容性所取代。這就是保護軟件庫的主要因素。其次是因着競爭性市場的壓力，已上市的半導體供應商與採取守勢的內部開發製造商間之技術差距將擴大。」換句話說，雖然供應商會在開

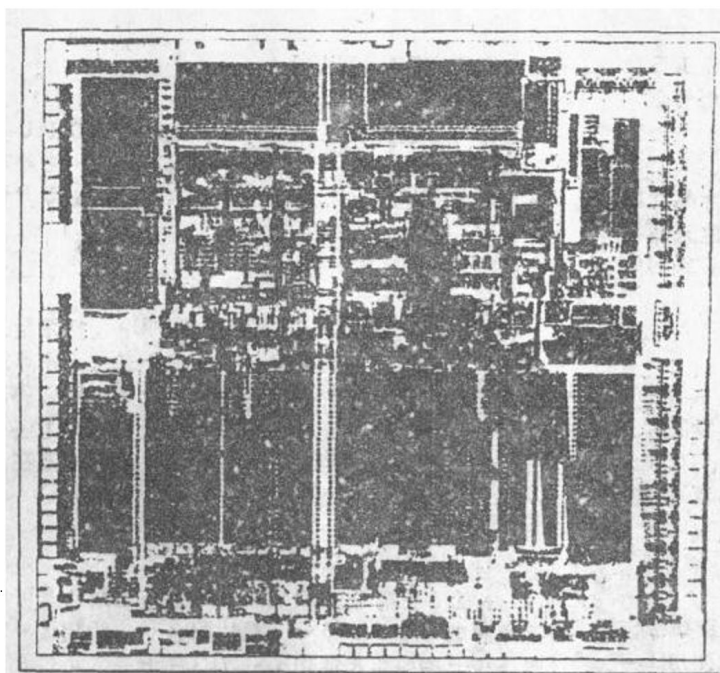


圖2 相容性技術之提昇：Motorola 公司的 68020 為頗受歡迎的 68000 之32位元機種，可執行16位元 CPU 所開發的目的碼，並可定址到 4 G 位元組。它採用 2.25- μm n 井口之 CMOS 製程，時序為 16.67MHZ

始時被迫根據系統公司的軟件競爭規則去參與。當過了一段時間後，這就會變成另一個由賣家擔當的遊戲。

「採取守勢的 CPU 供應商要成功地達到大眾化。他們就只有拋棄其現有的系統中的低階相容性，與及要說服 OEM 的賣家去同意支持他們好像支持其本身的用戶一樣。」Thakur 說。他又表示無論怎樣，這兩個因素正與採取守勢的 CPU 公司的明顯策略產生衝突。因此發展的可能性也就相應地變得小了。

Thakur 相信緊閉式市場雖然佔了大部份，但在九零年代初期，這個比例會有很大的改變。許多的緊閉式市場會變為開放式市場。到了一九九五年，公開式市場會佔總市場的百份之八十。

廠商各出奇招

最少有三間三十二位元設計公司已經決定不與那些普通目的之設計作直接的競爭。它們分別是 Advanced Micro Devices、NCR 及 Innmos。他們以不同的獨有設計進攻各自的目標市場。AMD 是針對超級迷你電腦及圖像功能；N

