

集成电路应用

第一册

国营北京东光电工厂应用试验小组编



第一机械工业部情报所

一九七二年

前 言

电子技术的发展,如果说早期的电子管是第一代,四十年代后期出现的晶体管是第二代,那么六十年代出现的集成电路可谓第三代了,现在正朝着大规模集成电路迈进。众所周知,将电子设备晶体管化,可以缩小体积、减轻重量、提高可靠性。将它达到集成化,则体积会更小,重量会更轻,而且性能稳定,使用寿命更长。所以,集成电路是电子设备实现微小型化和提高工作可靠性的主要技术途径。近年来,它在国防工业,工业生产自动化、数字化电子仪器等方面,都得到广泛的应用。尤其在电子计算技术方面,更显示出它的优越性。

革命就是解放生产力,革命就是促进生产力的发展。在无产阶级文化大革命之前,集成电路在我国还只是处于试验阶段。伟大的无产阶级文化大革命风暴,粉碎了刘少奇一类骗子在电子工业中推行的一整套反革命修正主义路线,使电子工业沿着毛主席的革命路线迅速发展。广大工人,发扬外国有的,我们要有,外国没有的,我们也要有的大无畏革命精神,攀登科学技术高峰,在短短的几年内,使集成电路的生产达到一定水平。目前有些厂已能成批地生产各种通用的集成电路。

随着集成电路的发展,有关从事这方面科研、生产的广大工人和工程技术人员,迫切要求了解集成电路这门技术;各集成电路生产厂也渴望互通情报,交流经验。鉴于此种情况,拟结合我厂近年来的设计、生产及试验的情况,陆续介绍集成电路的有关技术问题。

本册只介绍了数字集成电路的一部分,共分六章。第一章讲基础知识,并介绍我厂所生产的集成电路的种类、性能和测量方

目 录

前言

第一章 数字集成电路应用基础知识	1
1-1. 一般概述	1
1-2. 布尔代数	2
一、基本运算	3
二、基本恒等式	3
三、函数简化	4
1-3. 数字集成电路基本逻辑门	7
一、基本逻辑门	7
二、利用“与非”门集成电路组成基本逻辑门电路的结构	15
1-4. 数字集成电路产品种类及典型电路的工作原理	17
一、产品种类	17
二、典型电路工作原理	19
1-5. 门电路参数性能及测试方法	24
一、逻辑功能参数及测量方法	24
二、直流参数(静态参数)及测量方法	28
三、交流参数(动态参数)及测量方法	40
四、品质因数: 符号Q	47
1-6. 数字集成单元触发器参数性能及测试方法	48
一、直流参数及测试方法	49
二、交流参数的测量	50
1-7. 数字集成电路使用注意事项	52
一、外形识别	52
二、版面图形设计原则	55
三、焊接装配加工	56
四、调试	57

第二章 振荡器	58
2-1. 晶体振荡器	58
一、石英晶体简介	58
二、数字集成电路与石英谐振器组成的晶体振荡器	61
2-2. 自激多谐振荡器	64
一、非对称型自激多谐振荡器	65
二、对称型自激多谐振荡器	71
2-3. 环形振荡器	74
一、单逻辑门环形振荡器	74
二、奇数逻辑门环形振荡器	75
三、偶数逻辑门环形振荡器	78
第三章 触发器	82
3-1. 单稳态触发器	82
一、典型的单稳态触发器电路工作原理	82
二、电路的设计计算	83
三、单稳态触发器设计举例	85
四、单稳的延迟时间	86
五、单稳态触发器的应用	86
3-2. 双稳态触发器	88
一、基本记忆单元	89
二、交流尖顶脉冲触发方式	89
1. 利用二个逻辑门组成的计数触发器	89
2. 施密特触发器	91
3. 利用四个逻辑门组成的计数触发器	92
三、直流电平脉冲触发方式	94
1. 对称型维持——阻塞触发器	94
2. 不对称型维持——阻塞触发器	96
3. 延迟型触发器	98
4. 多功能触发电路	100
四、集成单元 R-S/J-K 触发器	102
1. 7CS23 型 R-S/J-K 触发器的工作原理	102
2. 7CS23 型 R-S/J-K 触发器的逻辑功能	106

五、各种型式触发器的比较	109
3-3. 多稳态触发器	111
一、三稳态触发器	111
二、四稳态触发器	113
第四章 计数器、寄存器	115
4-1. 二进制计数器	115
4-2. 十进制计数器	120
一、二——十进制编码	120
二、脉冲反馈式十进制计数器	122
1. 5121 代码十进制计数器	122
2. 8421 代码十进制计数器	125
三、脉冲阻塞式十进制计数器	128
1. 8421 代码十进制计数器	128
2. 2421 代码十进制计数器	134
3. 4221 代码十进制计数器	137
4. 循环码十进制计数器	139
5. 同步十进制计数器	144
6. 环形十进制计数器	146
7. 可逆十进制计数器	153
4-3. 其他进制计数器及循环计数器	166
一、三进制计数器	166
二、五进制计数器	169
三、循环计数器	171
4-4. 数码寄存器	174
4-5. 移位寄存器	176
一、单向移位寄存器	177
二、双向移位寄存器	178
第五章 编码器、译码器、显示器	181
5-1. 编码器	181
一、二进制编码器	181
二、二——十进制编码器	182
5-2. 数字集成电路逻辑门译码器	186

一、扩展器型译码器	187
二、与非门型译码器	189
5-3. 显示驱动电路	195
一、数字显示管驱动电路	195
二、投影显示器驱动电路	197
三、可控硅驱动电路	198
5-4. 显示器	204
一、数字显示管	204
二、投影显示器	206
三、边光显示器	207
四、液晶显示器	208
第六章 集成化数字式频率计及数字集成门电路平延时间 测试仪	212
6-1. 概述	212
6-2. 77 型集成化数字式频率计	214
6-3. 数字集成电路平延时间测试仪	219

第一章 数字集成电路应用 基础知识

数字集成电路的应用范围很广。随着电子工业的迅速发展,在许多行业中将用数字化仪器和自动控制装置。由于在不同场合的应用,所以对数字集成电路的有关基础知识应有所了解,本章我们将从应用的角度出发,介绍部分有关基础知识,供使用者工作时参考。

1-1 一般概述

所谓半导体集成电路,用一句通俗的话来说,它就是把电阻、电容、晶体管、二极管等电路元件制作(可以理解为完整的集积而成)在硅小片内部或上面,形成一个空间上相互不可分割的整体,这样的微型结构就叫做半导体集成电路。一般简称为集成电路,或固体电路。一个集成电路所包含的元件数又叫做集成度。

数字集成电路(简称数字电路)则是能够完成数字运算工作的集成电路。数字集成电路的基本逻辑门和多功能逻辑门电路是按其本身逻辑在进行变化的,所以常常把它称之为逻辑电路。

数字集成电路最基本的逻辑门电路包括“与”、“或”、“非”三种门和它们组合而成的“与非”、“或非”、“与或非”、“异—或”门等。除此之外,还有多功能逻辑门电路,如: $J-K$ 触发器、半加器、全加器、计数器、寄存器、译码器以及大规模集成电路的存储器等等。这些数字电路种类在我国正在迅速地、广泛地发展。我们编写的这本“集成电路应用”主要是以我厂生产的产品为基础进行介绍。本册各章节中所谈到的数字电路都是最基本的逻辑门电路(如“与非”“非”“与或非”等)。

为了能够更清楚地了解下面各章节中的应用电路，这里对于有关数字电路中所常用到的一些名词粗浅地介绍一下。

一、逻辑功能：就是数字电路的输入和输出的逻辑关系。根据不同的逻辑关系，可以构成各种不同的逻辑门电路。

二、逻辑电平：逻辑电路的输入和输出电位往往用“电平”来表示，所谓“电平”就是对电位元件来讲的信号的电位。逻辑电平的高电平就是高电位，低电平就是低电位。

三、正逻辑：一般习惯规定，输出高电平时称“1”状态，输出低电平时称“0”状态，此种逻辑称之为正逻辑。

四、负逻辑：与正逻辑恰恰相反，输出低电平时称“1”状态，输出高电平时称“0”状态。

五、真值表：在逻辑运算中，变数和函数的值只有“1”和“0”两种，因此，对于各种逻辑运算的输出、输入的函数关系就可以简单地归纳为表的形式。这种表就称为逻辑运算的真值表。

1-2 布尔代数

布尔代数首先是由乔治·布尔在 1847 年提出，后来先农在 1938 年又把它用于电话和计算机的开关线路中。布尔代数还有其他名字，如：符合逻辑、命题演算、分类代数、逻辑代数、开关代数等。

虽然布尔代数与普通代数不同，但它仍是一种极简单的代数，应用它来简化函数表达式，找出一个最佳线路是很方便的。

布尔代数运算时它的变量只允许取两个不同的“值”——“0”和“1”。其通常描绘了线路中的接通或断开、好或坏、有或无、真或假、是或非、存在或不存在等互相对立的现象和状态。在数学方法上，我们可以令“0”表示二进制数字 0，“1”表示二进制数字 1。在某一个问题中“0”可以表示开关的断开，“1”表示开关的接通。在一个命题中“0”可以表示假，“1”表示真。下面就经常要用的有关布尔代数运算和简化做简单介绍。

一、基本运算:

布尔代数中最常用的基本运算是“非”、“加”、“乘”三种运算。

1. “非”运算

“非”运算也称做“反”运算和“补”运算,常用符号 $\overline{A}$ 表示,读作“非 A ”。函数形式可写成 $NOT(A) = \overline{A}$ 。因为只许可取两个变量值,所以当 $A=1$ 时, $\overline{A}=0$; 当 $A=0$ 时, $\overline{A}=1$ 。

2. “加”运算

“加”运算也称做“并集”和“析取”。常用符号 $A+B$ 表示,读做“ A 加 B ”。但这并不是普通代数中的 A, B 相加,实际上它是表示一个“或”的过程,因此也叫做“ A 或 B ”。函数形式可写成 $OR(A, B) = A+B$ 。当 $A=1$, 或 $B=1$, 或者 A 和 B 都是 1, 则 $A+B=1$ 。否则为 0。

3. “乘”运算

“乘”运算也称做“交集”和“合取”。常用符号 $A \cdot B$ 表示,或者简写成 AB 形式,读做“ A 乘 B ”。它表示了一个“与”的过程,因此也叫“ A 与 B ”。函数形式可写成 $AND(A, B) = AB$ 。只有当 $A=1$ 和 $B=1$ 时, $AB=1$ (这很像普通代数中的乘积)。否则为 0。

二、基本恒等式

根据上述“非”、“加”、“乘”三种基本运算的定义,我们可以由这些基本运算推导出布尔代数的基本恒等式,这样给布尔代数的应用带来了更大的方便。这些基本恒等式列在表 1.1 中。

所列表中恒等式的证明也是很容易的,这里就不一一证明了。仅举一例说明之,如分配律中的第二种形式:

$$(A+B)(A+C) = A+BC$$

证明: 利用分配律第一种形式,

$$\begin{aligned}(A+B)(A+C) &= (A+B)A + (A+B)C \\ &= AA + AB + AC + BC\end{aligned}$$

$$\begin{aligned}\text{利用 } AA=A=A \cdot 1 &= A+AB+AC+BC \\ &= A \cdot 1 + AB + AC + BC\end{aligned}$$

$$\text{提出公因子} \quad = A(1+B+C)+BC$$

$$\text{利用 } 1+B+C=1, \quad = A \cdot 1 + BC$$

$$\text{故证: } (A+B)(A+C) = A+BC。$$

表 1.1 布尔代数基本恒等式

序 号	名 称	恒 等 式
1	基 本 定 理	$A+\bar{A}=1$
2		$A\bar{A}=0$
3		$A+1=1$
4		$A \cdot 1=A$
5		$A+A=A$
6		$AA=A$
7		$\overline{\overline{A}}=A$
8	结 合 律	$(A+B)+C=A+(B+C)$
9		$(AB)C=A(BC)$
10	交 换 律	$A+B=B+A$
11		$AB=BA$
12	分 配 律	$A(B+C)=AB+AC$
13		$(A+B)(A+C)=A+BC$
14	反 值 律	$A+\bar{B}=\overline{A \cdot B}$
15		$\overline{AB}=\overline{A}+\overline{B}$

三、函数简化:

简化就是把一个给定的布尔函数减少构成该函数所需逻辑门数目的数学运算。在数字式测量仪器和数字计算机中经常会遇到复杂逻辑函数的简化。有时设计者还需根据自己手中现有逻辑门电路的种类和数量而对所设计的逻辑函数进行简化,以充分利用现存物资。下面列举二个例子来说明简化的意义。

例 1. $AB+AC+AD=A(B+C+D)$ 在这二个数学等值式中 $A(B+C+D)$ 就比 $AB+AC+AD$ 简化。前者只四个字母,而后者就六个字母。从这两个等值函数的逻辑图(图 1.1)中就很明显地

看出 $A(B+C+D)$ 比 $AB+AC+AD$ 要简化了二个“与”门。

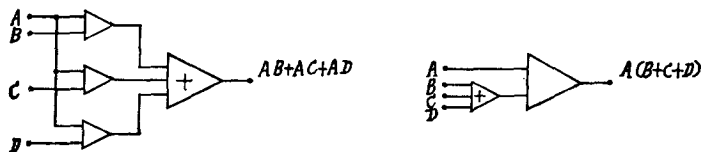


图 1.1 等值函数逻辑图之一

例 2. $(A+C)(A+D)(B+C)(B+D) = AB+CD$ 。这二个等值函数 $AB+CD$ 比 $(A+C)(A+D)(B+C)(B+D)$ 简化了。其等值逻辑图参见图 1.2。

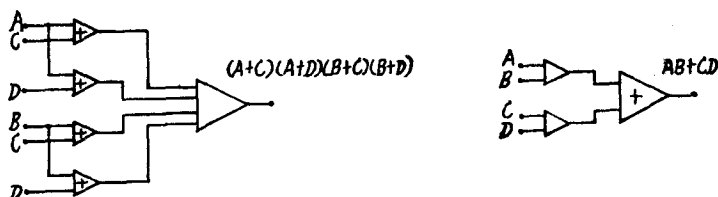


图 1.2 等值函数逻辑图之二

函数的简化方法除了应用布尔代数恒等式进行简化外，还可应用真值图的图介法进行简化，也是很简便的。图介法的应用将在译码器一节中再作介绍，这里就不多叙述了。

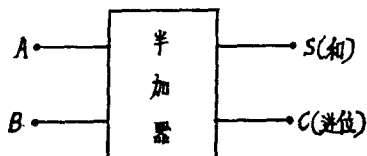
一般多变量的逻辑运算步骤，第一步是把各种逻辑运算的输出、输入的函数关系归纳成真值表；第二步是从真值表中应用布尔代数写出函数关系的表达式；第三步是把所得函数关系表达式进行函数简化；最后，由简化而得的等值函数画出函数关系的逻辑图。有时第二步和第三步用真值图进行更为便利。下面以半加器为例来说明上述的运算步骤。

第一步：把半加器输入、输出的函数关系归纳在真值表中。

第二步：写表达式，真值表 1.2 中， S （和）的“合取”式是 $A=1, B=0, S=1$ 和 $A=0, B=1, S=1$ 这二种情况都属“与”的逻辑。可写成 AB 和 $\bar{A}\bar{B}$ 。而 AB 和 $\bar{A}\bar{B}$ 两种情况下都要使 $S=1$ 。

表 1.2 半加器真值表

输 入		输 出	
A	B	S	C
0	0	0	0
1	0	1	0
0	1	1	0
1	1	0	1



这是“或”的过程,故可将 S (和) 的函数关系写成 $S = A\bar{B} + \bar{A}B$ 形式的表达式。而 C (进位) 只有在 $A=1, B=1$ 时, $C=1$, 这函数是“与”的过程,可写成 $C = AB$ 。

因此半加器输入、输出的函数关系表达式可写成:

$$\begin{cases} S = A\bar{B} + \bar{A}B \\ C = AB \end{cases}$$

第三步: 简化半加器表达式。若我们手中仅有“与非”门数字集成电路的话, 则半加器表达式需进行简化, 此简化式并非最小项。

$$\begin{cases} S = AB + \bar{A}\bar{B} = \overline{\overline{AB}} + \overline{\overline{\bar{A}\bar{B}}} = \overline{\bar{A}\bar{B}} \cdot \overline{\overline{AB}} = \overline{\bar{A}\bar{B} \cdot \overline{\overline{AB}}} \\ C = AB = \overline{\overline{AB}} \end{cases}$$

第四步: 画半加器逻辑图。根据简化后的表达式, 画出只用“与非”门数字集成电路的半加器逻辑图, 如图 1.3 所示。

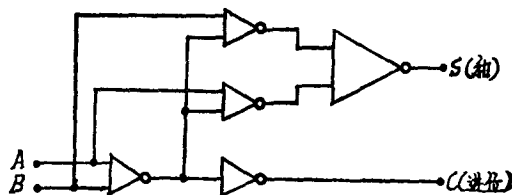


图 1.3 “与非”门组成半加器逻辑图

1-3 数字集成电路基本逻辑门

一、基本逻辑门:

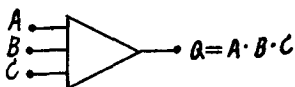
逻辑门电路的实质就是由不同开关组合成的开关线路。

1. “与”门

定义: 逻辑函数的全部输入变量都为“1”电平(即高电平或正脉冲)时,其函数输出为“1”电平;若输入变量中只有一个或一个以上为“0”电平(即低电平或负脉冲)时,输出就为“0”电平的逻辑,称为“与”逻辑。而构成“与”逻辑运算的门电路称之为“与”门电路。

“与”逻辑函数写成: $Q = A \cdot B \cdot C$ 。

“与”逻辑符号为:



“与”逻辑运算为:

$$A \cdot B \cdot C = Q$$

$$0 \ 0 \ 0 = 0$$

$$0 \ 0 \ 1 = 0$$

$$0 \ 1 \ 0 = 0$$

$$1 \ 0 \ 0 = 0$$

$$1 \ 1 \ 0 = 0$$

$$1 \ 0 \ 1 = 0$$

$$0 \ 1 \ 1 = 0$$

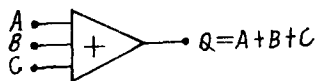
$$1 \ 1 \ 1 = 1$$

2. “或”门

定义: 只要逻辑函数有一个或者多个输入变量为“1”电平时,其函数的输出为“1”电平;若输入变量全部为“0”电平时,输出就为“0”电平的逻辑,称为“或”逻辑。而构成“或”逻辑运算的门电路称之为“或”门电路。

“或”逻辑函数写成: $Q = A + B + C$ 。

“或”逻辑符号为:



“或”逻辑运算为:

$$A + B + C = Q$$

$$0 + 0 + 0 = 0$$

$$0 + 0 + 1 = 1$$

$$0 + 1 + 0 = 1$$

$$1 + 0 + 0 = 1$$

$$1 + 1 + 0 = 1$$

$$1 + 0 + 1 = 1$$

$$0 + 1 + 1 = 1$$

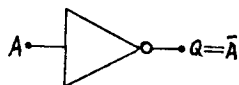
$$1 + 1 + 1 = 1$$

3. “非”门

定义: 逻辑上的意义是否定。逻辑函数输入变量为“1”电平(或“0”电平)时,其函数输出为“0”电平(或“1”电平)的逻辑,也即输入和输出状态相反,可以说输出是输入之否定。而构成“非”逻辑运算的门电路称之为“非”门电路。实际上“非”门电路就是倒相器(反相器)。

“非”逻辑函数写成: $Q = \overline{A}$

“非”逻辑符号为:



“非”逻辑运算为:

$$\overline{\overline{A}} = A$$

$$\overline{0} = 1$$

$$\overline{1} = 0$$

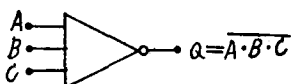
4. “与非”门

定义: 只要有一个逻辑函数的输入变量为“0”电平时,其函数

输出就为“1”电平;仅当全部输入变量为“1”电平时,输出才为“0”电平的逻辑,也即是完成“与”输入,“非”输出逻辑过程;或者说成是把输入“与”逻辑加以否定的逻辑,称为“与非”逻辑。而构成“与非”逻辑运算的门电路称之为“与非”门电路。

“与非”逻辑函数写成: $Q = \overline{A \cdot B \cdot C}$

“与非”逻辑符号为:



“与非”逻辑运算为:

$$\overline{A \cdot B \cdot C} = Q$$

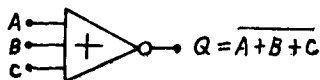
A	B	C	Q
0	0	0	1
0	0	1	1
0	1	0	1
1	0	0	1
1	1	0	1
1	0	1	1
0	1	1	1
1	1	1	0

5. “或非”门

定义: 当所有逻辑函数的输入变量为“0”电平时,其函数输出就为“1”电平;只要输入有一个(或者多个)为“1”电平,输出就为“0”电平的逻辑称为“或非”逻辑,也即是完成“或”输入,“非”输出逻辑过程,或者说是把输入“或”逻辑加以否定的逻辑,构成“或非”逻辑运算的门电路称之为“或非”门电路。

“或非”逻辑函数写成: $Q = \overline{A + B + C}$

“或非”逻辑符号为:



“或非”逻辑运算为:

$$\overline{A+B+C}=Q$$

A	B	C	Q
0	0	0	1
0	0	1	0
0	1	0	0
1	0	0	0
1	1	0	0
1	0	1	0
0	1	1	0
1	1	1	0

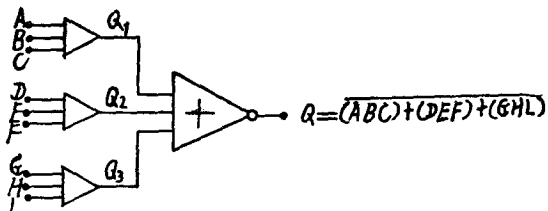
6. “与或非”门

定义: 只有当逻辑函数任意一路所有“与”输入变量为“1”电平时, 其函数输出为“0”电平; 当各路“与”输入变量没有全部为“1”电平(即各路“与”输入逻辑中, 每一路都有一个或者多个输入变量为“0”电平)时, 输出才为“1”电平的逻辑, 称为“与或非”逻辑。也即是完成各路“与”输入, “或非”输出的逻辑。而构成“与或非”逻辑运算的门电路称之为“与或非”门电路。若各路“与”输入端只有一个, 则该“与或非”门就成了“或非”门电路。

“与或非”逻辑函数写成:

$$Q = \overline{(A \cdot B \cdot C) + (D \cdot E \cdot F) + (G \cdot H \cdot L)}$$

“与或非”逻辑符号为:



“与或非”逻辑运算分为三步:

(1) 各路“与”逻辑运算为:

$A \cdot B \cdot C$	(Q_1)	$D \cdot E \cdot F$	(Q_2)	$G \cdot H \cdot L$	(Q_3)
0 0 0	0	0 0 0	0	0 0 0	0
0 0 1	0	0 0 1	0	0 0 1	0
0 1 0	0	0 1 0	0	0 1 0	0
1 0 0	0	1 0 0	0	1 0 0	0
1 1 0	0	1 1 0	0	1 1 0	0
1 0 1	0	1 0 1	0	1 0 1	0
0 1 1	0	0 1 1	0	0 1 1	0
1 1 1	1	1 1 1	1	1 1 1	1

(2) “或非”逻辑运算为:

$$\overline{Q_1 + Q_2 + Q_3} = Q$$

Q_1	Q_2	Q_3	Q
0	0	0	1
0	0	1	0
0	1	0	0
1	0	0	0
1	1	0	0
1	0	1	0
0	1	1	0
1	1	1	0

(3) “与或非”逻辑运算举例如下:

$$\overline{A \cdot B \cdot C + D \cdot E \cdot F + G \cdot H \cdot L} = Q$$

A	B	C	D	E	F	G	H	L	Q
1	1	1	0	0	0	1	1	1	0
1	1	1	1	1	0	0	0	1	0
1	1	0	1	0	1	0	1	0	1
1	0	1	0	1	1	1	0	0	1
0	1	1	1	0	0	0	1	1	1
1	0	0	0	1	0	1	0	1	1
0	1	0	0	0	1	1	1	0	1
1	1	1	1	1	1	0	0	0	0
0	0	0	1	1	1	1	1	1	0