



万水电子技术丛书

TMS320C240

原理与C语言控制应用实习

黄英哲 董胜源 编著

$\times 0002, 0 \times 0004, 0 \times 0008, 0 \times 0001, 0 \times 0020, 0 \times 0040, 0 \times 0080$
 $0 \times 0100, 0 \times 0200, 0 \times 0400, 0 \times 0800, 0 \times 1000, 0$
 $\times 0002, 0 \times 0004, 0 \times 0008, 0 \times 0001, 0 \times 0020, 0 \times 0040, 0 \times 0080$
 $0 \times 0100, 0 \times 0200, 0 \times 0400, 0 \times 0800, 0 \times 1000, 0$



中国水利水电出版社
www.waterpub.com.cn

万水电子技术丛书

TMS320C240

原理与 C 语言控制应用实习

黄英哲 董胜源 编著

中国水利水电出版社

内 容 提 要

本书共分 13 章，内容包括 TMS320C240 DSP 数字信号处理器的结构、硬件介绍，Code Composer 操作，输出入控制与实习，中断原理与外部中断实习，计时器和看门狗计时控制与实习，比较器与 PWM 控制与实习，捕捉器和转轴编码器原理与实习，模拟/数字转换器控制与实习，串行端口接口控制与实习，闪存程序化，应用电路实习及 PID 马达伺服控制。书后的三个附录简要介绍了 DSP 程序语言操作、PRO-OPEN DSP 320F24X (LH-069) 控制器电路、C 语言程序设计。

本书讲解详细、范例丰富，适用于初中级学者。

本书中文简体字版由台湾长高科技股份有限公司独家授权出版。

北京市版权局著作权合同登记号：图字 01-2002-5497

图书在版编目 (CIP) 数据

TMS320C240 原理与 C 语言控制应用实习 / 黄英哲等编著. —北京：中国水利水电出版社，2003

(万水电子技术丛书)

ISBN 7-5084-1415-2

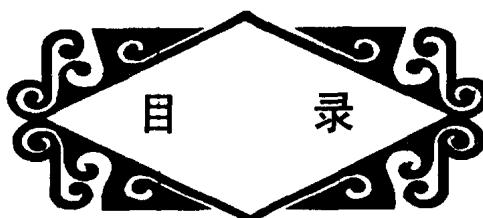
I . T… II . 黄… III. 数字信号—信号处理—数字通信系统, TMS320C240
IV. TN914.3

中国版本图书馆 CIP 数据核字 (2003) 第 011188 号

书 名	TMS320C240 原理与 C 语言控制应用实习
作 者	黄英哲 董胜源 编著
出 版、发 行	中国水利水电出版社 (北京市三里河路 6 号 100044) 网址: www.waterpub.com.cn E-mail: mchannel@public3.bta.net.cn (万水) sale@waterpub.com.cn 电话: (010) 63202266 (总机)、68331835 (发行部)、68359168 (万水) 全国各地新华书店
经 销	北京万水电子信息有限公司 北京市天竺颖华印刷厂
排 版	787×1000 毫米 16 开本 28.75 印张 418 千字
印 刷	2003 年 3 月第一版 2003 年 3 月北京第一次印刷
规 格	0001—5000 册
版 次	45.00 元

凡购买我社图书，如有缺页、倒页、脱页的，本社发行部负责调换

版权所有·侵权必究



第1章 TMS320C240 DSP 数字信号处理器结构介绍	1
1-1 TMS320C240 数字信号处理器内部结构与特性	3
1-1.1 DSP 核心 (core) 部分与状态寄存器设定	4
1-1.2 存储器部分	6
1-1.3 事件管理 (Event Manager) 部分	9
1-1.4 I/O 外围设备 (peripheral) 部分	9
1-1.5 DSP 其他部分	10
1-2 存储器空间结构	10
1-2.1 程序存储器	12
1-2.2 数据存储器	14
1-2.3 共享数据存储器	17
1-2.4 I/O 空间 (I/O space)	18
第2章 TMS320C240 DSP 数字信号处理器硬件介绍	20
2-1 TMS320C240/F240 引脚电路介绍	22
2-1.1 电源引脚及空脚介绍	24
2-1.2 时钟 (CLOCK) 引脚介绍与设定	25
2-1.3 CPU 控制引脚介绍	27
2-1.4 外部存储器控制脚介绍	29
2-1.5 数字 I/O 脚介绍	31
2-1.6 外部中断脚 (External interrupt) 介绍	32
2-1.7 通用计时器外部控制脚介绍	33
2-1.8 捕捉器引脚 (Capture) 介绍	33
2-1.9 PWM 及比较器输出脚	34
2-1.10 模拟/数字转换器 (Analog to Digital Converter) 介绍	35
2-1.11 串行 I/O 脚介绍	37
2-1.12 JTAG 标准接口脚	38
2-2 外部存储器与 I/O 的控制	39
2-2.1 外部存储器及 I/O 读取 (Read) 控制	41

2-2.2 外部存储器及 I/O 写入 (Write) 控制.....	43
2-2.3 外部慢速存储器与 I/O 设备控制.....	44
2-2.4 译码器与存储器电路控制.....	45
2-2.5 外部扩充 I/O 的控制.....	49
2-3 DMA-DSP 240 (LH-092) 控制单板整体电路	53
2-3.1 LH-092 的 CPU 电路	53
2-3.2 LH-092 的存储器及 I/O 电路	54
2-3.3 LH-092 电路板外型	55
2-4 PRO-OPEN DSP 320F24X 控制器 (LH-069) 整体结构图	55
2-5 DSP240 I/O 模块实验板 (LH-069)	56
2-5.1 电源电路及引脚转换	57
2-5.2 地址译码、PWM 译码及驱动 IC 电路	58
2-5.3 直流马达闭环控制电路	59
2-5.4 脉冲产生器	60
2-5.5 光耦合输入电路	61
2-5.6 光耦合输出电路	62
2-5.7 七段显示器输出电路	62
第 3 章 Code Composer 介绍	64
3-1 Code Composer 操作	65
3-1.1 Code Composer 的设定	65
3-1.2 Code Composer 窗口介绍	66
3-1.3 Code Composer 基本操作	72
3-2 Code Composer 进阶操作	77
3-2.1 单步执行实习	77
3-2.2 中断点 (breakpoint) 控制	79
3-2.3 探针点 (Probe Point) 功能设定	80
3-2.4 图形界面追踪	82
3-2.5 数据追踪与 Matlab 操作	84
第 4 章 输出入控制与实习	87
4-1 数字 I/O 控制与实习	88
4-1.1 IOPA 及 IOPB 设定与实习	89
4-1.2 IOPC 设定与实习	94
4-1.3 锁相回路 (PLL) 时钟信号与省电模式控制	97
4-2 通用 I/O 控制与实习	102
4-2.1 通用 I/O 控制	102

4-2.2 通用 I/O 实习.....	105
4-3 扩充 I/O 设定与实习	107
4-3.1 扩充 I/O 设定.....	108
4-3.2 扩充 I/O 基本实习.....	114
第 5 章 中断原理与外部中断实习.....	118
5-1 不可屏蔽中断控制与实习	123
5-1.1 不可屏蔽中断控制.....	123
5-1.2 不可屏蔽中断实习.....	124
5-2 可屏蔽中断控制与实习	131
5-2.1 可屏蔽中断控制.....	135
5-2.2 外部中断实习.....	139
第 6 章 计时器和看门狗计时控制与实习.....	142
6-1 通用计时器的控制与实习	145
6-1.1 通用计时器的控制.....	146
6-1.2 通用计时器实习.....	151
6-2 通用计时器的中断控制与实习	154
6-2.1 通用计时器的中断控制.....	155
6-2.2 通用计时器的中断实习.....	158
6-3 计时比较器的控制与实习	160
6-3.1 计时比较器的控制.....	160
6-3.2 计时比较器实习.....	162
6-4 实时中断及看门狗计时的控制与实习	164
6-4.1 实时计时中断的控制与实习	169
6-4.2 看门狗计时器的控制与实习	171
第 7 章 比较器与 PWM 控制与实习	174
7-1 简单功能比较器控制与实习	178
7-1.1 简单功能比较器的控制.....	179
7-1.2 简单功能比较器实习	181
7-2 全功能比较器与 PWM 的控制与实习	183
7-2.1 全功能比较器的控制.....	184
7-2.2 全功能比较器与 PWM 实习	189
第 8 章 捕捉器和转轴编码器原理与实习	192
8-1 捕捉器的控制与实习	195
8-1.1 捕捉器的控制.....	196
8-1.2 捕捉器的实习	198

8-2 捕捉器中断控制与实习	199
8-2.1 捕捉器中断控制	200
8-2.2 捕捉器中断实习	201
8-3 转轴编码器（QEP）的控制与实习	203
8-3.1 转轴编码器（QEP）的控制	204
8-3.2 转轴编码器（QEP）的实习	205
第 9 章 模拟/数字转换器控制与实习	211
9-1 ADC 的控制与实习	214
9-1.1 ADC 的控制	214
9-1.2 ADC 控制步骤	217
9-1.3 ADC 实习	218
9-2 ADC 中断控制与实习	222
9-2.1 ADC 中断控制	222
9-2.2 ADC 中断控制实习应用范例	224
第 10 章 串行端口接口控制与实习	227
10-1 串行通信接口（SCI）控制与实习	228
10-1.1 SCI 寄存器介绍	233
10-1.2 SCI 操作控制	240
10-1.3 SCI 实习范例	243
10-2 串行外围接口（SPI）控制与实习	249
10-2.1 SPI 操作模式	251
10-2.2 SPI 寄存器介绍	253
10-2.3 SPI 自我传输实习范例	257
第 11 章 闪存程序化	260
11-1 闪存的控制	261
11-1.1 存取模式选择	261
11-1.2 寄存器存取模式控制	262
11-1.3 抹除（Erase）闪存步骤	263
11-1.4 验证写入数据或抹除闪存步骤	265
11-2 闪存范例程序	267
第 12 章 应用电路实习	270
12-1 七段显示器输出实习	271
12-2 数字/模拟转换器（DAC）输出实习	277
12-3 液晶显示器输出实习	279
12-3.1 文本型 LCD 引脚介绍	280

12-3.2 LCD 内部功能介绍	281
12-3.3 LCD 指令码工作说明	284
12-3.4 LCD 指令码工作顺序	287
12-4 8255 输出入实习	294
12-5 RTC 计时输入实习	297
12-6 键盘输入实习	303
12-7 计算机音乐输出实习	309
12-8 步进马达控制输出实习	314
12-8.1 步进马达控制原理	314
12-8.2 步进马达专用 IC (PMM8713) 实习	318
12.9 直流马达控制实习	327
12-9.1 直流马达正反转与转速控制实习	328
12-9.2 具保护功能直流马达正反转与转速控制实习	330
12-10 三相直流无刷马达控制与实习	332
12-10.1 三相直流无刷马达控制	332
12-10.2 三相直流无刷马达实习	336
12-11 转轴编码器 (ENCODER) 专用 IC 控制	342
12-11.1 HCTL-2020 外接编/译码电路工作原理	343
12-11.2 HCTL-2020 外接编/译码电路实习范例	346
第 13 章 PID 马达伺服控制	349
13-1 三相马达伺服控制硬件结构	350
13-2 PID 运动控制实现	352
13-2.1 PID 运动控制简介	355
13-2.2 PID 的调整	358
13-3 PID 马达伺服运动控制实习范例	359
13-3.1 PID 三相马达伺服运动控制 (六步方波向量控制)	359
13-3.2 PID 三相马达伺服运动控制 (DAC 输出马达控制)	367
13-3.3 PID 单相直流马达伺服运动控制	373
附录 A DSP 程序语言操作	379
A-1 DSP 汇编语言、组译器与编译器的操作	382
A-1.1 汇编语言语法	382
A-1.2 共同目的文件格式	385
A-1.3 组译器 (Assembler)	388
A-1.4 连接器 (Linker)	389
A-1.5 编译器 (Compiler)	391

A-1.6	文件管理器（Archiver）	393
A-1.7	宏指令（Macro）	394
A-1.8	Hex 转换的公用程序	397
A-2	DSP C 语言的操作	398
A-2.1	C 语言中断向量地址的设定	398
A-2.2	C 语言程序连接	401
A-2.3	C 语言对于中断要求处理	402
A-2.4	C 语言对于 I/O 地址的定义	402
A-2.5	函数库（Libraries）及 header files	403
A-3	C 语言与汇编语言之间接口	403
A-3.1	C 语言与汇编语言方法连接方法（1）	404
A-3.2	C 语言连接方法（2）	405
附录 B	PRO-OPEN DSP 320F24X (LH-069) 控制器电路	406
B-1	LH-069 DSP 控制器介绍	407
B-1.1	LH-069 DSP 控制器特性	407
B-1.2	存储器模块设计	409
B-1.3	译码电路地址	413
B-2	LH-069 整体电路	417
附录 C	C 语言程序设计	423
C-1	C 语言数据格式与表达式	424
C-1.1	常数数据格式	424
C-1.2	变量与数据格式	425
C-1.3	C 语言的表达式与运算符	430
C-2	C 语言指令	437
C-2.1	goto 指令	437
C-2.2	if-else 指令	438
C-2.3	switch-case-break 指令	440
C-2.4	while 指令	441
C-2.5	for 指令	441
C-2.6	do-while 指令	442
C-2.7	break 指令	443
C-2.8	continue 指令	443
C-3	C 语言函数库	444
C-3.1	自定函数	444
C-3.2	内部函数	446

第 1 章

TMS320C240 DSP 数字信号处理器结构介绍

(本章节略为浏览即可，应用时再详加研究)

TMS320C24X 系列是由高效率的 CMOS 技术所制成的，它采用定点式 (fix) 的运算方式，可分成 TMS320C240、TMS320C241 及 TMS320C243，而 TMS320Fxxx 内部则具有可重复烧录的为 FLASH ROM，最适于学习及成品开发用。如表 1-1 所示。

表 1-1 TMS320C24X 系列特性分类表

功 能	TMS320 F240/C240	TMS320 F241/C241	TMS320 C242	TMS320 F243
内部工作频率	20MHz	20MHz	20MHz	20MHz
工作周期时间	50ns/20MIPS	50ns/20MIPS	50ns/20MIPS	50ns/20MIPS
内部程序存储器 (word)	16K flash/ 16K ROM	8K flash/ 8K ROM	4K ROM	8K flash
内部数据存储器 (word)	544	544	544	544
程序存储器范围 (word)	64K	64K	64K	64K
数据存储器范围 (word)	64K	64K	64K	64K
输出入存储器范围 (word)	64K	64K	64K	64K
共享数据存储器范围 (word)	32K	32K	32K	32K
通用计时器	16 bit* 3	16 bit* 2	16 bit* 2	16 bit* 2
看门狗计时器	16 bit* 1	16 bit* 1	16 bit* 1	16 bit* 1
串行通讯 I/O 接口 (SCI)	1	1	无	1
串行外围 I/O 接口 (SPI)	1	1	无	1
控制数组网络 (CAN)	无	1	1	1
比较器 (Compare) 输出	9	5	5	5
捕捉器 (Capture) 输入	4	3	3	3
编码器 (QEP) 输入	2	无	无	无
数字 I/O 脚 (pin)	28	26	26	32
模拟/数字转换 (ADC)	10 bit*2, 16ch	10 bit*1	10 bit*1	10 bit*1
脉冲宽度调变 (PWM)	12	8	8	8
芯片包装形式	132-pin PQFP	68-pin PLCC 64-pin PQFP	64-pin PQFP	144-pin TQFP 68-pin PLCC

这其中又以 TMS320F240/C240 功能最完整，应用的也最为广泛。尤其是

交流马达变频器（Inverter）的控制。

1-1 TMS320C240 数字信号处理器内部结构与特性

TMS320C240 内部结构可分成核心（core）部分、存储器部分、事件管理（Event Manager）部分及外围设备（peripheral）部分等四大部分。如图 1-1 所示。

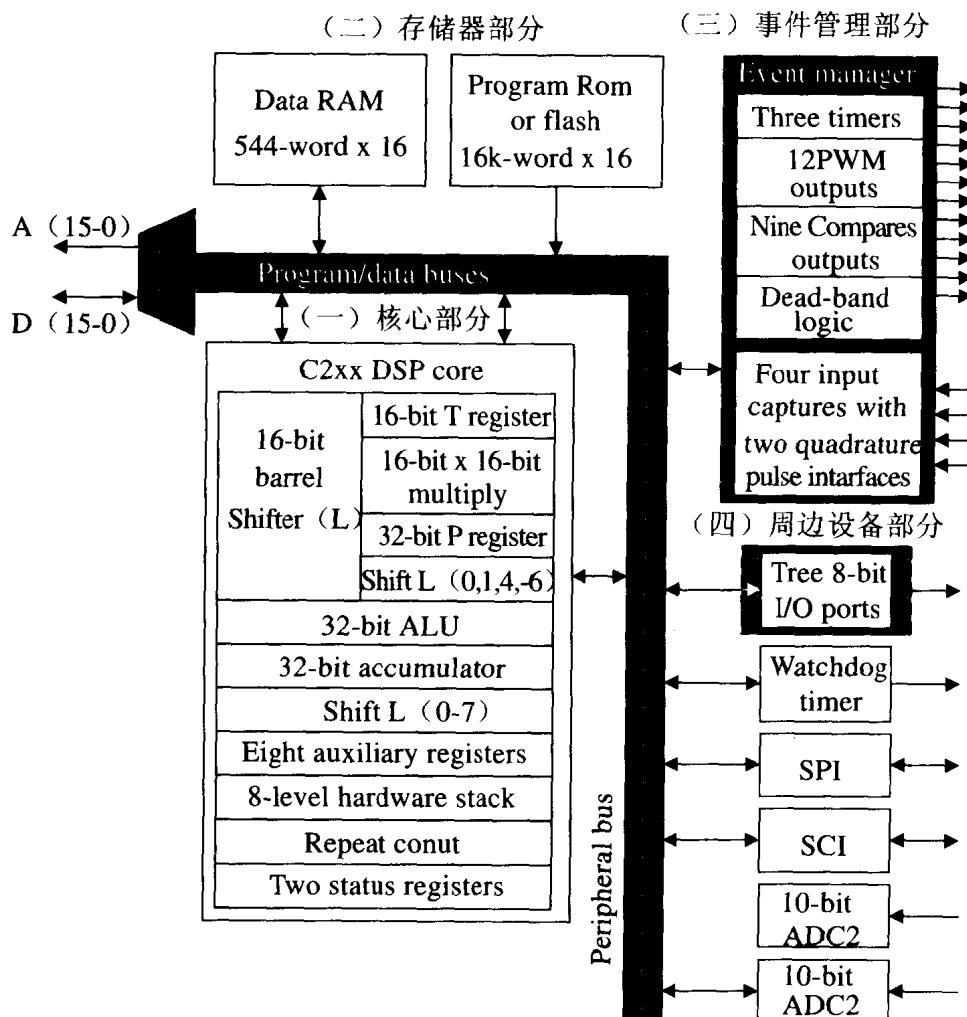


图 1-1 TMS320C240 内部结构图

1-1-1 DSP 核心 (core) 部分与状态寄存器设置

1. 含有 32 bit 的中央算术逻辑单元 (CALU: Central Arithmetic Logic Unit) 配合 32 bit 的累积器 (ACC: Accumulator) 来执行操作，顺便可将数据直接移位 (shift) 0-7bit，以便加快处理的速度。

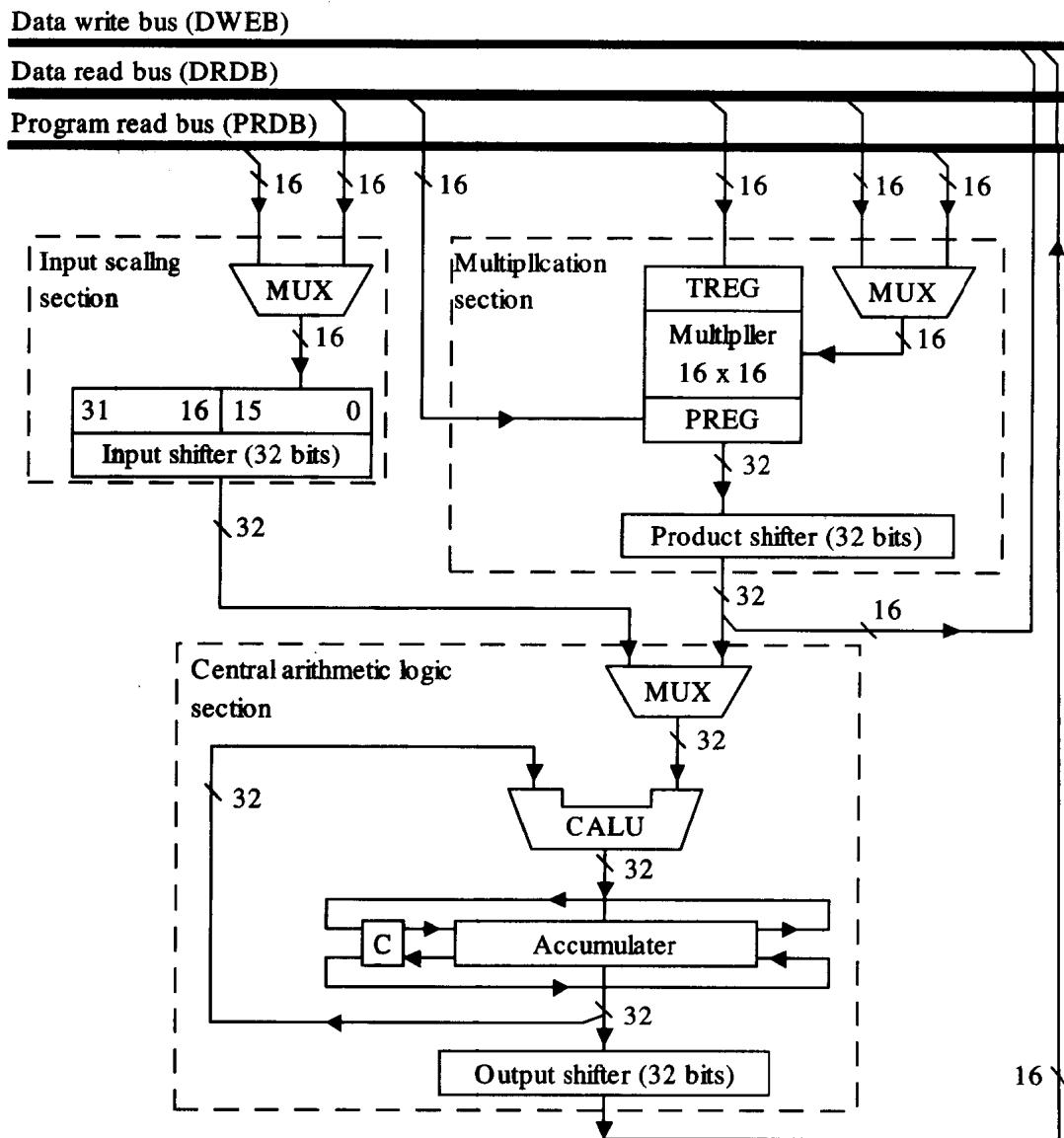


图 1-2 乘法器工作模块图

2. 独立的乘法器 (multiply)，可进行 16×16 bit 的乘法运算，由累积器 (ACC) 及 16 bit 的“暂时寄存器” (TREG: Temporary Register) 一起输入数据，其结果会存入 32 bit 的“结果寄存器” (PREG: Product Register) 内。同时也可以有移位 (shift) 的操作。如图 1-2 所示。
3. 辅助寄存器运算单元 (ARAU: Auxiliary Registers Arithmetic Unit) 及辅助寄存器 (AR: auxiliary registers) 如图 1-3 所示。

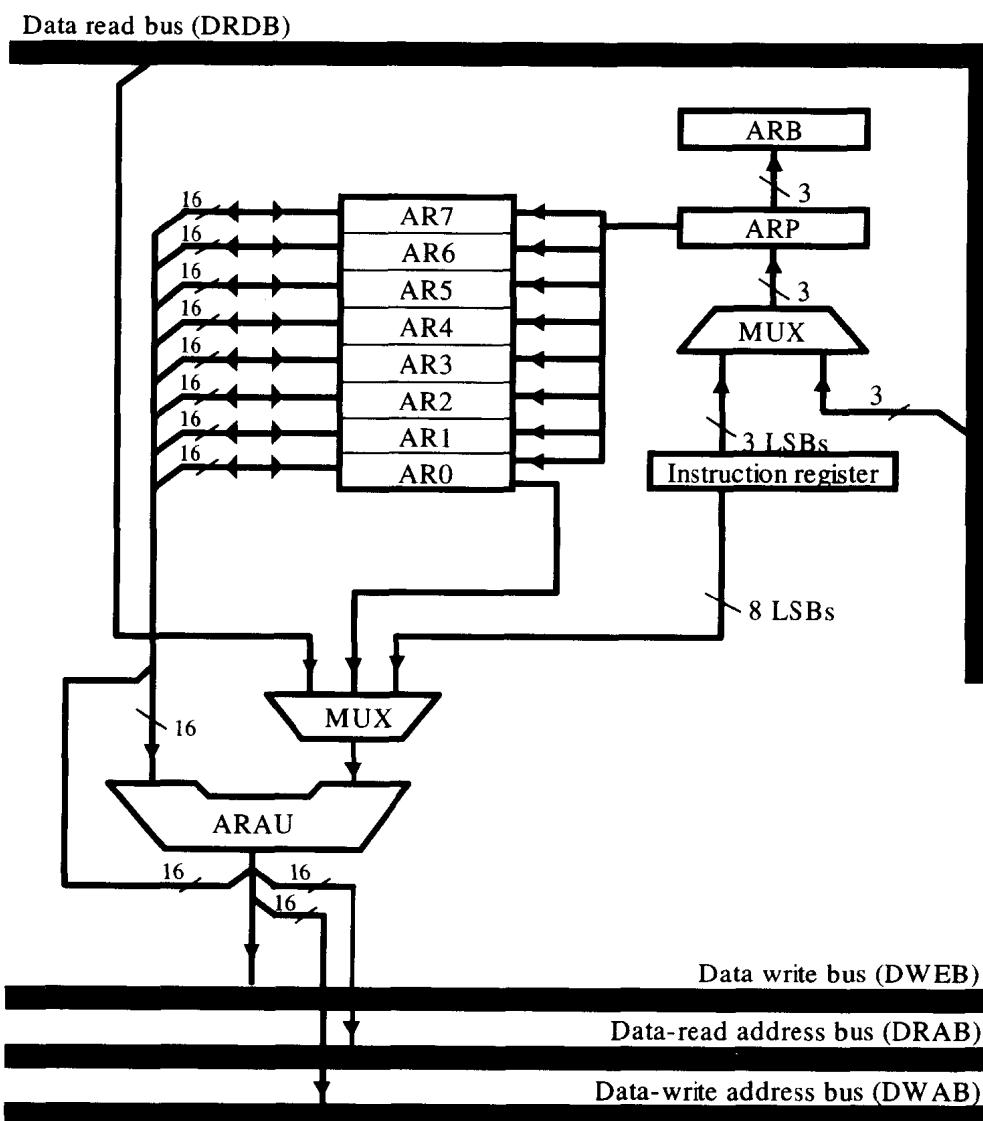


图 1-3 辅助寄存器工作模块图

辅助寄存器共有 16 bit*8 (AR0-AR7)，专用于以间接寻址方式来存取数据存储器，而由状态寄存器 ST0 内的“辅助寄存器指针”(ARP: Auxiliary Registers Point) 指定哪一个辅助寄存器来进行工作。原有的 ARP 则会存入 ST1 内的 ARB (Auxiliary Register pointer Buffer)。

辅助寄存器算术单元 (ARAU) 的功能如下：

- (1) 令辅助寄存器 (AR) 的内容自动加 1、减 1 或加减索引的数值。
 - (2) 由指令设定辅助寄存器 (AR) 的内容增加或减少，可设定 8bit 范围为 0~255。
 - (3) 可令 ARP 和 AR0 相比较，同时显示在状态寄存器 ST1 内的 TC 标志。
4. 硬件堆栈 (hardware stack) 寄存器有 8 层 (level)，以便执行 CALL、RET、PUSH 及 POP 等操作。
 5. 重复计数器 (repeat counter) 为 8 bit，用于重复执行某些指令，最多可设定 256 次。
 6. 状态寄存器 (status register) 为 16 bit，可设定 CPU 内部的工作及显示其状态标志，它分成 ST0 及 ST1，如表 1-2 (a) (b) 所示。

1-1-2 存储器部分

由 16 bit 的程序计数器 (PC: Program Counter) 送出地址来指定内存存取的地方。存储器可分为：

1. 内部程序存储器 (program memory) 为 16K*16 bits 的 EPROM (C240) 或 Flash EEPROM (F240)。
2. 内部双存取存储器 (DARAM: Dual-Access RAM) 有 544*16 bits，其特性是写入与读取是同时工作的，如此可加快存取的效率。它可应用于数据或程序存储器。
3. 外部存储器则通过总线 (bus) A0-A15、D0-D15 及控制线，来扩充

外部的存储器空间。最多可达 224K*16 bits，包括 64K 数据存储器、64K 程序存储器、64K I/O 空间及 32K 共享（Global）存储器。

表 1-2 (a) ST0 状态寄存器

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARP	OV	OVM		1	INTM										DP8-0
R/W-x	R/W-0	R/W-x		1	R/W-1										R/W-x

名称	位	说 明	功 能
ARP	15-13	Auxiliary register pointer	辅助寄存器指针：选择目前所使用的辅助寄存器（AR：Auxiliary register）以便进行间接寻址工作，平时 ARP=000。 此三个位由 000~111，可选择 8 个辅助暂存（AR0~AR7）。
OV	12	Overflow flag bit	溢出标志位：显示运算时 ACC 是否有溢出，预定 OV=0。 溢出时会令 OV=1，直到执行溢出跳跃操作或修改其内容才会恢复。
OVM	11	Overflow mode bit	溢出模式位：设定溢出发生时的处理方式，预定 OVM=0。 OVM=0，有溢出发生时 ACC 的内容不变。 OVM=1，有溢出发生时 ACC 的内容如果是正数则变成 7FFFh。如果是负数则变成 8000h。
INTM	9	Interrupt mode bit	中断模式位：设定是否禁止所有的可屏蔽中断工作，平时 INTM =1。 INTM =1，禁止所有的可屏蔽中断工作，但不可屏蔽中断不受限。 INTM =0，不禁止可屏蔽中断，此时由个别的中断响应位来决定。
DP	8-0	Data memory page pointer	数据存储器页指针：设定目前工作数据存储器页，有 9bit 可将数据存储器分成 512 页，配合 7bit 的地址，可直接寻址 64k word 的空间。

表 1-2 (b) ST1 状态寄存器

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARB	CNF	TC	SXM	C	1	1	1	1	XF	1	1	PM			
R/W-x	R/W-0	R/W-x	R/W-1	R/W-1	1	1	1	1	R/W-1	1	1	R/W-00			

名称	位	说 明	功 能
ARB	15-13	Auxiliary register pointer buffer	辅助寄存器指针的缓冲器：平时 ARB=000。 当设定新的 ARP 时，原有的 ARP 值会存入 ARB 内。
CNF	12	On-chip RAM configuration control bit	芯片内部双存取存储器（DARAM）的控制位， 平时 CNF=0。 CNF=0，内部的 DARAM 设定为数据存储器。 CNF=1，内部的 DARAM 设定为程序内存。
TC	11	Test/control flag bit	测试/控制标志位：平时 TC=0。 用软件指令测试若结果为真，则 TC=1。 如位判断指令、比较指令及 NORM 指令等。
SXM	10	Sign-extension mode bit	符号扩充模式位：当要将 16bit 的数据扩充成 32bit 时，根据此数据是否含正负数，来选用不同的 扩充模式，平时 SXM=1。 SXM=1，用于扩充含正负数的数据，则扩充后的 结果如下： 正数数据：XXXXh->0000XXXXh， 负数数据：XXXXh->FFFFXXXXh SXM=0，用于扩充不含正负数数据： XXXXh->0000XXXXh
C	9	Carry bit	进位位：平时=0。 加法时有进位，则 C=1。 减法时无借位，则 C=1。
XF	4	XF pin status bit	XF 脚状态位：可用软件指令测试外部 XF 脚的输入 值。
PM	1-0	Product shift mode	乘法器的移位模式：由 PREG 寄存器送出的数据 和累积器进行 32bit 的乘法运算时，PREG 寄存器 会先进行何种移位模式。 00=不移位。 01=会先左移 1bit 后，再加载乘法运算。 10=会先左移 4bit 后，再加载乘法运算。 11=会先右移 6bit 后，再加载乘法运算。