

教育部審定

五年制工業專科學校適用

電子實習

三民書局印行 / 周錦惠著

電 子 實 習

(四)

周 錦 惠 著

學歷：台北工專電機工程科畢業

現職：台北工專電機工程科專任教授
兼實習組主任

三 民 書 局 印 行

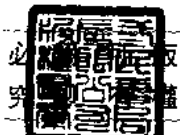


行政院新聞登記證版業字第〇〇二號

中華民國六十九年六月初版

◎ 電 子 實 習 (四)

基本定價貳元



著者 周 錦 惠
 發行人 劉 振 強
 出版者 三民書局股份有限公司
 印刷所 三民書局股份有限公司

臺北市重慶南路一段六十二號
 郵政劃撥九九九八號

編 輯 大 意

- 一、本書係遵照教育部六十五年所頒佈，五年制工業專科學校電子科電子實習課程標準，編輯而成。除供五年制工專電子工程科教學之用外，並可供電子從業人員參考。
- 二、本書共分十三冊，前七冊為數位系統組及應用電子組所必需共同修習之課程，第一冊包括手工具及電子儀器等實習，適於第二學年上學期用。第二冊包括二極體之測量及線路之應用等實習，適於第二學年下學期用。第三冊包括電晶體特性測量放大電路及場效電晶體特性測量、偏壓電路等實習，適於第三學年上學期用。第四冊包括場效電晶體放大電路回授放大電路及電源給器等實習，適於第三學年下學期用。第五冊包括脈波電路及線性積體電路等實習，適於第四學年上學期用。第六冊為電子零件檢驗實習，第七冊為數位系統原理實習，此兩冊適於第四學年下學期用；第五學年因兩組性質之不同，課程內容亦不同，第八冊包括各種大型積體電路及數位儀器之實習製作，適於數位系統組，第五學年上學期用。第九冊為電視機電路之調整實習。第十冊為音響器材實習，此兩冊適於應用電子組第五學年上學期用。第十一冊包括微算機程式及小型系統之設計等實習，適於數位系統組第五學年下學期用。第十二冊包括各種工程規格之試驗及電視機之測試、檢修等實習，第十三冊包括閘流體之特性實驗，及其基本電路、應用電路等實習，此兩冊適於應用電子組第五學年下學期用。
- 三、本書第一冊中共有三十項實習，為配合教學時數，茲將其分為下列十三個單元，每週教授一單元，以供教師參考：
實習一～四，實習五～六，實習七～九，實習十～十三，實習十四～十六，實習十七，實習十八，實習十九～二十，實習二十一～二十三，實習二十四～二十五，實習二十六～二十七，實習二十八～二十九，實習三十等十三個單元。
- 四、本書各實習皆儘量選用價廉且普遍之器材來完成之，故得以有限之經濟來達成優良之教學效果。

2 電 子 實 習

- 五、本書各實習皆列有問題及研討，俾使讀者加以研討，以祈達到融會貫通。
- 六、本書內容之選擇及編排，除根據編者教學經驗及參考國內外之最新書刊外，並得郭廷偉先生之謄稿、繪圖而得以完成，謹致謝忱。
- 七、本書係利用課餘之際，於倉促中編輯而成，疏漏之處在所難免，敬盼諸先進及讀者隨時惠予指正，俾再版時得以訂正。

編者謹識

電子實習(四) 目次

實習一	場效電晶體可變電壓電阻特性實驗	1
實習二	<i>JFET</i> 放大電路	17
實習三	<i>JFET</i> 放大器偏壓電路	29
實習四	溫度對於 <i>FET</i> 特性影響試驗	37
實習五	梯級 (<i>Cascade</i>) 場效電晶體放大電路實驗	45
實習六	場效電晶體放大電路之頻率響應	51
實習七	<i>FET</i> 在截波電路中的開關特性	61
實習八	<i>FET</i> 在截波電路中的應用	77
實習九	負回授電晶體電路實驗 (一) 電壓串聯式反饋放大器	85
實習十	負回授電晶體電路實驗 (二) 電流串聯式反饋放大器	101
實習十一	負回授電晶體電路實驗 (三) 電流並聯式反饋放大器	107
實習十二	負回授電晶體電路實驗 (四) 電壓並聯式反饋放大器	115
實習十三	功率放大器	121

2 電 子 實 習

實習十四	推挽式功率放大器	129
實習十五	OTL 推挽式功率放大電路	137
實習十六	電壓調整器電路實驗	143
實習十七	電流調整器電路實驗	153

實習一 場效電晶體可變電壓電阻特性實驗

〔目 的〕

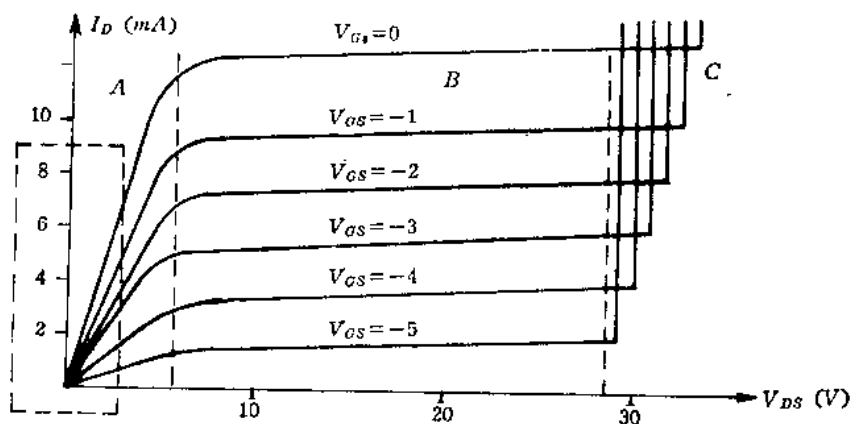
1. 測量 FET 於低 V_{DS} (洩極—源極間之電壓) 時之特性。
2. 練習 FET 作為壓變電阻的特性實驗。
3. 測量對稱式以及非對稱式反饋壓變電阻, FET 通道電阻 r_d 隨閘極電壓變化的情形。
4. 練習以壓變電阻電路作為自動增益控制 (*automatic gain control*) 的實驗。

〔器 材〕

1. 示波器一部。
2. 信號產生器一部。
3. 0~30 伏特直流電壓供給器兩部。
4. VTVM (真空管電壓表) 一只。
5. 三用電表一只。
6. 電晶體 CS9013 一只。
7. 場效電晶體 2N3368, 2N2498 或類似的場效電晶體一只。
8. 電阻器 10K Ω , 47K Ω , 100K Ω 各一只, 1M Ω 兩只。
9. 電容器 1 μF 二只, 0.1 μF , 10 μF 各一只。

〔原理說明〕

我們於第三冊中已測量過場效電晶體的特性，並了解 FET 的靜態工作特性曲線為圖 1-1 所示的形式。現在我們將注意力集中在低 V_{DS} 的部份，大家可發現 V_{DS} 和 I_D 的關係為一直線，也就是說 FET 的特性有如一只電阻，且其值隨所加的閘極偏壓值 V_{GS} 而變。對一個 N 通道 (N -channel) 的 FET 而言，若 FET 的閘極加上負電壓，通道的寬度便縮小，等效的通道電

圖 1-1 FET 的特性曲線

阻也就隨著增高。當 $V_{GS}=0$ 時， FET 的通道電阻有一特別的定義——導通洩極電阻 (*ON drain resistance*，簡寫為 $r_{d(on)}$) 其大小約為 20 歐姆至數百歐姆。此電阻比雙極性接面電晶體 (*bipolar junction transistor*) 的飽和電阻 (*saturation resistance*) 大很多 (註：雙極性電晶體的飽和電阻僅有數歐姆而已)，此為 FET 在截波器應用上的一個缺點，這點我們將於第七及第八實驗詳細討論。

圖 1-2 為圖 1-1 虛線圈出部份的放大，由圖可看出閘極所加的負偏壓愈大時，通道的等效電阻便愈大。圖 1-3 為等效的通道電阻對閘極偏壓 V_{GS} 變化的曲線。當閘極偏壓 V_{GS} 為零時，通道電阻最小，其值為 $r_{d(on)}$ ，當閘極偏壓 V_{GS} 增加到 FET 的夾止電壓 (*pinch off voltage*)

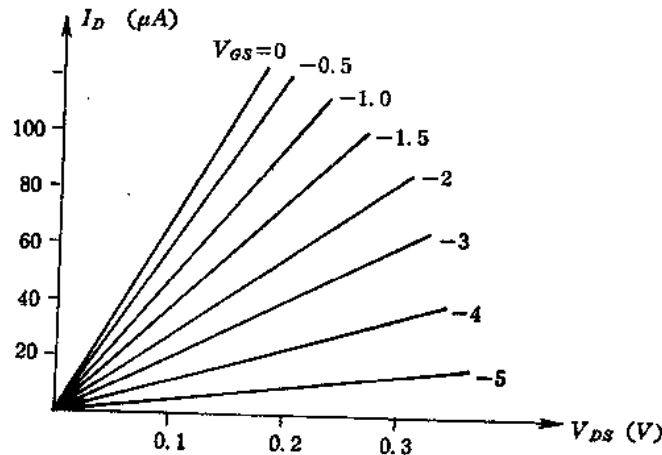
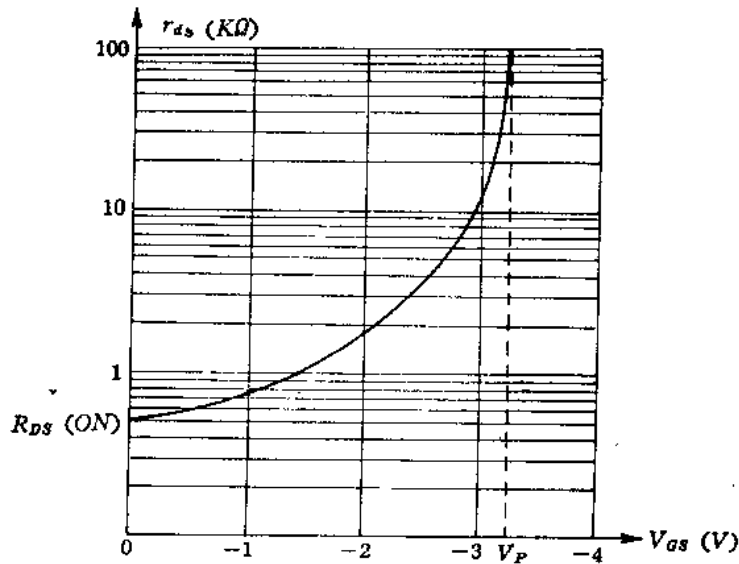


圖 1-2 變壓電阻特性


 圖 1-3 R_{DS} 對閘源極電壓 V_{GS} 之變化曲線

時，通道已全部被空乏區 (depletion region) 所佔滿，通道中沒有可動的載子，因此其電阻 r_d 趨近於無限大，其值在 $100\text{M}\Omega$ 以上。上圖中 r_d 對 V_{GS} 之變化情形可以下式準確的算出：

4 電 子 實 習

$$r_d = \frac{r_{d(on)}}{1 - \frac{V_{GS}}{V_P}} \quad (1-1)$$

不過 FET 的線性可變電阻特性只有在極低的洩-源極間電壓（約零點幾伏）時才存在，當 V_{DS} 加大時，洩極電流不再與 V_{DS} 成線性關係，而逐漸的進入飽和狀態，故場效電晶體作為壓變電阻時，必須避免 V_{DS} 值過大而使其失去線性電阻的特性。

圖 1-4 所示為可調電壓衰減器的基本電路，輸出電壓由電阻 R 的兩端取出，由圖可看出輸出電壓 V_{out} 之值為：

$$V_{out} = V_{IN} \frac{R}{R + r_d} \quad (1-2)$$

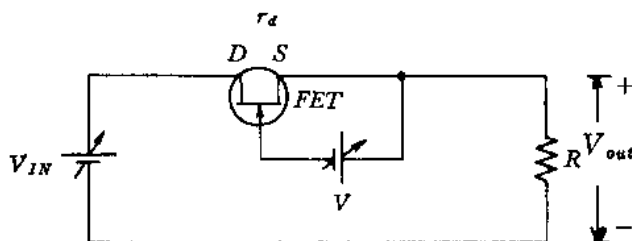


圖 1-4 可變電壓衰減器之基本電路

r_d 之值可由外加的電壓 V 來控制， r_d 值的改變便可改變輸出電壓之值。不過此電路所允許的輸入電壓值不大，且相同波幅但不同極性的輸入電壓將得到不同值的輸出電壓，也就是說 r_d 之值對輸入電壓 V_{IN} 沒有正負的對稱性，故用途極為有限。

由於 V_{DS} 加大時 FET 將進入定電流工作區域（圖 1-1 所示的 B 區）不再有線性電阻的特性，因此輸入的電壓值受到相當的限制，不過若我們採用反饋電路將洩極電壓回授到閘極端，則可擴大允許的輸入電壓值。圖 1-5 為所述的電路，由上圖可知閘極電壓的大小為：

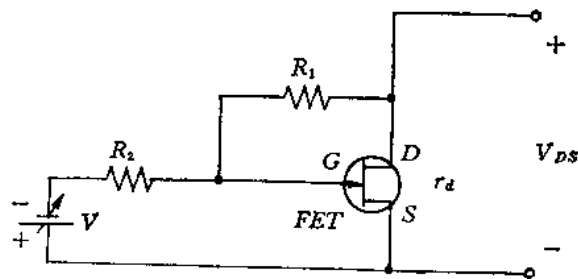


圖 1-5 採用回授效果之衰減器電路

$$V_{GS} = \frac{R_1}{R_1 + R_2} V - \frac{R_2}{R_1 + R_2} V_{DS} \quad (1-3)$$

當 V_{DS} 不大時，反饋作用不顯著，但當 V_{DS} 值加大時，其對閘極偏壓 V_{GS} 值便產生不小的影響，它使得反偏的閘極電壓減低，因此 V_{DS} 增大時，通道緊縮的程度減少，保持 I_D 繼續直線增加，因此其所允許的輸入電壓值增大了。附加回授電路與不加回授的靜態特性曲線如圖 1-6 所示，圖示附加回授的電路於較大的輸入電壓時還能保持線性的關係。圖 1-5 的電路可允許 V_{DS} 於 2~4 伏特時尚保持直線的特性，不過此電路對輸入電壓亦不具有正負雙向的對稱性。因此，此電路稱為非對稱性反饋壓變電阻器。

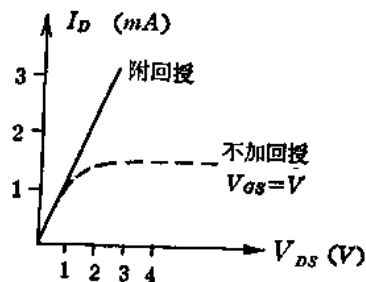


圖 1-6

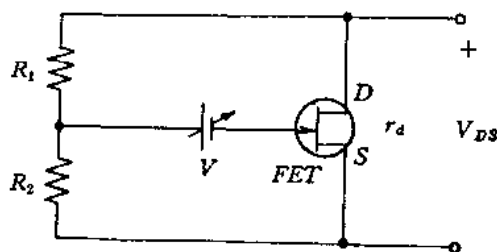


圖 1-7 對稱回授 VVR 電路

平常輸入訊號均為對稱的交流訊號，若利用前述的非對稱壓變電阻電路將使輸出訊號變為不對稱，若要克服此困難，我們可使用圖 1-7 所示之對稱反饋壓變電阻電路。只要所使用的 FET 為對稱型，則不論洩一源極間所加的電壓極性為何，所看到的洩極通道電阻 r_d 均一樣。圖 1-8 為對稱回饋式壓變電阻電路的特性曲線。

壓變電阻器最大的用途便是作為自動增益控制裝置。通常在接收機 (receiver) 中，均希望在不同的輸入訊號波幅下，能有相同

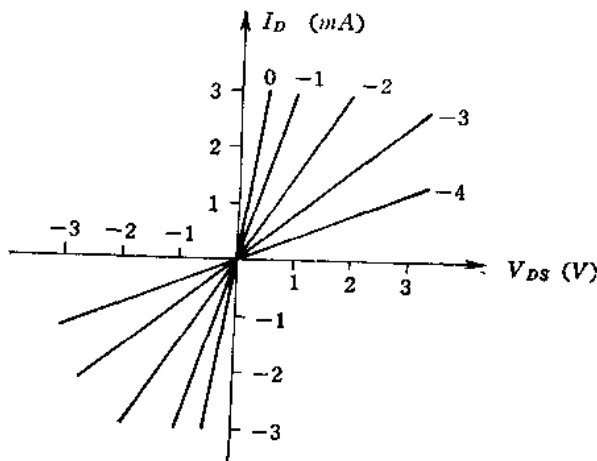


圖 1-8 對稱回授電路特性曲線

6 電子實習

大小的訊號輸出，也就是當接收輸出較強的電臺時，放大率降低，而接收另一輸出較弱的電臺時，自動提高放大率，使其有相同大小的聲音輸出，不必再去調整音量控制。此外，若所接收的訊號不穩定，或放大器不良時，亦可藉著自動增益控制電路來保持輸出的穩定，解決不必要的干擾。圖 1-9 為自動增益控制的基本電路。

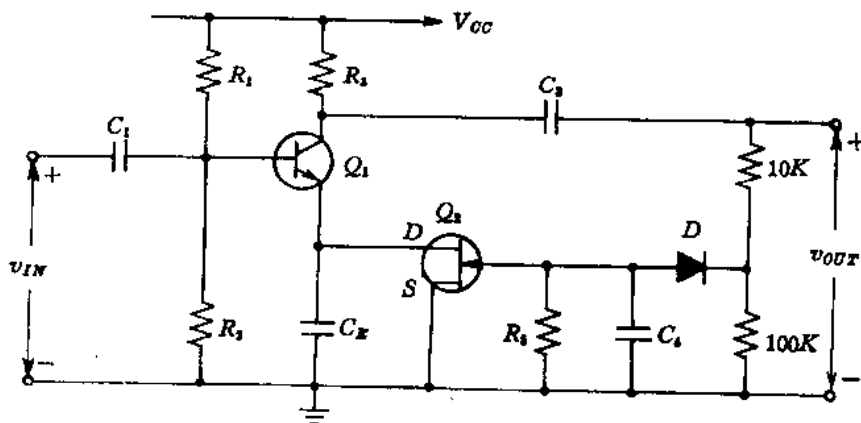


圖 1-9 基本 AGC 放大器電路

圖中 FET 的用途是作為電晶體 Q_1 的射極電阻，其電阻值則利用輸出電壓經 D 、 C_3 、 R_4 構成的整流濾波電路濾成直流後回饋至閘極來控制。由於 Q_1 電晶體所構成的放大電路之放大率正比於 Q_1 的靜態射極工作電流 I_E ，而 I_E 顯然與 FET 的通道電阻 r_d 有密切的關係； I_E 值可表之如下：

$$I_E = \frac{V_E}{r_d} \approx \frac{V_B - 0.6}{r_d} \quad (1-4)$$

基極電壓 V_B 之值是由 R_1 、 R_2 分壓而得的，其大小可視為定值，因此 $(V_B - 0.6)$ 亦可視為定值，故 I_E 的大小和 r_d 成反比，因此 Q_1 放大器的放大率和 r_d 之值成反比，即：

$$A_v \propto \frac{1}{r_d} \quad (1-5)$$

由上式可知當 r_d 增大時，電壓放大率降低，而 r_d 值降低時， A_v 增大，但洩極電阻 r_d 之值是由閘極偏壓的大小來控制的，當輸出訊號 v_{out} 偏高時，經整流濾波後加到 FET 閘極的回授電壓

也就增大，使得 FET' 的洩極電阻 r_d 增高，其使得 Q_1 的放大率降低，把輸出訊號的波幅壓回原來的設定值。當輸出訊號的波幅偏低時，效果剛好相反， D 、 C_4 、 R_5 以及 FET' 所組成的自動增益控制電路自動的提高 Q_1 的電壓增益值，使得輸出訊號回昇到設定值。不過自動增益控制電路並不能保證任何波幅的輸入訊號 V_{in} 均有相同大小的輸出訊號，當輸入訊號波幅過大或太小時，自動增益電路便失去功能，圖 1-10 為此電路之響應曲線，圖中 V_1 為自動增益控制電路發生作用的輸入訊號電壓之下限， V_2 則為輸入訊號電壓的上限。當輸入訊號的波幅介於 V_1 與 V_2 之間時，輸出訊號的波幅幾為定值，當信號波幅小於 V_1 時，自動增益電路尚未發生作用，此時 r_d 值最小，因此放大器之電壓增益為最大；若信號之波幅超過 V_2 ，不但增益控制失去作用，且輸出信號也將因 FET' 進入飽和工作區而產生畸變。

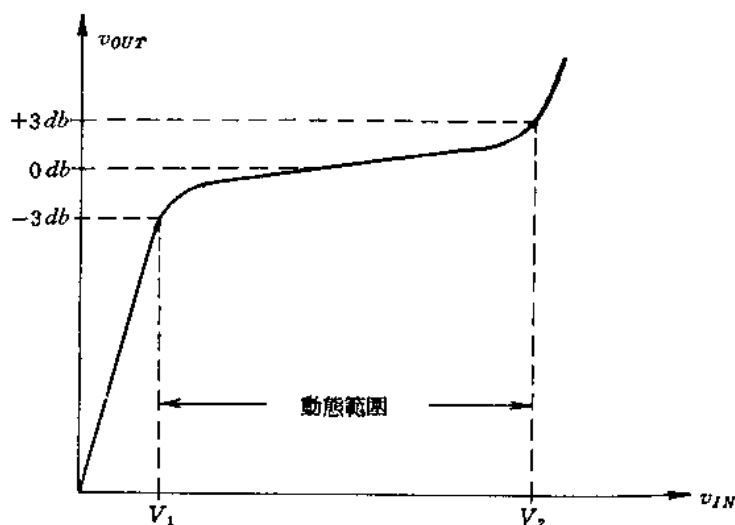


圖 1-10 AGC 放大器之響應曲線

〔程序及記錄〕

一、 FET 低準位 V_{DS} 時靜態特性曲線的測量。

2. 連接圖 1-11 所示電路。

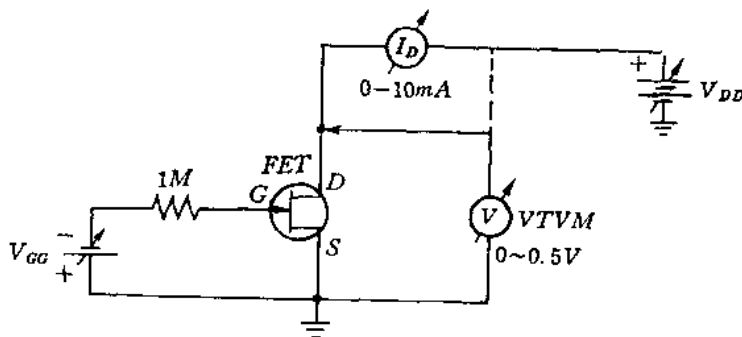


圖 1-11 FET 輸出特性曲線低階部分之測量

2. 調整 V_{DD} ，使 V_{DS} 之值為 $10V$ ，慢慢加大 V_{GG} 之值，使 I_D 之值降到 $1\mu A$ 。測量此時閘極和源極間的電壓值，記錄於下，此值即為 FET 之截止電壓 V_p 。

$V_p = \underline{\hspace{2cm}} Volts$

3. 將 V_{DD} 換為圖 1-12 所示分壓電路，然後調整 V_{GG} ，使 V_{GS} 為零，再調整 V_{DD} 值，使

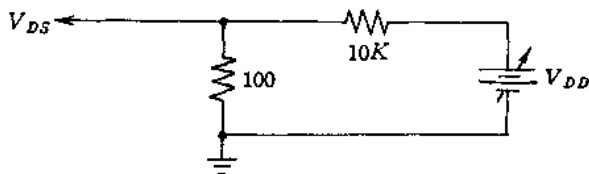


圖 1-12

FET 的源-洩極間電壓 V_{DS} 為 $20mV$ ，測量此時洩極電流 I_D 之值，記錄於表 1-1 中。

4. 調整 V_{DD} 使 V_{DS} 為表 1-1 所示之各值，並測量 I_D 之值記錄於表 1-1 中。

表 1-1 I_D 值之測量記錄

$V_{gs} \backslash V_{ds}$	0(V)	0.4	0.8	1.0	1.5	2.0	2.5	3.0
20(mV)								
50								
100								
200								
300								
500								
-20								
-50								
-100								
-200								
-300								
-400								

- 調整 V_{gs} 之值為表 1-1 上方所標示者，重作上步驟。
- 將 FET 之源極和洩極端互換，重作各步驟，看所得之 I_D 值與原來之值有無差異（也就是測量此 FET 是否具有對稱性）。
- 利用所得之數據，以 V_{gs} 為參數，將 V_{ds} 與 I_D 之關係繪於圖 1-13 中。並將各 r_d 值算出，以及標出縱坐標之電流值。

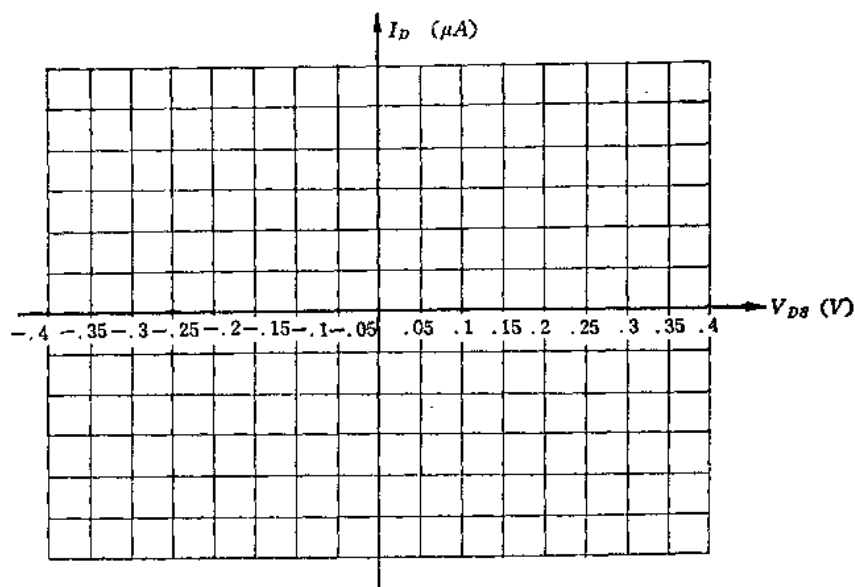


圖 1-13 VVR 特性曲線

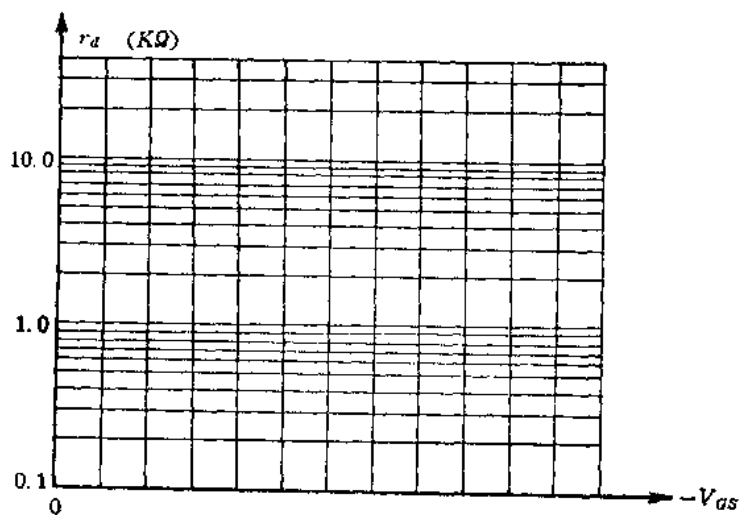


圖 1-14 R_{DS} 對 V_{GS} 之變化曲線

8. 將各 V_{DS} 值下 r_d 隨 V_{GS} 變動的情形畫於圖 1-14 中，並標出橫軸電壓的刻度。