

半导体集成电路产品性能汇编

第四机械工业部

一九八一年

843

半导体集成电路产品性能汇编

第四机械工业部

一九八一年

内部发行

查 阅 须 知

为方便使用者, 本“汇编”设置了“半导体集成电路品种、类型、系列、型号总表”(表1); 各类电路的“产品型号、名称、生产单位一览表”(表2); 部分产品的国内外型号对照表(表3); 国内主要产品系列的主要数据表(表4)。表1中可查到某一功能器件的各类型号; 表2中可查到某一型号产品的名称, 生产单位, 进而查到该电路的功能、线路(或逻辑图)、外形封装、外引线排列及各种性能指标; 表3中可查到对应于某一国外产品型号的国内型号; 表4中可查到某老产品型号的主要数据。

半导体集成电路性能汇编

四机部产品管理局编

中国无线电器材公司发行 各地区无线电器材公司经售

北京景山学校印刷厂印刷 定价13元

1980年3月

说 明

为便于半导体集成电路的推广应用,使其能更好地为祖国的社会主义现代化建设服务,应广大用户的要求,结合国内现有产品的生产情况,在一九七九年油印本的基础上,经过修改、补充,编印了这本“半导体集成电路产品性能汇编”,供各使用单位选用时参考。

本“性能汇编”收集了国内已经大量生产和正在试制中的 TTL、ECL、HTL、PMOS、CMOS、半导体存储器、专用机电路和模拟电路等八类半导体集成电路产品的有关技术资料。这些产品中,凡已有部颁标准的均按部颁标准,未有部标准的暂按企业标准,待有了部标准后,再行修改。

为便于大家对产品的了解,在“性能汇编”中选录了半导体集成电路的型号命名方法、外形尺寸、总技术条件和二进制逻辑符号等部颁标准,并附录了部分常用产品的国内外型号对照和国内主要产品系列的主要数据。

本“性能汇编”由我部产品管理局主持编印出版,在编制过程中承蒙四机部标准化所、四机部一所、七四九厂、八七一厂、八七八厂、北京半导体器件所、北京半导体器件二厂、北京半导体器件三厂、北京半导体器件五厂、上海元件五厂、上无七厂、上无十四厂、上无十九厂、苏州半导体厂、常州半导体厂等单位的协助和支持,在此表示感谢!

参加这次编制、审核、校对工作的有:童本敏、吴远庆、施鹤鸣、陈锦秋、李树栋、李立基、罗加谋、张志壮、崔忠勤、刘和益、王松涛、黎沁沅、杨树民、裘生根、黄汉祥、徐元龙、沈雷、沈仁良等同志,由郭忠尧同志汇编。

由于时间紧迫、水平有限,对“性能汇编”中的不足之处,欢迎提出宝贵意见。

本“汇编”仅作技术参考,不作订货目录。

一九八〇年三月

为您服务

为了方便用户，满足使用单位所需要的集成电路，更好地为“四化”建设服务，我部中国无线电器材公司系统各地区公司（站）为您提供全国主要电路厂生产的半导体集成电路产品及其有关资料，欢迎选购。

四机部经营半导体集成电路的机构

经 营 单 位	地 址	电 话	电 报 挂 号
中国无线电器材公司	北京市复兴路 49 号	810731—917	0022
西南无线电器材公司	成都市东风路 15 号	5846	4848
西北无线电器材公司	西安市友谊西路 6 号	52408	6061
中南无线电器材公司	武汉市汉口汇通路 3 号	22816	0892
华东无线电器材公司	上海市福州路 123 号	210202	1116
华北无线电器材公司	北京市万寿路西街 5 号	810920	1122
东北无线电器材公司	沈阳市南京街十段 7 号	34225	3499
济南无线电器材站	济南市芙蓉街 133 号	23735	2680

各地区无线电器材公司（站）可供现货或代签供货合同，办理函购、函订、电话订购、代办托运等业务，手续简便，收费合理。

总 目 录

半导体集成电路型号命名方法 (SJ611—77)	(1)
半导体集成电路总技术条件 (SJ331—72)	(2)
半导体集成电路外形尺寸 (SJ1100—76)	(7)
二进制逻辑图形符号 (SJ1223—77)	(11)
半导体集成电路品种、类型、系列、型号总表 (表 1)	(20)
TTL 中高速半导体数字集成电路 (表 2-1)	(45)
ECL 超高速半导体数字集成电路 (表 2-2)	(639)
HTL 高抗干扰半导体数字集成电路 (表 2-3)	(807)
P-MOS 数字集成电路 (表 2-4)	(843)
C-MOS 数字集成电路 (表 2-5)	(935)
半导体存储器 (表 2-6)	(1103)
半导体专用集成电路 (表 2-7)	(1177)
半导体模拟集成电路 (表 2-8)	(1281)
部分产品国内外型号对照 (表 3)	(1459)
国内主要老产品系列的主要数据 (表 4)	(1501)

中华人民共和国第四机械工业部

部 标 准

半导体集成电路型号命名方法

(SJ611—77)

本型号命名方法适用于按部标准《半导体集成电路系列品种》和产
品标准生产的半导体集成电路。

1. 半导体集成电路的型号由四个部分组成，其四个组成部分的符
号及意义如下。

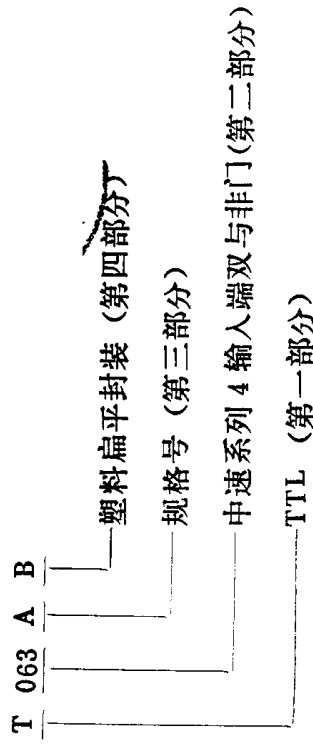
第一部分		第二部分	第三部分	第四部分	
电路的类型，用汉语拼音字母表示		电路的系列及品种序号，用三位阿拉伯数字表示	电路的规格号，用汉语拼音字母表示	电路的封装，用汉语拼音字母表示	
符号	意义			符号	意义
T	TTL			A	陶瓷扁平
H	HTL			B	塑料扁平
E	ECL			C	陶瓷双列
I	IIL			D	塑料双列
P	PMOS			Y	金属园壳
N	NMOS			F	F型
C	CMOS				
F	线性放大器				
W	集成稳压器				
J	接口电路				
:	:				

一九七八年一月一日实施

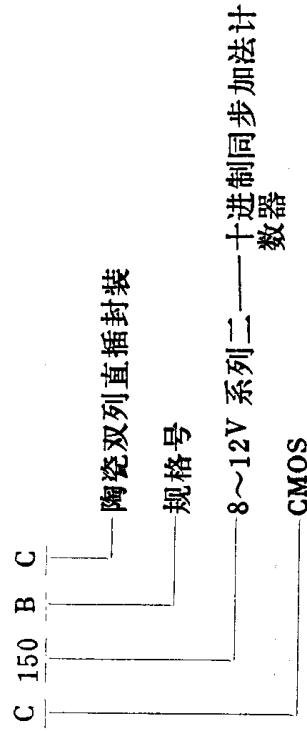
50561

2. 示例，

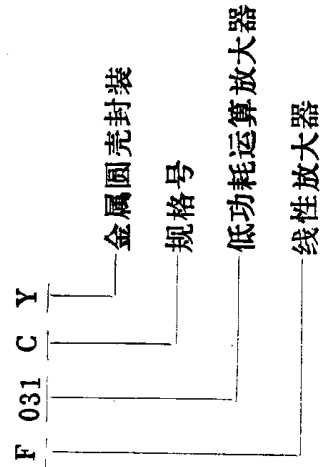
(1) TTL 中速 4 输入端双与非门



(2) CMOS 二——十进制同步加法计数器



(3) 低功耗运算放大器



中华人民共和国第四机械工业部

部 标 准

半导体集成电路总技术条件

(SJ331—72)

本总技术条件适用于硅集成电路（以下简称电路）的总的要求。电路的电参数及参数测试方法在产品标准中予以规定。根据不同的使用要求将电路分为一、二、三、四类。

一、技术要求和试验方法

一般要求：

1. 各类电路必须按类进行工艺筛选。
2. 各类电路的外形尺寸及外引线排列位置应符合分技术条件外形图的规定。
3. 各类电路外部所用材料应能防锈蚀，不起泡脱落。
4. 各类电路的外引线应易于焊接。

结构要求：

5. 电路的结构应牢固可靠。经下列机械试验后，其结构应完整，电参数仍应符合产品标准的规定。

(1) 机械振动试验：

将非工作状态下的各类电路紧固在振动台的专用夹具上，其振动频率为 50Hz、振动加速度为 12g、在 X、Y、Z 三方向各进行一小时。（圆壳封装电路为 X、Y 两方向）。

(2) 变频振动试验：

将非工作状态下的、二类电路紧固在变频振动台的专用夹具上，在 X、Y、Z 三方向各进行 30 分钟。（圆壳封装电路为 X、Y 两方向）。其试验条件为：

一类：振动频率：50~2000Hz、振动加速度：15g、变频速率：每往返不小于 4 分钟。

二类：振动频率：50~1000Hz、振动加速度：10g、变频速率：每往返不小于 2 分钟。

(3) 机械冲击试验：

将非工作状态下的各类电路紧固在冲击台的专用夹具上,其冲击频率为20~100次/分。冲击加速度为100g、在X、Y、Z三方向各进行1000次。(圆壳封装电路为X、Y两方向)。

(4) 离心加速度试验:

将非工作状态下一类电路紧固在转动台面的专用夹具上,其离心加速度为20000g、持续时间为2分钟。

6. 电路的外引线应牢固地与各电极或外壳连接。经下列试验后,外引线不应有断裂或机械损伤。此试验允许用电性能不合格的电路进行。

(1) 外引线抗拉试验:

各类电路的任意一根外引线在沿轴线方向上应能承受时间为10秒钟、重量为500g的静负荷。(圆壳封装电路为1500g,双列直插式外壳封装电路试验方法待定)。

(2) 外引线弯曲试验:

将各类电路一侧外引线从根部一起往同方向弯曲三次,每次弯曲到与原外引线轴线成45°角,再回到原位置。(圆壳封装电路为每根外引线离根部3~5mm,弯曲半径小于2mm,双列直插式外壳封装电路试验方法待定)。

气候环境要求:

7. 电路在下列气候环境中应稳定。

(1) 高低温稳定性试验:

将一、二类电路分别放在高、低温箱中,温度恒定30分钟后,在高低温下测量电参数,应符合产品标准的规定。其温度规范为:

一类: $-55^{\circ}\pm 3^{\circ}\text{C}$ 、 $125^{\circ}\pm 3^{\circ}\text{C}$ 。

二类: $-40^{\circ}\pm 3^{\circ}\text{C}$ 、 $85^{\circ}\pm 3^{\circ}\text{C}$ 。

(2) 温度冲击试验:

将非工作状态下的各类电路依次放到高、低温箱内各30分钟、交替时间小于1分钟,试验后,在4小时内测完电参数,应符合产品标准的规定。其试验条件为:

一类: $-55^{\circ}\pm 3^{\circ}\text{C}$ 、 $125^{\circ}\pm 3^{\circ}\text{C}$ 5次循环。

二类: $-40^{\circ}\pm 3^{\circ}\text{C}$ 、 $85^{\circ}\pm 3^{\circ}\text{C}$ 5次循环。

三类: $-10^{\circ}\pm 3^{\circ}\text{C}$ 、 $70^{\circ}\pm 3^{\circ}\text{C}$ 5次循环。

四类: $-10^{\circ}\pm 3^{\circ}\text{C}$ 、 $70^{\circ}\pm 3^{\circ}\text{C}$ 5次循环。

(3) 潮热试验:

将非工作状态下的各类电路放到温度为 $40^{\circ}\pm 3^{\circ}\text{C}$ 、相对湿度为95~98%的潮热箱内,连续72小时,试验后取出电路并擦干表面水

汽, 在室温下 4 小时内测完电参数, 应符合产品标准的规定, 并且表面不应有锈蚀和镀层脱落。

(4) 长期潮热试验:

将非工作状态下的各类电路放到温度为 $49^{\circ} \pm 3^{\circ}\text{C}$ 、相对湿度为 95~98% 的热箱内, 连续 1000 小时。试验后, 取出电路并擦干表面水汽, 在室温下 4 小时内测完电参数, 应符合产品标准的规定, 并且表面不应有锈蚀和镀层脱落。

此试验每年进行一次, 其结果供使用方参考和制造厂改进工艺提高质量用。

8. 根据使用方提出特殊要求并与制造厂协商后, 可进行下列特殊环境试验。

- (1) 盐雾。
- (2) 霉菌,
- (3) 辐照。
- (4) 其它。

电气要求:

9. 各类电路的电参数及其测试方法应符合产品标准的规定。

10 各类电路在一定的温度下加额定电源电压、额定负载和一定频率的信号工作, 电参数应符合产品标准的规定。其试验条件为:

一类: 在 $125^{\circ} \pm 3^{\circ}\text{C}$ 下工作 150 小时。

二类: 在 $85^{\circ} \pm 3^{\circ}\text{C}$ 下工作 150 小时。

三类: 在 $70^{\circ} \pm 3^{\circ}\text{C}$ 下工作 150 小时。

四类: 在室温下工作 250 小时。

11. 各类电路在室温下加额定电源电压、额定负载和一定频率的信号工作 1000 小时。在 100、250、500、1000 小时测量电参数。此试验每年进行一次, 其结果供使用方参考和制造厂改进工艺提高质量用。

二、验收规则

12. 电路的验收分为以下三项试验进行:

- (1) 例行试验。
- (2) 功率负荷试验。
- (3) 交收试验。

例行试验:

13. 例行试验每月进行一次。

14. 例行试验的项目和顺序为:

一类: 本总技术条件第 9, 5(1)(2)(3)(4); 7(1)(2)(3); 6(1)(2) 各条。

二类: 本总技术条件第 9, 5(1)(2)(3); 7(1)(2)(3); 6(1)(2) 各条。

三、四类: 本总技术条件第 9, 5(1)(3); 7(2)(3); 6(1)(2) 各条。

15. 例行试验时, 从根据交收试验项目检验合格的电路中按同版, 同结构和类似工艺生产的品种轮流任意提取 60 块, 其中 40 块作加倍试验用。当数量过少不足以抽样时, 由制造厂和使用方协商解决。

试验后, 不符合本总技术条件第 14 条规定的电路一类不允许出现, 二、三类不超过一块, 四类不超过二块则为合格。若超过规定数量应进行加倍试验, 加倍试验后, 不符合本总技术条件第 14 条规定的电路一类不允许出现, 二、三类不超过一块, 四类不超过二块则为合格。若再超过规定数量, 则该类电路作为不合格。

功率负荷试验:

16. 功率负荷试验每月进行一次。

17. 功率负荷试验的项目为本总技术条件第 10 条。

18. 功率负荷试验时, 从根据交收试验项目检验合格的电路中按同版、同结构和类似工艺生产的品种轮流任意提取 60 块, 其中 40 块作加倍试验用。当数量过少不足以抽样时, 由制造厂和使用方协商解决。

试验后, 不符合本总技术条件第 10 条规定的电路一、二类不允许出现, 三、四类不超过一块则为合格。若超过规定数量应进行加倍试验, 加倍试验后, 不符合本总技术条件第 10 条规定的电路一、二类不允许出现, 三、四类不超过一块则为合格。若再超过规定数量允许筛选分类, 再进行功率负荷试验, 但只允许重复一次。

交收试验:

19. 使用方提取电路时应进行交收试验, 提交进行交收试验的电路必须是例行试验和功率负荷试验合格的产品, 交收试验由制造厂和使用方共同进行, 经使用方同意可由制造厂单独进行。

20. 交收试验的项目为本总技术条件第 2, 8, 22, 9 各条。

21. 交收试验的方法:

(1) 当提交的电路数量大于 100 块时抽验 100 块, 抽验时不符合本总技术条件第 20 条规定的电路一、二类不超过二块, 三、四类不超过四块则为合格。若超过规定数量应重新分类, 进行第二次提交。二次验收时不符合本总技术条件第 20 条规定的电路一、二类不超过二块, 三、四类不超过四块则为合格。若再超过规定数量, 则该类电路作为不合格。

(2) 当提交的电路数量小于 100 块时根据使用方的要求不验或全验, 全验时剔除不合格的电路, 用合格电路代替。

三、标志、包装、贮存

22. 电路上应有清晰的、牢固的标志。其内容有：型号、制造厂商标、制造年、月。

23. 电路应进行包装。包装箱上应有产品型号、制造厂商标、制造年月。包装盒内应附有检验合格证及说明书。包装应能在任何运输工具运输时防雨、雪淋袭，使产品不受损坏。

24. 电路应保存在温度为 $-10^{\circ}\sim 40^{\circ}\text{C}$ 。相对湿度不大于80%的干燥、通风的仓库内，且不应有腐蚀性气体。从发货日起两年内，如电路因制造上的原因而不符合本总技术条件及产品标准的规定，则制造厂应无偿负责调换。

中华人民共和国第四机械工业部

部 标 准

半导体集成电路外形尺寸

SJ1100—76

A、B 型

(A 为陶瓷、B 为塑料)

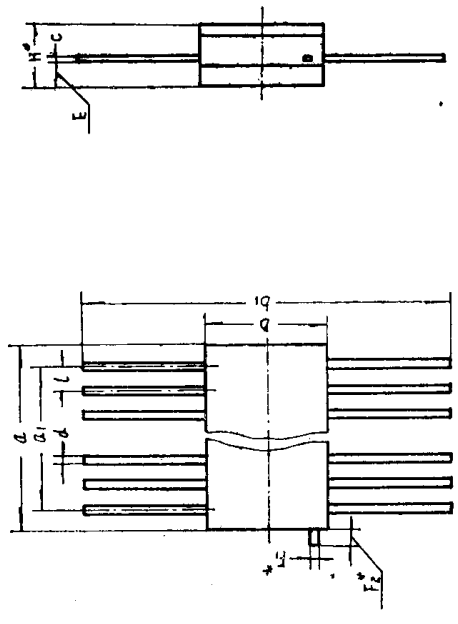


图 1

本标准适用于半导体集成电路的外形及主要尺寸。
1. 半导体集成电路外形尺寸应符合图 1~5 和表 1~5 的规定, 标准中所规定的尺寸为公称尺寸, 除注有公差者外, 其余公差按 GB159—59~174~59 “公差与配合” 中的 7 级精度计算。

外引线顺序

- (1) A、B、C、D 型: 将结构特征 (键状、凹口、标记等) 按图 1—3 位于俯视图左侧, 由左下角起按逆时针方向, 依次为 1、2、3……。该结构特征即为自动装配时的定位。
- (2) Y、F 型: 按图 4—5 根据底视图, 由结构特征 (锁口、定位孔等) 起按顺时针方向, 依次为 1、2、3……, 该结构特征即为自动装配时的定位。

表 1

引线数	a	b	L	a ₁	b ₁	c	d	E	H*	内 腔*	F ₁ *	F ₂ *
14	9	6	1.25	1.25×6	17~18	0.18	0.4	1.1	3	2.2×4.6×0.6	0.4	0.8
16	10.5	7.5	1.25	1.25×7	19.5	0.18	0.4	1.1	3	3×5×0.6	0.4	0.8
18	12	8.6	1.25	1.25×8	20.6	0.18	0.4	1.1	3	3.2×6×0.6	0.4	0.8
24	16	11	1.25	1.25×11	23	0.18	0.4	1.4	4	5×7×0.8	0.4	0.8
28	18.4	13	1.25	1.25×13	25	0.18	0.4	1.4	4	5.6×8.8×0.8	0.4	0.8

注: * 为参考尺寸。

C 型

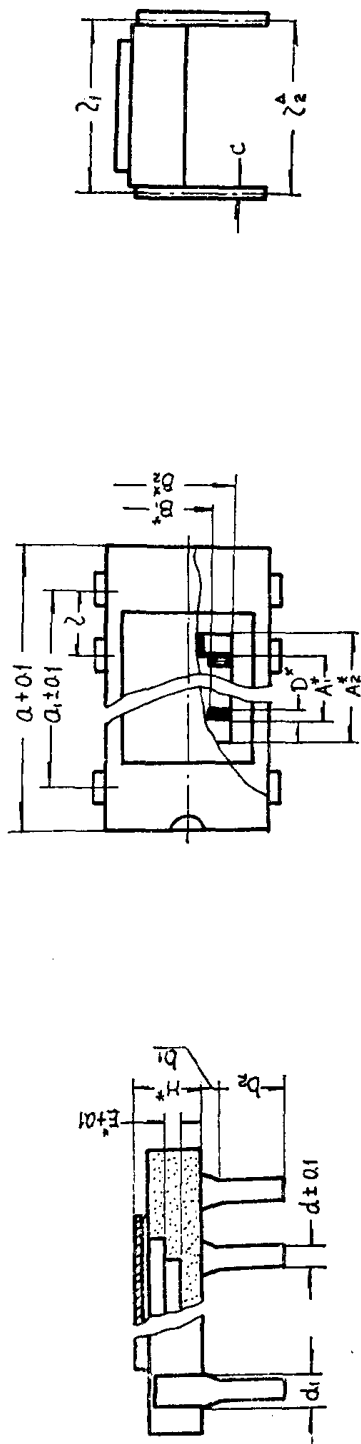


图 2

表 2

引线数	a	L	L ₁	L ₂ ^{**}	C	d	d ₁	b ₁	b ₂	H [*]	E [*]	A ₁ [*]	A ₂ [*]	B ₁ [*]	B ₂ [*]	D [*]
8	10	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	4.8	6.6	2.4	4.2	≥0.4
10	13	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	4.8	6.6	2.4	4.2	≥0.4
12	15	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	4.8	6.6	2.4	4.2	≥0.4
14	18	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	4.8	6.6	2.4	4.2	≥0.4
16	21	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	5.2	7	3.5	5.1	≥0.4
18	23	2.50	7.5	7.5	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	5.2	7	3.5	5.1	≥0.4
24	31	2.50	1.50	15.0	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	6.4	8.4	6.4	8.4	≥0.4
28	36	2.50	1.50	15.0	0.25~0.35	0.5	1.0~1.4	0.5~1.0	3.5~4.0	≤2.4	0.6	6.4	8.4	6.4	8.4	≥0.4

注: 1. * 为参考尺寸, ** 为建议尺寸。

2. 带散热片的此种外型, 其散热片宽度按功耗而定, 但必须为 2.50 的整数倍。

D 型

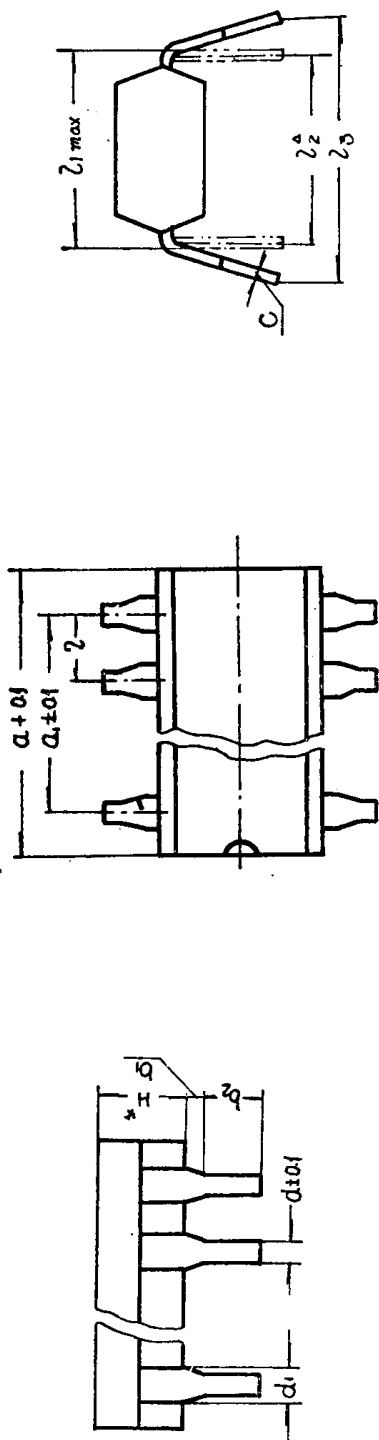


图 3

表 3

引线数	a	L	L _{1max}	L _{2**}	L ₃	c	d	d ₁	b ₁	b ₂	H*
8	10	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
10	13	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
12	15	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
14	18	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
16	21	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
18	23	2.50	8.0	7.5	8~9	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
24	31	2.50	16.0	15.0	16~17.5	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5
28	36	2.50	16.0	15.0	16~17.5	0.25~0.35	0.5	1.0~1.4	0.5	3.5~4.0	4.0~4.5

注: 1. * 为参考尺寸, ** 为建议尺寸。

2. 带散热片的此种外型, 其散热片宽度按功耗而定, 但必须为 2.50 的整数倍。

Y 型

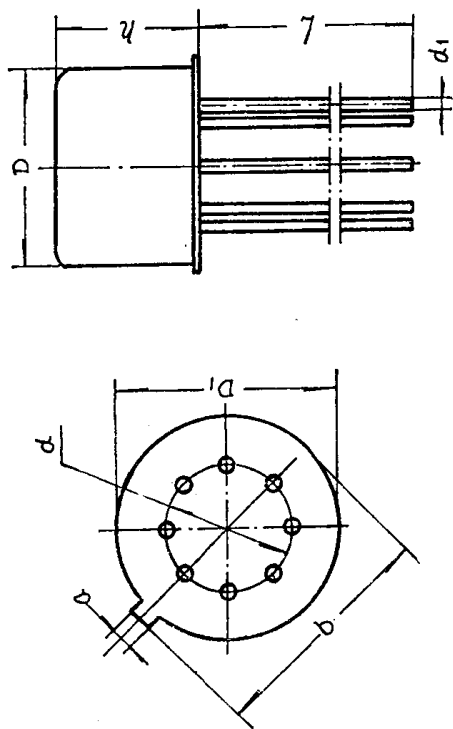


图 4

表 4

引线数	D_1	D	d	h	L	a	b	d_1
3、8、10、12	9.6	8.4	5	6	12.5	0.8	10.4	0.45
	10.4	9.4	5	6	12.5	0.8	11.2	0.45

F 型

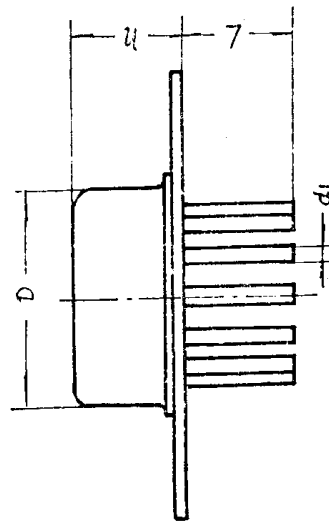
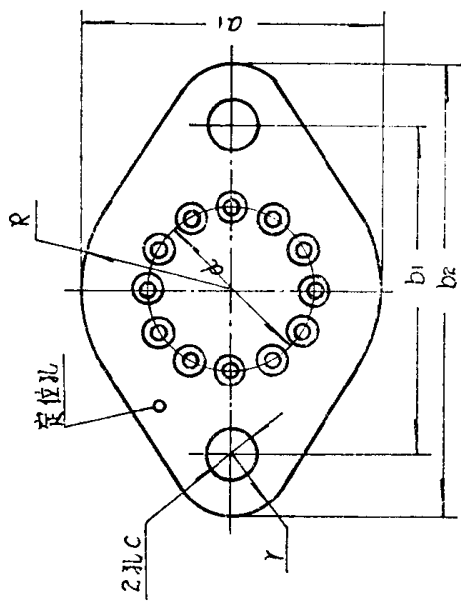


图 5

表 5

引线数	D	d	C	d_1	L	h	a_1	b_1	b_2	R	r
2、7、10、12	11	7.5	3.2	0.6	10	5.2	15	19	25	7.5	3
	15	10	4.2	1.0	10	9	20	23	31	10	4
	20	12.5	4.2	1.0	10	10	27	30	40	13.5	5

中华人民共和国第四机械工业部

部 标 准

二进制逻辑电路图形符号(暂行)

(SJ1223-77)

本标准规定了二进制逻辑电路的图形符号,它适用于以二进制逻辑电路为基本单元绘制的各种略图、技术文件和我部的各级标准。

一、编制规则

1. 图形符号的构成: 图形符号由外形、定性符号和输入输出等部分组成。

(1) 外形: 采用矩形框。

(2) 定性符号: 表明逻辑单元所能完成的逻辑功能。其中, 矩形框内没有符号表示“与”操作, 以“+”表示“或”操作, 其他逻辑单元的定性符号一般采用汉语拼音。定性符号的位置一般应在外形框内垂直于短边的中心线上(如图1)。

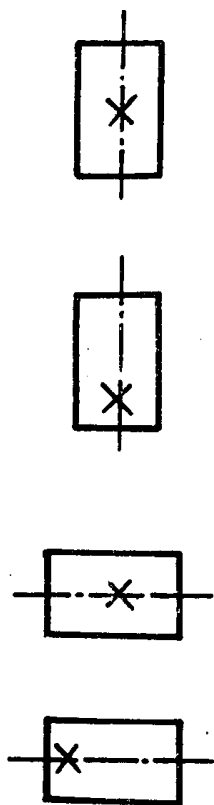


图 1

(3) 输入输出引线: 原则上应均匀连接在图形符号外形的相对两侧。

2. 信息流的方向: 信息流的方向原则上为从左到右, 自下而上。如果不符合上述规定, 而且信息流的方向不明显时, 则应在传输信息流的线条上标以箭头(如图2)。