

TI 公司 DSP 器件系列丛书



TMS320C54x DSP

应用系统设计



郑红 吴冠 编著

 北京航空航天大学出版社
<http://www.buaapress.com.cn>



责任编辑：刘宝俊

装帧设计：艺铭设计

TI 公司 DSP 器件系列丛书

TMS320C54x DSP 结构、原理及应用 戴明桢 周建江 编

TMS320C54x DSP 应用程序设计与开发 刘益成 编著

TMS320C54x DSP 应用系统设计 郑红 吴冠 编著

TMS320LF240x DSP 结构、原理及应用 刘和平 等编著

TMS320F206 DSP 结构、原理及应用 李刚 等编著

TI 公司其它 DSP 图书

DSP 基础理论与应用技术 李哲英 等编著

DSP 基础与应用系统设计 王念旭 编著

ISBN 7-81077-192-2



9 787810 771924 >

ISBN 7-81077-192-2/TP · 108

定价：18.00 元



内 容 简 介

本书全面介绍了 TMS320C54x DSP 应用系统设计方法。全书分为软件设计与硬件设计两部分。软件设计包括硬件驱动程序及典型数字信号处理软件设计;硬件设计包括硬件接口电路及典型硬件系统设计。主要从应用角度介绍 TMS320C54x DSP 的硬件结构、指令系统、各种硬件接口设计、常用数据处理与信号处理算法开发、接口驱动程序设计及 TMS320C54x DSP 应用系统设计。本书特点是实用性强,书中应用实例全部来自科研工作及教学实践。

本书可作为高年级本科生和研究生的教材或教学参考书,也适用于相关工程技术人员作为 DSP 应用系统设计的参考手册。

图书在版编目(CIP)数据

TMS320C54x DSP 应用系统设计/郑红等编著. - 北京:
北京航空航天大学出版社,2002.5
ISBN 7-81077-192-2

I. T… II. 郑… III. 数字信号—信号处理—数字
通信系统, TMS320C54x DSP IV. TN914.3

中国版本图书馆 CIP 数据核字(2002)第 030286 号

TMS320C54x DSP

应用系统设计

郑 红 吴 冠 编著

责任编辑 刘宝俊

责任校对 陈 爽

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话 82317024 传真 82328026

<http://www.buaapress.com.cn>

E-mail: pressell@publica.bj.cninfo.net

北京宏文印刷厂印制 各地书店经销

*

开本:787×1092 1/16 印张:11.25 字数:288 千字

2002 年 5 月第 1 版 2002 年 5 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-192-2/TP·108 定价:18.00 元

前 言

信息时代的重要标志是数字化浪潮的到来,从工业生产的复杂系统到家庭生活的简单劳动,从宏观的航空航天仪器仪表到微观的生物学精密器件,数字化产品无处不在。数字化的核心技术之一就是数字信号处理器(DSP)的使用。正是由于 DSP 技术的发展大大加速了数字化进程的脚步。未来电子技术的发展会使 DSP 向运算速度更高、制造成本更低、体积更小、质量更轻、功能更强发展。可以预料,未来的几十年 DSP 的应用会更加广泛,以 DSP 为核心的新产品和新技术会更加普及。

本书全面介绍了美国 TI 公司生产的定点运算 DSP—TMS320C54x 系列的应用系统设计,主要包括软件设计和硬件设计两大部分。

本书具有以下特点:

1. 以应用系统设计为主线,详细介绍了 TMS320C54x 的各种硬件接口电路的设计,并且给出设计实例,使读者尽快掌握典型的 TMS320C54x DSP 应用系统设计方法。

2. 强调了实例选用的实用性和典型性。书中的应用实例都来自于科研工作和教学实践,并且经过实践检验。本书提供了许多接口设计实例及程序实例,有利于读者提高设计工作效率。

3. 对仿真开发系统,包括硬件 DSK 和软件开发环境 CCS 的安装和使用进行了详细介绍,使读者对调试原理及过程有一个充分的了解。

4. 本书是多年科研、教学工作的结晶,文字简练、通俗易懂、深入浅出、便于自学。

5. 本书可以作为本科生、研究生教材,也可作为工程技术人员进行 TMS320C54x DSP 应用系统设计的参考。

全书共分为九章。第一章到第三章主要从应用角度介绍 TMS320C54x DSP 的硬件结构、功能部件、指令系统。第四章到第八章介绍各种类型的硬件接口设计,如存储器、I/O、键盘、显示器、A/D 等的硬件连接方法,以及相应的软件驱动程序设计,并给出了相应的设计实例。第九章介绍了 TMS320C54x DSP 的仿真开发系统原理,以及基于 Windows 的 TI 的软件调试平台 CCS,详细讲解了应用系统仿真调试步骤。

本书由北京航空航天大学自动化学院郑红担任主编,并完成了第一章至第八

章的编写工作。第九章由北京航空航天大学自动化学院吴冠编写。另外,傅宇玲、胡洪凯参与了部分章节的实例提供工作。

由于作者的水平有限,书中难免存在错误及疏漏之处,望读者批评指正。

作 者

2002 年 4 月于北京航空航天大学

作者 Email:julyanna@sina.com

目 录

第一章 DSP 概述

1.1 DSP 发展概况	1
1.2 DSP 的应用	2
1.3 DSP 的主要生产厂家和定点运算机型	3
1.4 TMS320C54x 系列	4

第二章 TMS320C54x 的硬件结构

2.1 'C54x 的硬件结构	8
2.2 'C54x 的引脚功能	9
2.3 中央处理器	12
2.3.1 运算部件	12
2.3.2 控制部件	15
2.4 存储器结构	17
2.5 片上外设	22
2.6 复位电路	23
2.7 时钟电路	23

第三章 TMS320C54x 指令系统

3.1 寻址方式	26
3.2 流水线	31
3.3 指令系统	37
3.3.1 数据传送指令	37
3.3.2 算术运算	39
3.3.3 逻辑运算指令	42
3.3.4 程序控制	43
3.3.5 单指令重复	45
3.3.6 并行操作	

第四章 TMS320C54x 定时器/计数器

4.1 定时器结构	48
-----------------	----

4.2	时钟发生器	49
4.3	定时器/计数器编程和应用	52
第五章 TMS320C54x 串行及并行接口		
5.1	SP 标准串口	59
5.1.1	SP 串口结构	59
5.1.2	SPC 串口控制寄存器	60
5.1.3	串口工作注意事项	62
5.2	BSP 串口	65
5.2.1	BSP 标准模式	66
5.2.2	BSP 增强模式	67
5.2.3	ABU 自动缓冲单元	68
5.2.4	BSP 操作注意事项	71
5.2.5	BSP 省电工作模式	72
5.3	TDM 时分复用串口	72
5.4	McBSP 多通道带缓冲串口	73
5.5	串口应用	84
第六章 TMS320C54x 中断系统		
6.1	中断请求	86
6.2	中断控制	88
6.3	外部中断触发	90
6.4	中断系统应用	90
第七章 TMS320C54x 存储器及 I/O 扩展		
7.1	概述	96
7.2	存储器和 I/O 扩展基本方法	97
7.2.1	外部总线特性	97
7.2.2	外部总线等待状态控制	98
7.2.3	外部总线接口分区转换时序	101
7.3	节电模式和复位时序	106
7.4	程序存储器扩展应用	108
7.5	静态数据存储器扩展	110
7.6	I/O 扩展应用	111
7.6.1	I/O 配置	111
7.6.2	I/O 扩展应用	113
7.7	存储器和 I/O 综合扩展应用	117

第八章 TMS320C54x 混合编程

8.1 概 述	119
8.2 存储器模式	119
8.2.1 C 编译器生成的段	119
8.2.2 存储器分配	120
8.3 TMS320C54x 的 C 语言规则	121
8.3.1 寄存器规则	121
8.3.2 函数调用规则	121
8.3.3 中断函数	122
8.3.4 表达式分析	122
8.3.5 TMS320C54x C 语言程序举例	123
8.4 TMS320C54x 混合编程	123
8.4.1 独立的 C 和汇编模块接口	123
8.4.2 C 程序中访问汇编程序变量	124
8.4.3 C 程序中直接嵌入汇编语句	125
8.5 混合编程设计实例	126

第九章 仿真开发系统及用户样机调试

9.1 概 述	131
9.2 DSK 结构	132
9.3 集成开发环境 CCS	133
9.3.1 CCS 安装及设置	134
9.3.2 CCS 应用开发	135
9.3.3 程序调试	138
9.4 用户软件的开发及调试举例	153
9.4.1 用户硬件调试	154
9.4.2 用户软件开发举例	154

附录 A 本书采用的符号及意义	160
-----------------------	-----

附录 B TMS320C54x 芯片引脚说明	164
------------------------------	-----

参考文献	169
------------	-----

第一章 DSP 概述

DSP(Digital Signal Processor)作为可编程数字信号处理专用芯片是微型计算机发展的一个重要分支,也是数字信号处理理论实用化过程的重要技术工具。随着微电子技术和数字信号处理技术的飞速发展,DSP 的性能价格比不断提高,正在受到业界越来越广泛的关注。尤其是随着科学技术的发展,各种智能化系统的结构和控制算法越来越复杂,以往的复杂计算和控制单纯依赖 PC、简单计算和控制单纯依赖单片机的计算机控制系统结构的设计格局正在逐渐瓦解,代之以局部高速信息处理和全局 PC 控制的复杂计算机控制系统,以及单纯以高速 DSP 为核心的复杂计算和控制的嵌入式控制系统设计思路。例如,手机、语音处理设备、图形处理设备、PDA、便携式智能仪表、数码相机及高速数字传输的 Internet 通讯设备等。表明 DSP 正以其高速的数据处理能力、灵活的应用方式、低微的电量消耗、方便的编程环境在计算机控制系统设计,尤其是嵌入式系统设计中力拔头筹,逐渐成为电子设备板级产品设计工程师们的首选使用器件。

DSP 器件分为两大类:一类是专门用于 FFT、FIR 滤波、卷积等运算的芯片,称为专用 DSP 器件;另一类是可以编程完成各种用户要求的信息处理任务的芯片,称为通用数字信号处理器件。本书主要讨论后者的原理及应用。

1.1 DSP 发展概况

最初的 DSP 器件只是被设计用以完成复杂数字信号处理算法。这可以追溯到 20 世纪 50 到 60 年代,那时数字信号处理技术刚刚起步。由于一般的数字信号处理算法运算量大,因此,算法只能在大中型计算机上进行模拟仿真,无法实现实时数字信号处理。60 年代中期,快速傅里叶算法的出现及大规模集成电路的发展,奠定了硬件完成数字信号处理算法和数字信号处理理论实用化的重要技术基础,从而促进了近 40 年来 DSP 技术与器件的飞速发展。

通用 DSP 器件的发展可分为三个阶段:

第一阶段(1980 年前后),DSP 雏形阶段。开始出现脱离通用单片机结构的 DSP 芯片,但在运算速度与数据处理能力及运算精度等方面有很大局限性。运算速度大约为:单指令周期 200~250 ns。这一时期有代表性的器件为 Intel2920、(NEC) μ PD7720、(TI)TMS32010、(AMI)S2811、(AT&T)DSP16、(AD)ADSp-21。尤其是 TI 的 TMS32010,采用了改进的哈佛结构。这种结构允许数据在程序存储空间与数据存储空间之间传输,大大提高了运行速度和编程灵活性。

第二阶段(1990 年前后),DSP 成熟阶段。这一时期许多国际上生产集成电路芯片的著名厂家都相继推出了自己的 DSP 器件。如 TI 的 TMS320C20、30、40、50 系列, Motorola 的 DSP5600、9600 系列, AT&T 的 DSP32 等。这一时期的 DSP 器件在硬件结构上更适合数字信号处理要求,如硬件乘法器、硬件 FFT、单指令滤波处理等,使得 DSP 运算速度达到每个指令周期 80~100 ns。但是,在编程灵活性、软件调试、功耗、外部通讯功能等方面都还不能尽如人意。

第三阶段(2000年~现在),DSP完善阶段。这一时期各DSP生产厂家不仅使DSP的信号处理性能更加完善,而且在系统开发的方便性、程序编辑调试的灵活性、功耗降低的节能性等方面做了许多工作。尤其是各种通用外设集成到片上,不仅提高了数字信号处理能力,而且为DSP器件的通用化及为数字处理取代模拟电路带来极大方便。这一时期的DSP运算速度可达每个指令周期10ns左右,可以在Windows平台上直接用C语言编程,使用方便灵活。同时,成本也不断下降,1983年每片TMS32010芯片的价格为500~600美元,2000年每片TMS320C5402芯片的价格为5~6美元,运算速度提高了20倍,价格下降了100倍。因而,促进了DSP的普及和应用。

目前,DSP的发展非常迅速。硬件结构方面主要是向多处理器的并行处理结构、便于外部数据交换的串行总线传输、大容量片上RAM和ROM、程序加密、增加I/O驱动能力、外围电路内装化、低功耗等方面发展。软件方面主要是综合开发平台的完善,使DSP的应用开发更加灵活方便。

1.2 DSP的应用

由于DSP具有体积小、成本低、易于产品化、可靠性高、易扩展及方便地实现多机分布式并行处理等性能,所以在航空航天、工业控制、医疗设备及科学研究的各个领域获得了越来越广泛的应用。

DSP的特点主要由它的内部结构决定,大致有如下几个方面:

1. 高速、高精度运算能力

DSP的实际应用所面临的最突出的一个问题,也是数字信号处理技术得以应用于工程实际的关键问题,就是算法的实时实现问题,包括模拟硬件功能的实时数字化软件实现,以及特殊算法的实时处理等,要求高速、高精度运算能力。因此,通常DSP都具有较快的指令执行周期(可达10ns)、并行的内部指令执行流水线,以及内部集成的硬件乘法器,使运算速度更快、运算精度高。

2. 强大的数据通信能力

数字信号处理往往涉及较大的数据吞吐量,因此,DSP都具有DMA、串行/并行以及多CPU之间的通讯方式。

3. 灵活的可编程性

通用DSP完全是通过编程来实现数字信号处理功能,因此,DSP配置片内RAM和ROM,也可方便地扩展程序、数据及I/O空间。同时,允许ROM与RAM之间的直接数据传送。时钟频率可通过内部锁相环电路调节。系统各种特性的器件软硬件控制为编程的方便灵活提供了充分的空间。

4. 低功耗设计

DSP可以工作于省电状态,节省了能源。

由于DSP的上述特点,其应用范围几乎可以遍及电子学应用的每一个领域。下面仅将一些典型的应用陈述如下。

1. 通用数字信号处理

包括数字滤波、卷积、相关、Hilbert变换、FFT、自适应滤波、窗函数、波形发生器等,可用

到数字信号处理技术的各类系统及产品中。例如,各种智能检测仪器、示波器、通讯设备等。

2. 声音/语音处理

包括语音信箱、语音编码、语音识别、语音鉴别、语音合成、文本—语音转换等。

3. 图形/图像处理

包括三维图形变换、机器人视觉、图像转换及压缩、模式识别、图像增强。

4. 控制

包括伺服控制、机器人控制、自适应控制、神经网络控制等。

5. 仪器仪表

包括频谱分析、函数发生器、模态分析、暂态分析、锁相环。

6. 军事

包括保密通信、雷达及声纳信号处理、导航及制导、调制解调、传感器融合、全球定位(GPS)、搜索与跟踪。

7. 通讯

包括回音消除、高速调制解调器、数字编码 解码、自适应均衡、移动电话、扩频通讯、噪声对消、网络通讯。

8. 消费电子

包括高清晰度电视、音乐合成器、智能玩具、游戏。

9. 工业

包括机器人、数字控制、安全监控、电力系统监控、机床控制、CAM(计算机辅助制造)。

10. 医学

包括助听器、病员监控、超声波设备、自动诊断设备、心电图/脑电图、核磁共振、胎儿监护。

1.3 DSP 的主要生产厂家和定点运算机型

目前世界上较为著名的 DSP 芯片生产厂家和主要定点运算机型如下:

- 美国 TI(Texas Instrument)公司的定点运算 DSP 系列
TMS320C2x, TMS320C5x, TMS320C54x 系列。
- 美国 Motorola 公司的定点运算 DSP 系列
DSP56xxx, DSP96xxx 系列。
- 美国 AD (Analog Devies)公司的定点运算 DSP 系列
ADSP210x, ADSP21x, ADSP21MODx, ADSP21MSPxx 系列。
- 美国 AT&T 公司的定点运算 DSP 系列
DSP16, DSP32。
- 日本 NEC 公司的定点运算 DSP 系列
 μ PD7711x, μ PI7721x。

如果需要查找具体的芯片资料,可以到这些公司的网站直接搜寻,一般都有详细的技术资料。这些公司的网址如下:

TI: www.ti.com

Motorola: www.Motorola.com

AD: www.ad.com

NEC: www.nec.com

1.4 TMS320C54x 系列

TI 公司是世界上应用最广、品种最多的 DSP 芯片生产厂家之一。该公司自从 1982 年推出第一款定点 DSP 芯片 TMS32010 以来,相继推出了 TMS320 系列如 'C1x、'C2x、'C2xx、'C5x、'C54x 及 'C6x 定点运算 DSP,'C3x、'C4x、'C67x 浮点运算 DSP,以及 'C8x 多处理器 DSP 三类运算特性不同的 DSP 芯片。图 1.4.1 为 TMS320 系列 DSP 发展示意图。

定点运算单处理器 DSP 已发展了七代,浮点运算单处理器 DSP 发展了三代,多处理器发展了一代。主要按照处理器的处理速度、运算精度及并行处理能力分类,每一类的各代产品的 CPU 结构相同,只是片内存储器及片内外设配置不同。

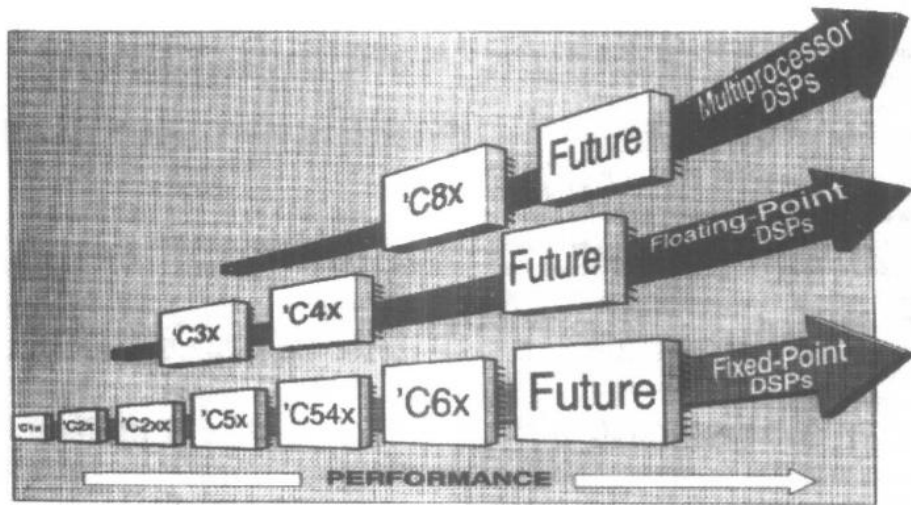


图 1.4.1 TMS320 系列 DSP 发展示意图

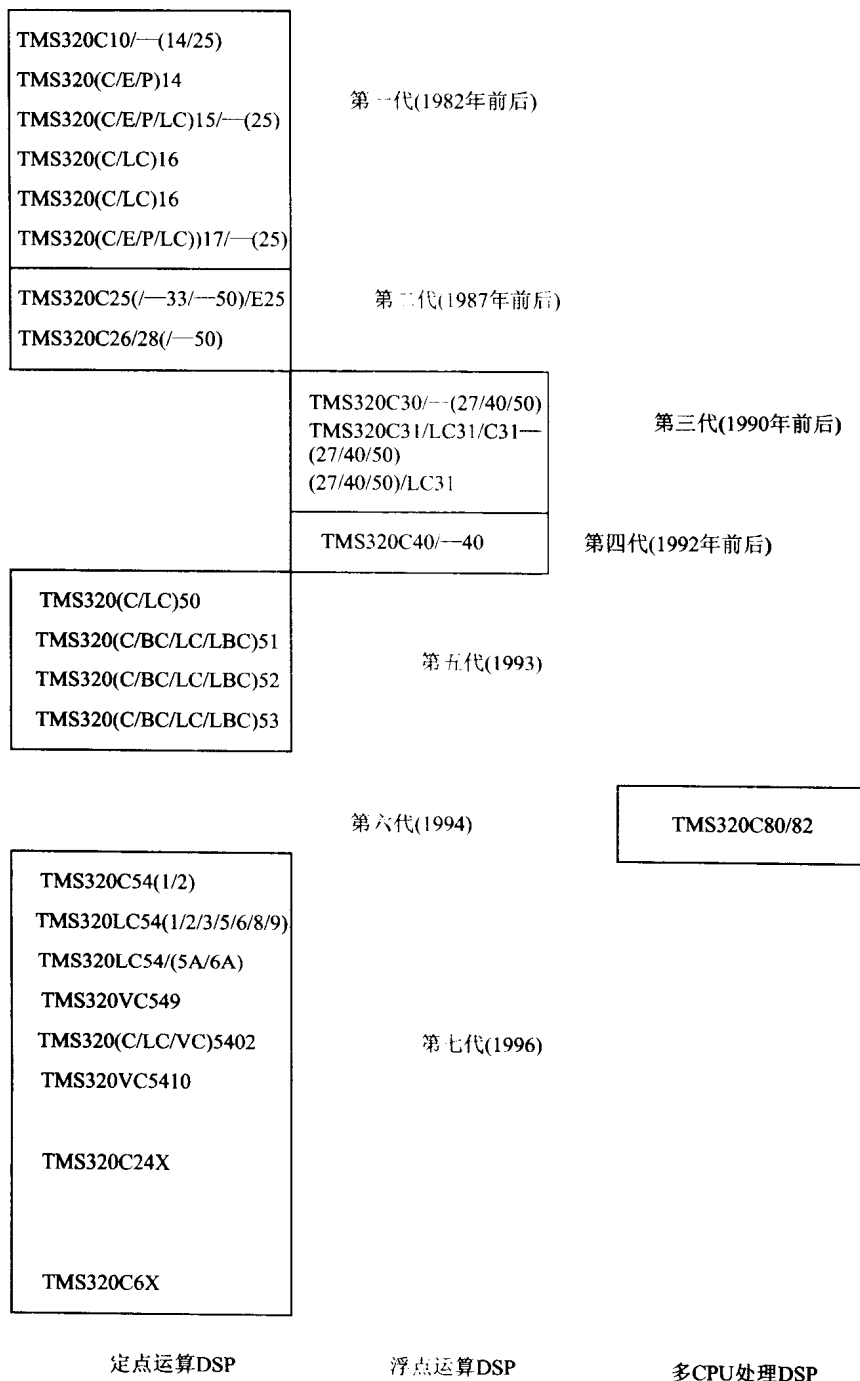
TMS320 系列产品命名方法如下:

TMS320 *	Nx	-Z
外设配置	产品代号	时钟频率

C: CMOS 工艺
 E: 带 EPROM
 P: 带 OTP
 LC: 低功耗
 BC: 自动加载
 LBC: 低功耗自动加载

例如, TMS320C5402 表明这个芯片的制造工艺是 CMOS, 第七代产品, 其时钟频率可调, 所以没有固定时钟频率后缀。TMS320C240 表明该芯片的制造工艺是 CMOS, 第七代产品, 时钟频率可以根据需要调整。

图 1.4.2 列出了 TMS320 系列 DSP 发展时间表。



定点运算DSP

浮点运算DSP

多CPU处理DSP

图 1.4.2 TMS320 系列 DSP 发展时间表

TMS320C54x(简称'C54x)是 TI 公司于 1996 年推出的第七代定点数字信号处理器。它的微处理器采用修正的增强型哈佛结构,片内有 CPU、8 条总线、RAM、ROM 及片内外设等硬件配置,以及高度专业化的指令系统,使'C54x 具有如下特点:

1. 集成度高

片上集成了最大 192 KB 存储空间(64 KB RAM、64 KB ROM、64 KB I/O),全双工串行口,支持 8 位或 16 位数据传送,具有时分多路串口 TMD、缓冲串口 BSP、8 位并行主机接口 HPI、可编程等待状态发生器、可编程分区转换逻辑电路、内部振荡器或外部时钟源的片上锁相环 PLL 时钟发生器、16 位可编程定时器、外部总线关断及保持控制器。在许多应用场合只用一片 DSP 便可满足数据处理及控制要求。

2. 结构简单

'C54x 系列内部为模块式结构,增加或更换一个片上外设模块电路便可以得到指令系统和引脚全兼容的新产品。

3. 扩展方便

'C54x 系列具有外扩最大 $1\text{M} \times 16\text{B}$ 的 ROM、64 K 字 RAM、64 K 字 I/O 的能力。当片内存储空间和 I/O 口不够用时,可方便地进行系统扩展。许多公司生产的 I/O 接口芯片和各大公司生产的通用存储器芯片可以直接与'C54x 系列的 DSP 相连。

4. 可靠性高

'C54x 的总线大多在片内不易受干扰,其应用系统体积小,容易采取屏蔽措施。适应范围宽,在各种恶劣环境下都能可靠工作。'C54x 根据其抗干扰性有军品与民品之分,用户可根据应用环境,选择相应档次的芯片,一般军品的抗干扰及环境参数应用范围较宽。

5. 处理功能强

高速、先进的多总线结构,可以完成并行指令操作。40 位算术逻辑运算单元 ALU,以及 $17\text{位} \times 17\text{位}$ 并行乘法器与 40 位专用加法器相连,可用于非流水线式单周期乘法/累加运算。双地址生成器,包括 8 个辅助寄存器和 2 个辅助寄存器算术运算单元 ARAU,使得单周期定点指令的执行时间达到 25/20/15/12.5/10 ns(40/50/66/80/10/MIPS)。

6. 低功耗

电源可用 IDLE1、IDLE2、IDLE3 指令控制功耗,工作于省电方式。

7. 容易产品化

体积小、可靠性高、功能强、价格低,因此可以装入各种仪器仪表及控制装置中,很容易形成产品。

表 1.4.1 列出了'C54x 产品的主要特点

表 1.4.1 'C54x DSP 产品的主要特性

型号	电压/V	片内存储器/字		片上外设			指令周期 (时间/ns)	封装形式	
		RAM	ROM	串口	定时器	并口		引脚	类型
TMS320C541	5.0	5K	28K	2	1	No	25	100	TQPF
TMS320LC541	3.3	5K	28K	2	1	No	20/25	100	TQPF
TMS320C542	5.0	10K	2K	2	1	Yes	25	128/144	TQPF
TMS320LC542	3.3	10K	2K	2	1	Yes	20/25	100	TQPF
TMS320LC543	3.3	10K	2K	2	1	No	20/25	128	TQPF
TMS320LC545	3.3	6K	48K	2	1	Yes	20/25	128	TQPF
TMS320LC545A	3.3	6K	48K	2	1	Yes	15/20/25	100	TQPF
TMS320LC546	3.3	6K	48K	2	1	No	20/25	100	TQPF
TMS320LC546A	3.3	6K	48K	2	1	No	15/20/25	144	BGA/TQPF
TMS320LC548	3.3	32K	2K	3	1	Yes	15/20	144	TQPF/BGA
TMS320LC549	3.3	32K	16K	3	1	Yes	12.5/15	144	TQPF/BGA
TMS320VC549	3.3(2.5核)	32K	16K	3	1	Yes	10	144	TQPF/BGA
TMS3220VC5402	3.3(1.8核)	16K	4K	2	2	Yes	10	144	TQPF/BGA
TMS3220VC5409	3.3(1.8核)	32K	4K	3	1	Yes	10	144	TQPF/BGA
TMS3220VC5410	3.3(2.5核)	64K	6K	3	1	Yes	10	144	TQPF/BGA
TMS3220VC5420	3.3(1.8核)	200K	0K	5	1	Yes	10	144	TQPF/BGA

注:

1. 对于'C548和'C549是SRAM,其余型号芯片是DRAM,且DRAM可以配置为程序区或者数据区。
2. 对于'C541或'LC541 8 K字的ROM可以配置为程序区或者数据区。
3. 两个标准通用串口SP。
4. 一个时分复用串口TDM和一个带缓冲区的标准串口BSP。
5. 一个标准串口SP和一个带缓冲区标准串口BSP。
6. 一个时分复用串口TDM和两个带缓冲区标准串口BSP。
7. 对于'LC545或'LC546,16 K字的ROM可以配置为数据存储区或者程序存储区。

第二章 TMS320C54x 的硬件结构

本章介绍 TMS320C54x (简称'C54x)的硬件结构。熟悉并掌握所用器件硬件结构及其特性是应用设计的基础,希望通过本章的学习,使选择'C54x 作为 CPU 的应用系统设计者全面了解所选芯片的硬件资源及应用注意事项,以充分发挥'C54x 的效能。

2.1 'C54x 的硬件结构

图 2.1.1 所示是'C54x 的内部结构图。围绕 8 条总线由 10 大部分组成,包括中央处理器 CPU、内部总线控制、特殊功能寄存器、数据存储单元 RAM、程序存储器 ROM、I/O 口扩展功能、串口、并口 HPI、定时器、中断系统等。

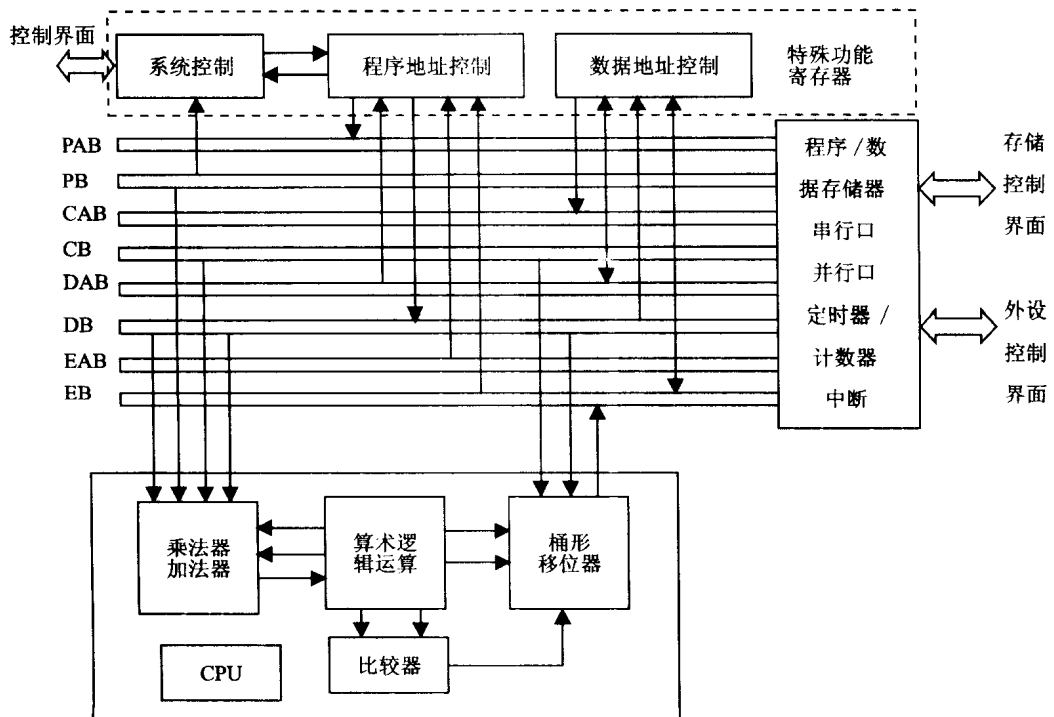


图 2.1.1 TMS320C54x DSP 的内部硬件结构图

图 2.1.1 所示各部分功能如下:

1. 中央处理器 (CPU)

'C54x 系列的所有芯片 CPU 完全相同,可以进行高速并行算术和逻辑信息处理。

2. 内部总线结构

'C54x 有 8 条 16 位总线,包括 4 条程序/数据总线和 4 条地址总线。因此,可以在每个指令周期内产生两个数据存储地址,实现流水线并行数据处理。