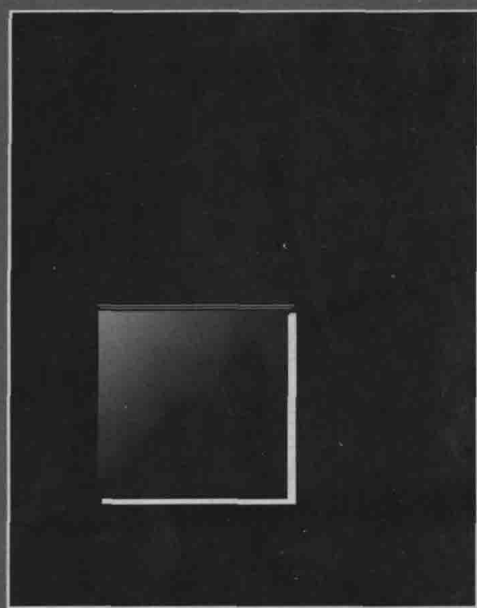


谢永桂 主编
宇航出版社

超高速化合物半导体器件



CHAO GAOSU HUAHEWU BANDAOTI QIJIAN

内 容 简 介

本书简单地介绍了化合物半导体材料及其器件的特性,系统地论述了低噪声 GaAs FET、高输出 GaAs FET 的设计、特性及可靠性和应用。同时详细地介绍了超高速数字 GaAs IC 和异质结 HBT, HEMT, MISFET 的设计、制造技术和评价等。本书给出许多有实用价值的图表、数据和工艺条件,适宜从事该领域的研究、生产人员阅读,也可作为有关学科的教学参考书。

图书在版编目(CIP)数据

超高速化合物半导体器件/谢永桂主编. -北京:宇航出版社,1998.7

ISBN 7-80144-008-0

I. 超… II. 谢… III. 化合物半导体-半导体器件 IV. TN389

中国版本图书馆 CIP 数据核字(98)第 23387 号

宇航出版社出版发行

北京市和平里滨河路 1 号(100013)

发行部地址:北京阜成路 8 号(100830)

北京科技印刷厂印刷

新华书店经销

1998 年 7 月第 1 版 1998 年 7 月第 1 次印刷

开本:787×1092 1/16 印张:21.5 字数:530 千字

印数:1—1000 册 定价:38.00 元

前 言

化合物半导体材料以它特有和优良的性质,在超高速微电子学和光电子学中占据了重要地位。近年来,特别是在超高速低噪声,新性能、新器件方面发展极快,独具优势,大有取代 Si 的趋势。近 20 年来,美、日等国家都投入相当大的精力进行研究,特别是对异质结和超晶格, InP 系 MISFET 等方面,更是你追我赶,把化合物及其器件的研究推向了更新的高潮。我国从“六五”开始开展了化合物超高速器件的研究,特别是“八五”期间取得了长足进步。

本书作者希望借国家重视微电子,支持微电子之机,在本世纪末出版本书,为发展我国的化合物器件起到一点参考作用。

本书共八章。第一章介绍化合物半导体材料的分类、半导体器件的发展简史、化合物半导体器件的发展方向以及化合物半导体的特性。第二章介绍低噪声 GaAs FET 的设计、特性及评价。第三章介绍高输出 GaAs FET 的设计、特性及评价。第四章介绍低噪声 GaAs FET 和高输出 GaAs FET 的失效模式和抗辐照特性、封装技术及它们在微波领域的应用。第五章用较大的篇幅系统介绍超高速 GaAs 集成电路。详细讨论了作为 GaAs IC 基础的 MESFET, GaAs IC 的各种晶体管、单晶生长技术、GaAs IC 的制造技术、设计技术,集成电路及测量评价,组合封装技术。第六章介绍异质结双极晶体管(HBT)的结构和基本工作原理、HBT 的基本特性。电流增益、频率特性和制造技术, HBT IC 以及 HBT 的发展动向等。第七章介绍高电子迁移率晶体管(HEMT),给出了各种类型情况下的异质结能带图、基本结构和制造工艺、电特性、HEMT 的 IC 技术、最新发展及应用。第八章介绍了 MISFET 的结构和典型制造工艺、MISFET 的电特性、光 CVD 淀积绝缘膜的方法和膜的特性分析、绝缘体-化合物半导体的界面性质、改善界面态的种种方法。结束语阐述了化合物半导体器件的关键问题及未来发展趋势。

本书由谢永桂、王毅、席秉钧同志编写,罗晋生教授审校。在此对支持和参予本书编写的同志表示感谢。

作者

一九九七年五月于西安

目 录

绪论	(1)
第一章 化合物半导体材料及其器件的发展史	
1.1 化合物半导体材料的分类	(7)
1.2 半导体器件的发展简史	(8)
1.3 化合物半导体器件的发展方向	(10)
1.4 化合物半导体的特性	(10)
1.4.1 晶体结构	(10)
1.4.2 化合物半导体的特点	(11)
1.4.3 禁带宽度	(11)
1.4.4 载流子迁移率	(15)
1.4.5 能带结构	(16)
1.4.6 混晶	(18)
1.4.7 异质结	(20)
1.4.8 结束语	(21)
第二章 低噪声 GaAs FET 的设计和特性	
2.1 低噪声 GaAs FET 的设计	(22)
2.1.1 设计理论	(22)
2.1.1.1 工作原理	(22)
2.1.1.2 等效电路	(24)
2.1.1.3 噪声系数	(25)
2.1.2 结构设计	(27)
2.1.2.1 晶体结构	(27)
2.1.2.2 沟道形状	(29)
2.1.2.3 电极图形的形状	(31)
2.1.3 制造技术	(31)
2.1.3.1 晶体生长	(31)
2.1.3.2 制造工艺	(32)
2.2 低噪声 GaAs FET 的特性和测试	(33)
2.2.1 直流特性	(33)
2.2.2 等效电路常数的测试	(33)
2.2.2.1 S 参数	(33)

2.2.2.2 等效电路常数的求出	(34)
2.2.3 噪声特性	(36)
2.2.3.1 噪声系数的测试	(36)
2.2.3.2 微波 GaAs FET 的噪声参数	(37)
2.2.3.3 微波 GaAs FET 的噪声特性	(38)
2.2.3.4 GaAs FET 的 $1/f$ 噪声	(38)

第三章 高输出 GaAs FET 的设计和特性

3.1 高输出 GaAs FET 的简史	(41)
3.2 高输出 FET 的工作原理	(42)
3.2.1 高输出 FET 的基本工作原理和最大输出以及饱和输出	(42)
3.2.2 漏极效率和功率附加效率	(44)
3.2.3 最大有效功率增益	(45)
3.2.4 高输出 FET 的线性增益和大信号工作时的漏电阻	(46)
3.2.5 B 级工作和高效率工作	(47)
3.3 高频高输出 FET 的图形设计	(48)
3.3.1 设计输出和总栅宽	(48)
3.3.2 设计频率和单位栅宽	(49)
3.3.2.1 由分布常数电路模型设计单位栅宽	(49)
3.3.2.2 单位栅宽的实验讨论	(50)
3.3.3 设计频率和芯片尺寸	(51)
3.3.4 平衡工作和焊接区数	(52)
3.3.5 高频高输出 FET 图形的构成	(53)
3.3.5.1 交叉结构	(53)
3.3.5.2 倒装焊结构	(53)
3.4 FET 的耐压	(53)
3.4.1 FET 的漏耐压	(54)
3.4.2 FET 的栅耐压(横向栅耐压)	(54)
3.5 FET 的热阻	(56)
3.5.1 沟道温度上升和器件特性	(56)
3.5.2 FET 的散热模型(梳状结构 FET)	(57)
3.5.3 栅-栅间隔状	(58)
3.5.4 衬底厚度和热阻	(58)
3.5.5 热阻的测量	(59)
3.5.5.1 利用正向栅-源电压温度依存性的方法	(59)
3.5.5.2 用红外显微镜直接测试器件的表面温度	(60)
3.6 寄生效应的减小	(60)
3.6.1 通孔结构	(61)
3.6.2 考虑芯片尺寸的通孔结构	(61)
3.7 高频高输出 GaAs FET 的特性和它的测试	(63)

3.7.1 高频输出功率的测试.....	(63)
3.7.2 FET 大信号工作时的阻抗测试	(64)

第四章 GaAs FET 的可靠性及 GaAs FET 的应用

4.1 可靠性及失效模式.....	(66)
4.1.1 GaAs FET 的失效模式	(66)
4.1.1.1 电极短路时的模式.....	(69)
4.1.1.2 与栅电极金属相关的模式.....	(71)
4.1.1.3 和表面钝化层相关的模式.....	(72)
4.1.1.4 漏电流的漂移.....	(74)
4.2 抗辐照特性.....	(74)
4.2.1 GaAs 和 Si 的比较	(75)
4.2.2 GaAs FET 的辐照效应的例子	(75)
4.2.2.1 中子流辐照效应.....	(75)
4.2.2.2 质子辐照效应.....	(77)
4.2.2.3 电子流辐照效应.....	(77)
4.2.2.4 瞬态剂量效应.....	(77)
4.2.2.5 γ 射线总剂量效应	(77)
4.2.3 有关 γ 线辐照效应的考察.....	(77)
4.2.3.1 GaAs 晶体的辐照损伤	(77)
4.2.3.2 欧姆电极的辐照损伤.....	(78)
4.3 封装技术.....	(80)
4.3.1 封装技术的基础.....	(81)
4.3.1.1 粘片.....	(81)
4.3.1.2 树脂粘.....	(82)
4.3.1.3 键合.....	(82)
4.3.1.4 封装.....	(82)
4.3.2 封装技术的开发动向.....	(82)
4.3.2.1 向 MMIC 推进	(82)
4.3.2.2 数字 IC 的外壳	(82)
4.4 应用 GaAs FET 微波性能的器件	(83)
4.4.1 使用 GaAs FET 的微波混合集成电路	(83)
4.4.2 低噪声放大器(LNA)	(84)
4.4.2.1 可视微波通讯设备用低噪声放大器.....	(84)
4.4.2.2 卫星通讯用低噪声放大器.....	(84)
4.4.3 高输出放大器.....	(87)
4.4.3.1 可视微波通讯设备用功率放大器.....	(87)
4.4.3.2 卫星通讯用功率放大器.....	(87)
4.4.3.3 频率倍增器.....	(87)
4.4.3.4 负反馈功率放大器.....	(87)

4.4.3.5 振荡-频率调谐器	(87)
4.5 微波通讯设备	(90)
4.5.1 外差式微波发射、接收设备	(90)
4.5.2 模拟检波中继方式微波发射、接收设备	(91)
4.5.3 数字检波中继方式微波发射、接收设备	(91)
4.5.4 直接中继方式微波发射、接收设备	(91)
4.5.5 毫米波通讯设备	(91)
4.6 卫星通讯设备	(92)

第五章 超高速 GaAs 集成电路

5.1 MESFET	(94)
5.1.1 化合物半导体数字器件的分类	(94)
5.1.2 MESFET 的工作原理	(95)
5.1.2.1 结构	(95)
5.1.2.2 工作原理	(95)
5.1.2.3 电流-电压特性	(96)
5.1.2.4 常通型 FET 和常断型 FET	(98)
5.1.2.5 电子迁移率依赖于电场时的漏电流	(99)
5.1.3 集成电路用的 MESFET	(100)
5.1.3.1 集成电路用的 MESFET 的必要条件	(100)
5.1.3.2 普通型 MESFET	(105)
5.1.3.3 平面结构 MESFET	(107)
5.1.3.4 自对准结构 MESFET	(108)
5.1.3.5 Si 衬底上的 GaAs MESFET	(116)
5.2 各种晶体管	(117)
5.2.1 结型 FET	(117)
5.2.1.1 基本结构及特征	(117)
5.2.1.2 集成电路技术	(119)
5.2.2 PBT 和 SIT	(121)
5.2.2.1 埋入型 PBT	(123)
5.2.2.2 挖入型 PBT	(125)
5.2.2.3 PBT-IC	(125)
5.2.3 绝缘栅 FET	(125)
5.2.3.1 栅绝缘膜的成膜技术	(126)
5.2.3.2 器件结构及电学特性	(127)
5.2.3.3 异质结 IGFET	(128)
5.3 单晶生长技术	(129)
5.3.1 高速器件所需要的单晶生长技术	(129)
5.3.1.1 衬底和有源层的制作技术	(129)
5.3.1.2 半绝缘性控制技术	(131)

5.3.2	HB 单晶技术	(131)
5.3.2.1	大型单晶生长技术	(131)
5.3.2.2	高纯度化技术	(135)
5.3.2.3	低位错化技术	(136)
5.3.2.4	半绝缘性控制技术	(138)
5.3.3	LEC 单晶生长技术	(140)
5.3.3.1	大直径化技术	(140)
5.3.3.2	高纯度化技术	(141)
5.3.3.3	低位错化技术	(143)
5.3.3.4	半绝缘性控制技术	(144)
5.3.4	外延单晶生长技术	(145)
5.3.4.1	外延生长技术	(145)
5.3.4.2	高阻外延单晶生长技术	(146)
5.3.5	高速器件用单晶的评价技术	(147)
5.3.5.1	衬底和有源区评价技术	(147)
5.3.5.2	单晶缺陷对器件基本特性的影响	(151)
5.4	制造技术	(153)
5.4.1	导电层形成技术	(155)
5.4.1.1	离子注入技术	(155)
5.4.1.2	退火技术	(163)
5.4.1.3	扩散技术	(166)
5.4.2	电极形成技术	(167)
5.4.2.1	欧姆电极形成技术	(168)
5.4.2.2	肖特基势垒电极的形成技术	(171)
5.4.3	绝缘膜形成技术	(174)
5.4.3.1	表面氧化技术	(174)
5.4.3.2	淀积法	(175)
5.4.4	微细加工技术	(178)
5.4.4.1	微细刻蚀技术的分类	(178)
5.4.4.2	化合物半导体的刻蚀加工技术	(178)
5.4.4.3	电极布线的刻蚀技术	(184)
5.4.4.4	绝缘膜的刻蚀技术	(185)
5.4.4.5	平坦化多层布线技术	(186)
5.4.4.6	干法刻蚀诱生的损伤及表面清洗技术	(187)
5.4.5	化合物半导体器件生产中的光刻技术	(189)
5.4.5.1	各种曝光方式的问题及今后的动向	(189)
5.4.5.2	今后的光刻技术	(193)
5.5	设计技术	(194)
5.5.1	器件分析	(194)

5.5.1.1	FET 二维分析	(194)
5.5.1.2	粒子模拟	(198)
5.5.2	FET 电路模型	(199)
5.5.2.1	物理模型	(199)
5.5.2.2	SPICE 模型	(202)
5.5.2.3	布线电容、电阻	(203)
5.5.3	基本逻辑电路	(204)
5.5.3.1	基本电路结构	(204)
5.5.3.2	基本电路比较	(206)
5.5.3.3	E/D 型 DCFL 的最佳工作条件	(208)
5.5.3.4	DCFL 的速度与阈值容限的关系	(210)
5.5.4	电路设计	(211)
5.5.4.1	电路结构	(211)
5.5.4.2	电路常数	(212)
5.5.4.3	图形设计	(215)
5.6	集成电路	(216)
5.6.1	集成化的意义	(216)
5.6.2	基本门的特性	(217)
5.6.2.1	倒相器的开关性能	(217)
5.6.2.2	环形振荡器	(219)
5.6.2.3	分频器	(220)
5.6.3	逻辑电路	(224)
5.6.3.1	运算处理 IC	(224)
5.6.3.2	通信集成电路	(230)
5.6.3.3	A-D,D-A 变换 IC	(238)
5.6.3.4	半定制 IC	(240)
5.6.4	存储器 IC	(243)
5.6.5	输入输出电路	(249)
5.6.5.1	ECL 或 CML	(250)
5.6.5.2	CMOS/TTL	(251)
5.7	测量评价、组合封装技术	(252)
5.7.1	测量评价技术	(253)
5.7.1.1	基本元件的参数测量	(253)
5.7.1.2	基本门电路的测量评价	(255)
5.7.1.3	集成电路的测量评价	(256)
5.7.2	封装技术	(259)
5.7.2.1	超高速封装结构的设计	(259)
5.7.2.2	封装方式	(260)

第六章 异质结双极晶体管(HBT)

6.1 HBT 的结构和基本工作原理	(264)
6.1.1 宽带隙发射区	(264)
6.1.2 热载流子注入效应	(264)
6.1.3 基区内建场效应	(264)
6.2 HBT 的基本特性	(265)
6.2.1 HBT 的直流特性	(265)
6.2.1.1 直流特性测试用元件的制造	(265)
6.2.1.2 开启电压	(265)
6.2.1.3 跨导	(266)
6.2.1.4 直流增益特性	(266)
6.2.2 直流增益特性	(267)
6.2.2.1 电流增益和不掺杂隔离层厚度及 n 值的关系	(268)
6.2.2.2 电流增益和基区杂质浓度的关系	(269)
6.2.2.3 电流增益和温度的关系	(269)
6.2.2.4 电流增益和基区内建场的关系	(270)
6.2.2.5 电流增益和基区厚度的关系	(270)
6.2.3 HBT 的频率特性	(272)
6.2.3.1 高频测试用器件的制造方法	(272)
6.2.3.2 频率特性	(273)
6.3 制造技术	(274)
6.3.1 晶体的生长和评价	(274)
6.3.1.1 缓变层的生长	(274)
6.3.1.2 基板直接加热法	(276)
6.3.1.3 异质结界面的 Be(铍)扩散	(278)
6.3.1.4 用光电三极管评价晶体质量	(278)
6.3.2 欧姆电极的形成	(280)
6.3.2.1 元件制作法	(280)
6.3.2.2 n 型 GaAs 的欧姆电极	(281)
6.3.2.3 P 型 GaAs 欧姆电极	(282)
6.3.2.4 AlGaAs 选择腐蚀液	(282)
6.3.3 用质子注入的元件隔离法	(282)
6.4 HBT IC	(282)
6.5 HBT 的研究和发展	(285)
6.5.1 AlGaAs/GaAs HBT	(285)
6.5.2 InAlAs/InGaAs HBT	(285)
6.5.3 GaInP/GaAs HBT	(285)
6.5.4 Si/Si _{1-x} Ge _x /Si HBT	(285)

第七章 高电子迁移率晶体管(HEMT)

7.1 各种类型情况下的异质结的平衡能带图	(287)
7.2 器件基本结构和制造工艺	(291)
7.3 HEMT 的电特性	(292)
7.3.1 电流-电压特性	(293)
7.3.2 电容-电压特性	(294)
7.3.3 小信号特性	(296)
7.4 HEMT 的 IC 技术	(297)
7.4.1 HEMT 的 DCFL 电路	(297)
7.4.2 倒相器的基本结构和工艺技术	(299)
7.4.3 集成电路试作例	(299)
7.5 HEMT 的最新发展及应用	(301)
7.5.1 PHEMT	(301)
7.5.1.1 器件结构与制作	(301)
7.5.1.2 PHEMT 的工作原理	(301)
7.5.1.3 常用参数公式	(302)
7.5.2 InP 系 HEMT	(304)
7.5.3 HEMT 的应用	(305)

第八章 MISFET

8.1 MISFET 的结构和制造工艺	(308)
8.2 MISFET 的电特性	(312)
8.2.1 具有阳极氧化膜 MISFET 的电流-电压特性	(312)
8.2.2 自对准型 InP MISFET 的 I - V 特性	(312)
8.2.3 用 Si 超薄膜界面控制层的 In GaAs MISFET 的电特性	(312)
8.2.3.1 I - V 特性	(312)
8.2.3.2 跨导、饱和漏电流平方根和栅压关系	(313)
8.2.3.3 g_m 和 L_g 的关系	(313)
8.2.3.4 漏电流的漂移特性	(314)
8.2.4 MIS 界面态密度分布	(314)
8.3 用光 CVD 法淀积绝缘膜	(314)
8.3.1 光 CVD 的特征和分类	(315)
8.3.2 用 KrF 激光淀积 SiO_2 膜	(315)
8.3.2.1 淀积 SiO_2	(315)
8.3.2.2 光 CVD 淀积 SiO_2 和 Si_3N_4 的条件	(315)
8.3.3 淀积膜特性	(316)
8.3.3.1 淀积速度和衬底温度的关系	(316)
8.3.3.2 淀积速度和激光输出的关系	(316)
8.3.3.3 淀积速度和 O_2/SiH_4 流量比关系	(316)
8.3.3.4 膜淀积模型	(316)

8.3.4	淀积膜的物理性质	(316)
8.4	绝缘物—化合物半导体的界面性质	(319)
8.4.1	界面态密度分布	(319)
8.4.2	各种界面之间的有关性质	(320)
8.4.3	界面态模型	(320)
8.4.4	界面态控制层的概念	(321)
8.4.5	改善界面态的其它方法	(322)
8.4.5.1	热处理(退火)	(322)
8.4.5.2	化学处理	(322)
8.4.6	MIS FET 和 IC	(323)
8.5	结束语	(323)
8.5.1	化合物半导体器件的现状	(323)
8.5.1.1	通信器件	(323)
8.5.1.2	计算机器件	(324)
8.5.2	化合物半导体器件的关键问题	(325)
8.5.2.1	衬底技术、器件技术和工艺技术	(325)
8.5.2.2	电路技术、系统技术	(325)
8.5.2.3	研究开发体制	(325)
8.5.3	化合物半导体器件的未来	(326)
8.5.3.1	未来的应用领域	(326)
8.5.3.2	器件的发展动向	(326)
8.5.3.3	衬底技术、外延技术	(327)
8.5.4	量子效应器件	(327)

绪 论

在 1974 年召开的国际固体电路会议 (ISSCC) 上, 美国 Hewlett-Packard 公司率先发表了关于 GaAs MESFET 逻辑门集成电路的研究报告, 经过大约 10 年的时间, 美国 GigaBit Logic 公司开始销售由 GaAs MESFET 构成的触发器、计数器等小规模集成 (SSI) 电路, 标志着化合物半导体或者说 GaAs 数字集成电路在 1984 年到 1985 年间步入实用化阶段。虽然同样都是化合物半导体器件, 但是可以利用化合物半导体材料的不同性能及结构制造发光二极管和激光二极管。在数字器件领域, Si IC 技术和产品已经进入成熟期, 而 GaAs IC 还处在继续研究开发阶段。对数字器件来说, GaAs 材料具有突出的优点, 它的电子迁移率比 Si 高几倍; 可以制成半绝缘性衬底; 可以制造超高速、低功耗器件。但是为了实现 GaAs IC, 确立相应的结晶技术、制造技术和各种电路结构技术, 人们花费了大约 10 年的时间。

一、化合物半导体数字器件的特征

与数字器件现在大量使用的单元素 Si 材料比较, 用 GaAs, InP 或其他三元、四元混晶等化合物半导体材料制作的数字器件具有以下的基本特征。

第一, 能带结构是直接跃迁型, 波数矢量 $k=0$ 时, 有效质量小, 导带达到极小值, 因而, 化合物半导体的电子迁移率很高。另外, 无论采用何种程度的 n 型杂质量, 电子迁移率都很高。在 GaAs 中, 一般在 $4000\text{cm}^2/(\text{V} \cdot \text{s})$ 以上, 大约比 Si 的电子迁移率高 6 倍。

第二, 导带与价电子带之间的禁带宽度, GaAs 为 1.43eV , InP 为 1.27eV , 都比硅 (1.12eV) 大, 添加 Cr 或 Fe 之类的杂质或者利用构成元素的空位结晶缺陷在禁带中央形成深的能级, 可以得到电阻率达到 $10^7 \sim 10^9 \Omega \cdot \text{cm}$ 的半绝缘特性, 因此, 可以减少器件之间的隔离电容和布线电容等的寄生电容。

第三, 由于禁带宽度大, 可以在 Si 器件难以工作的高温领域工作。

第四, 通常从 n 型杂质导带下端产生的能级小, 在 GaAs 中掺杂 Si 时为 2meV , 可以低温工作, 因为可以抑制晶格散射, 因而即使在室温以下, 迁移率也可以增大。这就是说, 可以低温高速工作。

第五, 改变三元、四元等混晶中的成分比可以变更晶格常数, 使之与其他半导体晶体的晶格匹配, 或者在晶格常数大致相同的半导体晶体之间形成异质结 (不同半导体之间的结)。例如, 利用 AlGaAs/GaAs 异质结制造的 HEMT 和 HBT 等超高速器件。

第六, 导带能带结构产生负的微分迁移率, 这就是说在某种电场强度下, 电子从轻、快状态向重、慢状态迁移, 利用这种效应的数字器件叫做 TELD (Transferred Electron Logic Device, 电子迁移逻辑器件)。

第七, 由于是直接跃迁型, 可以发光, 所以从数字器件的观点看, 可以实现单块光电 IC 的多功能化、复合化, 还可以应用于将来的光计算机。

第八,抗辐射能力强。在GaAs中,空穴的迁移率比电子的迁移率低一个数量级以上,如果以电子作为多数载流子,可以制成载流子浓度约为 $10^{17}/\text{cm}^3$ 的场效应晶体管(Field Effect Transistor, FET)。

简单地说,化合物半导体数字器件的主要特征是超高速、低功耗、多功能、抗辐射。

二、化合物半导体数字器件的历史

化合物半导体数字器件及其晶体生长技术、制造技术,与其他材料比较,主流产品是砷化镓集成电路。

1966年,最早的GaAs MESFET问世,美国加利福尼亚科技大学的Mead用半绝缘性GaAs衬底上的n型外延层制造了Al肖特基势垒结构的场效应晶体管,栅长为0.1mm,源-漏间距为1mm。其后,从60年代后半期到70年代前半期,美国的Fairchild, IBM, HP等公司集中力量进行研究,将GaAs MESFET的工作频率提高到微波波段。1971年,IBM公司用常关型分立GaAs MESFET组成静态存储单元,进行4.2K低温工作实验。70年代前半期,利用耿效应的逻辑器件TELD的研究盛行多年,门平均延迟时间缩短,速度高,但功耗也大,例如50ps, 300~500mW,制造技术没有多大的进展,触发器的阈值电压难以控制。随后不久,1974年,HP公司率先发表了采用GaAs MESFET的逻辑门IC的报告,此后直至现在, GaAs IC引起众多研究人员的注目,并且取得相当大的发展。

从GaAs IC的技术特征上看,其发展历史可以分为4个阶段或4代。1974年到1977年为第一代,即集成规模的增大期,技术特征是采用以往的微波MESFET制造技术如外延生长、台式器件隔离等。1977年到1980年为第二代,即集成技术的适应期,技术特征是选择性离子注入适应平面工艺。1980年到1984年为第三代,即逻辑和存储电路LSI的实现期,技术特征是采用各种结构的自对准FET。1985年以后为第四代,即GaAs IC的实用期。图1示出GaAs IC集成规模的增大和各代的技术特征。下面简要说明各个阶段的概况。

第一代

这里显示GaAs IC具有高速性的时期,即采用当时的GaAs微波MESFET技术实现FET的集成化。HP公司的Van Tuyl和Liechti用在掺杂Cr的半绝缘性GaAs衬底上外延生长的n型层和栅长为

$1\mu\text{m}$ 的MESFET构成BFL(Buffered FET Logic,缓冲式FET逻辑),认证其高速性,最小传输延迟时间为60ps。之后,他们试制了NOR、NAND门、环形振荡器、触发器、分频器、多路调制器等,最大集成规模达到60门,如8位多路调制器/数据发生器。1/2分频器的最高工作速度

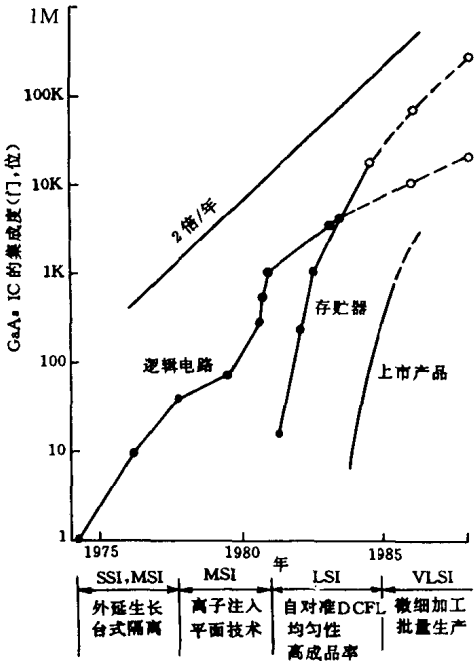


图1 GaAs IC集成规模的增大和各代的技术特征

为 4.5GHz。

虽然 HP 公司的 BFL NOR 门的速度快,延迟时间只有 86ps,但是功耗大,达 40mW。为了实现高集成度,降低功耗则成了一大难题。1977 年,日本富士通公司采用增强型(常关型)逻辑门 DCFL(Direct Coupled FET Logic,直接耦合 FET 逻辑)构成增强型 MESFET 开关/电阻负载结构,大幅度降低了功耗,门平均延迟时间为 280ps,功耗为 $264\mu\text{W}$,从而证实 GaAs IC 既有高速性,又有低功耗性。

另外,1975 年,美国 McDonnell Douglas 公司发表了 GaAs 结型 FET(JFET)。其结构是在 n 型外延层中扩散 Zn、形成 p 层、台式隔离。直到现在,该公司还在继续开发适应宇航电子装备要求的抗辐射、低功耗 GaAs JFET IC。

第二代

到了第二代,从事 GaAs IC 研究开发的机构数量急剧增加。这一时代制造技术的特征就是美国 Rockwell International 公司倡导的适用离子注入的平面工艺。在半绝缘性 GaAs 衬底上,选择性进行多次离子注入,形成 FET 和二极管有源层并使之低阻化,形成 n^+ 电极层,制造技术多样化、精细化,提高了 GaAs IC 的性能和集成规模。与外延有源层比较,用选择性离子注入形成的 FET 有源层的均匀性很好,同时采用平面化工艺可防止布线台阶处断开,缩小器件隔离区,适应高集成化。例如,在 14mm 边长的芯片上检测 FET 阈值电压的偏差,标准偏差为 94mV,当时,这是非常小的偏差值。

另外,Rockwell 公司开发了 SDFL(Schottky Diode FET Logic,肖特基二极管 FET 逻辑),同时使耗尽型 MESFET 和用于电平移位的二极管等微型化,门平均功耗降低到 1mW。其后,全力以赴,提高并行乘法器的集成度,制造出 3×3 (75 门)、 5×5 (260 门),接着在 1980 年制造出最早的 8×8 (1008 门)GaAs LSI。 8×8 位并行乘法器的乘法时间为 5.25ns,等效门的延迟时间为 150ps,等效门的功耗相当于 0.6~2mW,与当时市货的相应的 Si 器件比较,速度大约高 4 倍,而功耗大约只是 Si 器件的四分之一。

另一方面,美国 Hughes 公司采用电子束直接描画法制作 BFL 门电路中用的 MESFET 的栅,使栅长度仅为 $0.5\mu\text{m}$,延迟时间为 34ps,功耗达到 41mW。

在日本,主要研究的是增强型 FET,NTT 采用电子束直接描画技术制造栅长度为 $0.8\mu\text{m}$ 的 DCFL,延迟时间为 77ps,功耗为 $977\mu\text{W}$;栅长度为 $0.6\mu\text{m}$ 时,延迟时间为 30ps,功耗为 1.9mW,也已实现高速化。

第三代

当 Rockwell 公司制造最早的 GaAs LSI 时,为了实现第三代器件的特征,例如用低功耗、小工作余裕度 DCFL 门实现 1000 门以上的高集成度 LSI,其中也包含静态存储器,广泛研究了各种自对准结构的 FET,以此实现大规模集成。到了这一代的初始,就开创了 GaAs IC 特有的高性能器件技术及适用于 GaAs IC 的晶体衬底技术。

为了制造 1000 门以上的 LSI 电路,必然要使用门平均功耗在 1mW 以下的 DCFL 门,但是,它的电源电压在 1V 左右,工作余裕度甚小,必须采用特性偏差很小、电流驱动能力(即跨导)大的常关型 MESFET 制造技术。因此,为了避免 GaAs 表面空气层的影响,必须研究过低电阻 n^+ 层非常靠近栅电极的 FET 的制造方法。其代表性实例一个是富士通公司开发的以高熔点金属栅作为掩膜进行 n^+ 层离子注入、再进行退火的自对准 MESFET。另一个是 NTT 公司开发的以多层抗蚀剂作为掩膜进行 n^+ 离子注入、除去退火后的多层抗蚀剂并形成金属栅的

自对准结构 SAINT MESFET。1983 年,富士通采用高熔点金属栅 MESFET,用 DCFL 结构制造了有 3168 个门的 16×16 位并行乘法器,同时制造了 1kb,4kb 静态存贮器(SRAM)。NTT 公司率先进行 SRAM 的开发,1981 年,最早推出 16b GaAs SRAM。之后又推出 256b GaAs SRAM,接着,1982 年,生产 1kb,1983 年生产 4kb,1984 年生产集成规模达到 102000 个器件的 16kb SRAM。

日本的各大研究机构特别热衷于自对准结构 FET 的开发。除上面提到的两家公司外,日本的冲电气、日立、东芝采用高熔点金属栅,日本电气公司采用欧姆电极与栅电极的窄间距结构,三菱电机公司采用凹栅结构等制造 GaAs LSI。

第三代 GaAs IC 的又一个特征是讨论和评价有关 GaAs IC 的成品率。在 1981 年召开了世界性 GaAs IC 会议,会议披露了 HP 公司的字符发生器的成品率为 20%,Rockwell 公司的分频器的成品率为 60%。这说明 FET 特性的偏差是影响成品率的主要原因。集成度的提高,也成为影响 LSI 安全稳定工作的重要原因。依据 FET 的电气特性,评价衬底的质量,必须明确提出位错的影响;另一方面,要控制栅长度误差和短沟道效应引起的阈值电压的变化,必须分析晶体生长中的主要原因和制造工艺中的主要因素。这样,用无位错掺杂晶片、10:1 的缩小式投影曝光、SAINT FET 制造技术,就可提高 GaAs IC 的集成规模和成品率,每个 2 英寸(1 英寸=2.54 厘米)片子的阈值电压标准偏差为 20mV,达到了较低的分散值。用这种技术可以生产能稳定工作的 4kb GaAs SRAM,进而,在 FET 的衬底一侧设置 p 型层克服短沟道效应,使工作频率为 6~7GHz 的 1/4 分频器的成品率提高到 97%。

第四代

第四代是 GaAs IC 的实际使用期。1984 年,从 Rockwell 公司分出的 GigaBit Logic 公司开始销售 NOR 门、触发器、频率计数器之类的 GaAs 小规模数字集成电路,而其他公司,如美国的 Harris Microwave Semiconductor, Honeywell 和 Tri-Quint 等几家公司出版了产品手册,准备产品上市。另外,在欧洲和日本等地,也有一些公司的产品正在商品化。根据 1984 年底的统计,当时北美约有 50 个企业、日本有 13 个企业、西欧有 10 个企业从事 GaAs IC 的开发,其中少数企业已经投产。1987 年前后,1kb GaAs SRAM 已经形成一定的市场规模。

国家的涉足推进了 GaAs IC 的进一步高速发展。在美国,按照国防部的 DARPA(国防先进研究计划局)计划,为了将 GaAs 数字 IC 从研究转向产品化,建成了 GaAs IC 的批量生产线,目标是每周加工 100 枚 3 英寸的片子,1986 年实现(16~64)kb SRAM 和 600~1000 门的门阵列。在日本,通产省制定的科学技术用高速计算系统开发计划从 1981 年付诸实施,其中的超高速 GaAs 数字器件与美国的 DARPA 计划的发展目标大体相同,即集成规模和开发时间趋同。

这一时期研究工作的特点是用微细化或微细结构实现器件的高性能化。栅长度缩短到 $0.4\mu\text{m}$ 的 SAINT FET 环形振荡器的延迟时间只有 10ps。另外,还使 FET 的有源层实现高浓度、薄层化,便于提高跨导。

以上主要是从制造技术和集成规模方面概述有关 GaAs MESFET 的历史。如图 2 所示,还可以从高速化的观点说明 GaAs IC 的特点。纵轴是从环形振荡器得到的门平均延迟时间(扇入/扇出=1/1),是与功耗无关的各个时期的最高速度。在开发的初期阶段,耗尽型 BFL, SD-FL 等就达到了 100ps 的高速度,但是每个门的元件数量多时,就难以减小寄生效应,为了提高集成度,必须着力研究功耗的降低,否则以后难以顺利实现高速化。另一方面,增强型 DCFL

由两个器件构成倒相器,结构简单,寄生效应甚小,栅长度缩短,靠自对准结构减小寄生串联电阻,因而速度提高得很快。1977 年的水平为 280ps,1984 年达到 9.9ps。如图 2 所示,新的化合物半导体数字器件相继面世,1980 年出现了 HEMT,1982 年 HBT 诞生。

HEMT 是由美国贝尔研究所的 Dingle 等人发明的,采用具有高电子迁移率的 nAlGaAs/未掺杂 GaAs 的调制层作为 FET 的有源层。根据富士通公司三村等人早期的报告,1981 年,HEMT 在室温下的工作速度为 56.5ps,采用液氮冷却时工作速度达到 17.1ps。1985 年,HEMT 的工作速度达到 8.5ps (2.59mW, 77K),栅长度为 1 μ m,如果栅长度缩短,延迟时间可进一步减少。从集成规模上看,用 HEMT 已经制作了 4kb SRAM 和高速工作的 10GHz 分频器,为了实用化,开发了包括外延生长在内的 IC 制造技术。器件结构也多样化了,制作了 AlGaAs 层绝缘化的 MISFET。

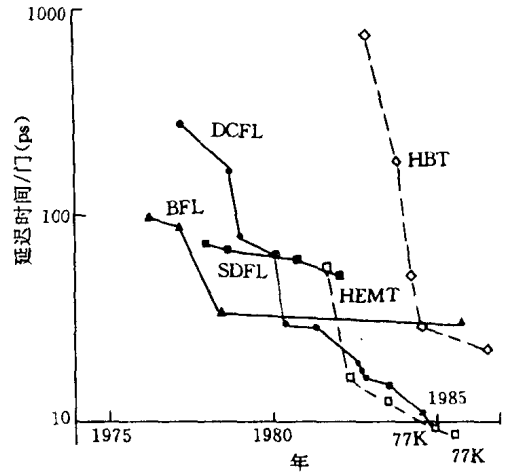


图 2 GaAs 逻辑门延迟时间的推移

1957 年,Kroemer 对 HBT 进行了理论性研究,但是实际器件的制造是由于 MBE(分子束外延)等薄层外延技术的进步而实现的。1982 年,美国的 Texas Instrument 公司采用 nAlGaAs/pGaAs/nGaAs 异质结结构制作了有 114 门的 I²L 门阵列样品。1983 年,Rockwell 公司报导了采用 nAlGaAs/pGaAs/nGaAs 结构的 ECL 门,延迟时间为 185ps,1984 年,NTL 门的延迟时间达到 29.3ps(4mW),1986 年,NTL 门的延迟时间达到 22ps。HBT 分频器的最高工作频率达到 8.6GHz 以上,最大集成规模达到千门以上。

现在,正在研究和开发下一代 GaAs IC 的新技术。其一是革新现有的 GaAs MESFET IC 制造技术,使其进入 VLSI 的实用期,或者实现延迟时间达到 10ps 以下的逻辑电路。其二是使数字电路用的 HEMT 或 HBT 进入实用期。HEMT 可以在低温下工作,HBT 的电流驱动能力强,可以使数字电路的高速性特征得以充分发挥。这就是说必须重视成熟实用的外延生长技术,这也是向未来的纳米器件发展的第一步。其三是用 GaAs 以外的化合物半导体制造数字集成电路。不过,InP MISFET 倒相器还处于研究阶段,其他 III-V 族或多元化合物分立 FET 也处于初期开发阶段。在 Si 衬底上制造 GaAs 器件,也是一种技术革新,受到人们的关注。

三、GaAs IC 的实用化

1. GaAs LSI 的研究课题

经过许多人的辛勤工作,GaAs 数字 IC 研究已经取得很大的进展,GaAs MESFET IC 早已上市销售,许多主要技术已经较好地解决,但是 GaAs LSI 要大规模上市和应用,还有一些问题必须要解决,如图 3 所示。

在晶体材料方面,无论是多大直径的片子,重要的是必须得到重复性很好的无位错晶体衬底,因为这样才能减小 FET 特性的偏差,大大提高生产成品率。为了提高 FET 的性能,必须改进 FET 的结构,采用离子注入技术形成薄的高浓度有源层。为了发挥 GaAs 器件的高速特性,